

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 8 月 23 日 (23.08.2018)



(10) 国际公布号
WO 2018/149151 A1

- (51) 国际专利分类号:
G02F 1/1335 (2006.01) **G02F 1/1333** (2006.01) **TECHNOLOGY CO., LTD.** [CN/CN]; 中国安徽省合肥市新站区工业园内, Anhui 230012 (CN)。
- (21) 国际申请号: PCT/CN2017/104811 (72) 发明人: 卢彦春(LU, Yanchun); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。
- (22) 国际申请日: 2017 年 9 月 30 日 (30.09.2017) (74) 代理人: 北京律智知识产权代理有限公司 (BEIJING INTELLEGAL INTELLECTUAL PROPERTY AGENT LTD.); 中国北京市朝阳区慧忠路 5 号远大中心 B 座 1802, 1803, 1805, Beijing 100101 (CN)。
- (25) 申请语言: 中文 (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。 合肥鑫晟光电科技有限公司 (HEFEI XINSHENG OPTOELECTRONICS
- (26) 公布语言: 中文 (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,
- (30) 优先权:
201710081739.3 2017年2月15日 (15.02.2017) CN

(54) Title: COLOUR FILM SUBSTRATE AND MANUFACTURING METHOD THEREFOR, DISPLAY APPARATUS AND GLUING SYSTEM

(54) 发明名称: 彩膜基板及其制备方法、显示装置和涂胶系统

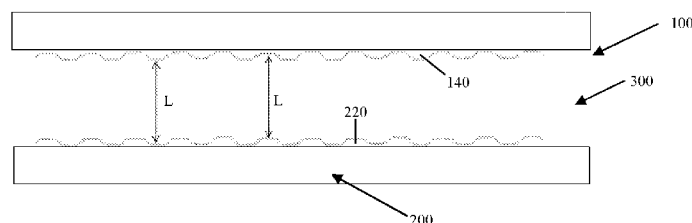


图 2

(57) Abstract: Disclosed are a colour film substrate (100) and a manufacturing method therefor, a display apparatus and a gluing system. The method for manufacturing the colour film substrate (100) comprises: forming a transparent insulating layer (140), wherein the thickness of the transparent insulating layer (140) is determined according to the thickness of a metal film layer (220) on an array substrate (200) paired with the colour film substrate (100). In the method for manufacturing the colour film substrate (100), the formed thickness of the transparent insulating layer (140) of the CF substrate (100) is adjusted according to information about the thickness of the metal film layer (220) on a TFT substrate (200), thus making a vertical distance from any point on the transparent insulating layer (140) of the CF substrate (100) to the metal film layer (220) on the TFT substrate (200) more uniform after an alignment treatment, improving the uniformity of a cell gap after a cell section is filled with liquid crystals, and effectively solving an image quality problem, such as Mura, brought about by the difference in thickness caused due to the fact that a film is formed on the upper surface of the TFT substrate (200) by means of sputtering.

(57) 摘要: 彩膜基板 (100) 及其制备方法、显示装置和涂胶系统。制备彩膜基板 (100) 的方法包括: 形成透明绝缘层 (140), 其中, 根据与彩膜基板 (100) 配对的阵列基板 (200) 上的金属膜层 (220) 的厚度, 确定透明绝缘层 (140) 的厚度。制备彩膜基板 (100) 的方法, 根据 TFT 基板 (200) 上金属膜层 (220) 的厚度信息, 调节 CF 基板 (100) 的透明绝缘层 (140) 的形成厚度, 从而使对盒处理后 CF 基板 (100) 透明绝缘层 (140) 上任一点到 TFT 基板 (200) 上金属膜层 (220) 的垂直距离更均匀, 提高 Cell 段填充液晶后的 Cell Gap 的均一性, 有效地解决由于 TFT 基板 (200) 上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告 (条约第21条(3))。

彩膜基板及其制备方法、显示装置和涂胶系统

技术领域

- 5 本发明涉及显示技术领域，具体的，本发明涉及彩膜基板及其制备方法、显示装置和涂胶系统。更具体的，涉及制备彩膜基板的方法、彩膜基板、显示装置和涂胶系统。

背景技术

- 10 随着 TFT-LCD（薄膜晶体管-液晶显示器）的技术发展，对该显示器的画面品质的要求日益增高。目前，现有的制造工艺中最终在 Cell 段（即成盒工艺，包括形成配向膜、滴液晶、对盒等操作）填充液晶后，获得的 Cell Gap（液晶单元盒厚）的均一性不高，就会导致在通电使用过程中指示器亮度的不均匀，进一步造成出现各种瑕疵，即出现 Target（靶材）Mura
15 （亮度不均匀）问题，如此容易造成制造的显示器的次级品率较高。
所以，现阶段 TFT-LCD 显示面板的制造方法有待改进。

发明内容

- 20 本发明旨在至少在一定程度上解决相关技术中的技术问题之一。
本发明是基于发明人的下列发现而完成的：
本发明人在研究过程中发现，TFT-LCD 显示面板的具体结构主要包括 CF（Color Film，彩膜）基板、TFT（Thin Film Transistor，薄膜晶体管）基板和填充其间的液晶。参照图 1（其中，下图为阵列基板结构示意图，上图为四探针法测定阵列基板上金属膜层厚度的结果图，颜色越深表示膜
25 层厚度越大），由于，TFT 基板 200 上表面的平行排列的多根靶材 210 在镀膜过程中，容易形成单根靶材中间的膜厚偏高（颜色较深），而两根靶材间隙的成膜厚度相对较薄（颜色较浅）。发明人还发现 TFT 基板上表面的厚度差在 300Å 左右。而 CF 基板通常包括衬底、间隔设置在衬底下表面的黑矩阵层和彩色滤光层，以及覆盖黑矩阵层和彩色滤光层的透明绝缘
30 层，其中，透明绝缘层的下表面是平整的平面，且由于配向膜为厚度均匀的膜层，无法对阵列基板表面的厚度差异进行补偿，由此，由于阵列基板上溅射成膜导致的高度差，配对后的 CF 基板的下表面与 TFT 基板上表面

之间的 Cell Gap 就会存在均一性差的问题，从而在显示器使用过程中容易出现 Mura 现象。

本发明的发明人经过深入研究发现，在 CF 基板的制备过程中，根据 TFT 基板表面的 Array（阵列）反馈信息对 CF 基板的透明绝缘层厚度进行相应的调节，如此可实现 CF 基板厚度的可调节性，从而对 TFT 基板表面的 Array 的厚度差异进行补偿，进一步提高 Cell 段填充液晶后的 Cell Gap 的均一性，有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。

有鉴于此，本发明的一个目的在于提出一种提高 Cell 段填充液晶后 Cell Gap 均一性的制备彩膜基板的方法。

在本发明的第一方面，本发明提出了一种制备彩膜基板的方法。

根据本发明的实施例，制备彩膜基板的方法包括：形成透明绝缘层，其中，根据与所述彩膜基板配对的阵列基板上的金属膜层的厚度，确定所述透明绝缘层的厚度。

发明人意外地发现，采用本发明实施例的制备彩膜基板的方法，根据存在表面高度差异的阵列基板上金属膜层的厚度信息，调节 CF 基板的透明绝缘层的形成厚度，可以根据实际需要，使得阵列基板和彩膜基板之间满足特定的要求，以提高其使用效果。在本发明的一些实施例中，可以使得透明绝缘层的厚度补偿阵列基板上表面的厚度差异，进而有效提高 Cell 段填充液晶后的 Cell Gap 的均一性，有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。

另外，根据本发明上述实施例的制备彩膜基板的方法，还可以具有如下附加的技术特征：

根据本发明的实施例，所述透明绝缘层是通过涂胶形成的，且所述形成透明绝缘层的步骤包括：获取与所述彩膜基板配对的阵列基板上的金属膜层的成膜数据；根据所述成膜数据，确定所述金属膜层的厚度；根据所述金属膜层的厚度，确定所述透明绝缘层的厚度；根据所述透明绝缘层的厚度，确定涂胶的压力时间曲线；根据所述涂胶的压力时间曲线进行涂胶，以形成所述透明绝缘层。

根据本发明的实施例，所述成膜数据包括金属膜层的方块电阻。

根据本发明的实施例，所述透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向所述彩膜基板的面的垂直距离的最大值与最

小值的差值不超过所述最大值的 2%。由此，该含有该彩膜基板的显示装置的显示效果理想，Mura 等画面品质问题得到明显改善。

在本发明的第二方面，本发明提出了一种彩膜基板。

根据本发明的实施例，所述彩膜基板是通过上述的方法制备的。

5 发明人意外地发现，本发明实施例的彩膜基板，由于其下表面的透明绝缘层的厚度是根据与之配对的 TFT 基板（即阵列基板）的表面厚度信息进行调整的，从而可以提高 Cell 段填充液晶后的 Cell Gap 的均一性，并有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。本领域技术人员能够理解的是，前面针对制备彩膜基板的方法所
10 描述的特征和优点，仍适用于该彩膜基板，在此不再赘述。

在本发明的第三方面，本发明提出了一种显示装置。

根据本发明的实施例，所述显示装置包括：阵列基板、彩膜基板及液晶层。所述彩膜基板和所述阵列基板是相对设置的；所述液晶层设置于所述阵列基板和彩膜基板之间；其中，所述阵列基板靠近所述彩膜基板的一
15 侧设置有金属膜层，所述彩膜基板靠近所述阵列基板的一侧设置有透明绝缘层，且所述透明绝缘层的厚度是根据所述金属膜层的厚度确定的。

发明人意外地发现，本发明实施例的显示装置，由于其 Cell Gap 的均一性更好，而能有效地解决 Mura 等画面品质问题。

另外，根据本发明上述实施例的显示装置，还可以具有如下附加的技术特征：
20 技术特征：

根据本发明的实施例，所述彩膜基板还包括：衬底、黑矩阵层及彩色滤光。所述黑矩阵层设置在所述衬底的下表面，且具有多个开口；所述彩色滤光层设置在所述衬底朝向所述阵列基板的一侧，且在所述黑矩阵层的所述多个开口中；所述透明绝缘层设置在所述彩色滤光层和所述黑矩阵层
25 远离所述衬底的一侧；其中，所述透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向所述彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 2%。由此，该显示装置的显示效果理想，Mura 等画面品质问题得到明显改善。

根据本发明的实施例，该显示装置的具体种类不受特别限制，只要是具有显示功能的装置即可。在本发明的一些实施例中，该显示装置可以为限制
30 面板、手机、平板电脑、游戏机、可穿戴设备、家用电器等任何可以实现显示的产品。

在本发明的第四方面，本发明提出了一种涂胶系统。

根据本发明的实施例，所述涂胶系统包括：信息获取模块，用于获取金属膜层的厚度；透明绝缘层厚度确定模块，用于根据所述金属膜层的厚度确定透明绝缘层的厚度；涂胶模块，用于根据所述透明绝缘层的厚度进行涂胶，其中，所述透明绝缘层设置在彩膜基板的一侧，所述金属膜层设置在与所述彩膜基板配对的阵列基板的一侧，且所述透明绝缘层与所述金属膜层相对设置。

发明人意外地发现，采用本发明实施例的涂胶系统，能根据金属膜层的厚度信息，灵活调节透明绝缘层的形成厚度，从而使透明绝缘层和金属膜层满足特定的使用要求，例如可以使得透明绝缘层下表面上任一点到金属膜层的垂直距离更均匀。

根据本发明的实施例，可以通过调整透明绝缘层的厚度使得透明绝缘层朝向阵列基板的面上任意一点到金属膜层的垂直距离的最大值与最小值的差值不超过所述最大值的 2%。由此，有该彩膜基板和阵列基板形成的显示装置的显示效果理想，Mura 等画面品质问题得到明显改善。

另外，根据本发明上述实施例的涂胶系统，还可以具有如下附加的技术特征：

根据本发明的实施例，所述信息获取模块进一步包括：成膜数据获取单元，用于获取所述金属膜层的成膜数据；金属膜层厚度确定单元，用于根据所述成膜数据确定所述金属膜层的厚度。

根据本发明的实施例，所述涂胶模块进一步包括：时间压力曲线确定单元，用于根据所述透明绝缘层的厚度确定所述涂胶的时间压力曲线；涂胶处理单元，用于根据所述时间压力曲线进行所述涂胶。根据本发明的实施例，所述成膜数据包括所述金属膜层的方块电阻。

本发明的附加方面和优点将在下面的描述中部分给出，部分将从下面的描述中变得明显，或通过本发明的实践了解到。

附图说明

本发明的上述和/或附加的方面和优点从结合下面附图对实施例的描述中将变得明显和容易理解，其中：

图1是本发明一个实施例的 TFT 基板的俯视图和对应的侧视结构示意图

图；

图 2 是本发明一个实施例的显示面板的结构示意图；

图 3 是本发明一个实施例的彩膜基板的内部结构示意图；

图 4 是本发明一个实施例的涂胶系统的组成示意图；

5 图 5 是本发明一个实施例的涂胶处理示意图。

附图标记

100 彩膜基板

110 衬底

120 黑矩阵层

10 130 彩色滤光层

140 透明绝缘层

200 阵列基板

210 靶材

220 金属膜层

15 300 信息获取模块

400 透明绝缘层厚度确定模块

500 涂胶模块

510 喷嘴

20 具体实施方式

下面详细描述本发明的实施例，本技术领域人员会理解，下面实施例旨在用于解释本发明，而不应视为对本发明的限制。除非特别说明，在下面实施例中沒有明确描述具体技术或条件的，本领域技术人员可以按照本领域内的常用的技术或条件或按照产品说明书进行。所用试剂或仪器未注
25 明生产厂商者，均为可通过市购到的常规产品。

在本发明的一个方面，本发明提出了一种制备彩膜基板的方法。

根据本发明的实施例，制备彩膜基板的方法包括：在彩膜基板本体的一侧形成透明绝缘层，其中，根据与彩膜基板配对的阵列基板上的金属膜

层的厚度，确定透明绝缘层的厚度。本领域技术人员可以理解的是，该制备彩膜基板的方法不仅限于形成透明绝缘层的步骤，还可以包括其他必要的制备步骤，例如，衬底的表面处理步骤、黑矩阵层的形成步骤和彩色滤光层的填充步骤，等等，均可按照本领域常规操作进行，在此不再进行过多赘述。

需要说明的是，本文中所采用的描述方式“与彩膜基板配对的阵列基板”是指将彩膜基板用于制备显示面板时，与该彩膜基板进行对盒的阵列基板。本文中所采用的描述方式“阵列基板上的金属膜层”是指制备 TFT 过程中通过溅射形成的至少一层镀膜。透明绝缘层为彩膜基板中的现有结构，例如可以为平坦层。

本发明的发明人经过研究发现，在 CF 基板的制备过程中，预先根据 TFT 基板表面的金属膜层的厚度信息，对 CF 基板的透明绝缘层厚度进行相应的调节，如此可实现 CF 基板厚度的可调节性，从而实现对 TFT 基板表面的金属膜层厚度差异进行补偿，进一步提高 Cell 段填充液晶后的 Cell Gap 的均一性，有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。

根据本发明的实施例，透明绝缘层的具体形成方式不受特殊的限制，可采用本领域内任何已知的在彩膜基板表面形成透明绝缘层的方法。在本发明的一些实施例中，透明绝缘层是通过涂胶形成的。如此，由于涂胶工艺具有更高的可控性，在透明绝缘层的形成过程中，根据阵列基板上的金属膜层的厚度，调控涂胶过程中的工艺参数，即可实现对 CF 基板表面透明绝缘层厚度的更高调节性。

根据本发明的实施例，形成透明绝缘层的步骤进一步包括：获取与彩膜基板配对的阵列基板上的金属膜层的成膜数据；根据成膜数据，确定金属膜层的厚度；根据金属膜层的厚度，确定透明绝缘层的厚度；根据透明绝缘层的厚度，确定涂胶的压力时间曲线；根据涂胶的压力时间曲线进行涂胶，以形成所述透明绝缘层。如此，可以根据实际使用要求，根据 TFT 基板表面的金属膜层的成膜数据，对 CF 基板的透明绝缘层厚度进行灵活调整，以更好的满足使用要求，提高采用该彩膜基板的显示面板的显示效果。例如可以调节透明绝缘层的厚度实现对 TFT 基板表面的金属膜层厚度差异进行补偿，进一步提高 Cell 段填充液晶后的 Cell Gap 的均一性，从而避免亮度不均匀等现象。

本发明的发明人经过长期的研究发现，根据获取的与彩膜基板配对的阵列基板上金属膜层的成膜数据，可进行换算成金属膜层的厚度数据，再计算出对应的透明绝缘层所需的厚度，然后根据该厚度，进一步设计出涂胶工艺中的压力时间曲线，来调控涂胶过程中彩膜基板表面形成的透明绝缘层的厚度，从而获得根据与彩膜基板配对的阵列基板上金属膜层的成膜数据，所设计出的能补偿阵列基板表面厚度差异的透明绝缘层。

根据本发明的实施例，成膜数据的具体类型不受特别限制，可采用本领域内任何已知的数据类型，只要该数据能有效地反映出与彩膜基板配对的阵列基板上的金属膜层的厚度信息即可。在本发明的一些实施例中，该成膜数据包括金属膜层的方块电阻。如此，采用上述的方块电阻的数据，可以更灵敏、快速地反映出阵列基板上的金属膜层的厚度信息，进一步提高对彩膜基板的透明绝缘层厚度的调节效果，更进一步提高 Cell 段填充液晶后的 Cell Gap 的均一性，更有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。而且，方块电阻可以直接从制备阵列基板的厂家获得，不需要单独测量，操作步骤简单、方便快捷。

本领域技术人员可以理解，将彩膜基板与阵列基板制备显示面板时，需要将二者对位贴合，或者说进行对盒处理，如果采用传统的下表面平坦的彩膜基板，对盒处理后，由于平面靶材自身的镀膜原理造成的阵列基板上表面金属膜层的厚度差异，不同位置对应的液晶单元盒厚存在一定差异，金属膜层厚度较大的位置，液晶单元盒厚相应较小，金属膜层厚度较小的位置，液晶单元盒厚相应较大，这种 cell gap 不均匀会导致画面亮度显示不均匀。而根据本发明的实施例，根据阵列基板上金属膜层的厚度调整透明绝缘层的厚度，可以使得透明绝缘层朝向阵列基板的面上任意一点到阵列基板上金属膜层的朝向彩膜基板的面的垂直距离的最大值与最小值的差值不大于所述最大值的 2%。具体的，参见图 2，如果阵列基板 200 上金属膜层 220 的厚度较薄，则相应位置的透明绝缘层 140 的厚度则较大，如果阵列基板 200 上金属膜层 220 的厚度较厚，则相应位置的透明绝缘层 140 的厚度则较小，由此，根据阵列基板上金属膜层的厚度调节透明绝缘层的厚度，可以有效保证任意一点上，透明绝缘层下表面到阵列基板上的金属膜层的上表面的垂直距离 L 均一性较佳。如此，制备出的符合上述标准的彩膜基板表面的透明绝缘层，能够更进一步提高 Cell 段填充液晶后的 Cell Gap 的均一性，更有效地解决由于 TFT 基板上表面溅射成膜厚度差异

所带来的 Mura 等画面品质问题。

根据本发明的实施例，通过调节透明绝缘层的厚度，可以使得透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向所述彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 2%。

- 5 例如，在本发明的一些实施例中，透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向所述彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 1%。在本发明的另一些实施例中，透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向所述彩膜基板的面的垂直距离的最大值与最小值相等。由此，该含有该彩膜基板的显示装置的显示效果理想，Mura 等画面品质问题得到明显改善。

需要说明的是，本发明中描述的方向“上”是指彩膜基板在实际使用过程中朝向用户的方向，而“下”是指彩膜基板在实际使用过程中背向用户的方向。

- 15 综上所述，根据本发明的实施例，本发明提出了一种制备彩膜基板的方法，根据存在表面高度差异的 TFT 基板的厚度信息，调节 CF 基板的透明绝缘层的形成厚度，从而使对盒处理后 CF 基板下表面上任一点到 TFT 基板的上表面的垂直距离更均匀，提高 Cell 段填充液晶后的 Cell Gap 的均一性，有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。

- 20 在本发明的另一个方面，本发明提出了一种彩膜基板。根据本发明的实施例，彩膜基板是通过上述的方法制备的。由于其表面的透明绝缘层的厚度是根据与之配对的 TFT 基板上金属膜层的厚度信息进行调整的，可以根据实际需要使得彩膜基板和阵列基板之间满足特定的使用要求，从而提高由其组成的显示面板的使用效果。例如，可以通过调整透明绝缘层的厚度使得彩膜基板和阵列基板之间的垂直距离更均一，从而可以提高 Cell 段填充液晶后的 Cell Gap 的均一性，并有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。本领域技术人员能够理解的是，前面针对制备彩膜基板的方法所描述的特征和优点，仍适用于该彩膜基板，在此不再赘述。

- 30 在本发明的另一个方面，本发明提出了一种制备显示面板的方法。

据本发明的实施例，该制备显示面板的方法包括：提供阵列基板和彩膜基板，其中，彩膜基板是通过前述的方法制备的；将阵列基板和彩膜基

板进行对盒。本领域技术人员可以理解的是，不仅限于提供阵列基板和彩膜基板、对盒处理的步骤，制备彩膜基板的方法还可以包括其他必要的制备步骤，例如，在阵列基板上表面和彩膜基板下表面形成配向膜的步骤、灌入液晶的步骤、贴上偏光片的步骤，等等，在此不再进行过多赘述。

5 本发明的发明人经过研究发现，将根据与其配对的阵列基板上的金属膜层的厚度制备出的能补偿阵列基板表面厚度差异的彩膜基板，与阵列基板进行对盒处理，能够获得 Cell Gap 均一性高的显示面板，从而提高 TFT-LCD 的画面品质，且该制备显示面板的方法能降低显示器的次级品率。需要说明的是，“对盒”处理是指将配对的彩膜基板和阵列基板进行精准
10 地位置配对并组合成一体，然后在两块基板的四周侧边进行封边的制备步骤，以便获得显示面板。

综上所述，根据本发明的实施例，本发明提出了一种制备显示面板的方法，获得的显示面板中彩膜基板下表面上任一点到 TFT 基板上表面的垂直距离更均匀，从而提高 Cell 段填充液晶后的 Cell Gap 的均一性，并有效地
15 解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。本领域技术人员能够理解的是，前面针对制备彩膜基板的方法所描述的特征和优点，仍适用于该制备显示面板的方法，在此不再赘述。

在本发明的另一个方面，本发明提出了一种显示面板。根据本发明的实施例，该显示面板是通过前述的方法制备的。其中彩膜基板下表面的透明绝缘层的厚度是通过阵列基板上金属膜层的厚度确定的，由此可以根据
20 实际需要使得彩膜基板和阵列基板之间满足特定的使用要求。在本发明的一些实施例中，彩膜基板下表面上任一点到 TFT 基板上表面的金属膜层的垂直距离更均匀，从而提高 Cell 段填充液晶后的 Cell Gap 的均一性，并有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质
25 问题。本领域技术人员能够理解的是，前面针对制备彩膜基板的方法、彩膜基板所描述的特征和优点，仍适用于该显示面板，在此不再赘述。

在本发明的另一个方面，本发明提出了一种显示装置。参照图 2~3，对本发明的显示装置进行详细的描述。

根据本发明的实施例，参照图 2，该显示装置包括：相对设置的阵列
30 基板（TFT）200 和彩膜基板（CF）100，以及设置在阵列基板 200 和彩膜基板 100 之间的液晶层 300；其中，所述阵列基板 200 靠近所述彩膜基板 100 的一侧设置有金属膜层 220，所述彩膜基板 100 靠近所述阵列基板 200

的一侧设置有透明绝缘层 140，且所述透明绝缘层 140 的厚度是根据所述金属膜层 220 的厚度确定的。本领域技术人员可以理解的是，不仅限于阵列基板和彩膜基板，显示装置还可以包括其他必要的部件，例如，配向膜、偏光板或封框胶等，在此不再进行过多赘述。

5 根据本发明的实施例，参照图 3，该彩膜基板还包括：衬底 110、黑矩阵层 120 及彩色滤光层 130。其中，黑矩阵层 120 和彩色滤光层 130 都设置在衬底 110 的下表面，且黑矩阵层 120 有多个开口，彩色滤光层 130 就设置在黑矩阵层 120 的多个开口中，而透明绝缘层 140 设置在彩色滤光层 130 和黑矩阵层 120 的下表面。由图中可以看出，左侧示出位置透明绝缘层 140 的厚度 L1 相对较薄，右侧示出位置透明光刻胶 140 的厚度 L2 相对较厚。

另外，根据本发明的实施例，透明绝缘层 140 朝向阵列基板的面上任意一点，到阵列基板上金属膜层的朝向彩膜基板的面的垂直距离的最大值与最小值的差值不大于所述最大值的 2%。如此，采用上述标准的透明绝缘层，能使彩膜基板的厚度有效地补偿 TFT 基板的上表面的高度差异，使显示面板的 CF 基板下表面上任一点到 TFT 基板的上金属膜层的垂直距离更均匀，从而提高 Cell 段填充液晶后的 Cell Gap 的均一性，有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。

具体的，在本发明的一些实施例中，透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 1%。在本发明的另一些实施例中，透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向彩膜基板的面的垂直距离的最大值与最小值相等。由此，该含有该彩膜基板的显示装置的显示效果理想，Mura 等画面品质问题得到明显改善。

25 综上所述，根据本发明的实施例，本发明提出了一种显示装置，由于其 Cell Gap 的均一性更好，而能有效地解决 Mura 等画面品质问题。

在本发明的另一个方面，本发明提出了一种涂胶系统。参照图 4，对本发明的涂胶进行详细的描述。

根据本发明的实施例，参照图 4，该涂胶系统包括三个主要模块：信息获取模块 300、透明绝缘层厚度确定模块 400 和涂胶模块 500。其中，信息获取模块 300 用于获取金属膜层的厚度信息；透明绝缘层厚度确定模块 400 用于根据金属膜层的厚度信息确定出透明绝缘层的厚度；而涂胶模

块 500 用于根据透明绝缘层的厚度进行涂胶，其中，所述透明绝缘层设置在彩膜基板的一侧，所述金属膜层设置在与所述彩膜基板配对的阵列基板的一侧，且所述透明绝缘层与所述金属膜层相对设置。该涂胶系统可直接用于上述的彩膜基板、显示面板的制备过程中，从而获得能够补偿存在表面高度差异的 TFT 基板上金属膜层的 CF 基板上透明光刻胶层，使 CF 基板下表面上任一点到 TFT 基板的上金属膜层的垂直距离更均匀，提高 Cell 段填充液晶后的 Cell Gap 的均一性，有效地解决由于 TFT 基板上表面溅射成膜厚度差异所带来的 Mura 等画面品质问题。

另外，根据本发明的实施例，信息获取模块 300 进一步包括：成膜数据获取单元和金属膜层厚度确定单元。其中，成膜数据获取单元用于获取金属膜层的成膜数据；而金属膜层厚度确定单元用于根据成膜数据确定出金属膜层的厚度。如此，将获取到的金属膜层的成膜数据，换算出金属膜层的厚度信息，可以更简便、快捷地获得金属膜层的厚度信息。

具体的，根据本发明的实施例，成膜数据的具体类型不受特殊的限制，可采用本领域内任何已知的数据类型，只要该数据能有效地反映出金属膜层的厚度信息即可。在本发明的一些实施例中，成膜数据包括金属膜层的方块电阻。如此，采用上述的方块电阻的数据，可以更灵敏、快速地反映出金属膜层的厚度信息。

另外，根据本发明的实施例，所述涂胶模块 500 进一步包括：时间压力曲线确定单元和涂胶处理单元。其中，时间压力曲线确定单元用于根据透明绝缘层的厚度确定出涂胶的时间压力曲线；而涂胶处理单元用于根据时间压力曲线进行涂胶。涂胶示意图可参考图 5，其中，涂胶处理单元包括喷嘴 510，其用于将透明绝缘层 140 涂布在彩膜基板 100 的一侧。如此，在根据金属膜层的厚度信息确定出透明绝缘层的厚度的基础上，确定出涂胶时所需的时间压力曲线，再在 CF 基板的表面上进行涂胶工艺，可以获得能够补偿存在表面高度差异的预设膜层的透明绝缘层。

根据本发明的实施例，根据金属膜层的厚度确定透明绝缘层的厚度，可以使得透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 2%。例如，在本发明的一些实施例中，透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 1%。在本发明的另一些实施

例中，透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向彩膜基板的面的垂直距离的最大值与最小值相等。由此，该含有该彩膜基板的显示装置的显示效果理想，Mura 等画面品质问题得到明显改善。综上所述，根据本发明的实施例，本发明提出了一种涂胶系统，能根据存在表面高度差异的金属膜层的厚度信息，调节透明绝缘层的形成厚度，从而使透明绝缘层下表面上任一点到金属膜层的上表面的垂直距离更均匀，有利于提高显示面板的显示效果，改善 Mura 等画面品质问题。

在本发明的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”、“轴向”、“径向”、“周向”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

在本发明的描述中，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”、“固定”等术语应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或成一体；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

在本说明书的描述中，参考术语“一个实施例”、“一些实施例”、“示例”、“具体示例”、或“一些示例”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一个实施例或示例中。在本说明书中，对上述术语的示意性表述不必须针对的是相同的实施例或示例。而且，描述的具体特征、结构、材料或者特点可以在任一个或多个实施例或示例中以合适的方式结合。此外，在不相互矛盾的情况下，本领域的技术人员可以将本说明书中描述的不同实施例或示例以及不同实施例或示例的特征进行结合和组合。

尽管上面已经示出和描述了本发明的实施例，可以理解的是，上述实施例是示例性的，不能理解为对本发明的限制，本领域的普通技术人员在本发明的范围内可以对上述实施例进行变化、修改、替换和变型。

权利要求

1、一种制备彩膜基板的方法，其特征在于，包括：形成透明绝缘层，其中，根据与所述彩膜基板配对的阵列基板上的金属膜层的厚度，确定所述透明绝缘层的厚度。

5 2、根据权利要求 1 所述的方法，其特征在于，所述透明绝缘层是通过涂胶形成的，且所述形成透明绝缘层的步骤包括：

获取与所述彩膜基板配对的阵列基板上的金属膜层的成膜数据；

根据所述成膜数据，确定所述金属膜层的厚度；

根据所述金属膜层的厚度，确定所述透明绝缘层的厚度；

10 根据所述透明绝缘层的厚度，确定涂胶的压力时间曲线；

根据所述涂胶的压力时间曲线进行涂胶，以形成所述透明绝缘层。

3、根据权利要求 2 所述的方法，其特征在于，所述成膜数据包括所述金属膜层的方块电阻。

4、根据权利要求 1-3 中任一项所述的方法，其特征在于，所述透明
15 绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向所述彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 2%。

5、一种彩膜基板，其特征在于，所述彩膜基板是通过权利要求 1~4 中任一项所述的方法制备的。

20 6、一种显示装置，其特征在于，包括：

阵列基板；

彩膜基板，所述彩膜基板和所述阵列基板是相对设置的；及

液晶层，所述液晶层设置于所述阵列基板和所述彩膜基板之间；

其中，所述阵列基板靠近所述彩膜基板的一侧设置有金属膜层，所述
25 彩膜基板靠近所述阵列基板的一侧设置有透明绝缘层，且所述透明绝缘层的厚度是根据所述金属膜层的厚度确定的。

7、根据权利要求 6 所述的显示装置，其特征在于，所述彩膜基板还包括：

衬底；

30 黑矩阵层，所述黑矩阵层设置在所述衬底朝向所述阵列基板的一侧，且具有多个开口；及

彩色滤光层，所述彩色滤光层设置在所述衬底朝向所述阵列基板的一

侧，且在所述黑矩阵层的所述多个开口中；

所述透明绝缘层设置在所述彩色滤光层和所述黑矩阵层远离所述衬底的一侧；

5 其中，所述透明绝缘层朝向所述阵列基板的面上任意一点到所述金属膜层的朝向所述彩膜基板的面的垂直距离的最大值与最小值的差值不超过所述最大值的 2%。

8、一种涂胶系统，其特征在于，包括：

信息获取模块，用于获取金属膜层的厚度；

10 透明绝缘层厚度确定模块，用于根据所述金属膜层的厚度确定透明绝缘层的厚度；

涂胶模块，用于根据所述透明绝缘层的厚度进行涂胶，

其中，所述透明绝缘层设置在彩膜基板的一侧，所述金属膜层设置在与所述彩膜基板配对的阵列基板的一侧，且所述透明绝缘层与所述金属膜层相对设置。

15 9、根据权利要求 8 所述的涂胶系统，其特征在于，所述信息获取模块进一步包括：

成膜数据获取单元，用于获取所述金属膜层的成膜数据；

金属膜层厚度确定单元，用于根据所述成膜数据确定所述金属膜层的厚度。

20 10、根据权利要求 9 所述的涂胶系统，其特征在于，所述涂胶模块进一步包括：

时间压力曲线确定单元，用于根据所述透明绝缘层的厚度确定所述涂胶的时间压力曲线；

涂胶处理单元，用于根据所述时间压力曲线进行所述涂胶。

25 11、根据权利要求 9 所述的涂胶系统，其特征在于，所述成膜数据包括所述金属膜层的方块电阻。

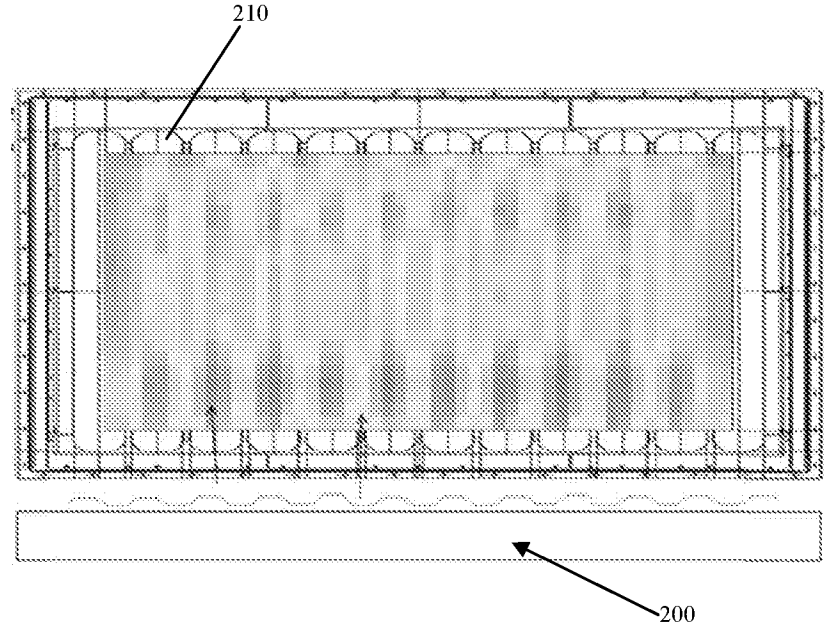


图 1

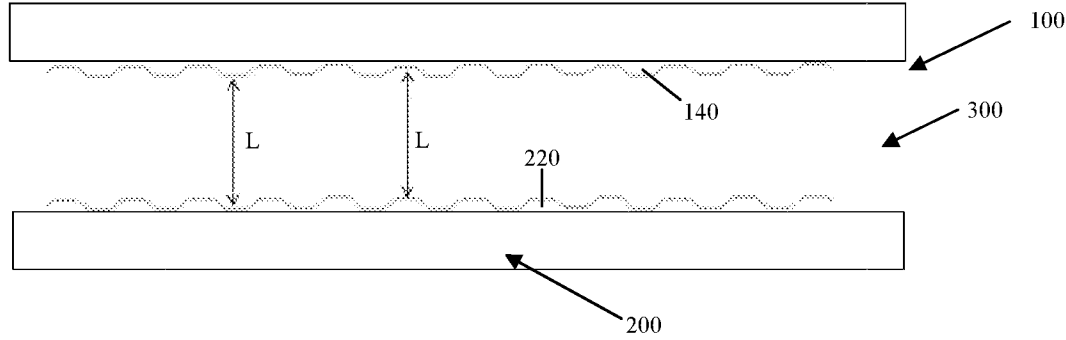


图 2

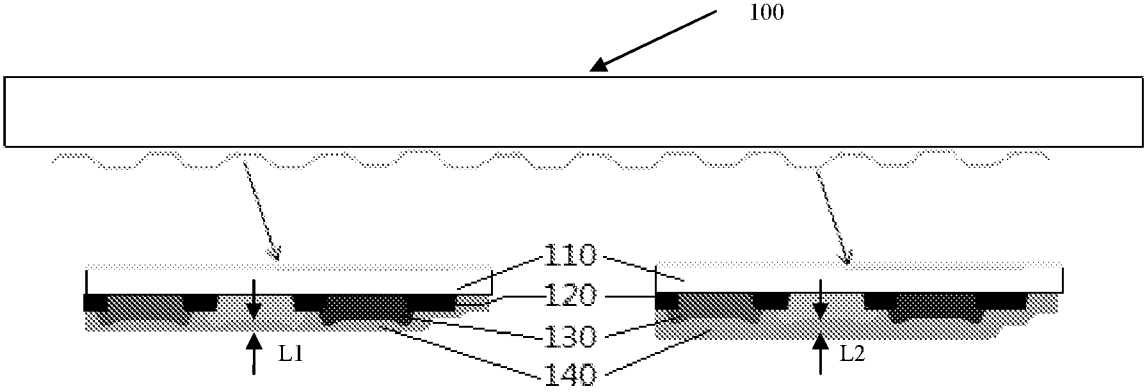


图 3



图 4

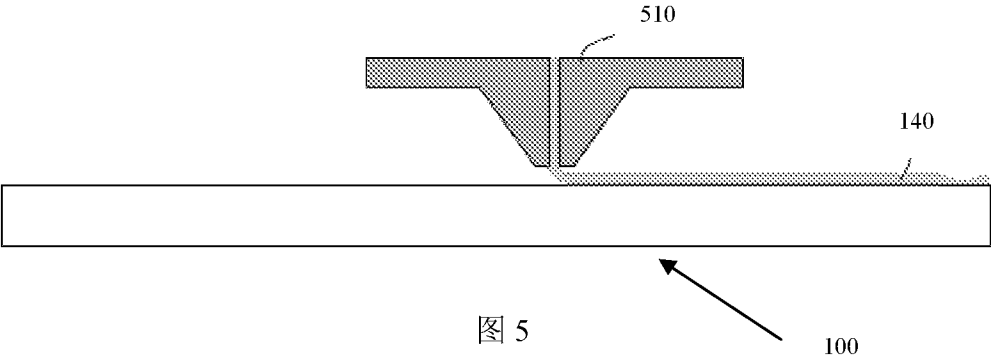


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/104811

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1335 (2006.01) i; G02F 1/1333 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, PATENTICS: 薄膜晶体管, 阵列基板, 彩膜, 彩色滤光, 厚, 高度, 距离, 间距, 段差, 绝缘, 平坦, 保护, 补偿, 金属, 栅线, 栅极线, 数据线, 信号线, colour+ or color+, film?, filter, CF, array, TFT, bas???, substrate?, chip, board, gap, thick+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104570455 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 29 April 2015 (29.04.2015), description, paragraphs [0062]-[0078], and figures 1 and 2	1, 4-7
PX	CN 106773265 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 31 May 2017 (31.05.2017), claims 1-11, description, paragraph [0061], and figure 2	1-11
A	CN 101889242 A (SHARP K.K.) 17 November 2010 (17.11.2010), entire document	1-11
A	CN 105093653 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 25 November 2015 (25.11.2015), entire document	1-11
A	JP 2002148605 A (NEC CORPORATION) 22 May 2002 (22.05.2002), entire document	1-11

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 07 December 2017	Date of mailing of the international search report 28 December 2017
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHANG, Yue Telephone No. (86-10) 61648227

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/104811

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010169888 A (SHARP K. K.) 05 August 2010 (05.08.2010), entire document	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/104811

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104570455 A	29 April 2015	GB 2550073 A	08 November 2017
		US 9436050 B2	06 September 2016
		WO 2016095251 A1	23 June 2016
		KR 20170094280 A	17 August 2017
		CN 104570455 B	27 June 2017
		US 2016178953 A1	23 June 2016
CN 106773265 A	31 May 2017	None	
CN 101889242 A	17 November 2010	CN 101889242 B	17 April 2013
		US 2010255222 A1	07 October 2010
		WO 2009072327 A1	11 June 2009
CN 105093653 A	25 November 2015	WO 2017031834 A1	02 March 2017
JP 2002148605 A	22 May 2002	None	
JP 2010169888 A	05 August 2010	None	

国际检索报告

国际申请号

PCT/CN2017/104811

A. 主题的分类

G02F 1/1335(2006.01)i; G02F 1/1333(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F;H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, WPI, EPODOC, CNKI, PATENTICS; 薄膜晶体管, 阵列基板, 彩膜, 彩色滤光, 厚, 高度, 距离, 间距, 段差, 绝缘, 平坦, 保护, 补偿, 金属, 栅线, 栅极线, 数据线, 信号线, colour+ or color+, film?, filter, CF, array, TFT, bas???, substrate?, chip, board, gap, thick+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 104570455 A (深圳市华星光电技术有限公司) 2015年 4月 29日 (2015 - 04 - 29) 说明书第[0062]-[0078]段, 图1-2	1, 4-7
PX	CN 106773265 A (京东方科技集团股份有限公司 等) 2017年 5月 31日 (2017 - 05 - 31) 权利要求1-11, 说明书第[0061]段, 图2	1-11
A	CN 101889242 A (夏普株式会社) 2010年 11月 17日 (2010 - 11 - 17) 全文	1-11
A	CN 105093653 A (深圳市华星光电技术有限公司) 2015年 11月 25日 (2015 - 11 - 25) 全文	1-11
A	JP 2002148605 A (NEC CORP.) 2002年 5月 22日 (2002 - 05 - 22) 全文	1-11
A	JP 2010169888 A (SHARP K. K.) 2010年 8月 5日 (2010 - 08 - 05) 全文	1-11

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 12月 7日

国际检索报告邮寄日期

2017年 12月 28日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

张玥

电话号码 (86-10)61648227

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/104811

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104570455	A	2015年 4月 29日	GB	2550073	A	2017年 11月 8日
				US	9436050	B2	2016年 9月 6日
				WO	2016095251	A1	2016年 6月 23日
				KR	20170094280	A	2017年 8月 17日
				CN	104570455	B	2017年 6月 27日
				US	2016178953	A1	2016年 6月 23日
CN	106773265	A	2017年 5月 31日	无			
CN	101889242	A	2010年 11月 17日	CN	101889242	B	2013年 4月 17日
				US	2010255222	A1	2010年 10月 7日
				WO	2009072327	A1	2009年 6月 11日
CN	105093653	A	2015年 11月 25日	WO	2017031834	A1	2017年 3月 2日
JP	2002148605	A	2002年 5月 22日	无			
JP	2010169888	A	2010年 8月 5日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)