

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2008年1月17日 (17.01.2008)

PCT

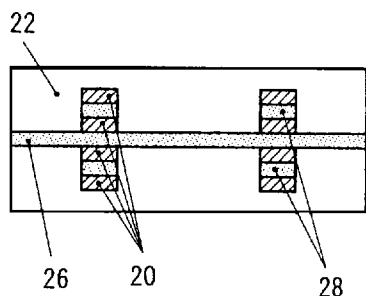
(10) 国際公開番号
WO 2008/007705 A1

- (51) 国際特許分類:
H01F 37/00 (2006.01) H01F 17/00 (2006.01)
- (21) 国際出願番号: PCT/JP2007/063820
- (22) 国際出願日: 2007年7月11日 (11.07.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2006-191611 2006年7月12日 (12.07.2006) JP
- (71) 出願人 (米国を除く全ての指定国について): FDK株式会社 (FDK CORPORATION) [JP/JP]; 〒1050004 東京都港区新橋5丁目3番11号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 山内 清久 (YAMAUCHI, Kiyohisa) [JP/JP]; 〒1050004 東京都港区新橋5丁目3番11号 FDK株式会社内 Tokyo (JP). 川口 誠 (KAWAGUCHI, Makoto) [JP/JP]; 〒1050004 東京都港区新橋5丁目3番11号 FDK株式会社内 Tokyo (JP). 奥田 健二 (OKUDA, Kenji) [JP/JP]; 〒1050004 東京都港区新橋5丁目3番11号 FDK株式会社内 Tokyo (JP). 比田勝 真也 (HITAKATSU, Shinya) [JP/JP]; 〒1050004 東京都港区新橋5丁目3番11号 FDK株式会社内 Tokyo (JP). 鈴木 茂徳 (SUZUKI, Shigenori) [JP/JP]; 〒1050004 東京都港区新橋5丁目3番11号 FDK株式会社内 Tokyo (JP).
- (74) 代理人: 一色国際特許業務法人 (ISSHIKI & CO.); 〒1050004 東京都港区新橋2丁目12番7号 労金新橋ビル Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書

/ 続葉有 /

(54) Title: LAYERED INDUCTOR

(54) 発明の名称: 積層インダクタ



the conductive patterns superimposed with a gap.

(57) Abstract: [PROBLEMS] To provide a layered inductor capable of exhibiting an excellent DC superposition characteristic and suppressing AC resistance during low flow of DC bias current as well as a high characteristic that an inductance change is comparatively gentle in the entire current region where the coil current is within a rating range. [MEANS FOR SOLVING PROBLEMS] A layered inductor (10) includes an electrically insulating magnetic layer (22) and a conductive pattern (20) which are layered so that the conductive patterns are successively connected to form a coil wound spirally while superimposing in the layering direction in the magnetic body. Each of the two ends of the coil is pulled out of the layered body chip external surface via a pull-out conductor (24) and connected to an electrode terminal (12). At least one layer (26) of the electrically insulating magnetic gap is arranged over the entire layered surface. An electrically insulating non-magnetic pattern (28) corresponding to the conductive pattern shape is arranged in the proximity of the conductive pattern between

(57) 要約: 【課題】優れた直流重畳特性を呈し、低直流バイアス電流時の交流抵抗を抑えることができると共に、コイル電流が定格範囲内の全電流領域でインダクタンス変化が比較的緩やかな高特性が得られるようにする。【解決手段】電気絶縁性の磁性層22と導体パターン20が積層され前記導体パターンが順次接続されることで、磁性体中で積層方向に重畳しながら螺旋状に周回するコイルが形成され、該コイルの両端がそれぞれ引出導体24を介して積層体チップ外表面に引き出され電極端子12に接続されている積層インダクタ10である。積層面全体にわたる電気絶縁性の磁気ギャップ層26が1層以上配置されると共に、間隔をおいて重なり合う導体パターン20の間で該導体パターンに近接して該導体パターン形状に対応した電気絶縁性の非磁性パターン28が配置されている。

WO 2008/007705 A1



2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

積層インダクタ

技術分野

[0001] 本発明は、磁性体中にコイルが埋設された構造の積層インダクタに関し、更に詳しく述べると、積層面全体にわたる電気絶縁性の非磁性層が1層以上配置されると共に、間隔をおいて重なり合う導体パターンの中で該導体パターンに近接して該導体パターン形状に対応した電気絶縁性の非磁性パターンが配置されている構造の積層インダクタに関するものである。この積層インダクタは、特に高バイアスを必要とするようなDC-DCコンバータ用のインダクタに有用である。

背景技術

[0002] DC-DCコンバータなどの電源回路に使用されるトランスやチョークコイルなどは、かつては磁気コアにコイルを巻線する構成が一般的であったが、近年の電源回路部品の小型化、薄型化の要望に沿い、積層構造のチップ部品が開発され実用化されている。

[0003] 積層インダクタは、電気絶縁性の磁性層と導体パターンが交互に積層され前記導体パターンが順次接続されることで、磁性体中で積層方向に重畳しながら螺旋状に周回するコイルが形成され、該コイルの両端がそれぞれ引出導体を介して積層体チップ外表面に引き出され電極端子に接続されている構造である。つまり、チップ型の磁性体中にコイルが埋設される状態である。磁性層や導体パターンは、例えばスクリーン印刷の技法などを使用して形成され積層される。

[0004] このような積層インダクタは、コイルの周囲が磁性体で囲まれているため、磁気漏洩が少なく、比較的少ない巻数で必要なインダクタンスが得られる特徴があり、小型化、薄型化に適している。しかしながら、低直流バイアス電流(DCバイアス)時に交流抵抗が高くなり、小さなコイル電流(励磁電流)であっても、磁性体の磁気飽和により急激なインダクタンスの低下が生じる(つまり、直流重畳特性が悪い)などの問題がある。特に、低直流バイアス電流時に交流抵抗が高いことは、待機電流による損失が大きいことを意味し、例えば携帯端末のような機器における待ち受け時間が短くなるなど

、大きな問題となる。

[0005] そこで、一部の磁性層全体を非磁性層で置き換えることにより、積層インダクタ中に磁気的なギャップを介在させ、それによって磁気飽和レベルを高め、トランスやチョークコイルなどとして十分な定格電流が得られるようにした積層インダクタが提案された(特許文献1参照)。

[0006] 確かに、このような構造にすると、低直流バイアス電流時の交流抵抗上昇の抑制、及び直流重畳特性劣化の軽減に一定の効果がある。しかし、それらの効果は、必ずしも十分とは言えず、またコイル巻数が増加するに従って、その効果が減少するなど問題も認められた。

特許文献1:特開2005-45108号公報

発明の開示

発明が解決しようとする課題

[0007] 本発明が解決しようとする課題は、優れた直流重畳特性を呈し、低直流バイアス電流時の交流抵抗を抑えることができると共に、コイル電流が定格範囲内の全電流領域でインダクタンス変化が比較的緩やかな高特性が得られるようにすることである。

課題を解決するための手段

[0008] 本発明は、電気絶縁性の磁性層と導体パターンが積層され前記導体パターンが順次接続されることで、磁性体中で積層方向に重畳しながら螺旋状に周回するコイルが形成され、該コイルの両端がそれぞれ引出導体を介して積層体チップ外表面に引き出され電極端子に接続されている積層インダクタにおいて、積層面全体にわたる電気絶縁性の磁気ギャップ層が1層以上配置されると共に、間隔をおいて重なり合う導体パターンの間で該導体パターンに近接して該導体パターン形状に対応した電気絶縁性の非磁性パターンが配置されていることを特徴とする積層インダクタである。

[0009] ここで、電気絶縁性の非磁性パターンは、導体パターンに合致する形状でもよいが、導体パターンより一回り大きめの形状もしくは一回り小さめの形状とするのが好ましい。なかでも導体パターンより一回り大きめの形状とする方がより好ましい。また前記電気絶縁性の磁気ギャップ層及び前記電気絶縁性の非磁性パターンを積層方向の

中央に対して対称的に配置するのが好ましい。電気絶縁性の磁気ギャップ層が1層の場合には、該磁気ギャップ層を積層方向のほぼ中央に配置し、前記電気絶縁性の非磁性パターンを積層方向の中央に対して対称的に2層以上配置する。前記電気絶縁性の磁気ギャップ層の厚さは、互いに重なり合う導体パターンの間隔よりも小さく設定することもできる。前記電気絶縁性の非磁性パターンは、間隔をおいて重なり合う全ての導体パターンの間に配置するのが好ましい。

- [0010] 本発明に係る積層インダクタは、積層面全体にわたる電気絶縁性の磁気ギャップ層が1層以上配置されるので、全体的な磁気飽和レベルが高まり、直流重畳特性を伸ばし、定格電流(所定以上のインダクタンスを保証できる電流上限値)を増大させることができる。また、本発明に係る積層インダクタは、間隔をおいて重なり合う導体パターンの間で該導体パターンに近接して該導体パターン形状に対応した電気絶縁性の非磁性パターンが配置されているので、低直流バイアス電流時におけるコイル周辺での微小磁化ループの発生を防止し、そのため導体パターン間への磁束の急激な流れ込みが生じず、インダクタンスの急激な変化を防ぎ、交流抵抗上昇を抑制することができる。

図面の簡単な説明

- [0011] [図1A]本発明に係る積層インダクタの一実施例を示す説明図である。
[図1B]本発明に係る積層インダクタの一実施例を示す説明図である。
[図1C]本発明に係る積層インダクタの一実施例を示す説明図である。
[図1D]本発明に係る積層インダクタの一実施例を示す説明図である。
[図2A]本発明の他の実施例を示す縦断面図である。
[図2B]本発明の他の実施例を示す縦断面図である。
[図3A]本発明品と比較例との直流重畳特性の違いを示すグラフである。
[図3B]本発明品と比較例との直流重畳特性の違いを示すグラフである。
[図4A]本発明品と比較例との周波数特性の違いを示すグラフである。
[図4B]本発明品と比較例との周波数特性の違いを示すグラフである。
[図4C]本発明品と比較例との周波数特性の違いを示すグラフである。

符号の説明

- [0012] 10 積層インダクタ
12 電極端子
20 導体パターン
22 磁性層
24 引出導体
26 磁気ギャップ層
28 非磁性パターン

発明を実施するための最良の形態

- [0013] 直流重畳電流の増加によるインダクタンスの低下は、直流電流の増加によりコイルから発生する磁束が増え、磁性体を飽和させることにより生じる。また低直流バイアス電流時のインダクタンスの急減、交流抵抗の上昇は、導体パターン周辺の微小磁化ループにより生じる。磁性体の磁気飽和を抑制し、インダクタンスの低下を最小限にして直流重畳特性を伸ばし、交流抵抗の上昇を抑えるためには、導体パターンに対して磁性体と非磁性体の位置及び形状をどのように配置するかが重要となる。
- [0014] そこで本発明の積層インダクタでは、積層面全体にわたる電気絶縁性の磁気ギャップ層を配置すると共に、間隔において重なり合う導体パターンの間で該導体パターンに近接して該導体パターン形状にほぼ合致した電気絶縁性の非磁性パターンを配置する。典型的には、前記電気絶縁性の磁気ギャップ層が積層方向の中央に位置し、前記電気絶縁性の非磁性パターンを、間隔において重なり合う全ての導体パターンの間に配置する。
- [0015] このような構造にすることにより、全体的な磁気飽和を制御し、直流重畳特性を伸ばすことができる。また、低直流バイアス電流時の導体パターンー導体パターン間への磁束の急激な流れ込みを防止でき、インダクタンスの急減を防止し、交流抵抗の上昇を抑えることができる。
- [0016] 《実施例》

図1A～図1Dは、本発明に係る積層インダクタの一実施例を示す説明図である。図1Aは外観を、図1Bは導体パターンの上面から見た透視状態を、図1Cは縦断面を、図1Dは導体パターンと非磁性パターンの構造を、それぞれ示している。

- [0017] この積層インダクタ10は、ほぼ直方体状をなす表面実装用のチップ部品であり、大部分が磁性体(例えばNi-Zn系フェライト材)からなる材料中にコイルが埋設されており、そのコイル両端がチップ両端部に形成されている電極端子12に電氣的に接続されている構造である(図1A参照)。
- [0018] 内部のコイル構造は、ほぼ環状(あるいは半環状など)の導体パターン20と電気絶縁性の磁性層22などを、スクリーン印刷法などにより印刷し積層することにより形成される。導体パターン20は、磁性層22による磁性体中で、積層方向に重畳しながら螺旋状に周回するように接続されてコイルを形成する。図1Bでは、導体パターン20は、直角に屈曲しながら矩形状に巻回されているが、勿論、円形や長円形などでもよい。コイルの両端は、それぞれ引出導体24を介して積層体チップ外表面の相対向する端面に引き出され、電極端子12に接続されることになる。
- [0019] ここで本発明では、図1Cに示すように、コイルの一部を形成する導体パターン20の層とそれに間隔をおいて重なり合う別の導体パターン20の層の間は、全て電気絶縁性の非磁性体(例えばZnフェライト材)で構成されている。その一部は、積層面全体にわたる電気絶縁性の磁気ギャップ層26であり、他は導体パターン形状にほぼ合致した非磁性パターン28(図1D参照)である。例えば非磁性パターンを印刷し、その部分を除いた形の磁性層を印刷する(手順は逆でもよい)。また導体パターンを印刷し、その部分を除いた形の磁性層を印刷する(手順は逆でもよい)。このような操作を繰り返すことによって、印刷積層することができる。なお、上下の導体パターン間は、ビア穴などを利用して電氣的に接続すればよい。この実施例では、導体パターン20を4層設けており、下から第2層と第3層の間は積層面全体にわたる磁気ギャップ層26とし、下から第1層と第2層の間、及び第3層と第4層の間を非磁性パターン28としている。導体パターン20を印刷する際、導体ペーストの流れ込みによる短絡発生を防ぐため、非磁性パターン28と磁性体の境界は、導体パターン20よりも全体的に一回り大きくして導体パターン20が非磁性パターンに余裕をもって載るか、あるいは一回り小さくして、磁性層に載るように設定するのが好ましい。
- [0020] 本発明の構造の積層インダクタは、DC-DCコンバータなどの用途では、通常、比較的少ないコイル巻数で要求される仕様を満たすことができる。磁気ギャップ層及び

非磁性パターンを挿入する位置は、コイル形状、巻数などに応じて適宜決定する。

[0021] 本発明に係る積層インダクタの他の実施例を図2A、図2Bに示す。図2Aは、電気絶縁性の磁気ギャップ層26の厚さを、互いに重なり合う導体パターン20同士の間隔よりも小さく設定した例である。基本的な構成は、図1A～図1Dに示すものと同様であるため、対応する部分には同一符号を付し、詳細な説明は省略する。上下に間隔において重なり合う導体パターン20の間隔は、電気絶縁性を確保するために通常 $15\mu\text{m}$ 程度にする必要がある。反面、磁気飽和レベルを制御するためには、積層面全体にわたる磁気ギャップ層26の厚みを自由に制御できるようにすることが望ましい。そこで、磁気ギャップ層26の厚みを所望の大きさ(例えば $7.5\mu\text{m}$ 程度)に設定し、導体パターン20間の距離との差(ここでは $7.5\mu\text{m}$)の厚みで薄い非磁性パターンを追加配置する(この例では磁気ギャップ層の上側に設けているが、下側に設けてもよいし、上下両側に均等に設けてもよい)。これによって、コイルの短絡に気遣うことなく、導体パターン20同士の間隔は電気絶縁性を十分に確保できる大きさに設定しつつ、磁気ギャップ層26を所望の厚さに設定することができる。

[0022] 図2Bは、図2Aに示す積層インダクタの変形例であり、これも基本的には図1に示すものと同様の構成であるため、対応する部分には同一符号を付し、詳細な説明は省略する。この例は、コイルの一部を形成する導体パターン20の層を6層、間隔において互いに重なり合うように積層したものである。導体パターン20同士の間隔の領域は、全て電気絶縁性の非磁性体で構成され、その一部(ここでは2箇所)に積層面全体にわたる電気絶縁性の磁気ギャップ層26が設けられている。具体的には、下から第2層と第3層の間、及び第4層と第5層の間は積層面全体にわたる磁気ギャップ層26とし、下から第1層と第2層の間、第3層と第4層の間、及び第5層と第6層の間を非磁性パターン28としている。またここでも、磁気ギャップ層26の厚みを薄く(例えば $7.5\mu\text{m}$ 程度)設定し、導体パターン間隔との差(ここでは $7.5\mu\text{m}$)の厚みの非磁性パターンを追加配置している。

[0023] このように、本発明では、要求仕様に応じてコイルを形成する導体パターンの層数を増減することができ、磁気ギャップ層の数、磁気ギャップ層の厚み、非磁性パターンの層数などは適宜変更することができる。前記のように、磁性体材料としては、例え

ばNi-Zn系フェライトが使用でき、磁気ギャップ層や非磁性パターンを形成する非磁性材料としては、例えばZn系フェライトが使用できる。

[0024] 測定結果の一例を図3A、図3B、及び図4A～図4Cに示す。同一材料、同一寸法で、しかも内部構造の異なる2種の積層インダクタについて、それらの直流重畳特性を測定した。本発明品としているものは、図1A～図1Dに示す積層インダクタと同じ構造であり、中央に積層面全体にわたる電気絶縁性の磁気ギャップ層が1層形成されていると共に、間隔をおいて重なり合う導体パターンの間全てに電気絶縁性の非磁性パターンが配置されている構造である。それに対して比較例は、中央に積層面全体にわたる電気絶縁性の磁気ギャップ層が1層形成されているだけ(電気絶縁性の非磁性パターンは無い)の構造である。いずれも導体パターンは4層で、4.5ターンのコイルが形成されている。

[0025] 図3A、図3Bは、直流バイアス電流特性を示している。図3Aはインダクタンスの変化を示しており、本発明品と比較例を比べると、本発明品は比較的高いインダクタンスを高い電流まで維持でき、直流電流が変化してもインダクタンスの変化が少ないことが分かる。また図3Bは交流抵抗の変化を示しており、本発明品と比較例を比べると、本発明品は特に低電流で交流抵抗が低く、直流電流が変化しても交流抵抗の変化が少ないことが分かる。これらの測定結果から、本発明のように、積層面全体にわたる電気絶縁性の磁気ギャップ層を形成すると共に、間隔をおいて重なり合う導体パターンの間に電気絶縁性の非磁性パターンを配置することで、直流重畳特性を改善でき、低直流バイアス電流時での交流抵抗を低減できることが分かる。

[0026] 図4A～図4Cは周波数特性を示している。図4AはQ値、図4Bはインダクタンス、図4Cは交流特性を、それぞれ示している。本発明品の方が、Q値が高く、交流抵抗も低い。インダクタンスが若干低いのが、周波数にかかわらずほぼ一定にすることができる。現在、DC-DCコンバータの動作周波数は1～3MHz程度であるが、将来的にはより高くなる(例えば10MHzに近づく)と予想されている。本発明品は高周波特性が良好であることから、周波数が高まるにつれて、本発明はより一層有用になるものと考えられる。

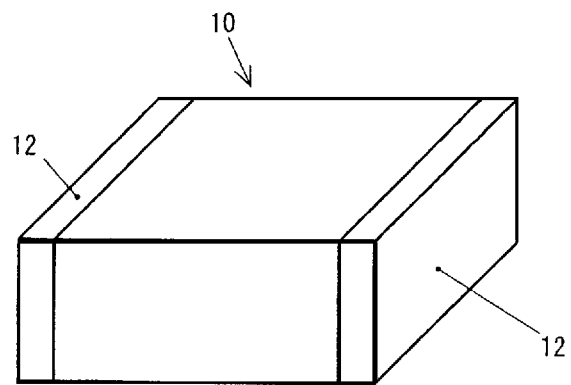
[0027] なお、コイル巻数は要求仕様に応じて適宜増減することができる。但し、コイル巻数

が過度に多くなると、製造工程数が増えコストも高くなるので、コイル巻数は必要最小限とすることが好ましい。

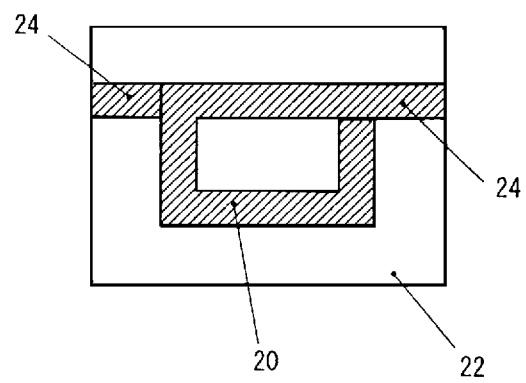
請求の範囲

- [1] 電気絶縁性の磁性層と導体パターンが積層され前記導体パターンが順次接続されることで、磁性体中で積層方向に重畳しながら螺旋状に周回するコイルが形成され、該コイルの両端がそれぞれ引出導体を介して積層体チップ外表面に引き出され電極端子に接続されている積層インダクタにおいて、
積層面全体にわたる電気絶縁性の磁気ギャップ層が1層以上配置されると共に、間隔をおいて重なり合う導体パターンの間で該導体パターンに近接して該導体パターン形状に対応した電気絶縁性の非磁性パターンが配置されていることを特徴とする積層インダクタ。
- [2] 前記電気絶縁性の磁気ギャップ層及び前記電気絶縁性の非磁性パターンが積層方向の中央に対して対称的に配置されている請求項1記載の積層インダクタ。
- [3] 前記電気絶縁性の磁気ギャップ層が積層方向の中央に位置し、前記電気絶縁性の非磁性パターンが積層方向の中央に対して対称的に2層以上配置されている請求項1記載の積層インダクタ。
- [4] 前記電気絶縁性の磁気ギャップ層の厚さが、互いに重なり合う導体パターンの間隔よりも小さく設定されている請求項1記載の積層インダクタ。
- [5] 前記電気絶縁性の非磁性パターンが、間隔をおいて重なり合う全ての導体パターンの間に配置されている請求項1記載の積層インダクタ。

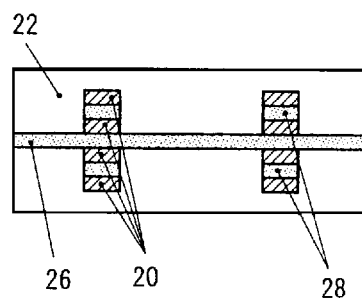
[図1A]



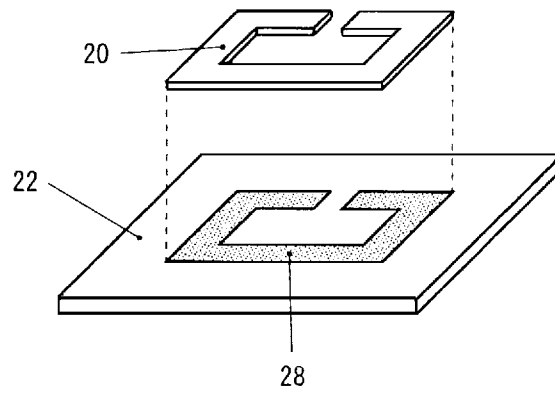
[図1B]



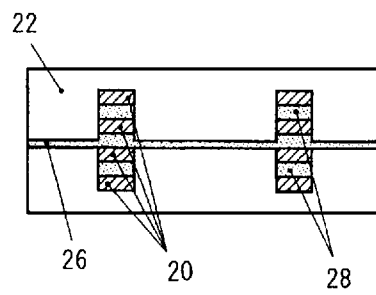
[図1C]



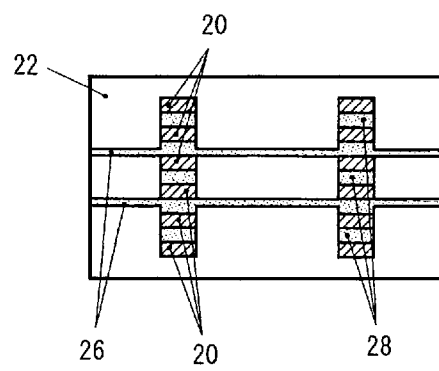
[図1D]



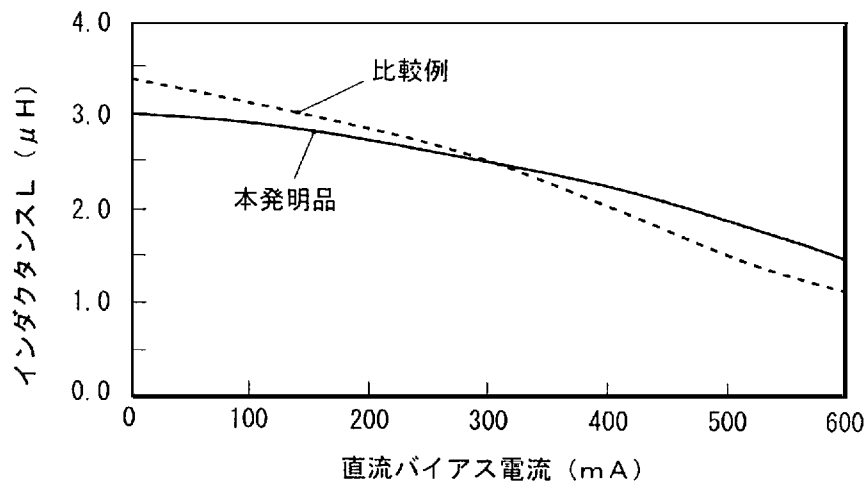
[図2A]



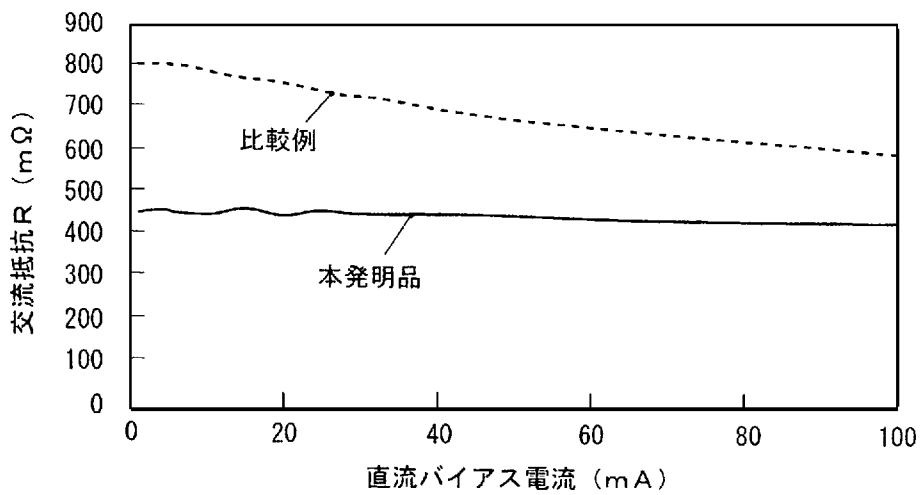
[図2B]



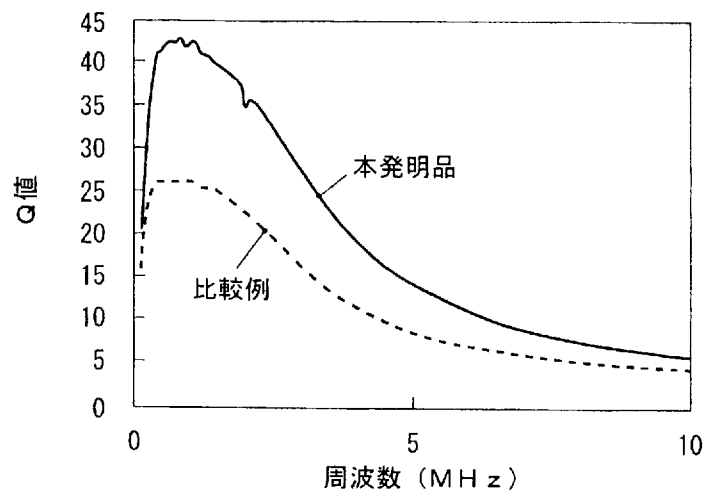
[図3A]



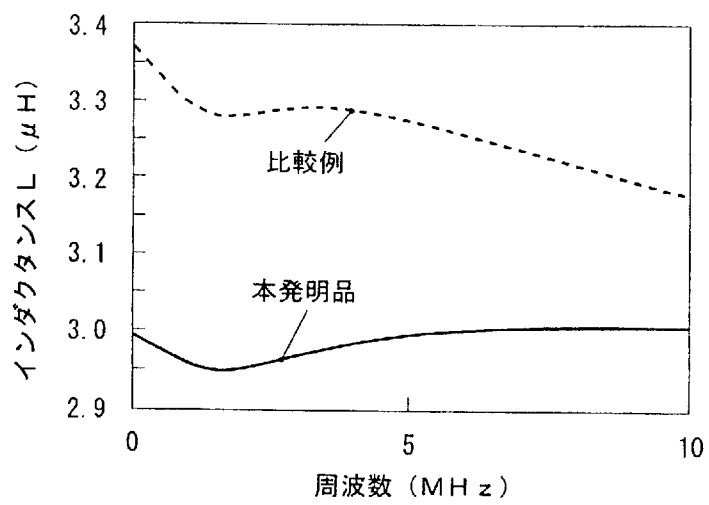
[図3B]



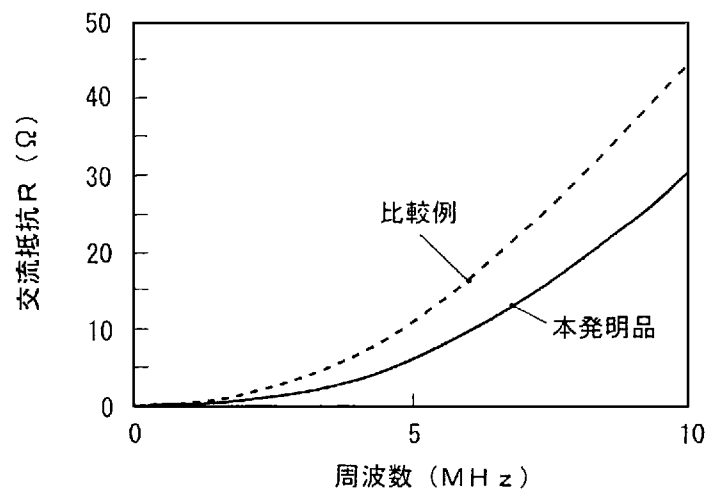
[図4A]



[図4B]



[図4C]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/063820

A. CLASSIFICATION OF SUBJECT MATTER

H01F37/00(2006.01) i, H01F17/00(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01F37/00, H01F17/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2005/010901 A2 (FDK Corp.), 03 February, 2005 (03.02.05), Full text; all drawings & JP 2005-010901 A & US 2006/152325	1-5
Y	WO 02/056322 A1 (Matsushita Electric Industrial Co., Ltd.), 18 July, 2002 (18.07.02), Page 15, lines 1 to 22; Fig. 11 & EP 1365426 A1 & US 2004/130415 A1	1-5
Y	JP 06-224043 A (Taiyo Yuden Co., Ltd.), 12 August, 1994 (12.08.94), Full text; all drawings (Family: none)	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
03 October, 2007 (03.10.07)

Date of mailing of the international search report
16 October, 2007 (16.10.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/063820

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-268455 A (Murata Mfg. Co., Ltd.), 29 September, 2005 (29.09.05), Full text; all drawings (Family: none)	1-5
Y	JP 06-077022 A (TDK Corp.), 18 March, 1994 (18.03.94), Full text; all drawings & US 5476728 A	1-5

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01F37/00(2006.01)i, H01F17/00(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01F37/00, H01F17/00			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 0 7 年 日本国実用新案登録公報 1 9 9 6 - 2 0 0 7 年 日本国登録実用新案公報 1 9 9 4 - 2 0 0 7 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
Y	W0 2005/010901 A2 (F D K株式会社) 2005.02.03, 全文, 全図 & JP 2005-010901 A & US 2006/152325	1 - 5	
Y	W0 02/056322 A1 (松下電器産業株式会社) 2002.07.18, 第15頁第1行～第22行, 第11図 & EP 1365426 A1 & US 2004/130415 A1	1 - 5	
Y	JP 06-224043 A (太陽誘電株式会社) 1994.08.12, 全文, 全図 (ファミリーなし)	1 - 5	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー		の日の後に公表された文献	
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献	
「P」国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日 0 3 . 1 0 . 2 0 0 7		国際調査報告の発送日 1 6 . 1 0 . 2 0 0 7	
国際調査機関の名称及びあて先 日本国特許庁 (I S A / J P) 郵便番号 1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 右田 勝則 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 6 5	5 R 9 1 7 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2005-268455 A (株式会社村田製作所) 2005.09.29, 全文, 全図 (ファミリーなし)	1 - 5
Y	JP 06-077022 A (ティーディーケー株式会社) 1994.03.18, 全文, 全図 & US 5476728 A	1 - 5