(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年9月29日(29.09.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/201771 A1

(51) 国際特許分類:
H01S 5/042 (2006.01) *H01S 5/323* (2006.01)
H01S 5/22 (2006.01)

(21) 国際出願番号： PCT/JP2022/001107

(22) 国際出願日： 2022年1月14日(14.01.2022)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2021-051410 2021年3月25日(25.03.2021) JP

(71) 出願人:ソニーグループ株式会社(**SONY GROUP CORPORATION**) [JP/JP]; 〒1080075 東京都港区港南１丁目７番１号 Tokyo (JP).

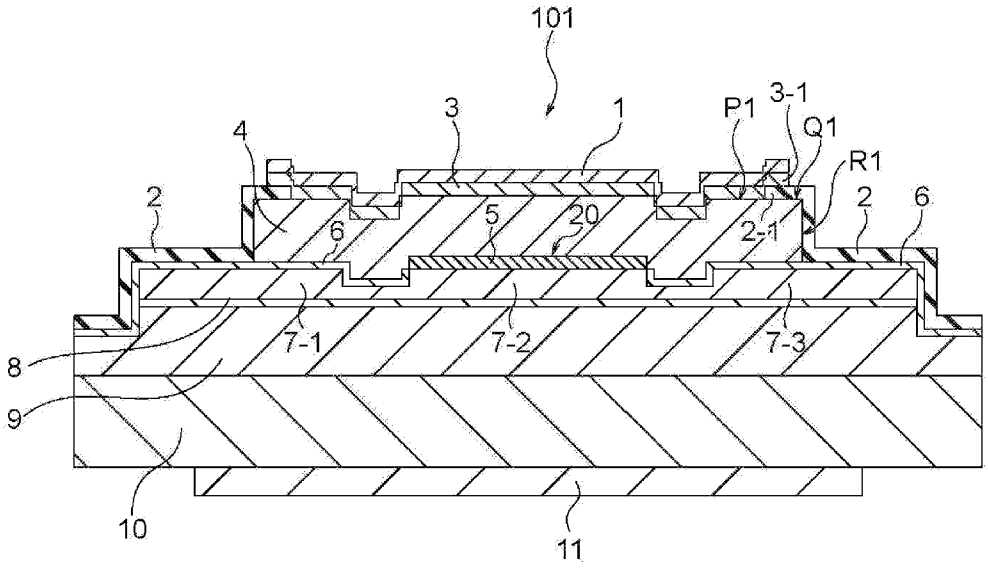
(72) 発明者: 菊 地 雄 一 郎 (**KIKUCHI Yuichiro**); 〒8691102 熊本県菊池郡菊陽町大字原水４００番地１ ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 川西 秀和(**KAWANISHI Hidekazu**); 〒1080075 東京都港区港南１丁目７番１号 ソニーグループ株式会社内 Tokyo (JP). 太田 誠(**OOTA Makoto**); 〒8691102 熊本県菊池郡菊陽町大字原水４００番地１ ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 渡邊 秀輝(**WATANABE Hideki**); 〒1080075 東京都港区港南１丁目７番１号 ソニーグループ株式会社内 Tokyo (JP).

(74) 代理人: 渡 邊 薫 (**WATANABE Kaoru**); 〒1080014 東京都港区芝四丁目１０番５号 ヒューリック田町ビル６階 薫風国際特許事務所 Tokyo (JP).

(54) **Title:** SEMICONDUCTOR LASER

(54) 発明の名称： 半導体レーザ

[図1]



(57) **Abstract:** The present invention provides a semiconductor laser which makes it possible to achieve further improvement in reliability. Provided is a semiconductor laser comprising a substrate (10), a first cladding layer (9) of a first conductivity type, an active layer (8), a second cladding layer (7) of a second conductivity type, and a pad metal (4) in this order, wherein: the upper part of the pad metal (4), which is on the side of the pad metal (4) opposite from the substrate (9) side thereof, and side parts of the pad metal (4) are covered by an insulating film (2) and a barrier metal (3); and the barrier metal (3) and a bonding metal (1) are provided in this order on the pad metal (4), on the side of the pad metal (4) opposite from the substrate (9) side thereof.

WO 2022/201771 A1

[続葉有]

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

(57) 要約：信頼性の更なる向上を実現することができる半導体レーザを提供すること。 基板（１０）と、第１導電型の第１クラッド層（９）と、活性層（８）と、第２導電型の第２クラッド層（７）と、Ｐａｄメタル（４）と、をこの順で備え、該Ｐａｄメタル（４）の該基板（９）側に対して反対側である該Ｐａｄメタル（４）の上部と、該Ｐａｄメタル（４）の側部とが、絶縁膜（２）とバリアメタル（３）とで覆われており、該Ｐａｄメタル（４）の該基板（９）側に対して反対側である該Ｐａｄメタル（４）の上に、該バリアメタル（３）と、ボンディングメタル（１）とがこの順で配されている、半導体レーザを提供する。

明　細　書

発明の名称 ： 半導体レーザ

技術分野

[0001]　本技術は、半導体レーザに関する。

背景技術

[0002]　近年、高密度光ディスク装置や、レーザビームプリンタ、フルカラーディスプレイ等の光源として、半導体レーザの需要が高まっており、半導体レーザの開発が盛んに行われている。

[0003]　例えば、特許文献１では、バリアメタル層を用いた半導体レーザ素子が提案されている。

先行技術文献

特許文献

[0004] 特許文献1：特開２００６－１００３６９号公報

発明の概要

発明が解決しようとする課題

[0005]　しかしながら、特許文献１で提案された技術では、信頼性の更なる向上が図れないおそれがある。

[0006]　そこで、本技術は、このような状況に鑑みてなされたものであり、信頼性の更なる向上を実現することができる半導体レーザを提供することを主目的とする。

課題を解決するための手段

[0007]　本発明者らは、上述の目的を解決するために鋭意研究を行った結果、信頼性の更なる改善に成功し、本技術を完成するに至った。

[0008]　すなわち、本技術は、

基板と、第１導電型の第１クラッド層と、活性層と、第２導電型の第２クラッド層と、Ｐａｄメタルと、をこの順で備え、

該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上部と

、該Ｐａｄメタルの側部とが、絶縁膜とバリアメタルとで覆われており、

該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上に、該バリアメタルと、ボンディングメタルとがこの順で配されている、半導体レーザを提供する。

[0009] 本技術に係る半導体レーザにおいて、

前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆っていてもよく、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆っていてもよい。

[0010] 本技術に係る半導体レーザにおいて、

前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆っていてもよく、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆っていてもよく、

前記Ｐａｄメタルの上部の一部を覆った絶縁膜の一部と、前記Ｐａｄメタルの上部の一部を覆ったバリアメタルの一部とが、前記Ｐａｄメタル側からこの順で形成されていてもよい。

[0011] 本技術に係る半導体レーザにおいて、

前記絶縁膜が、前記Ｐａｄメタルの側部を覆っていてもよく、

前記バリアメタルが、前記Ｐａｄメタルの上部を覆っていてもよい。

[0012] 本技術に係る半導体レーザにおいて、

前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆っていてもよく、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆っていてもよく、

前記Ｐａｄメタルの上部の一部を覆った前記絶縁膜の端部と、前記Ｐａｄメタルの上部の一部を覆った前記バリアメタルの端部とが接していてもよい。

[0013] 本技術に係る半導体レーザにおいて、

前記絶縁膜が、前記Ｐａｄメタルの側部の一部を覆っていてもよく、

前記バリアメタルが、前記Ｐａｄメタルの上部と側部の一部とを覆っていてもよい。

[0014] 本技術に係る半導体レーザにおいて、

前記第１クラッド層と前記活性層との間に第１ガイド層が配されていてもよく、

前記第２クラッド層と前記活性層との間に第２ガイド層が配されていてもよい。

[0015] 本技術に係る半導体レーザにおいて、

前記第２クラッド層と前記Ｐａｄメタルとの間に、前記基板側からコンタクト層と第２電極とがこの順で配されていてもよく、前記第２電極が透明導電膜でもよい。

[0016] 本技術に係る半導体レーザにおいて、

前記絶縁膜が、少なくとも２つの層から構成される積層構造を有していてもよく、

前記絶縁膜の少なくとも２つの層のうち、少なくとも１つの層はＳｉＮ層であってもよい。

[0017] 本技術に係る半導体レーザにおいて、

前記バリアメタルが、少なくとも２つの層から構成される積層構造を有していてもよく、

前記バリアメタルの前記少なくとも２つの層のうち、少なくとも１つの層はＴｉ層であってもよい。

[0018] 本技術に係る半導体レーザが、窒化物半導体レーザであってもよい。

[0019] 本技術によれば、信頼性の更なる向上を実現することができる。なお、ここに記載された効果は、必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

[0020] [図1]図１は、本技術を適用した第１の実施形態の半導体レーザの構成例を示す図である。

[図2]図２は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図である。

[図3]図３は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図である。

[図4]図４は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図である。

[図5]図５は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図である。

[図6]図６は、本技術を適用した第２の実施形態の半導体レーザの製造方法に従って製造された半導体レーザの構成例を示す図である。

発明を実施するための形態

[0021] 以下、本技術を実施するための好適な形態について説明する。以下に説明する実施形態は、本技術の代表的な実施形態の一例を示したものであり、これにより本技術の範囲が狭く解釈されることはない。なお、特に断りがない限り、図面において、「上」とは図中の上方向又は上側を意味し、「下」とは、図中の下方向又は下側を意味し、「左」とは図中の左方向又は左側を意味し、「右」とは図中の右方向又は右側を意味する。また、図面を用いた説明においては、同一又は同等の要素又は部材には同一の符号を付し、重複する説明は、特別な事情がない限り、省略する。

[0022] なお、説明は以下の順序で行う。

１．本技術の概要

２．第１の実施形態（半導体レーザの例１）

３．第２の実施形態（半導体レーザの製造方法の例１及び半導体レーザの例２）

[0023] ＜１．本技術の概要＞

まず、本技術の概要について説明をする。本技術は、半導体レーザに関す

るものである。

[0024] レーザディスプレイや車載用ヘッドライト光源等の用途向けとして、半導体レーザ、例えば、窒化物系化合物の半導体材料を用いた純青色半導体レーザ（ＬＤ）の開発が進められている。高出力の半導体レーザは自己発熱の影響で出力が飽和することがある。そのため、実装は放熱性が良いジャンクションダウン実装で行われる。ジャンクションダウン実装では実装時の熱の影響で、ヒートシンク側の半田がチップの電極に拡散することがある。そのため、拡散を防止するバリア層を入れる必要がある。バリア層には半田の拡散を防止するための材料が検討されており、例えば、モリブテン（Ｍｏ）や、チタン（Ｔｉ）が使用されることがあり、また、高融点材料である白金（Ｐｔ）やタングステン（W）等も使用されることがある。

[0025] しかし、通電部の電極を上記のようなバリア性の材料で覆っても、電極の側部（側面）のステップカバレッジが不十分であれば、電極の側部（側面）より拡散が進行してしまうおそれがある。

[0026] 本技術は、以上を鑑みてなされたものである。本技術は、基板と、第１導電型の第１クラッド層と、活性層と、第２導電型の第２クラッド層と、Ｐａｄメタルと、をこの順で備え、該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上部と、該Ｐａｄメタルの側部とが、絶縁膜とバリアメタルとで覆われており、該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上に、該バリアメタルと、ボンディングメタルとがこの順で配されている、半導体レーザを提供することができる。

[0027] なお、第１導電型の第１クラッド層がｎ型クラッド層である場合は、第２導電型の第２クラッド層は、ｐ型クラッド層であり、基板はｎ型基板である。一方、第１導電型の第１クラッド層がｐ型クラッド層である場合は、第２導電型の第２クラッド層は、ｎ型クラッド層であり、基板はｐ型基板である。また、第１導電型の第１クラッド層及び／又は第２導電型の第２クラッド層がＧａＮ系材料から構成される場合は、基板は、絶縁性基板（例えば、サファイア基板）でもよい。

[0028] Ｐａｄメタルの上部と側部とが、絶縁膜とバリアメタルとで覆われる６つの態様を、以下のとおり説明する。

[0029] （態様１）

絶縁膜が、Ｐａｄメタルの上部の一部と側部とを覆い、バリアメタルが、Ｐａｄメタルの上部の一部を覆う。

（態様２）

絶縁膜が、Ｐａｄメタルの上部の一部と側部とを覆い、バリアメタルが、Ｐａｄメタルの上部の一部を覆い、Ｐａｄメタルの上部の一部を覆った絶縁膜の一部と、Ｐａｄメタルの上部の一部を覆ったバリアメタルの一部とが、Ｐａｄメタル側からこの順で形成される。

（態様３）

絶縁膜が、Ｐａｄメタルの側部を覆い、バリアメタルが、Ｐａｄメタルの上部を覆う。

（態様４）

絶縁膜が、Ｐａｄメタルの上部の一部と側部とを覆い、バリアメタルが、Ｐａｄメタルの上部の一部を覆い、Ｐａｄメタルの上部の一部を覆ったバリアメタルの一部と、Ｐａｄメタルの上部の一部を覆った前記絶縁膜の一部とが、Ｐａｄメタル側からこの順で形成されている。

（態様５）

絶縁膜が、Ｐａｄメタルの上部の一部と側部とを覆い、バリアメタルが、Ｐａｄメタルの上部の一部を覆い、Ｐａｄメタルの上部の一部を覆った絶縁膜の端部と、Ｐａｄメタルの上部の一部を覆ったバリアメタルの端部とが接する。なお、Ｐａｄメタルの上部の一部を覆った絶縁膜の端面と、Ｐａｄメタルの上部の一部を覆ったバリアメタルの端面とが接合していてもよい。

（態様６）

絶縁膜が、Ｐａｄメタルの側部の一部を覆い、バリアメタルが、Ｐａｄメタルの上部と側部の一部とを覆う。

[0030] 本技術では、半導体レーザに用いられる半導体材料は、特に限定されるこ

とはない。本技術に係る半導体レーザは、例えば、ＧａＮ等のＩＩＩ－Ｖ族窒化物半導体材料を含んで構成される窒化物半導体レーザが挙げられる。

[0031] 窒化物半導体レーザを構成する基板は、化合物半導体、例えばＧａＮなどのＩＩＩ－Ｖ族窒化物半導体を含んで構成されている。ここで、「ＩＩＩ－Ｖ族窒化物半導体」とは、短周期型周期率表における３Ｂ族元素群のうちの少なくとも１種と、短周期型周期率表における５Ｂ族元素のうちの少なくともＮとを含むものを指している。ＩＩＩ－Ｖ族窒化物半導体としては、例えば、ＧａとＮとを含んだ窒化ガリウム系化合物が挙げられる。窒化ガリウム系化合物には、例えば、ＧａＮ、ＡｌＧａＮ、ＡｌＧａＩｎＮなどが含まれる。ＩＩＩ－Ｖ族窒化物半導体には、必要に応じてＳｉ、Ｇｅ、Ｏ、ＳｅなどのｌＶ族またはＶＩ族元素のｎ型不純物、または、Ｍｇ、Ｚｎ、Ｃなどのｌｌ族またはＩＶ族元素のｐ型不純物がドープされていてもよい。

[0032] 窒化物半導体レーザを構成する半導体層は、例えば、ＩＩＩ－Ｖ族窒化物半導体を含んで構成され、基板の主面を結晶成長面として、例えばＭＯＣＶＤ（Ｍｅｔａｌ Ｏｒｇａｎｉｃ Ｃｈｅｍｉｃａｌ Ｖａｐｏｒ Ｄｅｐｏｓｉｔｉｏｎ：有機金属気相成長）法などのエピタキシャル結晶成長法により形成されたものである。この半導体層は、発光領域を形成する活性層を含んで構成されている。具体的には、半導体層は、例えば基板の側から順に、ｎ型クラッド層、活性層、ｐ型クラッド層）及びコンタクト層（例えばｐ型コンタクト層）等を有している。ｎ型クラッド層は、例えばＡｌＧａＮにより構成されている。活性層は、例えば、組成比の互いに異なるＧａＩｎＮによりそれぞれ形成された井戸層およびバリア層を交互に積層してなる多重量子井戸構造となっている。ｐ型クラッド層は、例えばＡｌＧａＮにより構成されている。コンタクト層は、例えばＧａＮにより構成されている。なお、半導体層には、上記の層以外の層（例えば、バッファ層やｎ側ガイド層、ｐ側ガイド層等）が更に設けられていてもよい。

[0033] また、本技術に係る半導体レーザは、例えば、ＡｌＧａＡｓ系材料を用いた半導体レーザ（赤外レーザ）が挙げられる。

[0034] この半導体レーザ（赤外レーザ）においては、基板にはｎ－ＧａＡｓ、ｎ型クラッド層にはｎ－ＡｌＧａＡｓ、活性層にはＡｌＧａＡｓ、ｐ型クラッド層にはｐ－ＡｌＧａＡｓ、コンタクト層にはＧａＡｓの材料が用いられる。

[0035] 半導体レーザでは、素子の発熱の影響で、高出力が得られにくくなることがある。その解決策として、例えば、半導体レーザ発光部がヒートシンク等の排熱性が高い部材側に組み立てられるジャンクションダウン実装が行われることが挙げられる。ジャンクションダウン実装ではヒートシンク側のＳｎ半田が素子の電極に拡散して、劣化の原因となることがある。その対策として、Ｓｎに対してバリア性のある材料が選択されることがある。なお、バリア性のある材料でも、素子の段差部のカバレッジによっては、拡散を防げない可能性が残る。

[0036] 本技術では、Ｐａｄメタルの上部と側部とが、絶縁膜とバリアメタルとで覆われている。例えば、Ｐａｄメタルの側部（側面）にスパッタ等のカバレッジの良い成膜方法で絶縁膜が形成されて、そのうえで、バリアメタルが成膜され得る。例えば、Ｐａｄメタルの側面はＳｎ半田の濡れ性の悪い絶縁膜で保護され、上面はバリアメタルで拡散を防止する。

[0037] 絶縁膜は少なくともＳｉＮ層を含んだ積層構造を有していてもよく、またＳｉＮ単層でもよい。バリアメタルは、チタン（Ｔｉ）、白金（Ｐｔ）、モリブテン（Ｍｏ）、タングステン（Ｗ）などのＳｎ系半田と熱拡散しにくい材料を含んだ層（例えば金属層）から構成されてよく、複数の層が積層された積層構造でもよいし、１つの層から構成される単層構造でもよい。

[0038] 以上の説明が、本技術の概要である。以下、本技術を実施するための好適な形態について図面を参照しながら、具体的、かつ、詳細に説明する。以下に説明する実施形態は、本技術の代表的な実施形態の一例を示したものであり、これにより本技術の範囲が狭く解釈されることはない。

[0039] ＜２．第１の実施形態（半導体レーザの例１）＞

本技術に係る第１の実施形態（半導体レーザの例１）の半導体レーザにつ

いて、図１を用いて説明する。

[0040] 図１は、本技術に係る第１の実施形態の半導体レーザの構成例を示す図であり、具体的には、半導体レーザ１０１を示す断面図である。

[0041] 半導体レーザ１０１は、ｎ型電極１１と、基板（ｎ型－ＧａＮ基板）１０と、第１導電型の第１クラッド層９（ｎ型クラッド層、ｎ型－ＧａＮ層）と、活性層８と、第２導電型の第２クラッド層７（ｐ型クラッド層、ｐ型－ＧａＮ層（ｐ型－ＧａＮ層７－１～７－３））と、コンタクト層（図１では、ｐ型コンタクト層である。以下同じ。）（不図示）とを、下から（図１の下側から）この順で積層されて備えている。なお、半導体レーザ１０１においては、ｎ型電極１１が第１電極に相当してよい。

[0042] 半導体レーザ１０１においては、コンタクト層（不図示）の上部（図１の上側）に透明導電膜５（ｐ型電極）が積層され、コンタクト層（不図示）（透明導電膜５）の上にＰａｄメタル４が積層され、Ｐａｄメタル４の上に、バリアメタル３と、ボンディングメタル１とがこの順で積層されている。なお、半導体レーザ１０１においては、透明導電膜５が第２電極に相当してよい。

[0043] Ｐａｄメタル４の上部の一部（参照符号Ｑ１の部分）と、Ｐａｄメタル４の側部（参照符号Ｒ１の部分）とが、絶縁膜２で覆われており、Ｐａｄメタル４の上部の一部（参照符号Ｐ１の部分）が、バリアメタル３で覆われている。

[0044] Ｐａｄメタル４の上部の一部を覆った絶縁膜２の一部（絶縁膜２－１）と、Ｐａｄメタル４の上部の一部を覆ったバリアメタルの一部（バリアメタル３－１）とが、Ｐａｄメタル４側からこの順で形成されている。すなわち、絶縁膜２－１の上部にバリアメタル３－１が重なっている（積層されている。）。

[0045] 以上のとおり、絶縁膜２－１とバリアメタル３－１とが重なることを、半導体レーザ１０１の右端（図１の右側）で説明したが、半導体レーザ１０１の左端（図１の左側）でも、同様な状態で、絶縁膜２の一部とバリアメタル

３の一部とが重なっている（積層されている。）。

[0046] 積層構造である半導体レーザ１０１は、凸状のリッジ部２０を有しており、このリッジ部２０は共振器方向（図１では紙面の手前側から奥側方向）に延在している。このリッジ部２０はｐ型クラッド層（ｐ型－ＧａＮ層）７（７－１～７－３）、コンタクト層（不図示）の一部をＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）等のエッチングにより除去されて形成される。このリッジ部２０の幅は例えば０．５μｍ～１００μｍであり、好ましくは３０～５０μｍである。

[0047] 図１に示される半導体レーザ１０１の両端（図１中の左端及び右端）は、素子分離のためにＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）等のエッチングにより除去されている。エッチングは共振器方向（図１では紙面の手前側から奥側方向）に延在しているが、必ずしも両端すべてをエッチングする必要はない。エッチングはｐ型-ＧａＮ層７（７－１～７－３）をエッチングし、ｎ型-ＧａＮ層９に達するまで除去する。エッチング深さは例えば０．５μｍ～５μｍであり、好ましくは１μｍ以上である。エッチングの幅は例えば１μｍ～５０μｍであり、好ましくは片側１０μｍ以上である。

[0048] リッジ部２０の上部にはＰａｄメタル４が積層される。さらに、Ｐａｄメタル４の上部には絶縁膜２（絶縁膜２－１）が形成される。絶縁膜２はスパッタ法などのステップカバレッジが良好な成膜方法で成膜される。次に、電気的接続を確保するために、Ｐａｄメタル４の上部の絶縁膜２をエッチングする。エッチングパターンはＰａｄメタル４のそれよりも小さいパターンで行い、Ｐａｄメタル４の淵に掛かる絶縁膜２（絶縁膜２－１）はエッチングされない。そのため、Ｐａｄメタル４の側部（側面）は絶縁膜２で必ず覆われている形状となり、Ｐａｄメタルの上部（平面部分）の一部まで絶縁膜２－１が覆う構造となる。

[0049] 絶縁膜２（絶縁膜２－１）の上にバリアメタル３、ボンディングメタル１を形成する。パターンはＰａｄメタル４よりも小さく、絶縁膜２をエッチングしたパターンよりも大きい。そのため、上述したとおり、Ｐａｄメタル４

上にある絶縁膜２－１の平坦な部分にバリアメタル３－１の一部が接触する構成になる。

[0050] 以上、本技術に係る第１の実施形態（半導体レーザの例１）の半導体レーザについて説明した内容は、特に技術的な矛盾がない限り、後述する本技術に係る第２の実施形態の半導体レーザの製造方法及び半導体レーザに適用することができる。

[0051] ＜３．第２の実施形態（半導体レーザの製造方法の例１及び半導体レーザの例２）＞

本技術に係る第２の実施形態（半導体レーザの製造方法の例１及び半導体レーザの例２）の半導体レーザの製造方法及び半導体レーザについて、図２～図６を用いて説明する。

[0052] 図２は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図であり、具体的には、図２Ａは、リッジ部２０の上部の電流狭窄膜６をエッチングした後の平面図であり（図２Ａの左右方向は共振器方向である。）、図２Ｂは、図２Ａに示されるＡ２－Ａ´２線に従った、リッジＲｄ２の上部の電流狭窄膜６をエッチングした後の断面図である。

[0053] 図２Ａ～Ｂを用いて説明する。

[0054] 図２Ａに示されるように、透明導電膜５が、Ａ２－Ａ´２線に垂直方向であって共振器方向（図２Ａの左右方向）に延在して形成される。

[0055] 基板（ｎ型のＧａＮ自立基板）１０上に、例えば、ＭＯＣＶＤ（Ｍｅｔａｌ Ｏｒｇａｎｉｃ Ｃｈｅｍｉｃａｌ Ｖａｐｏｒ Ｄｅｐｏｓｉｔｉｏｎ；有機金属化学気相成長）法により、ｎ型クラッド層（ｎ型－ＧａＮ層）９、ｎ側ガイド層（不図示）、活性層８、ｐ側ガイド層（不図示）、ｐ型クラッド層（Ｐ型－ＧａＮ層）７（７－１～７－３）、コンタクト層（不図示）を順次、積層する（図２Ｂに示される積層構造体が形成される。）。

[0056] 次に、素子（上記の積層構造体）の両端に素子分離用の溝を形成する。積層構造体上に例えば、SiO_2やSiN等からなるエッチングマスク層を蒸着法やスパッタ法等で形成する。本実施形態では、例えば、SiO_2が用いられ

る。エッチングマスク層はフォトリソグラフィーによって、パターン形成を行い、レジスト開口部のエッチングマスク層を、フッ素系のガスを用いたＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）法やフッ化水素酸系のウェットエッチングによって除去される。次に塩素系のガスを用いたＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）法によりｐ型-ＧａＮ層７（７－１～７－３）をエッチングし、ｎ型-ＧａＮ層９に達するまで積層構造体の一部を除去する。

[0057] 次に、エッチングマスク層をフッ化水素酸系のウェットエッチングにより除去し、積層構造体上に、例えば、蒸着法やスパッタ法等により、透明導電膜５を形成する。透明導電膜５は、例えば、ＩＴＯ（Ｉｎｄｉｕｍ Ｔｉｎ Ｏｘｉｄｅ）、ＩＴｉＯ（ＩｎｄｉｕｍＴｉｔａｎｉｕｍ Ｏｘｉｄｅ）、ＡＺＯ（Al_2O_3－ＺｎＯ）、ＩＧＺＯ（ＩｎＧａＺｎＯｘ）等が挙げられる。続いて、透明導電膜５及び、コンタクト層（不図示）、ｐ型クラッド層（ｐ型-ＧａＮ層）７（７－１～７－３）の少なくとも一部をＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）法等によって除去する。これにより凸状のリッジ部（リッジ構造）２０が形成される。

[0058] 次に、積層構造体（エッチング部、リッジ部２０等）上に電流狭窄層６を蒸着法、スパッタ法などにより形成する。電流狭窄層６は、例えば、SiO_2、ＳｉＮ、Al_2O_3等から構成される。続いて、電流狭窄層６は、リッジ２０の上部のみ、フッ素系ガスを用いたＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）法やフッ化水素酸系を用いたウェットエッチングによって除去される。そのことにより、リッジ部２０上に形成されるＰａｄメタル４と電気的な接続が可能となる。

[0059] 図３は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図であり、具体的には、図３Ａは、Ｐａｄメタル４の形成後の平面図であり（図３Ａの左右方向は共振器方向である。）、図３Ｂは、図２Ａに示されるＡ３－Ａ´３線に従った、Ｐａｄメタル４の形成後の断面図である。

[0060] 図３Ａ～Ｂを用いて説明する。

[0061] 図３Ａに示されるように、Ｐａｄメタル４が、Ａ３－Ａ´３線に垂直方向であって共振器方向（図３Ａの左右方向）に延在して形成される。

[0062] 次に、図２で形成された積層構造体上にＰａｄメタル４が形成される。Ｐａｄメタルは蒸着法やスパッタ法などで成膜を行い、例えばリフトオフ法でパターン形成される。パターン形成は、不要部分をＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）法やミリング法で除去する形をとってもよい。Ｐａｄメタル４は、積層構造体側からチタン（Ｔｉ）と、パラジウム（Ｐｄ）と、白金（Ｐｔ）と、金（Ａｕ）とを積層して構成されるが、リッジ部２０の上面と電気的に接続されていればよく、必ずしもこの構成に限定するものではない。チタン（Ｔｉ）の膜厚は、例えば２ｎｍ以上１００ｎｍ以下でよい。パラジウム（Ｐｄ）の膜厚は、例えば、１０ｎｍ以上３００ｎｍ以下でよい。白金（Ｐｔ）の膜厚は、例えば、１０ｎｍ以上３００ｎｍ以下でよい。金（Ａｕ）の膜厚は、例えば、３００ｎｍ以上３０００ｎｍ以下でよい。

[0063] 図４は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図であり、具体的には、図４Ａは、絶縁膜２の形成後の平面図であり（図４Ａの左右方向は共振器方向である。）、図４Ｂは、図４Ａに示されるＡ４－Ａ´４線に従った、絶縁膜２の形成後の断面図である。

[0064] 図５は、本技術を適用した第２の実施形態の半導体レーザの製造方法を説明するための図であり、具体的には、図５Ａは、絶縁膜２をエッチングした後の平面図であり（図５Ａの左右方向は共振器方向である。）、図５Ｂは、図５Ａに示されるＡ５－Ａ´５線に従った、絶縁膜２をエッチングした後の断面図である。

[0065] 図４及び図５を用いて説明する。

[0066] 図４Ａに示されるように、絶縁膜２が、Ａ４－Ａ´４線に垂直方向であって共振器方向（図４Ａの左右方向）に延在して形成されて、その後、絶縁膜２はエッチングされて、図５Ａに示されるように、Ｐａｄメタル４が、Ａ５

－Ａ´５線に垂直方向であって共振器方向（図５Ａの左右方向）に延在して形成されて、Ｐａｄメタル４の内周囲及び外周囲に絶縁膜２が形成されている。

[0067] Ｐａｄメタル４を形成した後に、絶縁膜２を形成する。絶縁膜２は図３で形成された積層構造体（素子全面）に成膜され、Ｐａｄメタル４と電気的接続を取るために、Ｐａｄメタル４の上部に形成された絶縁膜２をエッチングする。エッチングパターンはＰａｄメタル４のパターンよりも小さく、Ｐａｄメタル４の淵（端部）の部分はエッチングされない。そのため、Ｐａｄメタル４のすべての側部（側面）は絶縁膜２で覆われた形態になる。エッチングはフッ素系ガスを用いたＲＩＥ（Ｒｅａｃｔｉｖｅ Ｉｏｎ Ｅｔｃｈｉｎｇ）法やフッ化水素酸系を用いたウェットエッチングによって除去される。

[0068] 絶縁膜２は、ＳｉＮ単層でよく、または、ＳｉＮ層と、ＳｉＯ２等の他の材料から構成される層（絶縁層）とを積層して構成されてもよい。絶縁膜２の膜厚は１０ｎｍ以上５００ｎｍ以下でよく、２００ｎｍ以上が好適である。

[0069] 図６は、本技術を適用した第２の実施形態の半導体レーザの製造方法に従って製造された半導体レーザの構成例を示す図である。

[0070] 具体的には、図６Ａは、Ｐａｄメタル４の上部にバリアメタル３を形成して、その後、バリアメタル３の上部にボンディングメタル１を形成して製造された、半導体レーザ１０６（図６Ａでは半導体レーザ１０６Ａ）の平面図である（図６Ａの左右方向は共振器方向である。）。図６Ｂは、図６Ａに示されるＡ６－Ａ´６線に従った、Ｐａｄメタル４の上部にバリアメタル３を形成して、その後、バリアメタル３の上部にボンディングメタル１を形成して製造された、半導体レーザ１０６（図６Ｂでは半導体レーザ１０６Ｂ）の断面図である。図６Ｃは、図６Ａに示されるＢ－Ｂ´線に従った、Ｐａｄメタル４の上部にバリアメタル３を形成して、その後、バリアメタル３の上部にボンディングメタル１を形成して製造された、半導体レーザ１０６（図６Ｃでは半導体レーザ１０６Ｃ）の断面図であり、共振器方向のレーザ出射端

部を示す図である。

[0071] 図６Ａ～Ｃを用いて説明する。

[0072] 図６Ａに示されるように、ボンディングメタル１、バリアメタル３及びＰａｄメタル４が、Ａ６－Ａ´６線に垂直方向であって共振器方向（図６Ａの左右方向）に延在して形成されて、そして、ボンディングメタル１、バリアメタル３及びＰａｄメタル４の内周囲及び外周囲に絶縁膜２が形成されている。

[0073] Ｐａｄメタル４の上にバリアメタル３と、ボンディングメタル１とがこの順で形成される。バリアメタル３及びボンディングメタル１のそれぞれは、蒸着法、スパッタ法などで成膜を行い、パターンはリフトオフ法で形成する。それぞれのメタル（バリアメタル３及びボンディングメタル１）は、連続して成膜されてもよいし、それぞれ個別に成膜されて形成されてもよい。本実施形態では連続で成膜を行っている。

[0074] パターンは、Ｐａｄメタル４よりも小さく、絶縁膜２をエッチングしたパターンよりも大きい。そのため、図６Ｂの参照符号Ｑ６Ｂに示されるように、Ｐａｄメタル４の上部に形成される絶縁膜２－１の平坦な部分に、バリアメタル３の一部（すなわち、バリアメタル３－１）が重なるように接触した構成となる。

[0075] バリアメタル３はチタン（Ｔｉ）層、白金（Ｐｔ）層、モリブテン（Ｍｏ）層及びタングステン（Ｗ）層のいずれかの少なくとも２つの層から構成される積層構造を有していてもよい。またバリアメタル３は、チタン（Ｔｉ）層、白金（Ｐｔ）層、モリブテン（Ｍｏ）層及びタングステン（Ｗ）層のいずれか１つの層から構成される単層構造を有していてもよい。本実施形態ではチタン（Ｔｉ）単層となっている。チタン（Ｔｉ）単層の膜厚は１００ｎｍ以上５００ｎｍ以下でよく、好適には、２００ｎｍ以上である。

[0076] ボンディングメタル１はチタン（Ｔｉ）層、白金（Ｐｔ）層及び金（Ａｕ）層のいずれかの少なくとも２つの層から構成される積層構造を有していてもよいし、また、金（Ａｕ）単層でもよい。本実施形態では、バリアメタル

３を構成するＴｉ単層に連続して、ボンディングメタル１を構成するＡｕ単層が形成されている。Ａｕ単層の膜厚は１００ｎｍ以上５００ｎｍ以下でよく、好適には３００ｎｍ以上である。

[0077] 図６Ｂを参照する。半導体レーザ１０６Ｂは、基板（ｎ型－ＧａＮ基板）１０と、第１導電型の第１クラッド層９（ｎ型クラッド層、ｎ型－ＧａＮ層）と、第１ガイド層（ｎ側ガイド層）（不図示）と、活性層８と、第２ガイド層（ｐ側ガイド層）（不図示）と、第２導電型の第２クラッド層７（ｐ型クラッド層、ｐ型－ＧａＮ層（ｐ型－ＧａＮ層７－１～７－３））と、コンタクト層（図６Ｂではｐ型コンタクト層である。以下同じ。）（不図示）とを、下から（図６Ｂの下側から）、この順で積層して備えている。

[0078] 半導体レーザ１０６Ｂにおいては、コンタクト層（不図示）の上部に透明導電膜５（ｐ型電極）が積層され、コンタクト層（不図示）（透明導電膜５）の上にＰａｄメタル４が積層され、Ｐａｄメタル４の上に、バリアメタル３と、ボンディングメタル１とがこの順で積層されている。なお、半導体レーザ１０６Ｂにおいては、透明導電膜５が第２電極に相当してよい。

[0079] Ｐａｄメタル４の上部の一部（参照符号Ｑ６Ｂの部分）と、Ｐａｄメタル４の側部（参照符号Ｒ６Ｂの部分）とが、絶縁膜２で覆われており、Ｐａｄメタル４の上部の一部（参照符号Ｐ６Ｂの部分）が、バリアメタル３で覆われている。

[0080] Ｐａｄメタル４の上部の一部を覆った絶縁膜２の一部（絶縁膜２－１）と、Ｐａｄメタル４の上部の一部を覆ったバリアメタルの一部（バリアメタル３－１）とが、Ｐａｄメタル４側からこの順で形成されている。すなわち、絶縁膜２－１の上部にバリアメタル３－１が重なっている（積層されている。）。

[0081] 以上のとおり、絶縁膜２－１とバリアメタル３－１とがこのように重なることを、半導体レーザ１０６Ｂの右端（図６Ｂの右側）で説明したが、半導体レーザ１０６Ｂの左端（図６Ｂの左側）でも、同様な状態で、絶縁膜２とバリアメタル３とが重なっている（積層されている。）。

[0082] 図６Ｃを参照する。半導体レーザ１０６Ｃは、基板（ｎ型－ＧａＮ自立基板）１０と、第１導電型の第１クラッド層９（ｎ型クラッド層、ｎ型－ＧａＮ層）と、第１ガイド層（ｎ側ガイド層）（不図示）と、活性層８と、第２ガイド層（ｐ側ガイド層）（不図示）と、第２導電型の第２クラッド層８（ｐ型クラッド層、ｐ型－ＧａＮ層（ｐ型－ＧａＮ層７－１～７－３））と、コンタクト層（図６Ｃではｐ型コンタクト層である。以下同じ。）（不図示）と、透明導電膜５（p型電極）と、電流狭窄膜６とを、下から（図６Ｂの下側から）、この順で積層して備えている。なお、半導体レーザ１０６Ｃにおいては、透明導電膜５が第２電極に相当してよい。

[0083] 電流狭窄膜６の上にＰａｄメタル４が積層され、Ｐａｄメタル４の上に、バリアメタル３と、ボンディングメタル１とがこの順で積層されている。

[0084] Ｐａｄメタル４の上部の一部（参照符号Ｑ６Ｃの部分）と、Ｐａｄメタル４の側部（参照符号Ｒ６ＣＢの部分）と、Ｐａｄメタル４の右端辺から右方向に延在している電流狭窄膜６の上部とが、絶縁膜２で覆われている。また、Ｐａｄメタル４の上部の一部（参照符号Ｐ６Ｃの部分）が、バリアメタル３で覆われている。

[0085] Ｐａｄメタル４の上部の一部（上部の右端）を覆った絶縁膜２の一部と、Ｐａｄメタル４の右端の上部の一部（上部の右端）を覆ったバリアメタル３の一部とが、Ｐａｄメタル４側からこの順で形成されている。すなわち、絶縁膜２の上部にバリアメタル３が重なっている（積層されている。）。

[0086] 半導体レーザ１０６Ｂ及び１０６Ｃによれば、Ｐａｄメタル４がカバレッジの良い絶縁膜２に覆われており、Ｓｎ系の半田の拡散が抑止される。また、レーザ出射端付近のＰａｄメタル４にＳｎ半田の拡散が生じると、レーザ特性、信頼性に悪影響が特に大きいが、半導体レーザ１０６Ｃは、この悪影響を抑止することができる。

[0087] 次に、基板（ｎ型－ＧａＮ自立基板）１０をへき開に適した膜厚まで研磨して、例えば、リフトオフ法でｎ電極（不図示）の形成を行う。なお、上述したように、ｎ電極は、図１には、ｎ電極１１として示されている。続いて

、基板（ｎ型－ＧａＮ自立基板）１０をバー状になるようにへき開を行い、露出した端面部にコーティングを行う。さらにバーをから切り出してチップにすることで半導体レーザ１０６（１０６Ａ～１０６Ｃ）の完成品が製造される。

[0088] 以上、本技術に係る第２の実施形態（半導体レーザの製造方法の例１及び半導体レーザの例２）の半導体レーザの製造方法及び半導体レーザについて説明した内容は、特に技術的な矛盾がない限り、前述した本技術に係る第１の実施形態の半導体レーザに適用することができる。

[0089] なお、本技術に係る実施形態は、上述した各実施形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0090] また、本明細書に記載された効果はあくまでも例示であって限定されるものではなく、また他の効果があってもよい。

[0091] また、本技術は、以下のような構成を取ることもできる。

［１］

基板と、第１導電型の第１クラッド層と、活性層と、第２導電型の第２クラッド層と、Ｐａｄメタルと、をこの順で備え、

該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上部と、該Ｐａｄメタルの側部とが、絶縁膜とバリアメタルとで覆われており、

該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上に、該バリアメタルと、ボンディングメタルとがこの順で配されている、半導体レーザ。

［２］

前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆っている、［１］に記載の半導体レーザ。

［３］

前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆い、

前記Ｐａｄメタルの上部の一部を覆った絶縁膜の一部と前記Ｐａｄメタルの上部の一部を覆ったバリアメタルの一部とが、前記Ｐａｄメタル側からこの順で形成されている、［１］に記載の半導体レーザ。

［４］

前記絶縁膜が、前記Ｐａｄメタルの側部を覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部を覆っている、［１］に記載の半導体レーザ。

［５］

前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆い、

前記Ｐａｄメタルの上部の一部を覆った前記絶縁膜の端部と、前記Ｐａｄメタルの上部の一部を覆った前記バリアメタルの端部とが接している、［１］に記載の半導体レーザ。

［６］

前記絶縁膜が、前記Ｐａｄメタルの側部の一部を覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部と側部の一部とを覆っている、［１］に記載の半導体レーザ。

［７］

前記第１クラッド層と前記活性層との間に第１ガイド層が配され、

前記第２クラッド層と前記活性層との間に第２ガイド層が配されている、［１］から［６］のいずれか１つに記載の半導体レーザ。

［８］

前記第２クラッド層と前記Ｐａｄメタルとの間に、前記基板側からコンタクト層と第２電極とがこの順で配されている、［１］から［７］のいずれか１つに記載の半導体レーザ。

［９］

前記第２電極が透明導電膜である、［８］に記載の半導体レーザ。

［１０］

前記絶縁膜が、少なくとも２つの層から構成される積層構造を有し、

前記絶縁膜の少なくとも２つの層のうち、少なくとも１つの層はＳｉＮ層である、［１］から［９］のいずれか１つに記載の半導体レーザ。

［１１］

前記バリアメタルが、少なくとも２つの層から構成される積層構造を有し、

前記バリアメタルの前記少なくとも２つの層のうち、少なくとも１つの層はＴｉ層である、［１］から［１０］のいずれか１つに記載の半導体レーザ。

［１２］

窒化物半導体レーザである、［１］から［１１］のいずれか１つに記載の半導体レーザ。

符号の説明

[0092] １…ボンディングメタル、

２…絶縁膜、

３…バリアメタル、

４…Ｐａｄメタル、

５…透明導電膜（第２電極）、

６…電流狭窄膜、

７…ｐ型クラッド層（第２導電型の第２クラッド層）、

８…活性層、

９…ｎ型クラッド層（第１導電型の第１クラッド層）、

１０…基板（ｎ型－ＧａＮ基板）、

１１…ｎ型電極（第１電極）、

１０１．１０６Ａ、１０６Ｂ、１０６Ｃ…半導体レーザ。

請求の範囲

[請求項1] 基板と、第１導電型の第１クラッド層と、活性層と、第２導電型の第２クラッド層と、Ｐａｄメタルと、をこの順で備え、

該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上部と、該Ｐａｄメタルの側部とが、絶縁膜とバリアメタルとで覆われており、

該Ｐａｄメタルの該基板側に対して反対側である該Ｐａｄメタルの上に、該バリアメタルと、ボンディングメタルとがこの順で配されている、半導体レーザ。

[請求項2] 前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆っている、請求項１に記載の半導体レーザ。

[請求項3] 前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆い、

前記Ｐａｄメタルの上部の一部を覆った絶縁膜の一部と、前記Ｐａｄメタルの上部の一部を覆ったバリアメタルの一部とが、前記Ｐａｄメタル側からこの順で形成されている、請求項１に記載の半導体レーザ。

[請求項4] 前記絶縁膜が、前記Ｐａｄメタルの側部を覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部を覆っている、請求項１に記載の半導体レーザ。

[請求項5] 前記絶縁膜が、前記Ｐａｄメタルの上部の一部と側部とを覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部の一部を覆い、

前記Ｐａｄメタルの上部の一部を覆った前記絶縁膜の端部と、前記Ｐａｄメタルの上部の一部を覆った前記バリアメタルの端部とが接している、請求項１に記載の半導体レーザ。

[請求項6] 前記絶縁膜が、前記Ｐａｄメタルの側部の一部を覆い、

前記バリアメタルが、前記Ｐａｄメタルの上部と側部の一部とを覆

っている、請求項１に記載の半導体レーザ。

[請求項7] 前記第１クラッド層と前記活性層との間に第１ガイド層が配され、

前記第２クラッド層と前記活性層との間に第２ガイド層が配されている、請求項１に記載の半導体レーザ。

[請求項8] 前記第２クラッド層と前記Ｐａｄメタルとの間に、前記基板側からコンタクト層と第２電極とがこの順で配されている、請求項１に記載の半導体レーザ。

[請求項9] 前記第２電極が透明導電膜である、請求項８に記載の半導体レーザ。

[請求項10] 前記絶縁膜が、少なくとも２つの層から構成される積層構造を有し、

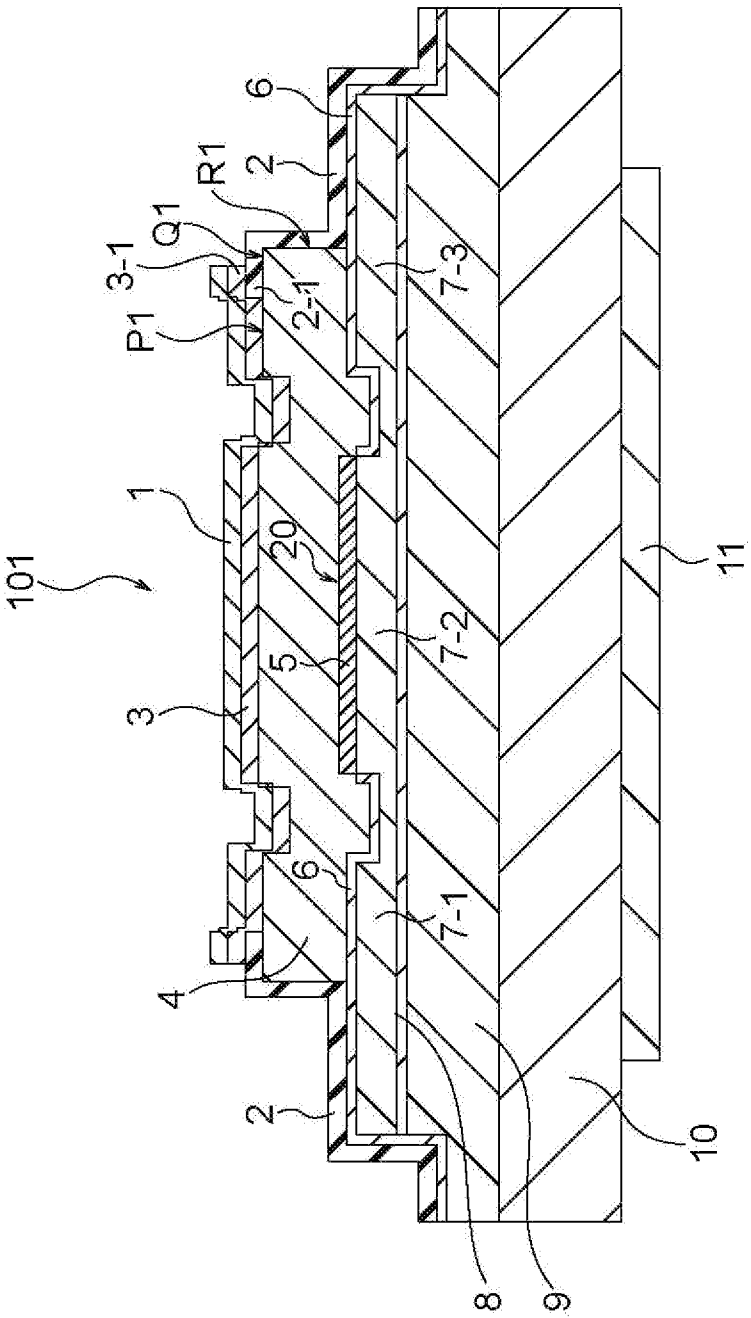
前記絶縁膜の少なくとも２つの層のうち、少なくとも１つの層はＳｉＮ層である、請求項１に記載の半導体レーザ。

[請求項11] 前記バリアメタルが、少なくとも２つの層から構成される積層構造を有し、

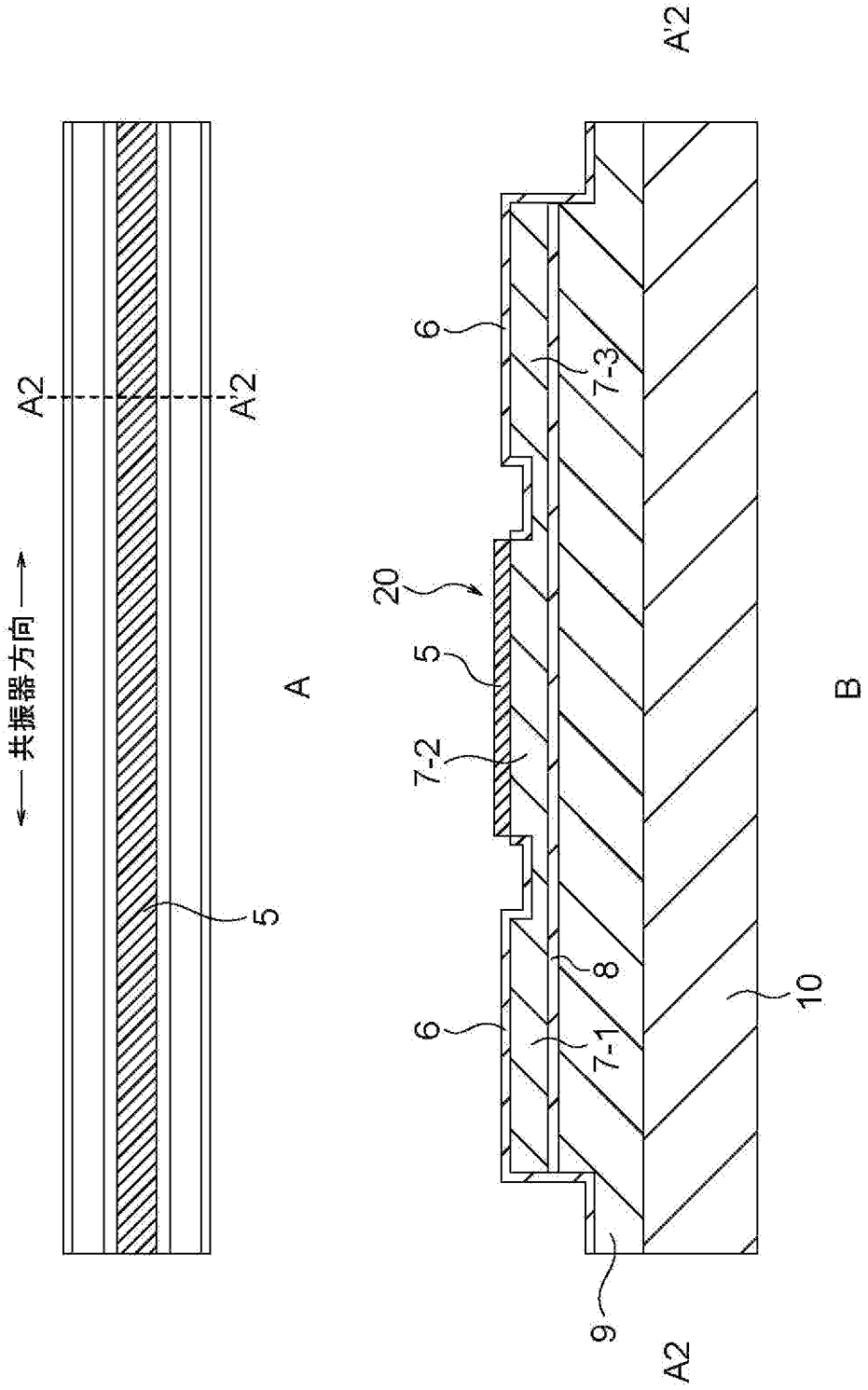
前記バリアメタルの前記少なくとも２つの層のうち、少なくとも１つの層はＴｉ層である、請求項１に記載の半導体レーザ。

[請求項12] 窒化物半導体レーザである、請求項１に記載の半導体レーザ。

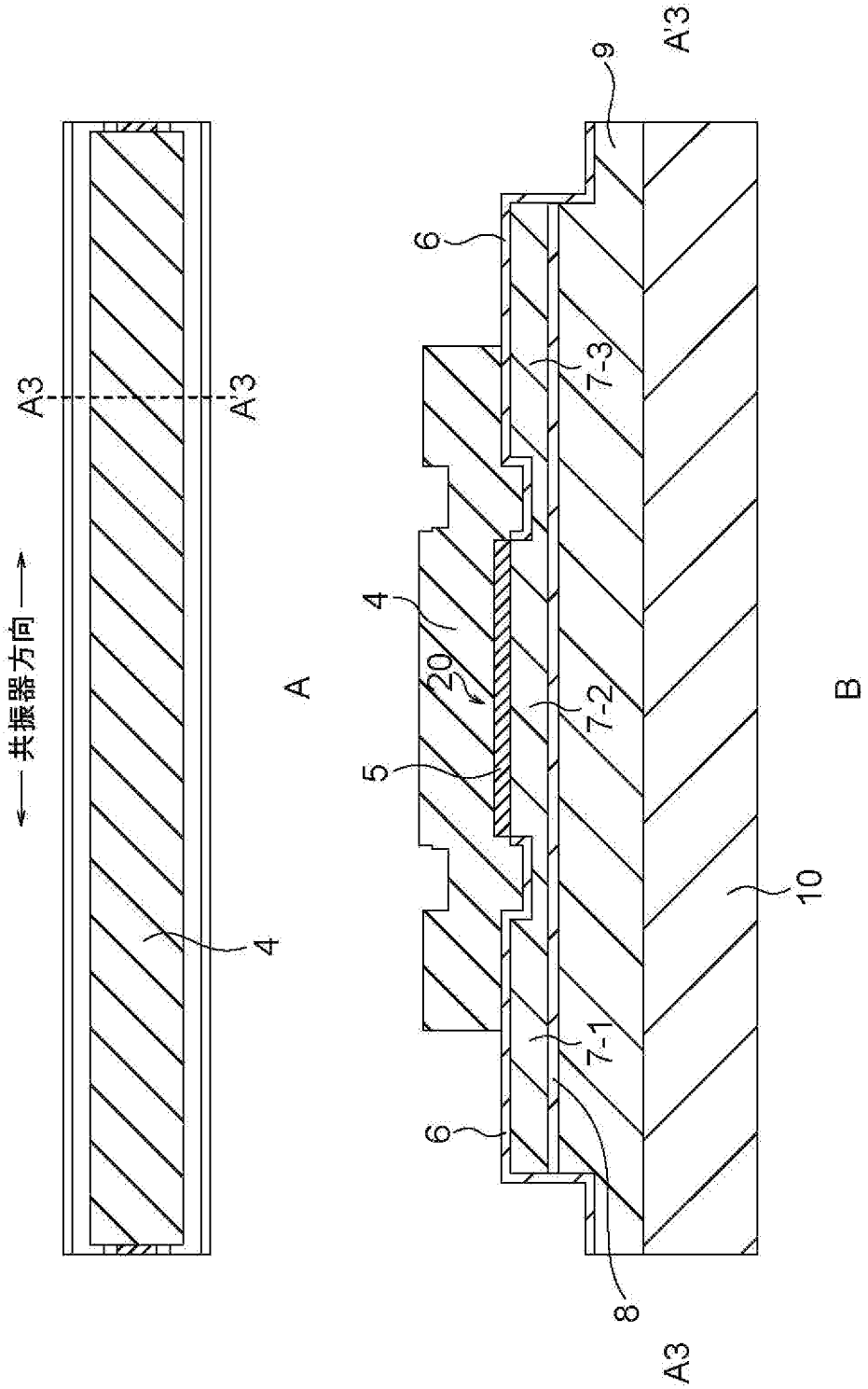
[図1]



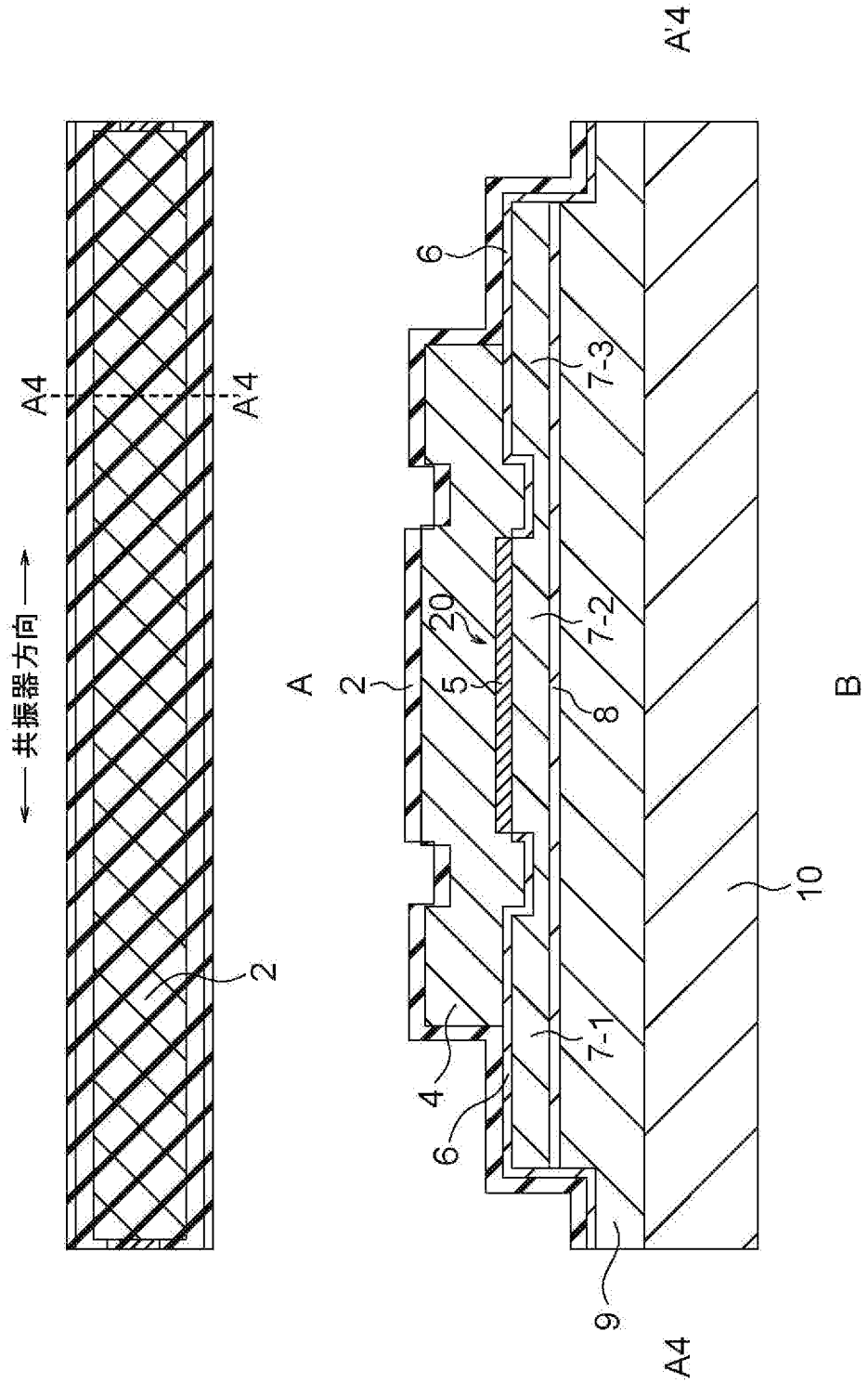
[図2]



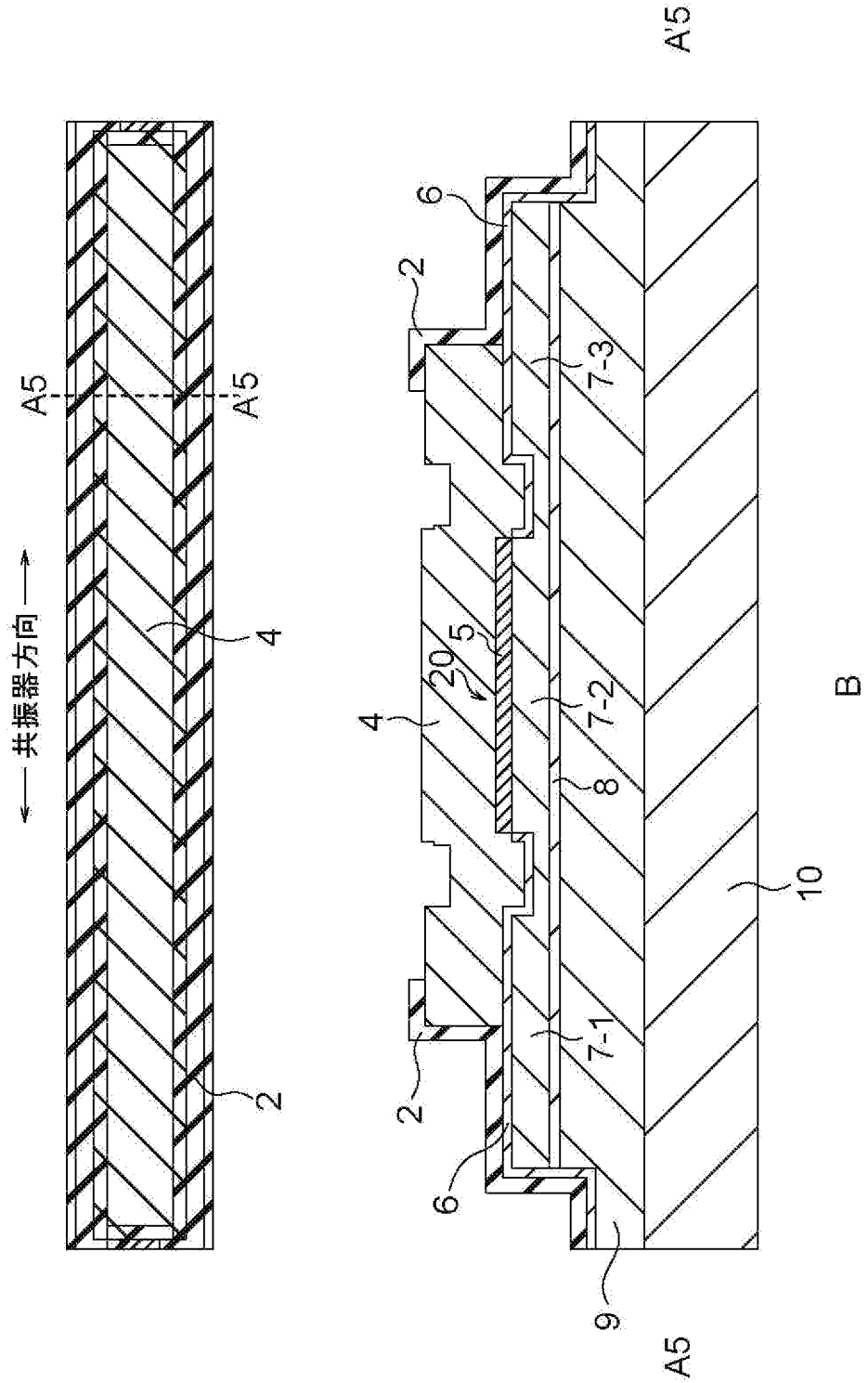
[図3]



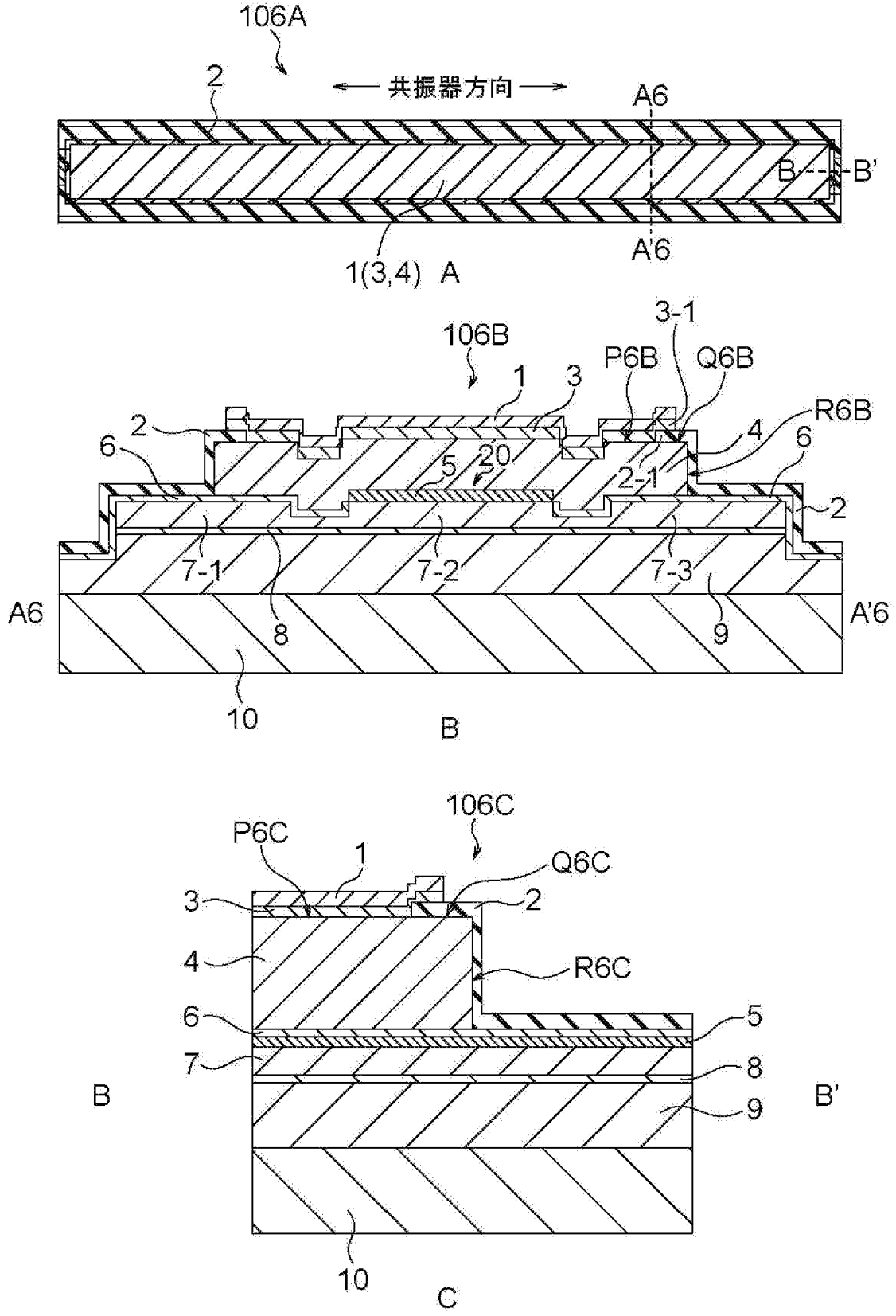
[図4]



[図5]



[図6]


106A
2
共振器方向
A6
B
B'
A'6
1(3,4) A
106B
3-1
P6B
Q6B
1
3
R6B
4
6
2
6
20
5
2-1
2
7-1
7-2
7-3
A6
8
9
A'6
10
B
106C
P6C
1
Q6C
3
2
4
R6C
6
5
7
8
B
B'
9
10
C

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2022/001107

A. CLASSIFICATION OF SUBJECT MATTER

H01S 5/042(2006.01)i; ***H01S 5/22***(2006.01)i; ***H01S 5/323***(2006.01)i
FI: H01S5/042 612; H01S5/22; H01S5/323 610

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01S5/042; H01S5/22; H01S5/323

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2022
Registered utility model specifications of Japan 1996-2022
Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2015-23175 A (SONY CORP.) 02 February 2015 (2015-02-02) paragraphs [0016]-[0033], fig. 1	1, 4, 7, 11-12
Y		2-3, 5-6, 8-10
Y	JP 2013-125886 A (SONY CORP.) 24 June 2013 (2013-06-24) paragraphs [0027]-[0058], [0079]-[0092], fig. 4, 8	2-3, 5-6
Y	JP 2010-238802 A (SHOWA DENKO KK) 21 October 2010 (2010-10-21) paragraphs [0002]-[0004], [0021]-[0086], fig. 1-3	8-9
Y	JP 2020-155715 A (SUMITOMO ELECTRIC IND., LTD.) 24 September 2020 (2020-09-24) paragraph [0020], fig. 1(a)-(c)	10
A	JP 2000-114664 A (NICHIA CHEM. IND. LTD.) 21 April 2000 (2000-04-21) entire text, all drawings	1-12
A	JP 2006-278694 A (OPNEXT JAPAN, INC.) 12 October 2006 (2006-10-12) entire text, all drawings	1-12

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
01 February 2022	**15 February 2022**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2022/001107

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2018/0138663 A1 (PLAYNITRIDE INC.) 17 May 2018 (2018-05-17) entire text, all drawings	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2022/001107

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2015-23175 A	02 February 2015	US 2015/0023379 A1 paragraphs [0027]-[0047], fig. 1 CN 104300066 A	
JP 2013-125886 A	24 June 2013	US 2013/0156060 A1 paragraphs [0051]-[0075], [0096]-[0128], fig. 4, 8 WO 2013/089032 A1 EP 2793330 A1 CN 103975491 A	
JP 2010-238802 A	21 October 2010	US 2011/0316037 A1 paragraphs [0002]-[0004], [0046]-[0184], fig. 1-3 KR 10-2011-0044288 A TW 201034249 A CN 102246326 A	
JP 2020-155715 A	24 September 2020	US 2020/0303903 A1 paragraph [0038], fig. 1A-1C	
JP 2000-114664 A	21 April 2000	(Family: none)	
JP 2006-278694 A	12 October 2006	US 2006/0222031 A1 entire text, all drawings	
US 2018/0138663 A1	17 May 2018	TW 201820730 A	

国際調査報告

国際出願番号
PCT/JP2022/001107

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01S 5/042(2006.01)i; H01S 5/22(2006.01)i; H01S 5/323(2006.01)i
FI: H01S5/042 612; H01S5/22; H01S5/323 610

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01S5/042; H01S5/22; H01S5/323

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２２年
日本国実用新案登録公報	１９９６－２０２２年
日本国登録実用新案公報	１９９４－２０２２年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2015-23175 A (ソニー株式会社) 02.02.2015 (2015-02-02) [0016]-[0033], 図1	1, 4, 7, 11-12
Y		2-3, 5-6, 8-10
Y	JP 2013-125886 A (ソニー株式会社) 24.06.2013 (2013-06-24) [0027]-[0058], [0079]-[0092], 図4, 8	2-3, 5-6
Y	JP 2010-238802 A (昭和電工株式会社) 21.10.2010 (2010-10-21) [0002]-[0004], [0021]-[0086], 図1-3	8-9
Y	JP 2020-155715 A (住友電気工業株式会社) 24.09.2020 (2020-09-24) [0020], 図1(a)-(c)	10
A	JP 2000-114664 A (日亜化学工業株式会社) 21.04.2000 (2000-04-21) 全文, 全図	1-12
A	JP 2006-278694 A (日本オプネクスト株式会社) 12.10.2006 (2006-10-12) 全文, 全図	1-12
A	US 2018/0138663 A1 (PLAYNITRIDE INC.) 17.05.2018 (2018-05-17) 全文, 全図	1-12

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
01.02.2022	15.02.2022

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
淺見　一喜 2K 4783
電話番号 03-3581-1101 内線 3255

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2022/001107

引用文献	公表日	パテントファミリー文献	公表日
JP 2015-23175 A	02.02.2015	US 2015/0023379 A1 [0027]-[0047], FIG.1 CN 104300066 A	
JP 2013-125886 A	24.06.2013	US 2013/0156060 A1 [0051]-[0075], [0096]-[0128], FIGs.4, 8 WO 2013/089032 A1 EP 2793330 A1 CN 103975491 A	
JP 2010-238802 A	21.10.2010	US 2011/0316037 A1 [0002]-[0004], [0046]-[0184], FIGs.1-3 KR 10-2011-0044288 A TW 201034249 A CN 102246326 A	
JP 2020-155715 A	24.09.2020	US 2020/0303903 A1 [0038], FIGs.1A-1C	
JP 2000-114664 A	21.04.2000	（ファミリーなし）	
JP 2006-278694 A	12.10.2006	US 2006/0222031 A1 全文，全図	
US 2018/0138663 A1	17.05.2018	TW 201820730 A	