

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-3609

(P2008-3609A)

(43) 公開日 平成20年1月10日(2008.1.10)

| (51) Int.C1. | F 1 | テーマコード (参考) |
|-----------------------------|-----------|-------------|
| G09G 3/36 (2006.01) | G09G 3/36 | 2H093 |
| G09G 3/20 (2006.01) | G09G 3/20 | 5C006 |
| G02F 1/133 (2006.01) | G09G 3/20 | 5C080 |
| | G09G 3/20 | 621A |
| | G09G 3/20 | 621L |

審査請求 未請求 請求項の数 18 O L (全 18 頁) 最終頁に続く

| | | | |
|--------------|------------------------------|----------|--|
| (21) 出願番号 | 特願2007-164854 (P2007-164854) | (71) 出願人 | 390019839 三星電子株式会社 Samsung Electronics Co., Ltd. 大韓民国京畿道水原市靈通区梅灘洞416 |
| (22) 出願日 | 平成19年6月22日 (2007.6.22) | | |
| (31) 優先権主張番号 | 10-2006-0056230 | | |
| (32) 優先日 | 平成18年6月22日 (2006.6.22) | | |
| (33) 優先権主張国 | 韓国(KR) | (74) 代理人 | 110000408 特許業務法人高橋・林アンドパートナーズ |
| | | (72) 発明者 | ▲黄▼仁載 大韓民国忠清南道天安市斗井洞100 8番地304号 |
| | | | F ターム(参考) 2H093 NA31 NC01 NC09 NC10 NC11 NC12 NC22 NC24 NC34 ND32 NE01 NE03 NF05 |

最終頁に続く

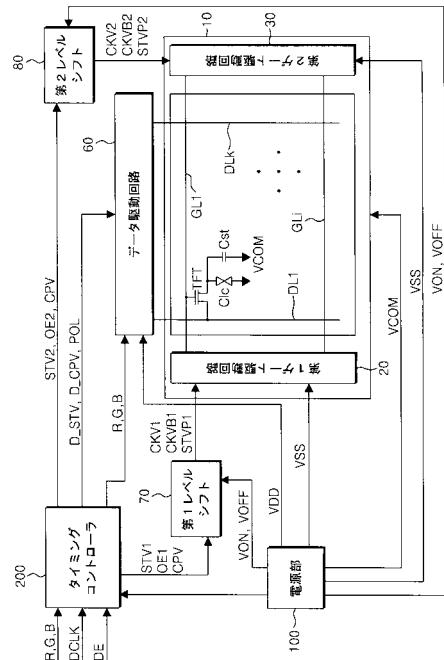
(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【要約】

【課題】本発明は第1及び第2ゲート駆動回路を具備して、液晶パネルのN番目のゲートラインにゲートオン電圧が供給されるとき、N+4n番目のゲートラインにプリチャージ電圧供給して、液晶の応答速度を改善した液晶表示装置及びその駆動方法を提供する。

【解決手段】本発明は、画像を表示する液晶パネル、液晶パネルに形成された複数のゲートラインの一側と接続され、複数のゲートラインをそれぞれ駆動する第1ゲート駆動回路及び複数のゲートラインの他側と接続され、複数のゲートラインをそれぞれ駆動する第2ゲート駆動回路を具備し、N番目のゲートラインにゲートオン電圧が供給されるとき、N+4n番目のゲートラインにプリチャージ電圧を供給することを特徴とする液晶表示装置。

【選択図】図3



【特許請求の範囲】**【請求項 1】**

画像を表示する液晶パネルと、
前記液晶パネルに形成された複数のゲートラインの一側及び他側に接続され、前記ゲートラインをそれぞれ駆動する第1及び第2ゲート駆動回路と、
を具備し、
前記第1及び前記第2ゲート駆動回路のうちいずれか一つからN(Nは自然数)番目のゲートラインにゲートオン電圧が供給されるとき、残りの一つからN+4n(nは自然数)番目のゲートラインにプリチャージ電圧を供給することを特徴とする液晶表示装置。

【請求項 2】

前記第1ゲート駆動回路及び前記第2ゲート駆動回路は、前記液晶パネルに集積されて形成されることを特徴とする請求項1に記載の液晶表示装置。 10

【請求項 3】

第1クロック信号、第1反転クロック信号及び第1スタートパルスを生成して前記第1ゲート駆動回路に供給する第1レベルシフトと、

第2クロック信号、第2反転クロック信号及び第2スタートパルスを生成して前記第2ゲート駆動回路に供給する第2レベルシフトと、をさらに具備することを特徴とする請求項2に記載の液晶表示装置。

【請求項 4】

前記第1レベルシフト及び前記第2レベルシフトそれぞれに前記ゲートオン電圧及びゲートオフ電圧に対応する各電圧を供給する電源部と、 20

前記第1レベルシフトに1番目のゲートラインを選択する第1ゲートスタートパルスと次のゲートラインを選択する第1ゲートシフトクロックと前記第1クロック信号の出力を制御する第1出力制御信号とを供給し、前記第2レベルシフトに1番目のゲートラインを選択する第2ゲートスタートパルスと次のゲートラインを選択する第2ゲートシフトクロックと前記第2クロック信号の出力を制御する第2出力制御信号とを含む制御信号を供給するタイミングコントローラと、をさらに含むことを特徴とする請求項3に記載の液晶表示装置。

【請求項 5】

前記第1レベルシフトは前記第1ゲートシフトクロックと前記第1出力制御信号とをOR演算してクロックを生成する第1ロジック回路をさらに含み、 30

前記第2レベルシフトは前記第2ゲートシフトクロックと前記第2出力制御信号とをOR演算してクロックを生成する第2ロジック回路をさらに含むことを特徴とする請求項4に記載の液晶表示装置。

【請求項 6】

前記液晶パネルに形成されたデータラインを駆動するデータ駆動回路と、

前記データ駆動回路が実装されたデータテープキャリアパッケージと、

前記データテープキャリアパッケージと接続され、前記電源部及びタイミングコントローラが実装され、前記第1及び前記第2レベルシフトが実装されたデータ印刷回路基板と、をさらに含むことを特徴とする請求項5に記載の液晶表示装置。 40

【請求項 7】

前記第2出力制御信号のハイレベル供給時間は、前記第1出力制御信号のハイレベル供給時間と比較して同じであるかより短いことを特徴とする請求項5に記載の液晶表示装置。

【請求項 8】

前記第1ゲート駆動回路は、前記第1クロック信号を前記ゲートオン電圧として出力し、前記第1反転クロック信号を前記ゲートオフ電圧として出力する第1シフトレジスタをさらに具備し、

前記第2ゲート駆動回路は、前記第2クロック信号を前記プリチャージ電圧として出力し、前記第2反転クロック信号を前記ゲートオフ電圧として出力する第2シフトレジスタ 50

をさらに具備することを特徴とする請求項 7 記載の液晶表示装置。

【請求項 9】

前記プリチャージ電圧が供給される時間は、前記ゲートオン電圧が供給される時間と比較して同じかより短いことを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 10】

前記第 1 ゲート駆動回路及び前記第 2 ゲート駆動回路は、前記液晶パネルにチップオンガラス形態で実装されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 11】

前記液晶パネルと接続され、前記第 1 ゲート駆動回路及び前記第 2 ゲート駆動回路をそれぞれ実装する第 1 ゲートテープキャリアパッケージ及び第 2 ゲートテープキャリアパッケージと、10

前記第 1 ゲートテープキャリアパッケージ及び前記第 2 ゲートテープキャリアパッケージにそれぞれ接続され、前記第 1 ゲート駆動回路及び前記第 2 ゲート駆動回路に信号を伝送する第 1 ゲート印刷回路基板及び第 2 ゲート印刷回路基板と、をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 12】

前記液晶パネルは垂直方向には n (n は自然数) ドット単位で反転され、水平方向にはドット単位で反転される垂直 n ドットインバージョンで駆動されることを特徴とする請求項 1 乃至 1 1 のいずれかに記載の液晶表示装置。

【請求項 13】

第 1 ゲート駆動回路及び第 2 ゲート駆動回路のうちいずれか一つから N (N は自然数) 番目のゲートラインにゲートオン電圧を供給し、20

前記 N 番目のゲートラインに前記ゲートオン電圧が供給される間、前記第 1 ゲート駆動回路及び前記第 2 ゲート駆動回路のうち残りの一つから $N + 4n$ (n は自然数) 番目のゲートラインにプリチャージ電圧を供給すること、を特徴とする液晶表示装置の駆動方法。

【請求項 14】

第 1 レベルシフトで前記第 1 ゲート駆動回路に第 1 クロック信号、第 1 反転クロック信号及び第 1 スタートパルスを生成して供給し、30

第 2 レベルシフトで前記第 2 ゲート駆動回路に第 2 クロック信号、第 2 反転クロック信号及び第 2 スタートパルスを生成して供給すること、をさらに含むことを特徴とする請求項 1 3 に記載の液晶表示装置の駆動方法。

【請求項 15】

タイミングコントローラを通じて前記第 1 レベルシフトに第 1 ゲートスタートパルス、第 1 ゲートシフトクロック及び第 1 出力制御信号を供給し、前記第 2 レベルシフトに第 2 ゲートスタートパルス、第 2 ゲートシフトクロック及び第 2 出力制御信号を供給し、

電源部から前記第 1 及び前記第 2 レベルシフトそれぞれに前記ゲートオン電圧及びゲートオフ電圧に対応する各電圧を供給すること、をさらに含むことを特徴とする請求項 1 4 に記載の液晶表示装置の駆動方法。

【請求項 16】

前記第 1 レベルシフトは、前記第 1 ゲートシフトクロック及び前記第 1 出力制御信号を OR 演算して前記第 1 クロック信号を生成し、前記第 1 クロック信号が反転された前記第 1 反転クロック信号を生成して前記第 1 ゲート駆動回路に供給し、40

前記第 2 レベルシフトは、前記第 2 ゲートシフトクロック及び前記第 2 出力制御信号を OR 演算して前記第 2 クロック信号を生成し、前記第 2 クロック信号が反転された前記第 2 反転クロック信号を生成して前記第 2 ゲート駆動回路に供給すること、をさらに含むことを特徴とする請求項 1 4 に記載の液晶表示装置の駆動方法。

【請求項 17】

前記第 1 ゲート駆動回路は、前記 N 番目のゲートライン駆動のときに前記第 1 クロック信号を前記ゲートオン電圧として出力し、これと同期して前記第 2 ゲート駆動回路は、前50

記 N + 4 n 番目のゲートラインに前記第 2 クロック信号をプリチャージ電圧として供給すること、をさらに含むことを特徴とする請求項 1 6 に記載の液晶表示装置の駆動方法。

【請求項 1 8】

前記 N + 4 n 番目のゲートラインに前記プリチャージ電圧が供給される時間は、前記 N 番目のゲートラインに前記ゲートオン電圧が供給される時間と同じであるかより短いことを特徴とする請求項 1 3 に記載の液晶表示装置の駆動方法。

10

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は液晶表示装置及びその駆動方法に係り、特に、液晶の応答速度が向上され表示不良が防止された液晶表示装置及びその駆動方法に関する。

【背景技術】

【0 0 0 2】

液晶表示装置は液晶の電気的及び光学的特性を用いて画像を表示する。具体的に、液晶表示装置は画素マトリックスを通じて画像を表示する液晶パネルと、液晶パネルを駆動する駆動回路を具備する。そして、液晶パネル自身が発光しないため、液晶表示装置は液晶パネルの後面で光を供給するバックライトユニットを具備する。液晶パネルは、ビデオ信号に応答してそれぞれのサブ画素における液晶配列状態を変化させることにより、バックライトユニットから供給される光の透過率を調節することで画像を表示する。このような液晶表示装置は移動通信端末機、ノートパソコン、液晶テレビのように小型表示装置から大型表示装置まで幅広く使用される。

【0 0 0 3】

一般的に、液晶表示装置は液晶の劣化を防止し、画質を向上させるためにサブ画素に充電される電圧の極性を周期的に反転させるインバージョン駆動方法を使用する。インバージョン駆動方法は、サブ画素に充電された電圧の極性が水平方向にドット反転され、垂直方向へも n ドット反転される垂直 n ドットインバージョン方法を主に使用する。ここで、液晶が TN (ツイストネマチック) モードの場合、画像がブラックからホワイトにまたはホワイトからブラックに変わる時、液晶の応答速度が低下するという問題点が発生する。即ち、該当サブ画素に印加される電圧が基準値より高いか低い場合、図 1 の A に示されるように輝度が 2 段階で変わり、応答速度が低下する。

【0 0 0 4】

図 2 は、画面がブラックからホワイトに変わるとときに画素に印加されるデータ駆動信号及びゲート駆動信号の波形を示した図面である。

【0 0 0 5】

図 2 に示すように、ブラックから画面が変わった後の 1 / 6 0 秒間のみを考慮すると、始めのホワイトフレームが始まるときに画素に印加されるホワイト電圧を V' 、キャパシタンス値を C' とし、2 番目のホワイトフレームの直前に画素に印加されるホワイト電圧を V'' 、キャパシタンス値を C'' とすると、同一フレームにおける電荷量は、電荷量保全の法則に従って (式 1) のように表される。ここで、 (V') はブラック状態での液晶の誘電率であり、 (V'') はホワイト状態に転換された液晶の誘電率を示す。

【0 0 0 6】

【数 1】

$$C'V' = C''V''$$

$$V'' = \frac{C'}{C''}V' = \frac{C_{st} + \varepsilon(V')\varepsilon_0 A/d}{C_{st} + \varepsilon(V'')\varepsilon_0 A/d}V'$$

20

30

40

50

(式1)

【0007】

(式1)において、ブラックからホワイトに画像が変わると、液晶キャパシタンス値の変化によってホワイト電圧が上昇し、上昇したホワイト電圧が画素に実際に印加される。このときのホワイト電圧の上昇により、一番目のフレームにおけるホワイト輝度が減少し、実際に印加されるべき電圧が次のフレームにおいて印加され、そのためには実際の応答波形においてカスプ現象が発生する。カスプ現象が発生すると液晶の応答速度を遅延させ表示不良を惹起する。

【0008】

応答速度は、図1に示されるように、10%から90%の2つの階調レベル間の輝度の差異が変化する時間として定義される。カスプの影響を減少させるためには、階調レベルの変化の間、前の階調レベルのキャパシタンス値の影響を最小に減少しなければならない。このようなカスプ現象を減少させるためにはストレージキャパシタを十分に大きく保持しなければならないが、ストレージキャパシタが大きくなる場合、ストレージ電極の面積が大きくなつて開口率が減少するという問題点があった。

【発明の開示】

【発明が解決しようとする課題】

【0009】

従つて、本発明が達成しようとする技術的課題は、第1及び第2のゲート駆動回路を具備して液晶パネルのN(Nは自然数)番目のゲートラインにゲートオン電圧が供給されるとき、N+4n(nは自然数)番目のゲートラインにプリチャージ電圧を供給して応答速度を改善した液晶表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0010】

前記技術的課題を解決するために、本発明の一実施形態に係る液晶表示装置は、画像を表示する液晶パネルと、液晶パネルに形成された複数のゲートラインの一側及び他側に接続され、ゲートラインをそれぞれ駆動する第1及び第2ゲート駆動回路と、を具備し、第1及び第2ゲート駆動回路のうちいずれか一つからN(Nは自然数)番目のゲートラインにゲートオン電圧が供給されるとき、残りの一つからN+4n(nは自然数)番目のゲートラインにプリチャージ電圧を供給することを特徴とする液晶表示装置を提供する。

【0011】

第1ゲート駆動回路及び第2ゲート駆動回路は、液晶パネルに集積されて形成されてもよい。

【0012】

本発明の一実施形態に係る液晶表示装置は、第1クロック信号、第1反転クロック信号及び第1スタートパルスを生成して第1ゲート駆動回路に供給する第1レベルシフトと、第2クロック信号、第2反転クロック信号及び第2スタートパルスを生成して第2ゲート駆動回路に供給する第2レベルシフトと、をさらに具備してもよい。

【0013】

本発明の一実施形態に係る液晶表示装置は、第1レベルシフト及び第2レベルシフトそれにゲートオン電圧及びゲートオフ電圧に対応する各電圧を供給する電源部と、第1レベルシフトに1番目のゲートラインを選択する第1ゲートスタートパルス、次のゲートラインを選択する第1ゲートシフトクロック、第1クロック信号の出力を制御する第1出力制御信号を供給し、第2レベルシフトに1番目のゲートラインを選択する第2ゲートスタートパルス、次のゲートラインを選択する第2ゲートシフトクロック、第2クロック信号の出力を制御する第2出力制御信号を含む制御信号を供給するタイミングコントローラと、をさらに具備してもよい。

【0014】

第1レベルシフトは、第1ゲートシフトクロックと第1出力制御信号とをOR演算して

10

20

30

40

50

クロックを生成する第1ロジック回路をさらに含み、第2レベルシフトは、第2ゲートシフトクロックと第2出力制御信号とをOR演算してクロックを生成する第2ロジック回路と、をさらに含んでもよい。

【0015】

本発明の一実施形態にかかる液晶表示装置は、液晶パネルに形成されたデータラインを駆動するデータ駆動回路と、データ駆動回路が実装されたデータテープキャリアパッケージと、データテープキャリアパッケージと接続され、電源部及びタイミングコントローラが実装され、第1及び第2レベルシフトが実装されたデータ印刷回路基板と、をさらに含んでもよい。

【0016】

第2出力制御信号のハイレベル供給時間は、第1出力制御信号のハイレベル供給時間と比較して同じであるかより短くてもよい。

【0017】

第1ゲート駆動回路は、第1クロック信号をゲートオン電圧として出力し、第1反転クロック信号をゲートオフ電圧として出力する第1シフトレジスタをさらに具備し、第2ゲート駆動回路は、第2クロック信号をプリチャージ電圧として出力し、第2反転クロック信号をゲートオフ電圧として出力する第2シフトレジスタをさらに具備してもよい。

【0018】

プリチャージ電圧が供給される時間は、ゲートオン電圧が供給される時間と比較して同じかより短くてもよい。

【0019】

第1ゲート駆動回路及び第2ゲート駆動回路は、液晶パネルにチップオングラス形態で実装されてもよい。

【0020】

本発明の一実施形態にかかる液晶表示装置は、液晶パネルと接続され第1ゲート駆動回路及び第2ゲート駆動回路をそれぞれ実装する第1ゲートテープキャリアパッケージ及び第2ゲートテープキャリアパッケージと、第1ゲートテープキャリアパッケージ及び第2ゲートテープキャリアパッケージにそれぞれ接続され、第1ゲート駆動回路及び第2ゲート駆動回路に信号を伝送する第1ゲート印刷回路基板及び第2ゲート印刷回路基板と、をさらに含んでもよい。

【0021】

液晶パネルは、垂直方向にはn(nは自然数)ドット単位で反転され、水平方向にはドット単位で反転される垂直nドットインバージョン駆動されてもよい。

【0022】

第1ゲート駆動回路及び第2ゲート駆動回路のうちいずれか一つからN(Nは自然数)番目のゲートラインにゲートオン電圧を供給することと、N番目のゲートラインにゲートオン電圧が供給される間、第1ゲート駆動回路及び第2ゲート駆動回路のうち残りの一つからN+4n(nは自然数)番目のゲートラインにプリチャージ電圧を供給することと、を含むことを特徴とする液晶表示装置の駆動方法を提供する。

【0023】

本発明の一実施形態に係る液晶表示装置の駆動方法は、第1レベルシフトで第1ゲート駆動回路に第1クロック信号、第1反転クロック信号及び第1スタートパルスを生成して供給することと、第2レベルシフトで第2ゲート駆動回路に第2クロック信号、第2反転クロック信号及び第2スタートパルスを生成して供給することと、をさらに含んでもよい。

【0024】

本発明の一実施形態にかかる液晶表示装置の駆動方法は、タイミングコントローラを通じて第1レベルシフトに第1ゲートスタートパルス、第1ゲートシフトクロック及び第1出力制御信号を供給し、第2レベルシフトに第2ゲートスタートパルス、第2ゲートシフトクロック及び第2出力制御信号を供給し、電源部で第1及び第2レベルシフトそれぞれ

10

20

30

40

50

にゲートオン電圧及びゲートオフ電圧に対応する各電圧を供給することをさらに含んでもよい。

【0025】

第1レベルシフトは、第1ゲートシフトクロック及び第1出力制御信号をOR演算して第1クロック信号を生成し、第1クロック信号が反転された前記第1反転クロック信号を生成して第1ゲート駆動回路に供給することと、第2レベルシフトは、第2ゲートシフトクロック及び第2出力制御信号をOR演算して第2クロック信号を生成し、第2クロック信号が反転された前記第2反転クロック信号を生成して第2ゲート駆動回路に供給することと、をさらに含んでもよい。

【0026】

第1ゲート駆動回路は、N番目のゲートライン駆動のときに第1クロック信号をゲートオン電圧として出力し、これと同期して第2ゲート駆動回路は、N+4n番目のゲートラインに第2クロック信号をプリチャージ電圧に供給することをさらに含んでもよい。

【0027】

N+4n番目のゲートラインにプリチャージ電圧が供給される時間は、N番目ゲートラインにゲートオン電圧が供給される時間と同じであるかより短くてもよい。

【0028】

前記技術的課題のほか、本発明の他の技術的課題及び特徴は、図面を参照しながら、実施形態に対する説明を通じて明白に示す。

【発明を実施するための最良の形態】

【0029】

以下、図面を参照して、本発明の好ましい実施形態を詳細に説明する。

【0030】

図3は本発明の第1の実施形態による液晶表示装置を概略的に示したブロック図であり、図4は図3に示された液晶表示装置の平面図である。

【0031】

図3及び図4を参照すると、本発明の本実施形態による液晶表示装置は、複数のゲートラインGL1～GLi及び複数のデータラインDL1～DLkが形成された液晶パネル10と、複数のゲートラインGL1～GLiの一側及び他側に接続され、複数のゲートラインGL1～GLiのそれぞれを駆動する第1及び第2ゲート駆動回路20、30を具備し、N(Nは自然数)番目のゲートラインGLNにゲートオン電圧VONが供給されるとき、N+4n(nは自然数)番目のゲートラインGLN+4nにプリチャージ電圧VFが供給されることを特徴とする。ここで、第1及び第2ゲート駆動回路20、30は液晶パネル10の薄膜トランジスタ(TFT)基板上に集積されて形成される。そして、第1クロック信号CKV1、第1反転クロック信号CKVB1及び1番目のゲートラインの駆動命令をする第1スタート信号STVP1を生成して第1ゲート駆動回路20に供給する第1レベルシフト70と、第2クロック信号CKV2、第2反転クロック信号CKVB2及び5番目のゲートラインの駆動命令をする第2スタート信号STVP2を生成して第2ゲート駆動回路30に供給する第2レベルシフト80とを含む。そして、本発明の実施形態による液晶表示装置は、薄膜トランジスタ基板に形成された複数のデータラインDL1～DLkを駆動するデータ駆動部をさらに含む。ここで、データ駆動部は、データプリント回路基板(PCB)40、データプリント回路基板(PCB)40に接続されたデータテープキャリアパッケージ(TCP)50及びデータテープキャリアパッケージ50に実装され、データラインDL1～DLkにデータ信号を供給するデータ駆動回路60を含む。そして、液晶表示装置は、制御信号および画像信号を生成し、生成した制御信号及び画像信号をデータ駆動回路60に供給し、さらに第1及び第2レベルシフト70、80への制御信号を生成して供給するタイミングコントローラ200と、第1及び第2ゲート駆動回路20、30とデータ駆動回路60とに電源信号を供給する電源部100と、をさらに含む。

【0032】

10

20

30

40

50

具体的に、液晶パネル10は薄膜トランジスタアレイ(FTTアレイ)が形成された薄膜トランジスタ(FTT)基板、薄膜トランジスタ基板と向き合いカラーフィルタアレイが形成されたカラーフィルタ基板及び薄膜トランジスタ基板とカラーフィルタ基板との間に介在された液晶を具備する。

【0033】

カラーフィルタ基板は、基板上に光漏れ防止のためのブラックマトリックス、色を表示するためのカラーフィルタアレイ及び液晶に共通電圧VCOMを印加するための共通電極を含む。

【0034】

液晶は、データ信号が供給される画素電極と基準電圧である共通電圧VCOMが供給される共通電極との間の電圧差によって駆動される。それにより、誘電異放性を有する液晶がその電圧差に従って回転し、光源から照射された光の透過率を変化させる。このような液晶にはTN(ツイストネマチック)モードまたはPVA(patterned vertical alignment)モード液晶を使用する。

【0035】

薄膜トランジスタ基板は、ゲートラインGL1～GLiと、データラインDL1～DLkと、ゲートラインGL1～GLi及びデータラインDL1～DLkが交差して定義する複数の画素領域と、それぞれの画素領域においてゲートラインGLとデータラインDLとに接続された複数の薄膜トランジスタ(FTT)と、薄膜トランジスタ(FTT)に接続された複数の画素電極と、を含む。薄膜トランジスタ基板上には、複数のゲートラインGL1～GLiをそれぞれ駆動するための第1及び第2ゲート駆動回路20、30が集積されて形成されてもよい。この場合、第1及び第2ゲート駆動回路20、30は薄膜トランジスタ基板に形成された複数のゲートラインGL1～GLiを間に置きその一側及び他側にそれぞれ集積されて形成され、その出力がゲートラインGL1～GLiのそれぞれと接続される。

【0036】

電源部100は、入力された駆動電圧を用いてアナログ駆動電圧AVDD、共通電圧VCOM、ゲートオン電圧VON、ゲートオフ電圧VOFFを生成して出力する。アナログ駆動電圧AVDDはデータ駆動回路60に、共通電圧VCOMは液晶パネル10に、ゲートオン電圧VON及びゲートオフ電圧VOFFは第1及び第2レベルシフト70、80に供給される。

【0037】

タイミングコントローラ200は外部から入力されるR、G、Bの画像データ信号を配列し、配列された信号をデータ駆動回路60に供給する。そして、タイミングコントローラ200は、外部から画像データ信号と共に入力される複数の同期信号、例えば、ドットクロックDCLK、データタイネーブル信号DE、垂直同期信号VSYC、水平同期信号HSYCなどを用いて第1及び第2レベルシフト70、80とデータ駆動回路60との駆動タイミングを制御する複数の制御信号を生成して供給する。例えば、タイミングコントローラ200は、第1及び第2レベルシフト70、80それぞれに供給されるゲートスタートパルスSTV1、STV2、ゲートシフトクロックCPV、出力制御信号OE1、OE2などを含む制御信号を生成して第1及び第2レベルシフト70、80に供給する。また、タイミングコントローラ200は、データスタートパルスD_STV、データシフトクロックD_CPV、極性制御信号POLなどを含むデータ制御信号を生成してデータ駆動回路60に供給する。

【0038】

データ駆動回路60は、タイミングコントローラ200からの制御信号に応答して、データ信号R、G、Bといったデジタルデータをアナログデータ信号に変換して、液晶パネルのゲートラインGL1～GLiにゲートオン電圧VONが供給される毎にデータラインDL1～DLkにアナログデータ信号を供給する。データ駆動回路60は、シフトレジスタ、ラッチ部、デジタル-アナログ変換部(DAC)、及び出力バッファ部を含む。シフ

10

20

30

40

50

トレジスタは、タイミングコントローラ 200 からのデータスタートパルス D_STV をデータシフトクロック D_CPV に従って順次シフトさせ、サンプリング制御信号を生成する。ラッチ部は、サンプリング制御信号に応答して、タイミングコントローラ 200 から入力されるデータ R、G、B を順次ラッチして、一つの水平ライン分のデータがラッチされるとデジタル - アナログ変換部にラッチされたデータを出力する。デジタル - アナログ変換部は、複数のガンマ電圧中ラッチ部からのデータに該当するガンマ電圧を選択して、選択されたガンマ電圧をアナログデータ信号に変換する。出力バッファ部は、デジタル - アナログ変換部からのデータ信号を緩衝して、緩衝されたデータ信号をデータラインに供給する。このとき、デジタル - アナログ変換部は、タイミングコントローラ 200 からの極性制御信号 POL に従って正極性または負極性ガンマ電圧を選択して、アナログデータ信号に変換する。特に、垂直ドットインバージョン方式に対応する極性制御信号 POL に応答して、デジタル - アナログ変換部は左右に隣接する出力チャネルに相反する極性のデータ信号を供給するようにし、その出力チャネルを通じて供給されるデータ信号の極性を水平期間単位で反転させる。10

【0039】

このようなデータ駆動回路 60 は、図 4 に示されるようにデータ TCP50 に実装され、データ PCB40 と接続される。データ PCB40 にはタイミングコントローラ 200 と電源部 100 とが実装されてもよい。このような実施形態においては、データ PCB40 に実装されたタイミングコントローラ 200 と電源部 100 とで生成された画像信号、制御信号及び電源信号はデータ TCP50 に実装されたデータ駆動回路 60 に供給され、さらにデータ TCP50 に形成された信号ラインを経由して液晶パネル 10 に供給される。20

【0040】

図 5A 及び図 5B は図 3 及び図 4 に示された第 1 及び第 2 レベルシフトをそれぞれ概略的に示した図であり、図 6A 及び図 6B は図 5A 及び図 5B それぞれに示された第 1 及び第 2 レベルシフトからの入出力信号を示した波形図である。

【0041】

図 5A を参照すると、第 1 レベルシフト 70 は、第 1 クロック信号 CKV1、第 1 反転クロック信号 CKVB1 及び第 1 スタート信号 STV1 を生成して第 1 ゲート駆動回路 20 に供給する。このために、第 1 レベルシフト 70 は、タイミングコントローラ 200 から供給されるゲートシフトクロック CPV と第 1 出力制御信号 O_E1 とを用いて、第 1 クロック信号 CKV1 及び第 1 反転クロック信号 CKVB1 を生成する。このとき、第 1 クロック信号 CKV1 を生成するために、第 1 レベルシフト 70 は OR 演算をするロジック回路をさらに含む。図 6A に示されるように、第 1 レベルシフト 70 は、タイミングコントローラ 200 から供給されたゲートシフトクロック CPV と第 1 出力制御信号 O_E1 とを OR 演算してクロックを生成する。そして、第 1 レベルシフト 70 は、OR 演算によって生成されるクロックと電源部 100 から供給されるゲートオン電圧 VON 及びゲートオフ電圧 VOFF とに同期して、ゲートオン電圧 VON と同一のレベルを有する第 1 クロック信号 CKV1 を生成する。また、第 1 レベルシフト 70 は、第 1 クロック信号 CKV1 が outputされる出力ラインで第 1 クロック信号 CKV1 を反転させるロジック回路をさらに具備し、第 1 クロック信号 CKV1 が反転された形態の第 1 反転クロック信号 CKVB1 を生成する。このように生成される第 1 クロック信号 CKV1 と第 1 反転クロック信号 CKVB1 とは第 1 ゲート駆動回路 20 に供給される。また、第 1 レベルシフト 70 は、タイミングコントローラ 200 から供給された第 1 ゲートスタートパルス STV1 を第 1 スタートパルス STVP1 に変換して、第 1 スタートパルス STVP1 を第 1 ゲート駆動回路 20 に供給する。30

【0042】

図 5B を参照すると、第 2 レベルシフト 80 は、第 1 レベルシフト 70 のようにゲートシフトクロック CPV と第 2 出力制御信号 O_E2 とを OR 演算するロジック回路をさらに含む。そして、第 2 レベルシフト 80 は、タイミングコントローラ 200 から供給される40

制御信号を通じて第2クロック信号CKV2、第2反転クロック信号CKVB2及び第2スタートパルスSTVP2を生成して第2ゲート駆動回路30に供給する。図6Bに示されるように、第2レベルシフト80は、タイミングコントローラ200から供給されたゲートシフトクロックCPVと第2出力制御信号OE2とをOR演算してクロックを生成する。そして、第2レベルシフト80は、OR演算によって生成されるクロックと電源部100から供給されるゲートオン電圧VON及びゲートオフ電圧VOFFとに同期して、ゲートオン電圧VONと同一のレベルを有する第2クロック信号CKV2を生成する。また、第2レベルシフト80は、第2クロック信号CKV2が出力される出力ラインで第2クロック信号CKV2を反転させるロジック回路をさらに具備し、第2クロック信号CKV2が反転された形態の第2反転クロック信号CKVB2を生成する。このように生成される第2クロック信号CKV2と第2反転クロック信号CKVB2とは第2ゲート駆動回路30に供給される。また、第2レベルシフト80は、タイミングコントローラ20から供給された第2ゲートスタートパルスSTVP2を第2スタートパルスSTVP2に変換して、第2スタートパルスSTVP2を第2ゲート駆動回路30に供給する。

10

20

30

40

50

【0043】

このとき、第2レベルシフト80に供給される第2出力制御信号OE2は、第1出力制御信号OE1と比較してハイ(high)電圧が供給される時間がより短い。それにより、図8に示されるように第2クロック信号CKV2は、第1クロック信号CKV1と比較してハイ電圧が供給される時間がより短い。

【0044】

このような、第1及び第2レベルシフト70、80は図4に示されるように、データPCB40に実装されてもよい。このような配置においては、第1及び第2レベルシフト70、80それぞれで生成されたクロック信号は、データTCP50に形成された信号ラインを経由して第1及び第2ゲート駆動回路20、30それぞれに供給される。

【0045】

第1ゲート駆動回路20は、第1レベルシフト70から供給される第1クロック信号CKV1、第1反転クロック信号CKVB1及び第1スタートパルスSTVP1と電源部100から供給される直流電圧VSSによって、ゲートラインGL1～GLiを駆動するゲート駆動信号を順次生成し、供給する。そのために、第1ゲート駆動回路20は、直列に接続された複数のシフトレジスタSRを具備する。

【0046】

図7を参照すると、第1ゲート駆動回路20に形成されたシフトレジスタSR1～SRnは、第1レベルシフト70から入力される第1クロック信号CKV1及び第1反転クロック信号CKVB1を選択的に出力して、ゲートオン電圧VON及びゲートオフ電圧VOFFを含むゲート駆動信号をゲートラインに供給する。そして、シフトレジスタSR1～SRnは、その前のシフトレジスタSRn-1及びその次のシフトレジスタSRn+1から出力されるゲート駆動信号をシフトレジスタSRnに供給する信号ラインを具備する。

【0047】

1番目のシフトレジスタSR1は、第1レベルシフト70から入力された第1信号CKV1、第1反転クロック信号CKVB1及び第1スタートパルスSTVP1と次端シフトレジスタSR2のゲート駆動信号を供給する信号ラインを通じてそれぞれ供給されるゲートオン電圧VONまたはゲートオフ電圧VOFFとにより、第1クロック信号CKV1及び第1反転クロック信号CKVB1のうちいずれか一つを選択して出力する。第1スタートパルスSTVS1は1番目のシフトレジスタSR1に供給され、1番目のゲートラインGL1を駆動する。即ち、1番目のシフトレジスタSR1は、第1スタートパルスSTVP1と第1クロック信号CKV1とを通じてゲートオン電圧VONを1番目のゲートラインGL1に供給する。そして、ゲートオン電圧VONが供給された後、1番目のシフトレジスタSR1は第1反転クロック信号CKVB1を出力してゲートラインGL1にゲートオフ電圧VOFFを供給する。2番目のシフトレジスタSR2は、1番目のゲートラインGL1にゲートオン電圧VONが供給される間、第1反転クロック信号CKVB1を出力

し、1番目のゲートラインGL1にゲートオフ電圧VOFFが供給されると、これと同期して第1クロック信号CKV1を出力してゲートオン電圧VONを2番目のゲートラインGL2に供給する。2番目のシフトレジスタSR2と直列に接続された他のシフトレジスタも上述されたように、順次ゲートオン電圧VONを供給する。

【0048】

第2ゲート駆動回路30は、第2レベルシフト80から供給される第2クロック信号CKV2、第2反転クロック信号CKVB2及び第2スタートパルスSTVP2と、電源部100から供給される直流電圧VSSによってプリチャージ電圧VFをゲートラインGLに順次供給する。このために、第2ゲート駆動回路30は、第1ゲート駆動回路20に形成されたシフトレジスタSR1～SRnのように直列に接続された複数のシフトレジスタSRを具備する。第2ゲート駆動回路30に形成されたシフトレジスタSRは、第1ゲート駆動回路20に形成されたシフトレジスタSR1～SRnと同一の形態で形成され、第2クロック信号CKV2と第2反転クロック信号CKVB2とのうちいずれか一つの信号を選択して該当ゲートラインGLにプリチャージ電圧VFに供給する。この場合、第2ゲート駆動回路30は、第1ゲート駆動回路20でN番目のゲートラインGLNにゲートオン電圧VONが供給される間、N+4n番目のゲートラインGLN+4nにプリチャージ電圧VFを供給する。この際、プリチャージ電圧VFが供給される時間はゲートオン電圧VONが供給される時間より短い。

【0049】

図8に示されるように、第2レベルシフト80に供給される第2出力制御信号OE2のハイ電圧を供給する時間が第1レベルシフト70に供給される第1出力制御信号OE1のハイ電圧を供給する時間より短いので、第2クロック信号CKV2のハイ電圧を供給する時間が第1クロック信号CKV1のハイ電圧を供給する時間より短くなる。従って、プリチャージ電圧VFの供給時間がゲートオン電圧VONの供給時間より短い。そのため、プリチャージ電圧VFでゲートラインGLを予め充電することにより、異常な駆動が発生することを防止することができる。

【0050】

図9は本発明の実施形態による液晶パネルの駆動方法を説明するために、垂直2ドットインバージョン方法で駆動される液晶パネルを示した平面図である。

【0051】

垂直2ドットインバージョン駆動方法は、各サブ画素の極性が垂直方向には2ドット単位で反転され水平方向にはドット単位で反転されるように液晶パネルを駆動する方法であるため、液晶パネルには直前ラインと極性が反対である第1水平ラインと、直前ラインと極性が同一の第2水平ラインが交代で形成される。即ち、それぞれの画素の極性変化は図9に示されるように、液晶パネル10に形成された画素領域は4つのゲートライン毎に同じ極性を有する。この際、液晶の応答速度を向上させるために、第1ゲート駆動回路20が1番目のゲートラインGL1にゲートオン電圧VONを供給すると同時に第2のゲート駆動回路30が5番目のゲートラインGL5にプリチャージ電圧VFを供給する。これを通じて、1番目のゲートラインGL1に接続されたそれぞれの画素が駆動される間、5番目ゲートラインGL5に接続されたそれぞれの画素はプリチャージ電圧VFによって予め充電される。プリチャージされた5番目のゲートラインGL5にゲートオン電圧VONが供給されると、データが画素電極に充電される。この際、該当画素の液晶は予め駆動されているので、実際のデータが供給されるとさらに早く液晶が駆動する。

【0052】

このような方法により液晶パネル10を駆動すると、画素領域に形成されるストレージキャパシタの電極面積を減少させることができる。即ち、それぞれの画素領域に予め供給されたプリチャージ電圧VFによって該当画素領域が予め充電されているので、ストレージキャパシタによって供給されるストレージ電圧が大きい必要がなくなる。従って、ストレージキャパシタの電極面積を小さくして開口率を向上させることができる。

【0053】

10

20

30

40

50

図10は本発明の第2実施形態による液晶表示装置を概略的に示した平面図である。図10における液晶表示装置は図4と異なり、第1及び第2ゲート駆動回路330、360が薄膜トランジスタ基板に集積されずにフィルムまたは第1及び第2ゲートTCP320、350に実装され、液晶パネル10と第1及び第2ゲートPCB310、340とにそれぞれ接続される。ここで、第1及び第2レベルシフト70、80はデータPCB40に実装されてもよく、第1及び第2ゲートPCB310、340それぞれに実装されてもよい。

【0054】

図10を参照すると、本発明の第2実施形態による液晶表示装置は複数のゲートラインGL1～GLi及び複数のデータラインDL1～DLkが形成された液晶パネル10と、N番目のゲートラインにゲートオン電圧VONが供給されるとき、N+4n番目のゲートラインにプリチャージ電圧VFを供給するための第1ゲートPCB310と、第1ゲートPCB310の一側に取り付けられ、他側が液晶パネル10の一側に取り付けられた第1ゲートTCP320と、第1ゲートTCP320上に実装された第1ゲート駆動回路330と、第2ゲートPCB340の一側に接続され他側が液晶パネルの他側に取り付けられた第2ゲートTCP350と、第2ゲートTCP350に実装された第2ゲート駆動回路360と、を具備する。

【0055】

具体的には、第1ゲートPCB310は、データPCB40と接続された第1連結フィルム311を通じて信号の供給を受ける。第1ゲートPCB310は、データPCB40に実装された電源部100及び第1レベルシフト70から供給される電源信号、第1クロック信号CKV1、第1反転クロック信号CKVB1及び第1スタートパルスSTVP1の供給を受けて、第1ゲートTCP320に実装された第1ゲート駆動回路330に信号を供給する。

【0056】

第1ゲート駆動回路330は第1ゲートPCB310から供給される第1クロック信号CKV1、第1反転クロック信号CKVB1及び第1スタートパルスSTVP1によってゲートオン電圧VON及びゲートオフ電圧VOFFを選択的に出力し、第1ゲートTCP320に接続された液晶パネル10のゲートラインGLに順次供給する。

【0057】

第2ゲートPCB340は、データPCB40と接続された第2連結フィルム341を通じて信号の供給を受ける。第1ゲートPCB310と同様に、第2ゲートPCB340は、データPCB40に実装された電源部100及び第2レベルシフト80から供給される電源信号、第2クロック信号CKV2、第2反転クロック信号CKVB2及び第2スタートパルスSTVP2の供給を受け、第2ゲートTCP350に実装された第2ゲート駆動回路360に信号を供給する。

【0058】

第2ゲート駆動回路360は、第2ゲートPCB340から供給された第2クロック信号CKV2、第2反転クロック信号CKVB2及び第2スタート信号によって、プリチャージ電圧VF及びゲートオフ電圧VOFFを選択的に出力し、第2ゲートTCP350に接続された液晶パネル10のゲートラインGLに順次供給する。

【0059】

ここで、第1ゲート駆動回路330がN番目ゲートラインGLNにゲートオン電圧VONを供給する間、第2ゲート駆動回路360がN+4n番目ゲートラインGLN+4nにプリチャージ電圧VFを供給する。これにより、N+4n番目ゲートラインGLN+4nと接続されたサブ画素をプリチャージさせる。例えば、図9に示された垂直2ドットインバージョン駆動方法で液晶パネル10を駆動する場合、第1ゲート駆動回路330が1番目のゲートラインGL1にゲートオン電圧VONを供給する間、第2ゲート駆動回路360が5番目ゲートラインGL5にプリチャージ電圧VFを供給する。つまり、第1ゲート駆動回路330は複数のゲートラインGL1～GLiに順次ゲートオン電圧VONを供給

10

20

30

40

50

し、第2ゲート駆動回路360は複数のゲートラインGL1～GLiに順次プリチャージ電圧VFを供給する。

【0060】

一方、第1及び第2レベルシフト70、80は第1及び第2ゲートPCB310、340に実装されてもよい。即ち、データPCB40はタイミングコントローラ200と電源部100とを実装し、制御信号及び電源信号を第1及び第2レベルシフト70、80それぞれに供給する。第1及び第2レベルシフト70、80は、第1及び第2クロック信号CKV1、CKV2、第1及び第2反転クロック信号CKVB1、CKVB2及び第1及び第2スタートパルスSTVP1、STVP2をそれぞれ生成して該当ゲート駆動回路330、360に供給してもよい。

10

【0061】

また、本発明は第1及び第2ゲート駆動回路330、360をチップオングラス(COG)形態で液晶パネル10に直接実装されてもよい。さらに、第1及び第2ゲート駆動回路330、360は第1及び第2レベルシフト70、80を含んで形成されてもよく、別途のレベルシフトを使用しなくてもよい。

【産業上の利用可能性】

【0062】

上述したように、本発明による液晶表示装置は第1及び第2ゲート駆動部を具備して、N(Nは自然数)番目のゲートラインにゲートオン電圧が供給されるとき、N+4n(N、nは自然数)番目のゲートラインにプリチャージ電圧を供給してN+4n番目のゲートラインに接続された画素を予め充電することで、液晶を予め駆動させ、該当画素にゲートオン電圧が供給されるときに液晶の応答時間を短縮させることができる。

20

【0063】

また、画素が予め充電されるので、充電の割合を保持するためのストレージ電極の面積が減少し、減少したストレージ電極の面積分だけ開口率を増加させることができる。

【0064】

そして、第2ゲート駆動回路を駆動するために、タイミングコントローラで別途の信号を生成せずに、ゲート出力制御信号によってプリチャージ電圧の供給時間を決定するので、タイミングコントローラ及び電源部で消費電流が増加せず、電力使用の効率性が増大する。

30

【0065】

以上、本発明の実形態を詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離脱することなく、本発明を修正または変更できる。

【図面の簡単な説明】

【0066】

【図1】従来の液晶表示装置においてインバージョン駆動の際に発生する応答速度不良を説明するための波形図である。

【図2】画面がブラックからホワイトに変わるとときに画素に印加されるデータ信号及びゲート信号の波形を例にして示した波形図である。

40

【図3】本発明の第1実施形態による液晶表示装置を概略的に示したブロック図である。

【図4】図3に示された液晶表示装置を示した平面図である。

【図5A】図3及び図4に示された第1及び第2レベルシフトそれぞれを概略的に示した図面である。

【図5B】図3及び図4に示された第1及び第2レベルシフトそれぞれを概略的に示した図面である。

【図6A】図5に示された第1レベルシフトにおいての入出力信号を示した波形図である。

【図6B】図6に示された第2レベルシフトにおいての入出力信号を示した波形図である。

50

【図7】図3及び図4に示された第1及び第2ゲート駆動回路の内部を概略的に示したブロック図である。

【図8】第1及び第2レベルシフトそれぞれから生成される第1及び第2クロック信号及び第1及び第2ゲート駆動回路から供給されるゲートオン電圧及びプリチャージ電圧をそれぞれ比較するために示した波形図である。

【図9】本発明の第1実施形態による垂直2ドットインバーション駆動方法で駆動した液晶表示装置を概略的に示した平面図である。

【図10】本発明の第2実施形態による液晶表示装置を概略的に示した平面図である。

【符号の説明】

【0067】

10

10 液晶パネル

20, 330 第1ゲート駆動回路

30, 360 第2ゲート駆動回路

40 データPCB

50 データTCP

60 データ駆動回路

70 第1レベルシフト

80 第2レベルシフト

100 電源部

200 タイミングコントローラ

20

310 第1ゲートPCB

311 第1連結フィルム

320 第1ゲートTCP

340 第2ゲートPCB

341 第2連結フィルム

350 第2ゲートTCP

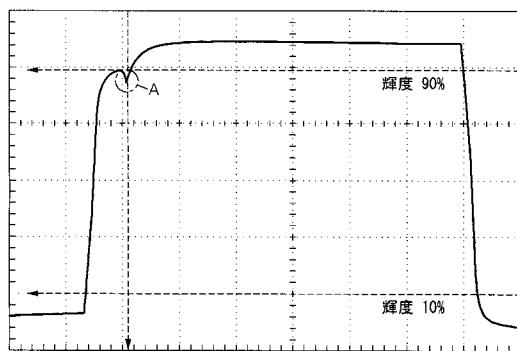
GL ゲートライン

DL データライン

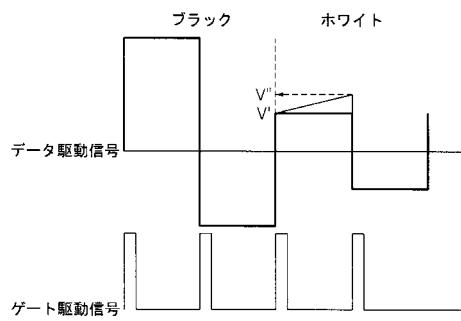
SR シフトレジスタ

30

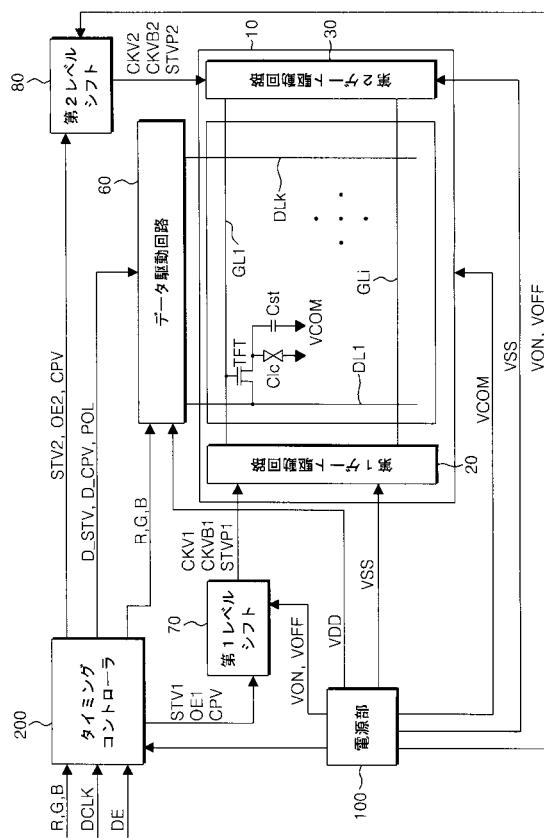
【図1】



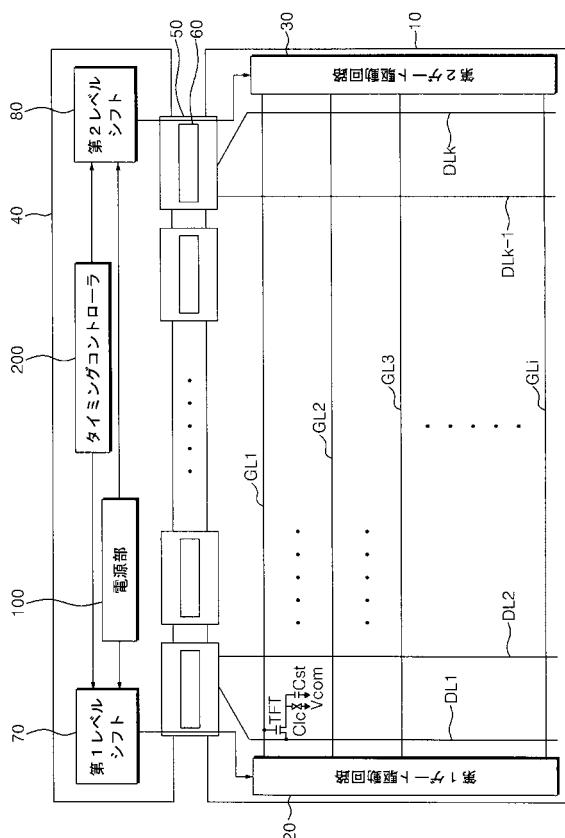
【図2】



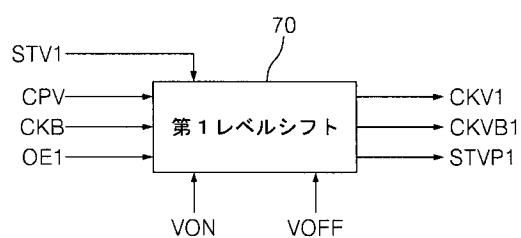
【図3】



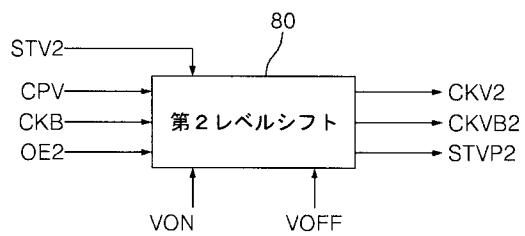
【図4】



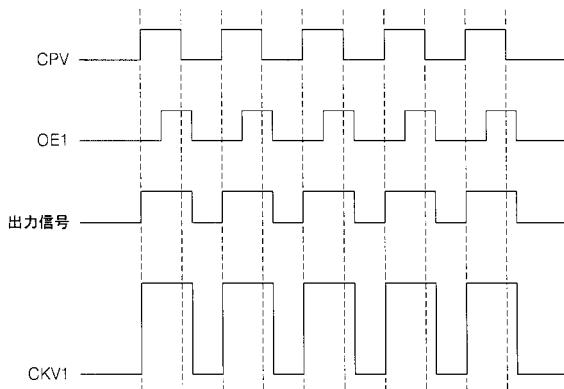
【図 5 A】



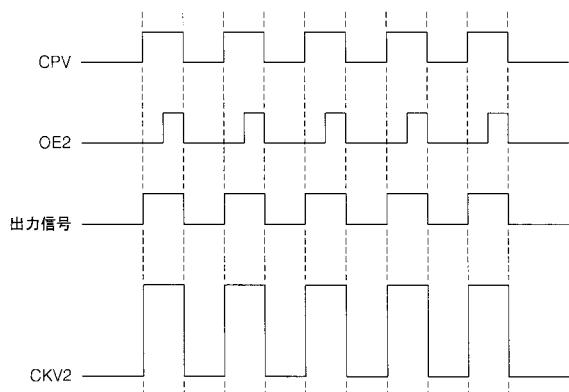
【図 5 B】



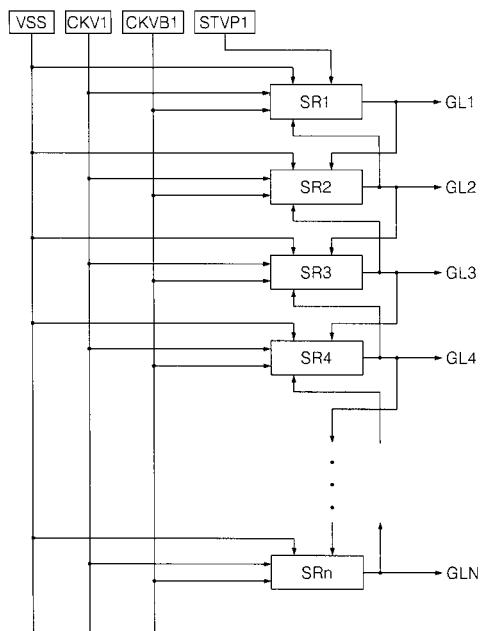
【図 6 A】



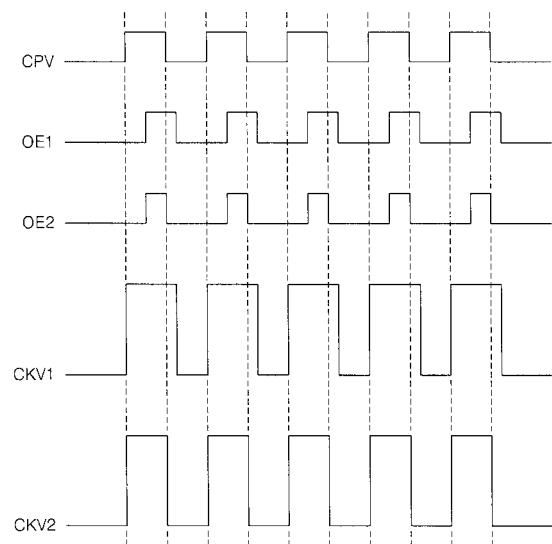
【図 6 B】



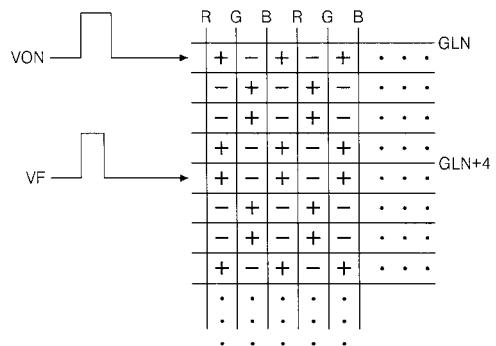
【図 7】



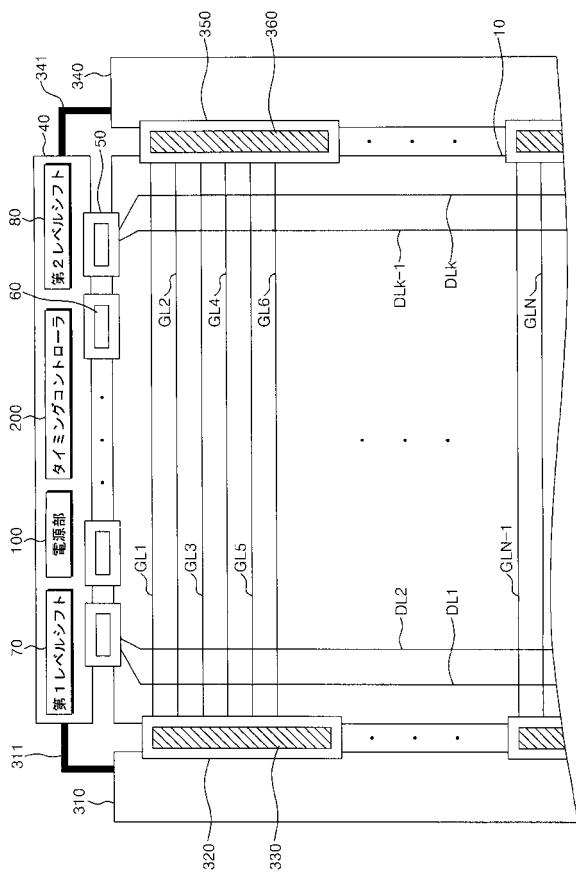
【図8】



【図9】



【図10】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

| | | |
|---------|-------|---------|
| G 0 9 G | 3/20 | 6 2 1 B |
| G 0 9 G | 3/20 | 6 1 2 K |
| G 0 9 G | 3/20 | 6 1 2 L |
| G 0 9 G | 3/20 | 6 2 2 Q |
| G 0 2 F | 1/133 | 5 5 0 |

F ターム(参考) 5C006 AC26 AC27 AF42 AF43 AF71 AF72 BB16 BC02 BC03 BF46
FA12 FA16
5C080 AA10 BB05 DD08 FF11 JJ02 JJ04 KK47