

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 8 月 25 日(25.08.2011)

(10) 国際公開番号
WO 2011/102134 A1

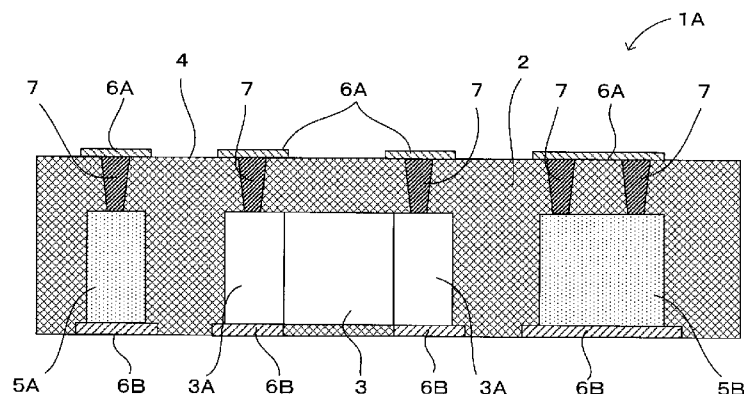
- (51) 国際特許分類:
H05K 3/46 (2006.01)
- (21) 国際出願番号: PCT/JP2011/000885
- (22) 国際出願日: 2011 年 2 月 17 日(17.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-033981 2010 年 2 月 18 日(18.02.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 藤大 政宣 (FUJIDAI, Masanori) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号株式会社村田製作所内 Kyoto (JP). 藤本 力 (FUJIMOTO, Isamu) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 梁瀬 右司, 外(YANASE, Yuji et al.); 〒5300047 大阪府大阪市北区西天満 5 丁目 1 番 1 9 号高木ビル 4 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: COMPONENT-EMBEDDED SUBSTRATE

(54) 発明の名称: 部品内蔵基板

[図1]



(57) Abstract: Disclosed is a component-embedded substrate through which wiring can be easily run by simply forming vias, without changing laser processing conditions for each via, without needing longer (deeper) vias, and without needing a separate process such as a build-up process. Furthermore, the diameters of the vias can be kept small. Wiring blocks (5A and 5B) and a component (3) are embedded in a component-embedded layer (4), and conductive layers are formed over the entire surfaces of the wiring blocks (5A and 5B). The wiring blocks (5A and 5B) and the component (3) are arranged such that the conductive layers on the bottom surfaces of the wiring blocks (5A and 5B) and electrodes (3A) on the component (3) are in contact with a bottom-surface wiring layer (6B). Via conductors (7) are formed above the conductive layers on the top surfaces of the wiring blocks (5A and 5B) and the electrodes (3A) on the component (3). Said via conductors (7) electrically connect a wiring layer (6A) on the top surface of the component-embedded layer (4) with the conductive layers on the top surfaces of the wiring blocks (5A and 5B) and the electrodes (3A) on the component (3).

(57) 要約:

[続葉有]



添付公開書類:

— 国際調査報告（条約第 21 条(3)）

ビアごとにレーザー加工条件を変えることもなく、ビア長（深さ）を長くする必要がなくかつビア径を小さく保つことができ、ビルドアップ工法などの別工法を必要とせずにビア形成のみで配線の引き回しを容易に行える部品内蔵基板を提供する。部品内蔵層 4 に、部品 3 および配線用ブロック体 5 A、5 B を内蔵し、配線用ブロック体 5 A、5 B の全表面に導電層を形成し、配線用ブロック体 5 A、5 B の下面側の導電層および部品 3 の電極 3 A が下面側の配線層 6 B に接触するように部品 3 および配線用ブロック体 5 A、5 B を配置し、配線用ブロック体 5 A、5 B の上面側の導電層および部品 3 の電極 3 A の上方位置それぞれにビア導体 7 を形成し、部品内蔵層 4 の上面側の配線層 6 A と、配線用ブロック体 5 A、5 B の上面側の導電層および部品 3 の電極 3 A とを、ビア導体 7 により電氣的に接続する。

明 細 書

発明の名称： 部品内蔵基板

技術分野

[0001] 本発明は、樹脂にコンデンサ、チップ抵抗、チップコイル、ＩＣなどの部品を内蔵した部品内蔵基板に関する。

背景技術

[0002] 近年、電子機器の小型化、高性能化に伴い、コンデンサ、チップ抵抗、チップコイル、ＩＣなどの電子部品を高密度、高機能に内蔵した部品内蔵基板が種々提案されている。

[0003] この種の部品内蔵基板では、例えば多層構造基板（多層プリント配線板など）、若しくは配線済みの転写板等に部品を搭載し、それを樹脂にて埋め込んで一体化し、基板の上下間または層間の導通を確保するために、レーザー照射により部品内蔵層の上下面に配置された面内導体を導通するためのビアを形成し、このビア内にめっきを施し、あるいは導電性ペーストを充填してビア導体を形成し、このビア導体を介して基板の表層—裏層間、表層—内蔵部品間などに導通性を持たせて電氣的に接続している。

[0004] 図９は従来の部品内蔵基板の断面図であり、電子部品であるセラミックコンデンサ５０１を内蔵した部品内蔵基板５００の例を示しており、以下のよう構成されている。

[0005] セラミックコンデンサ５０１は、プリント配線板５０２の上に非導電性の接着剤５０３により接合され、プリント配線板５０２は、絶縁基材５０４と、該絶縁基材５０４の上下の両面に形成された配線パターン５０５Ａ、５０５Ｂとを備え、配線パターン５０５Ａ、５０５Ｂはスルーホール５０６を介して互いに電氣的に接続されている。スルーホール５０６は、絶縁基材５０４に形成した貫通孔とその内壁面に形成した銅等の導電めっきにより、あるいは、前記貫通孔内にはんだや導電ペースト等の導電材料の充填により構成されている。プリント配線板５０２の上面には、セラミックコンデンサ５０１

を覆うように絶縁層としての絶縁性樹脂層 507 が積層されモールドされている。

- [0006] 絶縁性樹脂層 507 の上面には配線層 508 が形成され、この配線層 508 は、プリント配線板 502 の上面側の配線パターン 505A とセラミックコンデンサ 501 の端子電極 501A とビア導体 510, 511 をそれぞれ介して電氣的に接続されている。ビア導体 510, 511 は、絶縁性樹脂層 507 にレーザー加工により形成されたビアに、例えばめっきが施されて形成されている（例えば、特許文献 1 参照）。

先行技術文献

特許文献

- [0007] 特許文献 1：特許第 4089273 公報（段落 0041～0048 および図 2 参照）

発明の概要

発明が解決しようとする課題

- [0008] ところで、図 9 に示す部品内蔵基板 500 等の従来の部品内蔵基板の場合、ビア導体 510, 511 の形成において、先ずレーザー照射によって絶縁性樹脂層 507 にビアが形成されるが、これらビアの深さが異なるため、深さが異なるビアごとにレーザー加工条件を変更しなければならず、工程が非常に複雑になり、製造工程の複雑化によるコストアップを招くおそれがある。
- [0009] また、絶縁性樹脂層 507 を上下に貫通するビアは、絶縁性樹脂層 507 の厚さが増すと、ビアの径も長さも大きくなるため、絶縁性樹脂層 507 の上面側において実装や配線に使用できるエリアが制限されるという問題が生じるおそれがあった。
- [0010] さらに、層間での配線の引き回しが必要な場合には、別途ビルドアップなどの別工法により引き回し用の配線層を形成する必要があり、工程数の増加を招くという問題が生じるおそれがあった。

[0011] 本発明は、ビアごとにレーザー加工条件を変えることもなく、ビア長（深さ）を長くする必要がなくかつビア径を小さく保つことができ、ビルドアップ工法などの別工法を必要とせずにビア形成のみで配線の引き回しを容易に行える部品内蔵基板を提供することを目的とする。

課題を解決するための手段

[0012] 上記した目的を達成するために、本発明の部品内蔵基板は、部品を内蔵した部品内蔵層と、前記部品内蔵層に積層して形成された配線層と、前記部品内蔵層に設けられ、導電性の表面を有する配線用ブロック体と、前記配線用ブロック体の導電性の表面と前記配線層とを接続するビア導体とを備えたことを特徴とする（請求項１）。

[0013] また、請求項１に記載の部品内蔵基板において、前記配線用ブロック体は、全表面が金属で覆われて形成されていることを特徴としている（請求項２）。

[0014] さらに、請求項１に記載の部品内蔵基板において、前記配線用ブロック体は、前記ビア導体の接続面およびその対向面を含む連続した一部の表面が金属で覆われて形成されていることを特徴としている（請求項３）。

[0015] また、請求項１に記載の部品内蔵基板において、前記配線用ブロック体は、前記ビア導体の接続面およびその対向面が金属で覆われ、前記接続面および前記対向面は、前記配線用ブロック体の内部に形成されたビア導体で接続されていることを特徴としている（請求項４）。

[0016] また、請求項１～４のいずれかに記載の部品内蔵基板において、前記配線層は、前記部品内蔵層の両主面側に形成されており、前記配線用ブロック体の前記部品内蔵層の一主面側の導電性の表面が、前記ビア導体を介して前記部品内蔵層の一主面側の前記配線層に接続され、前記部品の前記部品内蔵層の他方の主面側の電極と、前記配線用ブロック体の前記部品内蔵層の他方の主面側の導電性の表面とが、前記部品内蔵層の他方の主面側の前記配線層に接続されて、前記部品が、前記部品内蔵層の他方の主面側の前記配線層および前記配線用ブロック体を介して前記部品内蔵層の一主面側の前記配線層に

電氣的に接続されていることを特徴としている（請求項５）。

- [0017] また、請求項１～４のいずれかに記載の部品内蔵基板において、前記配線層は、前記部品内蔵層の両主面側に形成されており、前記部品の前記部品内蔵層の一主面側の電極および前記配線用ブロック体の前記部品内蔵層の一主面側の導電性の表面が、それぞれビア導体を介して前記一主面側の前記配線層に接続され、前記部品の前記部品内蔵層の他方の主面側の電極および前記配線用ブロック体の前記部品内蔵層の他方の主面側の導電性の表面が、それぞれビア導体を介して前記他の主面側の前記配線層に接続されていることを特徴としている（請求項６）。

発明の効果

- [0018] 請求項１に係る発明によれば、導電性の表面を有する配線用ブロック体がコンデンサ、チップ抵抗などの部品とともに部品内蔵層に設けられ、ビア導体を介して配線用ブロック体の導電性の表面が配線層に接続されることから、部品内蔵層の部品と配線層、或いは、配線層どうしを接続する場合に、部品内蔵層を上下に貫通するビアを形成する必要がなくほぼ同じビア長（深さ）のビアを形成すればよいから、従来のようにビア長（深さ）の異なるビアごとにレーザー加工条件を大きく変更する必要がなくなり、同じレーザー加工条件ですべてのビア導体を形成することができ、ビア形成工程の繁雑化を招くことなくビアを形成することが可能になる。
- [0019] さらに、部品内蔵層を上下に貫通するビアの形成が不要になるため、従来のように一部のビアのビア径が大きくなることを防止でき、ビア径が大きくなることに起因する基板表層での実装や配線に使用可能なエリアの制限を低減することができ、当該エリアを実装や配線に有効利用することが可能になる。
- [0020] また、請求項２に係る発明によれば、全表面を金属（例えば、銅）で覆って配線用ブロック体を形成したため、部品内蔵層の上下面の配線層を接続する場合であっても、部品内蔵層を上下に貫通するビアを形成することなく、ビア導体および配線用ブロック体の導電性の全表面を介して部品内蔵層の上

下面の配線層を容易に接続することができる。

[0021] さらに、請求項 3 に係る発明によれば、配線用ブロック体を、ビア導体の接続面およびその対向面を含む連続した一部の表面を金属で覆って形成したため、部品内蔵層の上下面の配線層どうしを引き回して接続する、いわゆる配線の引き回しが必要な場合であっても、従来のようにビルドアップなどの別工法により引き回し用の配線層を形成する必要がなくなり、工程数の増加を招くことなく配線の引き回しを容易に行うことが可能になる。

[0022] また、請求項 4 に係る発明によれば、ビア導体の接続面およびその対向面を金属で覆って配線用ブロック体を形成し、配線用ブロック体のビア導体の接続面および対向面をビア接続したため、この場合もビルドアップなどの別工法により引き回し用の配線層を形成する必要がなくなり、工程数の増加を招くことなく配線の引き回しを容易に行うことができる。

[0023] さらに、請求項 5 に係る発明によれば、部品の部品内蔵層の他方の主面側の電極および配線用ブロック体の部品内蔵層の他方の主面側の導電性の表面が、部品内蔵層の他方の主面側に形成された配線層に接続され、部品が、部品内蔵層の他方の主面側の配線層および配線用ブロック体を介して、部品内蔵層の一方の主面側の配線層に電氣的に接続された構成であるため、例えば部品がレーザーに対する耐性がなく、部品に対してビア加工のためのレーザー光を照射することが好ましくない場合において、部品に対してビアを形成しなくても部品を部品内蔵層の一方の主面側の配線層に電氣的に接続することができ、レーザー照射による部品の損傷を未然に防止することが可能になる。

[0024] また、請求項 6 に係る発明によれば、部品の部品内蔵層の両主面側の電極および配線用ブロック体の部品内蔵層の両主面側の導電性の表面を、それぞれビア導体を介して両主面側の配線層に接続したため、部品内蔵層の両主面において異なるパターンの信号配線を行う場合などにおいて、簡単に両主面間の配線を行うことが可能になる。

図面の簡単な説明

[0025] [図1]本発明の第1の実施形態の部品内蔵基板の断面図である。

[図2]図1の部品内蔵基板における配線用ブロック体の斜視図である。

[図3](a),(b)は本発明の第2の実施形態の部品内蔵基板の断面図およびその一部の配線用ブロック体の斜視図である。

[図4](a),(b)は本発明の第3の実施形態の部品内蔵基板における配線用ブロック体の断面図および斜視図である。

[図5](a),(b)は第3の実施形態の変形例の断面図および斜視図である。

[図6]本発明の第4の実施形態の部品内蔵基板の断面図である。

[図7]本発明の第5の実施形態の部品内蔵基板の断面図である。

[図8]その他の変形例の断面図である。

[図9]従来の部品内蔵基板の断面図である。

発明を実施するための形態

[0026] 本発明の実施形態について、図1～図7を参照して詳述する。

[0027] (第1の実施形態)

まず、第1の実施形態について、図1および図2を参照して説明する。

[0028] 図1は第1の実施形態の部品内蔵基板1Aを示す。部品内蔵基板1Aは、エポキシ樹脂、フェノール樹脂等の熱硬化樹脂の樹脂層2内に、コンデンサ、チップ抵抗、チップコイル、ICなどの電子部品である1個または複数個のチップ型の部品3を内蔵した部品内蔵層4を備え、この部品内蔵層4には、部品3と同様の例えば直方体や立方体状などのチップ部品形状を有する大きさの異なる複数の配線用ブロック体5A、5Bが内蔵されている。これら配線用ブロック体5A、5Bは、樹脂からなる基材の全表面(6面)に、例えば銅めっきによる導電層51A、51Bがそれぞれ形成されている。なお、配線用ブロック体5A、5Bの形状は直方体や立方体状などのチップ部品形状であればよいが、円柱状や多角柱状であってもよく、配線用ブロック体5A、5Bの形状は、部品内蔵層4に内蔵することができればどのような形状であってもよい。

- [0029] また、部品内蔵層 4 の一主面である上面には、配線層 6 A が積層形成され、部品内蔵層 4 の一主面である下面には、面内配線構造の配線層 6 B が形成されており、配線用ブロック体 5 A、5 B の下面側の導電層 5 1 A、5 1 B（図 2 参照）、および、例えば銅により形成された部品 3 の電極 3 A が下面側の配線層 6 B に接触するように、配線用ブロック体 5 A、5 B および部品 3 の電極 3 A が部品内蔵層 4 の各々の所定位置に配置されている。
- [0030] さらに、部品内蔵層 4 の上面側の配線層 6 A と、配線用ブロック体 5 A、5 B の上面側の導電層 5 1 A、5 1 B（図 2 参照）および部品 3 の電極 3 A とが、部品内蔵層 4 に設けられたビア導体 7 により電氣的に接続されている。
- [0031] このとき、配線用ブロック体 5 A、5 B の上面側の導電層 5 1 A、5 1 B および部品 3 の電極 3 A の上方位置それぞれに、レーザー光が所定のレーザー加工条件で照射されてビアが形成され、形成された各ビアに例えば銅などの導電性ペーストの充填、或いは、ビアフィルめっき等を施すことにより、ビア導体 7 が形成される。その後、部品内蔵層 4 の上面の各ビア導体 7 に接触する位置に配線層 6 A が形成される。
- [0032] ここで、配線用ブロック体 5 A、5 B が部品 3 と高さ方向（上下方向）の寸法がほぼ同じであるため、配線用ブロック体 5 A、5 B の上面側の導電層 5 1 A、5 1 B および部品 3 の電極 3 A の上方位置それぞれに形成するビアは、いずれも同じ程度の長さ（深さ）になる。その結果、従来のように、いずれかのビア長が他のビアよりも大きいことに伴うビア径の増大を招くこともなく、すべてのビアを同じレーザー加工条件の元で形成することができ、ビア径をすべてほぼ同じにすることができる。
- [0033] ところで、図 1 では、大きい方の配線用ブロック体 5 B に対して、2 個のビア導体 7 が形成されているが、これは部品内蔵基板 1 A の上下間の配線インピーダンスを低減したり、電流容量を確保するために、部品内蔵基板 1 A の上面（表層）と配線用ブロック体 5 B との間のビア導体 7 を必要数に設定して形成した例を示したものである。なお、配線用ブロック体 5 B に対して

形成するビア導体の個数は、2個に限らず1個でもよいのは勿論であり、3個以上形成されていてもよい。また、図1の配線用ブロック体5Aに対して2個以上のビア導体7を形成してもよいが、この場合、複数のビア加工を行う関係上、配線用ブロック体5Aには図1に示すものよりも大きいものが採用されることになる。

[0034] したがって、上記した第1の実施形態によれば、ビア導体7を介して配線用ブロック体5A、5Bの導電層51A、51Bおよび部品3の電極3Aが配線層6Aに接続される構成であるため、上下の配線層6A、6Bどうしを接続する場合に、従来のように部品内蔵層4を上下に貫通するビアを形成する必要がなく、ほぼ同じビア長（深さ）のビアを形成すればよい。そのため、従来のようにビア長（深さ）の異なるビアごとにレーザー加工条件を大きく変更する必要がなく、同じレーザー加工条件ですべてのビアを形成することができ、ビア形成工程の繁雑化を招くことなくビア導体7を形成することができる。

[0035] また、部品内蔵層4を上下に貫通するビアの形成が不要になり、ほぼ同じビアを形成してビア導体7を形成すればよい。そのため、ビア長（深さ）が短くて済み、従来のように一部のビアのビア径が大きくなることを防止でき、ビア径が大きくなることによる部品内蔵基板1Aの上面（表層）において、実装や配線に使用可能なエリアが制限されることを防止でき、当該エリアを実装や配線に有効利用することができる。

[0036] さらに、配線用ブロック体5B（5A）に2個或いは2個以上のビア導体7を形成することにより、部品内蔵基板1Aの上下間の配線インピーダンスの低減や、電流容量の確保を容易に行うことができる。このとき、形成すべきビア導体7の個数を可変設定することにより、必要な配線インピーダンスの低減量や電流容量に容易に対応することができる。

[0037] また、配線用ブロック体5A、5Bの全表面の導電層51A、51Bは銅めっきにより容易に形成することができ、銅めっきによる導電層51A、51Bはレーザー照射によりビア加工する場合に非常に好適である。なお、導

電層 5 1 A, 5 1 B は特に銅めっきに限定されるものではなく、ビア加工が容易であればどのような手法により形成されてもよく、配線用ブロック体 5 A, 5 B そのものを金属などの導電材料により形成してもよい。

[0038] (第 2 の実施形態)

つぎに、第 2 の実施形態について、図 3 を参照して説明する。

[0039] 図 3 は第 2 の実施形態の部品内蔵基板 1 B を示し、図 1、図 2 と同一符号は同一のもの若しくは相当するものを示し、主として第 1 の実施形態と異なる点について以下に説明する。

[0040] 第 2 の実施形態において、上記した第 1 の実施形態 (図 1、図 2) と相違するのは、いわゆる配線の引き回しを、配線用ブロック体およびビア導体を介して行うようにした点である。すなわち、図 3 に示すように、樹脂基材の上面およびこれに連続する右側面などの一側面およびこれに連続する下面の一部に銅めっきなどにより導電層 5 1 C を形成してなるチップ部品形状の配線ブロック体 5 C を、部品 3 とともに部品内蔵層 4 に内蔵し、配線用ブロック体 5 C の上面側の導電層 5 1 C の上方位置にビア導体 7 を形成し、部品内蔵層 4 の下面側の配線層 6 B に対し、ビア導体 7 および配線用ブロック体 5 C の上面側の導電層 5 1 C の 3 つの面にわたる導電層 5 1 C を介して上面側の配線層 6 A との導電路を形成している点が、第 1 の実施形態と相違する。

[0041] この場合、引き回しの距離に応じて、配線用ブロック体 5 C の大きさを選定してこれに形成すべき導電層 5 1 C による配線長を設定することにより、必要に応じた引き回し距離の設定を非常に簡単に行うことができる。

[0042] したがって、第 2 の実施形態によれば、部品内蔵層 4 に内蔵する部品 3 の電極 3 A や上下の配線層 6 A, 6 B の位置関係により、部品内蔵層 4 において配線の引き回しを行う必要がある場合に、ビア導体 7 および配線用ブロック体 5 C の上面側の導電層 5 1 C から連続する 3 つの面にわたる導電層 5 1 C を介して上下の配線層 6 A, 6 B との導電路を形成することにより、配線の引き回しを容易に行うことができ、従来のようにビルドアップなどの別工法により引き回し用の配線層を形成する必要がなくなるため、工程数の増加

を招くことを防止できる。

[0043] (第3の実施形態)

第3の実施形態について、図4を参照して説明する。

[0044] 図4は第3の実施形態における部品内蔵基板に内蔵される配線用ブロック体5Dを示し、上記した第2の実施形態における配線用ブロック体5C(図3)と同様、配線の引き回しに好適な例を示すのものである。すなわち、配線用ブロック体5Dの上下の対向する面に導電層51Dを形成し、これら対向する両面の導電層51Dを、配線用ブロック体5Cのように一側面(例えば右側面)の導電層により電氣的に導通させるのではなく、配線用ブロック体5Dのほぼ中央位置に上下方向に貫通形成されたビア導体9により対向する上下両面の導電層51Dどうしを接続している。

[0045] このようにすれば、上記した第2の実施形態と同様、配線の引き回しを容易に行うことができる。

[0046] なお、第3の実施形態の変形例として、図5に示すように、配線用ブロック体5Eの上面全面に導電層51Eを形成するとともに、下面の一部に導電層51Eを形成し、配線用ブロック体5Eの中央よりも片側寄りの位置に上下方向に貫通形成されたビア導体10により、両面の導電層51Eどうしを接続するようにしてもよい。これにより、図4の場合と同等の効果が得られる。

[0047] (第4の実施形態)

第4の実施形態について、図6を参照して説明する。

[0048] 図6は第4の実施形態の部品内蔵基板1Cを示し、図1、図2と同一符号は同一のもの若しくは相当するものを示し、主として第1の実施形態と異なる点について以下に説明する。

[0049] 図6に示す第4の実施形態において、上記した第1の実施形態(図1、図2)と相違するのは、部品3に対してビア導体を形成する場合に、部品3自体がレーザーに対する耐性がないなど、部品3に対して直接ビア導体を形成することが好ましくないという制約があるときに、2個の配線用ブロック体

5 Aの導電層5 1 Aおよび部品内蔵層4の上下の配線層6 A, 6 B 1, 6 B 2を介して、部品3の電極3 Aの電氣的な導通を確保するようにした点である。

[0050] より詳細には、下面側の配線層が、図6に示すように2つの配線層6 B 1, 6 B 2に分離して形成されている場合に、配線層6 B 1, 6 B 2に部品3の両端部の電極3 Aがそれぞれ接触するように部品3を部品内蔵層4に配置するとともに、一方の配線層6 B 1に一方の配線用ブロック体5 Aの下面の導電層5 1 Aが接触し、他方の配線層6 B 2に他方の配線用ブロック体5 Aの下面の導電層5 1 Aが接触するように、両配線用ブロック体5 Aを部品内蔵層4に配置する。

[0051] そして、両配線用ブロック体5 Aの上面の導電層5 1 Aの上方位置それぞれに、レーザー光を所定のレーザー加工条件で照射してビアを形成し、形成した各ビアに例えば銅などの導電性ペーストの充填、或いは、ビアフィルめっき等を施すことにより、ビア導体7を形成する。その後、各ビア導体7に接触する位置に配線層6 Aを部品内蔵層4の上面に形成する。

[0052] こうして、部品内蔵層4の配線層6 A、一方の配線用ブロック体5 Aの導電層5 1 A、部品内蔵層4の配線層6 B 1、部品3、部品内蔵層4の配線層6 B 1、他方の配線用ブロック体5 Aの導電層5 1 A、部品内蔵層4の配線層6 Aによる導電路を形成し、部品3の電氣的な導通を確保している。

[0053] したがって、第4の実施形態によれば、部品3自体がレーザーに対する耐性がないなど、部品3に対して直接ビア導体を形成することが好ましくないときであっても、2個の配線用ブロック体5 Aの導電層5 1 A、部品内蔵層4の上下の配線層6 A, 6 B 1, 6 B 2およびビア導体7を介して、部品3の電極3 Aの電氣的な導通を確保することができ、回路設計の自由度を広げることができる。

[0054] (第5の実施形態)

請求項6に対応する第5の実施形態について、図7を参照して説明する。

[0055] 図7は第5の実施形態の部品内蔵基板1 Dを示し、図1、図2と同一符号

は同一のもの若しくは相当するものを示し、以下においては主として第 1 の実施形態と異なる点について説明する。

[0056] 図 7 に示す第 5 の実施形態において、上記した第 1 の実施形態（図 1、図 2）と相違するのは、電子部品であるコンデンサ、チップ抵抗などの部品 3 を部品内蔵層 4 の高さ方向（上下方向）のほぼ中央に内蔵するとともに、樹脂基材の全表面（6 面）に銅めっきによる導電層が形成され部品 3 と同様の例えば直方体や立方体状などのチップ部品形状を有する 2 個の配線用ブロック体 5 F を部品 3 と同じく部品内蔵層 4 の高さ方向のほぼ中央位置に内蔵し、両配線用ブロック体 5 F の上面側の導電層および部品 3 の電極 3 A の上方位置に所定のレーザー加工条件でレーザー光を照射してビアを形成し、形成した各ビアに銅などの導電性ペーストの充填、或いは、ビアフィルめっき等を施すことにより、ビア導体 1 2 A を形成するとともに、両配線用ブロック体 5 F の上面側の導電層および部品 3 の電極 3 A の下方位置に上側のビア形成時と同じレーザー加工条件でレーザー光を照射してビアを形成し、形成した各ビアに銅などの導電性ペーストの充填、或いは、ビアフィルめっき等を施すことにより、ビア導体 1 2 B を形成し、部品内蔵層 4 の上下の両面の各ビア導体 1 2 A、1 2 B に接触する位置に配線層 6 C、6 D をそれぞれ積層形成した点である。

[0057] この場合、部品内蔵層 4 の上下両面の配線層 6 C、6 D が、上側のビア導体 1 2 A、配線用ブロック体 5 F の導電層、下側のビア導体 1 2 B を介して電氣的に接続されるとともに、両配線層 6 C、6 D が、上側のビア導体 1 2 A、部品の電極 3 A、下側のビア導体 1 2 B を介して電氣的に接続され、これにより部品 3 の配線のほかに必要な信号配線を確保することができる。

[0058] したがって、第 5 の実施形態によれば、上下のビア導体 1 2 A、1 2 B により、部品 3 および配線用ブロック体 5 F を部品内蔵層 4 の上下の配線層 6 C、6 D それぞれに接続するため、部品内蔵層 4 の上下の両面において配線を行う場合に非常に好適である。

[0059] （その他）

図 8 はその他の例を示し、特に第 1 の実施形態における部品内蔵基板 1 A とほぼ同様の部品内蔵基板 1 E において、配線用ブロック体 5 B についてその上方位置における配線層が配線層 6 A 1, 6 A 2 の 2 つに分離していて、その分離した配線層 6 A 1, 6 A 2 の間にこれらと接触してはいけない別の配線層 6 F が存在するような特殊な配線パターンが部品内蔵層 4 の上面（表層）に形成されているような場合に、配線用ブロック体 5 B についての 2 個のビア導体 7 と配線用ブロック体 5 B の上面の導電層 5 1 B（図 2 参照）を介して、分離した配線層 6 A 1, 6 A 2 どうしを接続するようにしている。このようにすれば、配線パターンの制約から、分離した配線層 6 A 1, 6 A 2 の間にこれらと接触してはいけない別の配線層 6 F が存在するような場合であっても、分離した配線層 6 A 1, 6 A 2 どうしを容易に接続することができる。

[0060] また、本発明は上記した実施形態に限定されるものではなく、その趣旨を逸脱しない限りにおいて、上記したもの以外に種々の変更を行なうことが可能であり、例えば、部品内蔵層 4 の樹脂層 2 は光硬化型の樹脂等で形成されてもよい。

産業上の利用可能性

[0061] 本発明は、部品内蔵層を有する部品内蔵基板の製造技術に広く適用することが可能である。

符号の説明

[0062] 1 A, 1 B, 1 C, 1 D, 1 E 部品内蔵基板
3 部品
4 部品内蔵層
5 A, 5 B, 5 C, 5 D, 5 E, 5 F 配線用ブロック体
6 A, 6 A 1, 6 A 2, 6 B, 6 B 1, 6 B 2, 6 C, 6 D 配線層
7, 1 2 A, 1 2 B ビア導体
9, 1 0 ビア導体

請求の範囲

- [請求項1] 部品を内蔵した部品内蔵層と、
 前記部品内蔵層に積層して形成された配線層と、
 前記部品内蔵層に設けられ、導電性の表面を有する配線用ブロック
 体と、
 前記配線用ブロック体の導電性の表面と前記配線層とを接続するビ
 ア導体とを備えたことを特徴とする部品内蔵基板。
- [請求項2] 請求項1に記載の部品内蔵基板において、
 前記配線用ブロック体は、全表面が金属で覆われて形成されている
 ことを特徴とする部品内蔵基板。
- [請求項3] 請求項1に記載の部品内蔵基板において、
 前記配線用ブロック体は、前記ビア導体の接続面およびその対向面
 を含む連続した一部の表面が金属で覆われて形成されていることを特
 徴とする部品内蔵基板。
- [請求項4] 請求項1に記載の部品内蔵基板において、
 前記配線用ブロック体は、前記ビア導体の接続面およびその対向面
 が金属で覆われ、
 前記接続面および前記対向面は、前記配線用ブロック体の内部に形
 成されたビア導体で接続されていることを特徴とする部品内蔵基板。
- [請求項5] 請求項1～4のいずれかに記載の部品内蔵基板において、
 前記配線層は、前記部品内蔵層の両主面側に形成されており、
 前記配線用ブロック体の前記部品内蔵層の一主面側の導電性の表面
 が、前記ビア導体を介して前記部品内蔵層の一主面側の前記配線層に
 接続され、
 前記部品の前記部品内蔵層の他方の主面側の電極と、前記配線用ブ
 ロック体の前記部品内蔵層の他方の主面側の導電性の表面とが、前記
 部品内蔵層の他方の主面側の前記配線層に接続されて、
 前記部品が、前記部品内蔵層の他方の主面側の前記配線層および前

記配線用ブロック体を介して前記部品内蔵層の一主面側の前記配線層に電氣的に接続されていることを特徴とする部品内蔵基板。

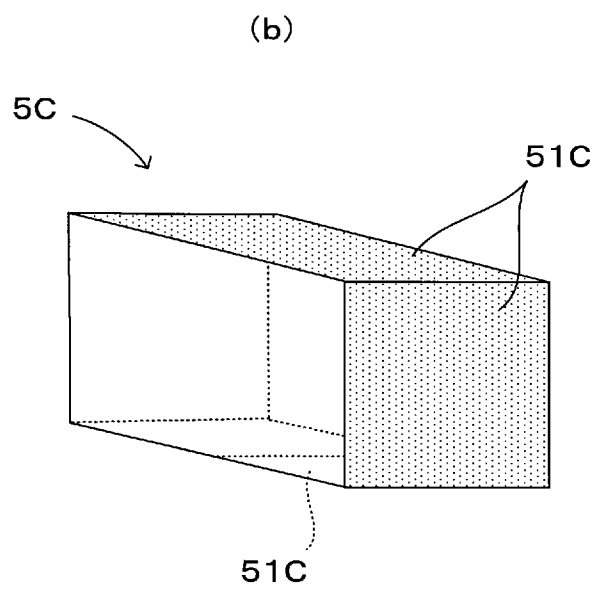
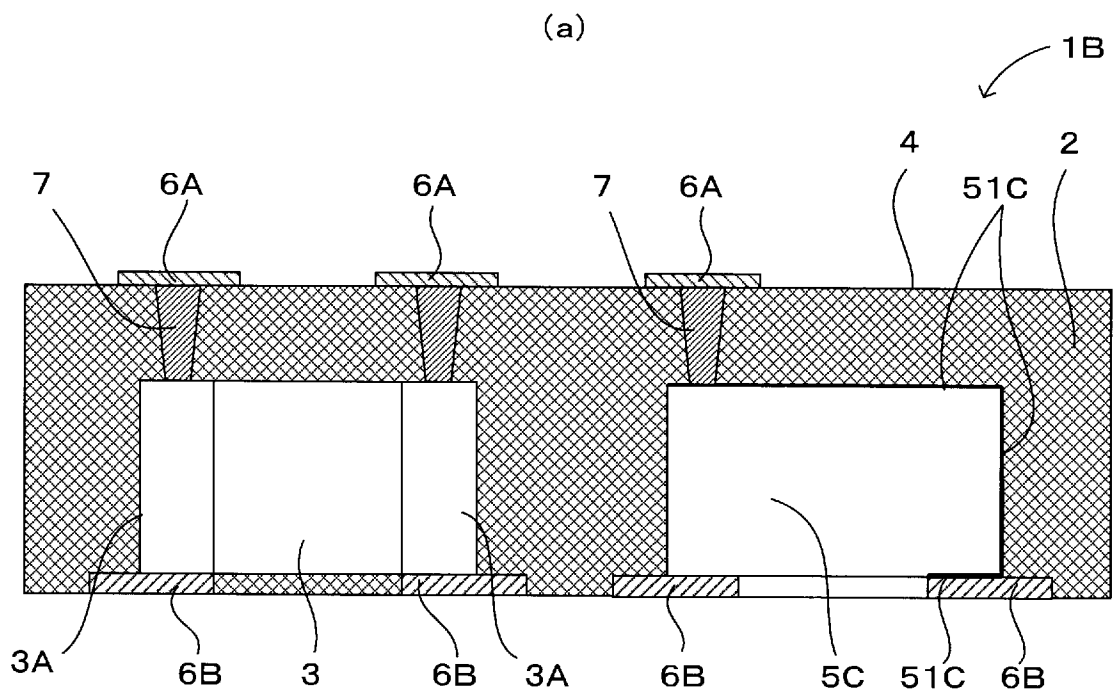
[請求項6]

請求項 1 ～ 4 のいずれかに記載の部品内蔵基板において、

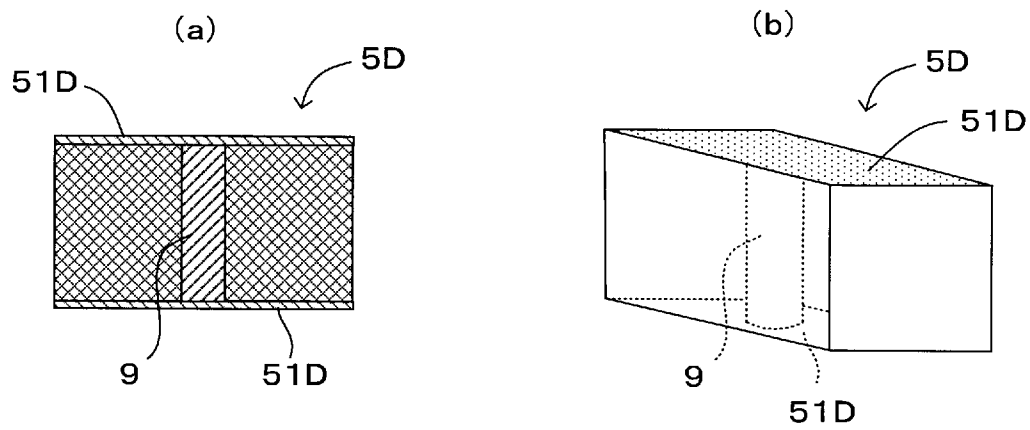
前記配線層は、前記部品内蔵層の両主面側に形成されており、

前記部品の前記部品内蔵層の一主面側の電極および前記配線用ブロック体の前記部品内蔵層の一主面側の導電性の表面が、それぞれビア導体を介して前記一主面側の前記配線層に接続され、前記部品の前記部品内蔵層の他方の主面側の電極および前記配線用ブロック体の前記部品内蔵層の他方の主面側の導電性の表面が、それぞれビア導体を介して前記他の主面側の前記配線層に接続されていることを特徴とする部品内蔵基板。

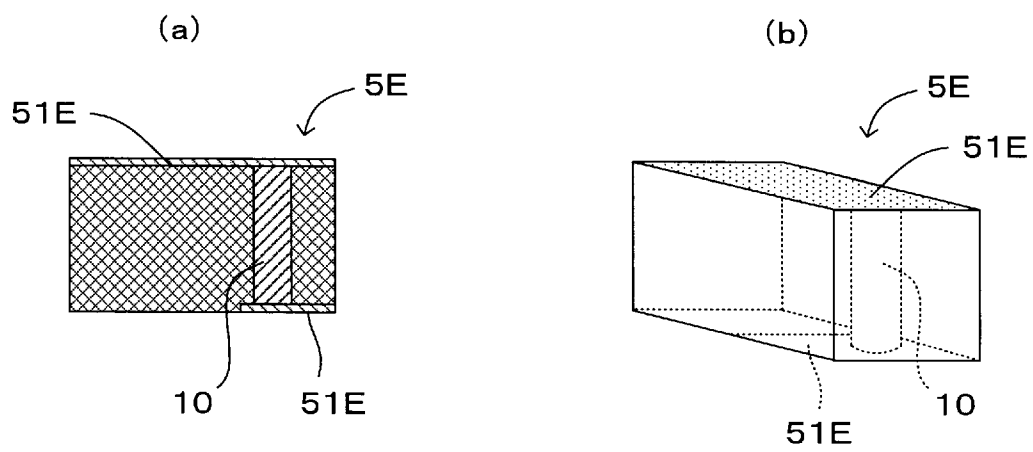
[図3]



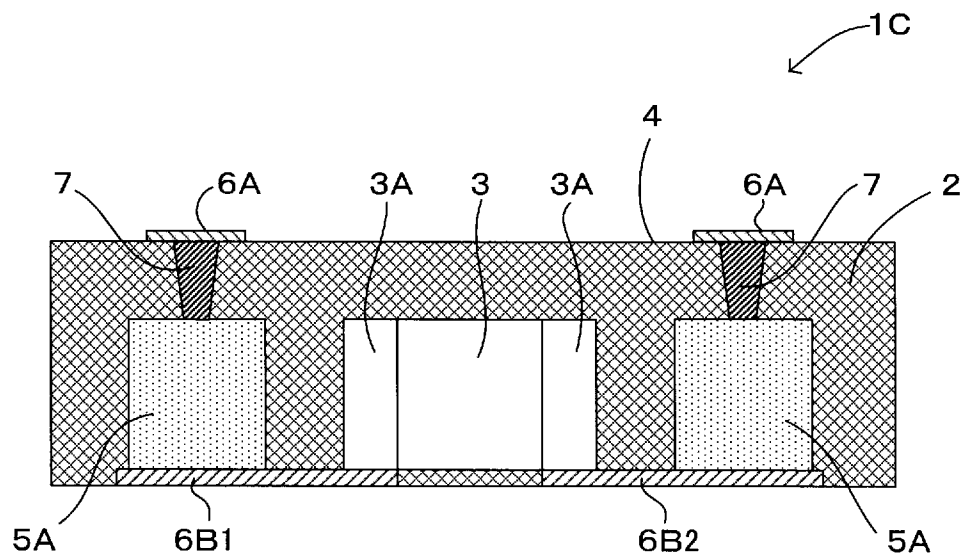
[図4]



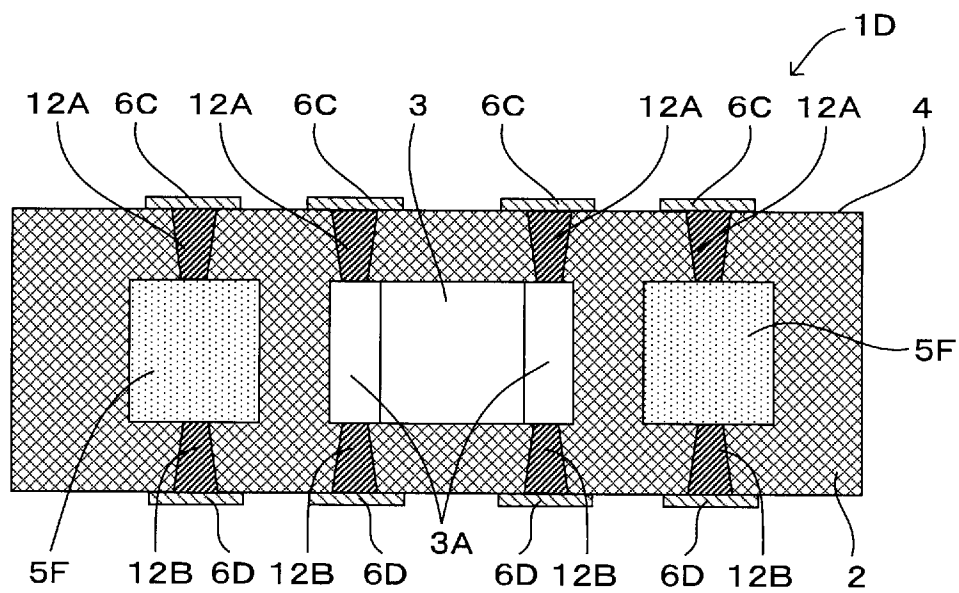
[図5]



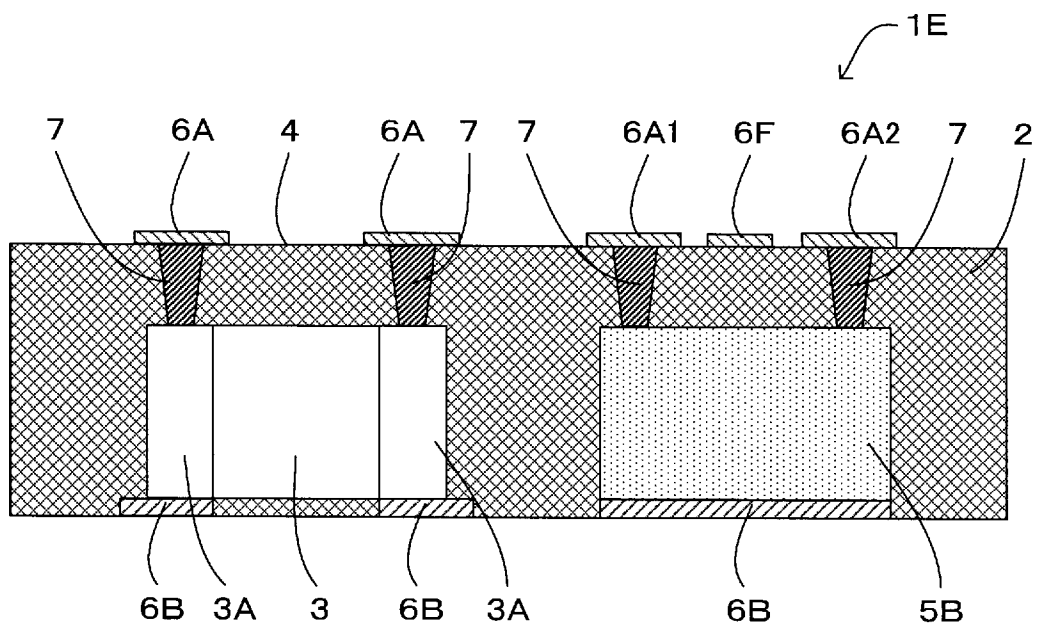
[図6]



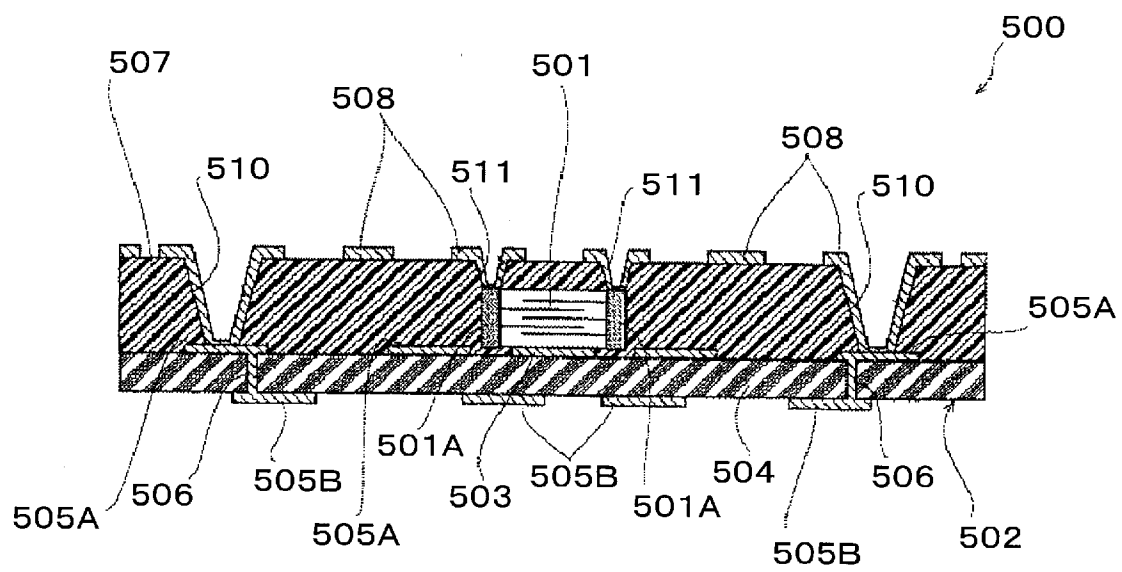
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/000885

A. CLASSIFICATION OF SUBJECT MATTER

H05K3/46(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2006-310629 A (Shinko Electric Industries Co., Ltd.), 09 November 2006 (09.11.2006), paragraphs [0026], [0028], [0042] to [0046], [0088]; fig. 2, 4 to 8, 31 & US 2006/0244131 A1 & EP 1717857 A2 & KR 10-2006-0113412 A & CN 1855451 A	1, 2, 5 3, 4, 6
Y	WO 2009/072482 A1 (Murata Mfg. Co., Ltd.), 11 June 2009 (11.06.2009), paragraphs [0022], [0033], [0034]; fig. 1 to 4 (Family: none)	3, 4
Y	JP 2008-288298 A (Toppan Printing Co., Ltd.), 27 November 2008 (27.11.2008), paragraphs [0027] to [0035]; fig. 2 (Family: none)	6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
27 April, 2011 (27.04.11)

Date of mailing of the international search report
17 May, 2011 (17.05.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H05K3/46(2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2006-310629 A (新光電気工業株式会社) 2006.11.09, 段落【0026】、【0028】、【0042】 - 【0046】、【0088】、 【図 2】、【図 4】 - 【図 8】、【図 31】 & US 2006/0244131 A1 & EP 1717857 A2 & KR 10-2006-0113412 A & CN 1855451 A	1, 2, 5 3, 4, 6
Y	WO 2009/072482 A1 (株式会社村田製作所) 2009.06.11, 段落[0022], [0033], [0034], [図 1]-[図 4] (ファミリーなし)	3, 4

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 4 . 2 0 1 1

国際調査報告の発送日

1 7 . 0 5 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

中尾 麗

3 S

4 0 2 6

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 9 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2008-288298 A (凸版印刷株式会社) 2008.11.27, 段落【0027】 - 【0035】, 【図 2】 (ファミリーなし)	6