

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5324161号
(P5324161)

(45) 発行日 平成25年10月23日 (2013. 10. 23)

(24) 登録日 平成25年7月26日 (2013. 7. 26)

(51) Int. Cl.	F I
HO 1 L 21/822 (2006. 01)	HO 1 L 27/04 G
HO 1 L 27/04 (2006. 01)	HO 2 M 3/07
HO 2 M 3/07 (2006. 01)	HO 1 L 27/04 M
HO 1 L 21/8234 (2006. 01)	HO 1 L 27/06 1 O 2 A
HO 1 L 27/06 (2006. 01)	HO 1 L 27/08 3 3 1 E
請求項の数 6 (全 31 頁) 最終頁に続く	

(21) 出願番号	特願2008-212587 (P2008-212587)	(73) 特許権者	000153878
(22) 出願日	平成20年8月21日 (2008. 8. 21)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2009-76884 (P2009-76884A)		神奈川県厚木市長谷 3 9 8 番地
(43) 公開日	平成21年4月9日 (2009. 4. 9)	(72) 発明者	上妻 宗広
審査請求日	平成23年8月4日 (2011. 8. 4)		神奈川県厚木市長谷 3 9 8 番地 株式会社
(31) 優先権主張番号	特願2007-223644 (P2007-223644)		半導体エネルギー研究所内
(32) 優先日	平成19年8月30日 (2007. 8. 30)	(72) 発明者	黒川 義元
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷 3 9 8 番地 株式会社
			半導体エネルギー研究所内

審査官 小田 浩

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

アンテナと、前記アンテナに接続され、 n 段 (n は 2 以上の自然数) のチャージポンプを有する昇圧回路と、参照電圧を生成する参照電圧回路と、前記 n 段のチャージポンプの各出力電圧と、前記参照電圧とを比較する電圧比較回路と

、

前記昇圧回路からの出力電圧が入力される論理回路と、を有し、前記電圧比較回路の出力信号に基づいて、いずれかの段の前記チャージポンプの出力電圧が前記論理回路に入力されることを特徴とする半導体装置。

【請求項 2】

アンテナと、前記アンテナに接続され、 n 段 (n は 2 以上の自然数) のチャージポンプ及び前記 n 段のチャージポンプの間に設けられたスイッチを有する昇圧回路と、参照電圧を生成する参照電圧回路と、前記 n 段のチャージポンプの各出力電圧と、前記参照電圧とを比較する電圧比較回路と

、

前記昇圧回路からの出力電圧が入力される論理回路と、を有し、前記スイッチは、前記 n 段のチャージポンプの各間に設けられ、

10

20

前記電圧比較回路の出力信号に基づいて、前記スイッチのオン又はオフが選択され、いずれかの段のチャージポンプの出力電圧が前記論路回路に入力されることを特徴とする半導体装置。

【請求項 3】

アンテナと、

前記アンテナに接続され、 n 段 (n は 2 以上の自然数) のチャージポンプ及び前記 n 段のチャージポンプの間に設けられたスイッチを有する昇圧回路と、

参照電圧を生成する参照電圧回路と、

前記 n 段のチャージポンプの各出力電圧と、前記参照電圧とを比較する電圧比較回路と

、

前記昇圧回路からの出力電圧が入力される論理回路と、を有し、

前記スイッチは、複数の前記チャージポンプ毎に設けられ、

前記電圧比較回路の出力信号に基づいて、前記スイッチのオン又はオフが選択され、いずれかの段のチャージポンプの出力電圧が前記論路回路に入力されることを特徴とする半導体装置。

【請求項 4】

アンテナと、

前記アンテナに接続され、第 1 のチャージポンプ、第 2 のチャージポンプ、第 3 のチャージポンプ、及び前記第 2 のチャージポンプと前記第 3 のチャージポンプとの間のスイッチを有する昇圧回路と、

参照電圧を生成する参照電圧回路と、

前記第 1 乃至前記第 3 のチャージポンプの各出力電圧と、前記参照電圧とを比較する電圧比較回路と、

前記昇圧回路からの出力電圧が入力される論理回路と、を有し、

前記第 1 のチャージポンプの出力端子は、前記第 2 のチャージポンプの入力端子に電氣的に接続され、

前記第 2 のチャージポンプの出力端子は、前記スイッチを介して前記第 3 のチャージポンプの入力端子に電氣的に接続され、

前記電圧比較回路の出力信号に応じて、前記スイッチのオン又はオフが選択されることを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至 3 のいずれかーにおいて、前記電圧比較回路は、前記 n 段のチャージポンプに対応した n 個のコンパレータを有するものであることを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至 5 のいずれかーに記載の半導体装置を具備することを特徴とする IC ラベル、IC タグ、IC カード。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置に関する。特に無線通信によりデータの交信が可能な半導体装置、所謂 RFID (Radio Frequency Identification) 用 IC チップ (ID チップ、トランスポンドともいう) に関する。

【0002】

なお、ここでいう半導体装置とは、半導体特性を利用することで機能しうる装置全般を指すものとする。

【背景技術】

【0003】

近年、ユビキタス情報社会と言われるように、いつ、どのような状態でも情報ネットワークにアクセスできる環境整備がなされている。このような環境の中、個々の対象物に ID (個体識別番号) を与えることで、その対象物の履歴を明確にし、生産、管理に役立てる

10

20

30

40

50

といった個体認識技術が実用化に向けて研究が行われている。その中でも、無線通信により、外部通信装置（以下、通信装置という。またリーダライタ、コントローラ、インテロゲータ、質問器ともいわれる）とデータの通信をおこなう、RFID（Radio Frequency Identification）技術を利用した半導体装置（以下、半導体装置という。またIDチップ、ICチップ、トランスポンダともいわれる）が普及し始めている。

【0004】

半導体装置は、アンテナより、通信装置より送信された無線信号を受信する。アンテナは、無線信号を受信することで、交流電圧の信号（以下、交流信号という）を生成する。交流信号は、整流化が行われる整流回路により直流電圧の信号（以下、直流信号という）に変換される。直流信号は、定電圧回路（レギュレータ、または電源回路ともいう）に入力され、電源電圧V_{dd}が生成される。定電圧回路で生成された電源電圧V_{dd}は、半導体装置を構成する複数の回路に供給される。

10

【0005】

特許文献1には、アンテナで受信する無線信号のエネルギー効率を高めるため、チャージポンプ方式の昇圧回路によって直流信号を昇圧し、充放電回路において電力が蓄積させた後に、RF送信回路に供給する構成について開示されている。

【特許文献1】特開2007-43568号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0006】

半導体装置はアンテナで無線信号を受信することで生成される電荷を保持するのに容量素子を設ける構成をとる。半導体装置において容量素子を設ける構成とすることは電源安定化、電力蓄積に有効な手段である。電源安定化のために容量素子を用いる場合、保持する電荷量を多くするには容量素子の面積を大きくするか、容量素子における保持電圧を高くする必要がある。実際に半導体装置に組み込む時には、できる限り小面積で作製することがコスト、用途、消費電力の面で優位になる。電荷保持量の増加を行うためにチャージポンプによる昇圧を行い、高電圧下で電荷を容量素子に蓄える方法が考えられる。

【0007】

特許文献1に記載のチャージポンプ方式による昇圧回路は、昇圧回路の最終段の電圧が出力される。そのため昇圧回路に入力する電力が定まると、出力電圧は一意に決まる。しかしながら、入力される電圧により出力電圧が一意に決まる関係は、入力電力が変化する半導体装置では扱いが困難である。半導体装置はリーダライタとの距離 r が変化することで、通信装置から供給される電力は凡そ $P \propto 1/r^4$ で変化する。無線通信によりデータの通信が可能な半導体装置は一般的な電子機器とは異なり、一定の電力を供給される環境下で使用されるものではなく、通信距離に応じて供給電力の変化する環境下での使用が主である。

30

【0008】

半導体装置は、供給電力に依存して回路内で生成される電源電圧を決定する。通信装置と半導体装置の距離が近い場合、生成される電源回路への供給電圧は高くなる。一方で、通信装置と半導体装置の距離が離れるにつれて生成される電源回路への供給電圧は低くなる。このように半導体装置の生成電圧は、半導体装置と通信装置の距離に依存したばらつきがある。通常、昇圧回路の出力は最終段のみにしか設けられていないため、任意の入力電力に対して一意の出力電圧に定まる。本発明は、供給される電力を効率的に用いるためのチャージポンプ方式の昇圧回路を具備し、通信装置との通信距離が大きくなっても動作することのできる半導体装置を提供することを課題とする。

40

【課題を解決するための手段】

【0009】

本発明は、供給される電力を効率的に用いるために複数のチャージポンプより構成される昇圧回路を具備する半導体装置において、当該昇圧回路の出力段を調整する機構を具備す

50

ることを特徴とする。具体的には、本発明の半導体装置は、アンテナと、ダイオード及び容量素子より構成される複数のチャージポンプと、当該チャージポンプ間に設けられたスイッチとを具備する昇圧回路と、参照電圧を生成する参照電圧源回路と、コンパレータを有する電圧比較回路と、を有し、昇圧回路が具備する複数のチャージポンプの各々の出力電圧を、コンパレータを用いて参照電圧と比較する。参照電圧と昇圧回路が具備する複数のチャージポンプの各々の出力電圧の大小関係により、コンパレータの出力信号に基づいて昇圧回路のスイッチのオン又はオフを切り替えて出力を制御することを特徴とする。

【発明の効果】

【0010】

本発明の半導体装置は、供給される電力を効率的に用いるためのチャージポンプ方式の昇圧回路を具備することにより、通信装置との通信距離が大きくなっても動作することができる。昇圧回路が、少ないチャージポンプの段数で昇圧を完了する場合、所望の昇圧を行ったチャージポンプの段数より後段を使用しない。昇圧回路は必要とされる出力電圧以上の昇圧を行わないため、昇圧回路は昇圧動作時に電力の損失を最小限に止めることができ、昇圧回路の最適化、消費電力の削減が可能となる。

10

【発明を実施するための最良の形態】

【0011】

本発明の実施の形態について詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更しうることが当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

20

【0012】

(実施の形態1)

本発明の半導体装置の構成について、図1に示すブロック図を用いて説明する。なお本実施の形態においては、無線通信によりデータの通信が可能な半導体装置、所謂RFID(Radio Frequency Identification)用ICチップ(IDチップ、ICチップ、トランスポンダともいう)として利用する場合について説明する。

【0013】

図1の半導体装置100は、アンテナ110、昇圧回路101、参照電圧源回路102、電圧比較回路103、スイッチコントローラ104、出力切替スイッチ105、及び論理回路106によって構成される。

30

【0014】

図1の半導体装置はアンテナ110で信号の送受信と電力源である電波の受信を行う。昇圧回路101は受信された電波から電圧を生成し、半導体装置の電源電圧となる電圧よりも高い電圧を生成する機能を有する。参照電圧源回路102は入力電圧を降圧することにより、一定の出力電圧を得るための回路であり、電圧比較回路103に inputs する参照電圧を生成する機能を有する。電圧比較回路103は参照電圧源回路102で生成された参照電圧と昇圧回路101が含む複数のチャージポンプの各出力電圧に基づく電圧を比較し、電圧比較結果である論理信号(出力信号ともいう)を生成する機能、及び昇圧回路101内に設けられたスイッチのオンまたはオフの制御を行う機能を有する。スイッチコントローラ104は電圧比較回路103の比較結果である論理信号を基に出力切替スイッチ105のオンまたはオフの制御を行うための制御信号を出力する機能を有する。出力切替スイッチ105は複数のスイッチを有し、スイッチコントローラ104から与えられる制御信号により、どのスイッチを開閉されるか制御される。出力切替スイッチ105のスイッチの数は、昇圧回路101が含む複数のチャージポンプと同じ個数が必要となる。論理回路106は、出力切替スイッチ105で選択された昇圧回路101の出力電圧が供給される。論理回路106は半導体装置として機能するものであればよく、一例としては、復調回路、変調回路、CPU(Central Processing Unit)、ROM(Read Only Memory)、RAM(Random Access Memory)を有する構成とすればよい。また論理回路106の動作としては、アンテナ110

40

50

で受信した信号は、昇圧回路 101 で昇圧される。そして、昇圧された信号が論理回路における復調回路で復調され、命令に応じたデータによって CPU、ROM、RAM において演算または読み出しが行われる。CPU、ROM、RAM において演算または読み出されたデータは、変調回路で変調され、アンテナ 110 より通信装置に送信される構成とすればよい。

【0015】

なお、図 1 において、アンテナ 110 の形状は、特に限定されない。つまり、半導体装置 100 におけるアンテナ 110 に適用する信号の伝送方式は、電磁結合方式、電磁誘導方式又はマイクロ波方式等を用いることができる。伝送方式は、実施者が適宜使用用途を考慮して選択すればよく、伝送方式に伴って最適な長さや形状のアンテナを設ければよい。

10

【0016】

例えば、伝送方式として、電磁結合方式又は電磁誘導方式（例えば、13.56MHz 帯）を適用する場合には、電界密度の変化による電磁誘導を利用するため、アンテナとして機能する導電膜を輪状（例えば、ループアンテナ）、らせん状（例えば、スパイラルアンテナ）に形成する。

【0017】

また、伝送方式としてマイクロ波方式（例えば、UHF 帯（860～960MHz 帯）、2.45GHz 帯等）を適用する場合には、信号の伝送に用いる電波の波長を考慮してアンテナとして機能する導電膜の長さや形状を適宜設定すればよく、アンテナとして機能する導電膜を、線状（例えば、ダイポールアンテナ）、平坦な形状（例えば、パッチアンテナ）等に形成することができる。また、アンテナとして機能する導電膜の形状は線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。

20

【0018】

なお、半導体装置と通信装置との通信方式は、単方向通信または双方向通信であって、空間分割多重化方式、偏波面分割多重化方式、周波数分割多重化方式、時分割多重化方式、符号分割多重化方式、直交周波数分割多重化方式のいずれも用いることができる。

【0019】

なお、半導体装置と通信装置との搬送波の周波数は、サブミリ波である 300GHz 以上 3THz 未満、ミリ波である 30GHz 以上 300GHz 未満、マイクロ波である 3GHz 以上 30GHz 未満、極超短波である 300MHz 以上 3GHz 未満、超短波である 30MHz 以上 300MHz 未満、短波である 3MHz 以上 30MHz 未満、中波である 300kHz 以上 3MHz 未満、長波である 30kHz 以上 300kHz 未満、及び超長波である 3kHz 以上 30kHz 未満のいずれの周波数も用いることができる。また、半導体装置と通信装置との搬送波の変調方式は、アナログ変調であってもデジタル変調であってよく、振幅変調、位相変調、周波数変調、及びスペクトラム拡散のいずれであってもよい。望ましくは、振幅変調、または、周波数変調にするとよい。

30

【0020】

次に、図 1 に示した昇圧回路 101 の構成例について図 2 に示す。なお図 2 においては、一例として、4 段構成であり、4 つのチャージポンプを具備する昇圧回路の構成について示す。本発明は、4 段構成であり、4 つのチャージポンプを具備する昇圧回路に限定されるものではなく、n 段（n は 2 以上の自然数）構成であり、n 個のチャージポンプを具備する構成としてもよい。

40

【0021】

図 2 に示す昇圧回路 101 は、入力配線 200、第 1 のチャージポンプ 201、第 2 のチャージポンプ 202、第 3 のチャージポンプ 203、第 4 のチャージポンプ 204、第 1 の n チャネル型トランジスタ 205、及び第 2 の n チャネル型トランジスタ 206 を有する。アンテナ 110 からの出力が入力される入力配線 200 は、第 1 のチャージポンプ 201 乃至第 4 のチャージポンプ 204 の入力端子に電氣的に接続される。第 1 のチャージポンプ 201 の出力端子は第 2 のチャージポンプ 202 の入力端子に電氣的に接続される

50

。また第2のチャージポンプ202の出力端子は、第1のnチャネル型トランジスタ205の第1端子に電氣的に接続される。また第1のnチャネル型トランジスタ205の第2端子は、第3のチャージポンプ203の入力端子に電氣的に接続される。第3のチャージポンプ203の出力端子は、第2のnチャネル型トランジスタ206の第1端子に電氣的に接続される。第2のnチャネル型トランジスタ206の第2端子は、第4のチャージポンプ204の入力端子に電氣的に接続される。また、第4のチャージポンプ204の出力端子は、出力切替スイッチ105に電氣的に接続される。また、第1のチャージポンプ201乃至第4のチャージポンプ204の出力電圧を出力する第1の出力配線223、第2の出力配線224、第3の出力配線225、第4の出力配線226は出力切替スイッチ105に電氣的に接続される。また、第1のnチャネル型トランジスタ205、及び第2のnチャネル型トランジスタ206のゲートには、トランジスタのオン又はオフを制御するために電圧比較回路103の出力配線418、出力配線419が電氣的に接続されている。

10

【0022】

第1のnチャネル型トランジスタ205及び第2のnチャネル型トランジスタ206は、昇圧回路101におけるチャージポンプの段数を切り換えるスイッチとして機能するものである。言い換えると、第1のnチャネル型トランジスタ205及び第2のnチャネル型トランジスタ206は、昇圧回路101における複数のチャージポンプのうち実際に昇圧するために用いるチャージポンプの個数を切り換えるスイッチであり、また、昇圧回路101における出力段を切り換えるスイッチとして機能するものである。第1のnチャネル型トランジスタ205及び第2のnチャネル型トランジスタ206のゲートは、電圧比較回路103の出力配線418及び出力配線419が電氣的に接続され、電圧比較回路103の出力配線418及び出力配線419からの信号によって第1のnチャネル型トランジスタ205及び第2のnチャネル型トランジスタ206の第1端子と第2端子間のチャンネルの開閉を行う。また、複数のチャージポンプの各々の間に設けられるスイッチは、複数のチャージポンプ毎に設ける構成でも良いし、1つのチャージポンプごとに設ける構成としてもよい。スイッチを複数のチャージポンプ毎に設ける構成とすることで、スイッチの個数を削減でき、半導体装置の小型化が図れる。またスイッチを1つのチャージポンプごとに設ける構成とすることにより、所望の出力電圧を得ることを容易にすることができる。

20

30

【0023】

なお、トランジスタは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子であり、ドレインとソースの間にチャンネルを有しており、ドレインとチャンネルとソースとを介して電流を流すことができる。ここで、ソースとドレインとは、トランジスタの構造や動作条件等によって変わるため、いずれがソースまたはドレインであるかを限定することが困難である。そこで、本明細書においては、ソース及びドレインとして機能する領域を、ソースもしくはドレインと呼ばない場合がある。その場合、一例としては、それぞれを第1端子、第2端子と表記する場合がある。

【0024】

図2に示す昇圧回路101を構成する第1のチャージポンプ201乃至第4のチャージポンプ204は、一例として、第1の容量素子207、第2の容量素子208、第1のダイオード215、第2のダイオード216を有する構成を示している。第1のチャージポンプ201において、第1の容量素子207の第1の電極は、入力配線200と電氣的に接続される。また、第1の容量素子207の第2の電極は、第1のダイオード215の第2の電極と、第2のダイオード216の第1の電極に電氣的に接続される。第1のダイオード215の第1の電極はグラウンド電位に電氣的に接続されている。また、第2のダイオード216は、第2のチャージポンプの第1のダイオード215の第1の電極に電氣的に接続される。なお、第2のチャージポンプ202においては、第2のダイオード216の第2の電極が、第3のチャージポンプの第1のダイオード215の第1の電極に、第1のnチャネル型トランジスタ205を介して電氣的に接続されている。第3のチャージポン

40

50

ブ 2 0 3 においては、第 2 のダイオード 2 1 6 の第 2 の電極が、第 4 のチャージポンプの第 1 のダイオード 2 1 5 の第 1 の電極に、第 2 の n チャネル型トランジスタ 2 0 6 を介して電氣的に接続されている。第 2 の容量素子 2 0 8 の第 1 の電極は、第 1 のチャージポンプの出力である第 2 のダイオード 2 1 6 の第 2 の電極に電氣的に接続される。また第 2 の容量素子 2 0 8 の第 2 の電極は、グラウンド電位に電氣的に接続される。

【 0 0 2 5 】

なお、図 2 に示す容量素子は 2 つの端子を用いて電氣的な接続が行われている。その場合、容量素子の一方の電極を第 1 の電極と呼び、他方の電極を第 2 の電極と呼ぶ。また、図 2 に示すダイオードは 2 つの端子を用いて電氣的な接続が行われている。その場合、ダイオードの陽極を第 1 の電極と呼び、ダイオードの陰極を第 2 の電極と呼ぶ。

10

【 0 0 2 6 】

チャージポンプは、入力される電圧よりも高い電圧を出力する機能を有する回路である。また、昇圧回路が含むチャージポンプの個数を増加させるほど高い電圧に昇圧することが可能である。

【 0 0 2 7 】

次に図 1 に示した参照電圧源回路 1 0 2 の構成例について図 3 に示す。

【 0 0 2 8 】

第 1 のチャージポンプ 2 0 1 のみを使用した場合、チャージポンプは整流回路として動作する。半導体装置には通信装置より高周波数の電磁波により電力が供給されるため、アンテナ 1 1 0 で得られる起電力は交流電圧である。参照電圧源回路 1 0 2 は整流された直流電圧が必要となるため、第 1 のチャージポンプ 2 0 1 の出力が電圧供給源として参照電圧源回路 1 0 2 に入力される。

20

【 0 0 2 9 】

図 3 に示すように参照電圧源回路 1 0 2 は、入力配線 3 0 0、第 1 の p チャネル型トランジスタ 3 0 1、第 2 の p チャネル型トランジスタ 3 0 2、第 3 の p チャネル型トランジスタ 3 0 3、第 1 の n チャネル型トランジスタ 3 0 4、第 2 の n チャネル型トランジスタ 3 0 5、第 1 の抵抗素子 3 0 6、第 2 の抵抗素子 3 0 7、第 1 のダイオード 3 0 8、第 2 のダイオード 3 0 9、第 3 のダイオード 3 1 0、で構成される。昇圧回路 1 0 1 からの出力電圧が入力される入力配線 3 0 0 は第 1 のチャージポンプの出力配線 2 2 3 と電氣的に接続される。また入力配線 3 0 0 はそれぞれ、第 1 の p チャネル型トランジスタ 3 0 1 乃至第 3 の p チャネル型トランジスタ 3 0 3 の第 1 端子に電氣的に接続される。また第 1 の p チャネル型トランジスタ 3 0 1、第 2 の p チャネル型トランジスタ 3 0 2、のゲート電極は、第 2 の p チャネル型トランジスタ 3 0 2 の第 2 端子に電氣的に接続される。第 1 の p チャネル型トランジスタ 3 0 1 の第 2 端子は、第 1 の n チャネル型トランジスタ 3 0 4 の第 1 端子、ゲート電極、第 2 の n チャネル型トランジスタ 3 0 5 のゲート電極に電氣的に接続される。第 2 の n チャネル型トランジスタ 3 0 5 の第 1 端子は、第 2 の p チャネル型トランジスタ 3 0 2 の第 2 端子に電氣的に接続され、第 2 の n チャネル型トランジスタ 3 0 5 の第 2 端子は、第 1 の抵抗素子 3 0 6、第 2 のダイオード 3 0 9 を介してグラウンド電位に電氣的に接続される。第 1 の n チャネル型トランジスタ 3 0 4 の第 2 端子は、第 1 のダイオード 3 0 8 を介してグラウンド電位に電氣的に接続される。第 3 の p チャネル型トランジスタ 3 0 3 の第 2 端子は、出力配線 3 1 1 に電氣的に接続され、また、第 2 の抵抗素子 3 0 7、第 3 のダイオード 3 1 0 を介してグラウンド電位に電氣的に接続される。また、第 1 のダイオード 3 0 8 乃至第 3 のダイオード 3 1 0 の第 2 の電極がグラウンド電位に電氣的に接続される。図 3 に示す接続の回路を構成することにより、参照電圧源回路 1 0 2 は昇圧回路 1 0 1 からの入力電圧を降圧して、電圧比較回路 1 0 3 に供給する参照電圧を生成することができる。

30

40

【 0 0 3 0 】

次に図 1 に示した電圧比較回路 1 0 3 の構成例について図 4 に示す。

【 0 0 3 1 】

図 4 に示す電圧比較回路 1 0 3 は、昇圧回路 1 0 1 を構成する複数のチャージポンプの個

50

数に応じた第1の電圧比較回路401、第2の電圧比較回路402、第3の電圧比較回路403、第4の電圧比較回路404で構成される。そして、第1の電圧比較回路401乃至第4の電圧比較回路404の入力端子に第1のチャージポンプ201の出力配線223、第2のチャージポンプ202の出力配線224、第3のチャージポンプ203の出力配線225、第4のチャージポンプ204の出力配線226が電氣的に接続される。また、第1の電圧比較回路401の出力配線417、第2の電圧比較回路402の出力配線418、第3の電圧比較回路403の出力配線419、第4の電圧比較回路404の出力配線420は、スイッチコントローラ104に電氣的に接続される。

【0032】

第1の電圧比較回路401は、第1の抵抗素子405、第2の抵抗素子406、及び第1のコンパレータ407を有する構成である。第1の抵抗素子405は、第1のチャージポンプ201の出力配線223、第2の抵抗素子406、及び第1のコンパレータ407の反転入力端子に電氣的に接続される。第2の抵抗素子406は接地される。第1のコンパレータ407の非反転入力端子は参照電圧源回路102の出力に電氣的に接続される。なお、第1のチャージポンプ201の出力電圧が第1の抵抗素子405及び第2の抵抗素子406で抵抗分割されることにより得られる電圧を、第1のチャージポンプ201の出力電圧に基づく電圧 V_{-1} という。

【0033】

同様に第2の電圧比較回路402は、第3の抵抗素子408、第4の抵抗素子409、及び第2のコンパレータ410を有する構成である。第3の抵抗素子408は第2のチャージポンプ202の出力配線224、第4の抵抗素子409、及び第2のコンパレータ410の反転入力端子に電氣的に接続される。第2のコンパレータ410の非反転入力端子は参照電圧源回路102の出力に電氣的に接続される。第3の電圧比較回路403は、第5の抵抗素子411、第6の抵抗素子412、及び第3のコンパレータ413を有する。第5の抵抗素子411は第3のチャージポンプ203の出力配線225、第6の抵抗素子412、及び第3のコンパレータ413の反転入力端子に電氣的に接続される。第3のコンパレータ413の非反転入力端子は参照電圧源回路102の出力に電氣的に接続される。第4の電圧比較回路404は、第7の抵抗素子414、第8の抵抗素子415、及び第4のコンパレータ416を有する。第7の抵抗素子414は第4のチャージポンプ204の出力配線226、第8の抵抗素子415、及び第4のコンパレータ416の反転入力端子に電氣的に接続される。第4のコンパレータ416の非反転入力端子は参照電圧源回路102の出力に電氣的に接続される。なお、第2のチャージポンプ202の出力電圧が第3の抵抗素子408及び第4の抵抗素子409で抵抗分割されることにより得られる電圧を、第2のチャージポンプ202の出力電圧に基づく電圧 V_{-2} という。なお、第3のチャージポンプ203の出力電圧が第5の抵抗素子411及び第6の抵抗素子412で抵抗分割されることにより得られる電圧を、第3のチャージポンプ203の出力電圧に基づく電圧 V_{-3} という。なお、第4のチャージポンプ204の出力電圧が第7の抵抗素子414及び第8の抵抗素子415で抵抗分割されることにより得られる電圧を、第4のチャージポンプ204の出力電圧に基づく電圧 V_{-4} という。

【0034】

なお、昇圧回路101の出力段を切り換える第1のnチャネル型トランジスタ205、第2のnチャネル型トランジスタ206のゲート電極には、上述したように、第2の電圧比較回路402の出力配線418、第3の電圧比較回路403の出力配線419が電氣的に接続される。図2の昇圧回路101の構成において、第1のチャージポンプ201と第2のチャージポンプ202の間には、nチャネル型トランジスタを設けない構成について示しているが、これは昇圧回路101の出力電圧を確保するためである。

【0035】

具体的に説明すると、例えば、第2のチャージポンプ202の出力が、昇圧回路101の出力電圧とする場合を考える。このとき各チャージポンプの出力電圧に基づく電圧と参照電圧の関係は、 V_{ref} を参照電圧とすると、 $V_{-1} < V_{-2} < V_{ref} < V_{-3} < V_{-4}$

10

20

30

40

50

4であり、この関係を維持する限り昇圧回路の出力段の切り換えは行われたい。一方、第3のチャージポンプ203の出力電圧に基づく電圧 $V_{_3}$ が参照電圧 V_{ref} より小さく、第4のチャージポンプ204の出力電圧に基づく電圧 $V_{_4}$ が参照電圧 V_{ref} より大きいとき、すなわち $V_{_1} < V_{_2} < V_{_3} < V_{ref} < V_{_4}$ の関係の時、第2のチャージポンプ202の出力から第3のチャージポンプ203の出力に切り換えられる。また、第2のチャージポンプ202の出力電圧に基づく電圧 $V_{_2}$ が参照電圧 V_{ref} よりも大きくなるとき、すなわち $V_{_1} < V_{ref} < V_{_2} < V_{_3} < V_{_4}$ の関係の時、第2のチャージポンプ202の出力から第1のチャージポンプ201の出力に昇圧回路101の出力段が切り換えられる。本実施の形態では昇圧回路101の出力段の切り換えを行うスイッチコントローラ104が、出力段の次段までの出力電圧に基づく電圧に応じて、チャージポンプの出力段選択の制御信号として使用する構成としている。昇圧回路101の出力段として第1のチャージポンプ201が選択されている場合には、常に第2のチャージポンプ202の出力電圧を電圧比較回路103により監視している必要があるため、第1のチャージポンプ201と第2のチャージポンプ202との間にトランジスタ等を用いたスイッチを設け、電氣的に切り離しを行う必要はない。そのため、本実施の形態では第1のチャージポンプ201と第2のチャージポンプ202の間にはnチャネル型トランジスタを設置することなく動作することができ、トランジスタ数の削減といった効果を見込むことができる。

【0036】

なお本明細書にて用いる第1、第2、第3、乃至第N（Nは自然数）という用語は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

【0037】

第1のチャージポンプ201の出力配線223から出力された電圧が第1の電圧比較回路401に入力され、第1の抵抗素子405及び第2の抵抗素子406、によって抵抗分割された第1の抵抗素子405と第2の抵抗素子406との間のノードの中間電圧（ $V_{_1}$ ）と、参照電圧源回路102から供給される電圧（ V_{ref} ）を第1のコンパレータ407により比較し、その大小関係により第1のコンパレータ407の出力信号が決定する。同様にして、 $V_{_2}$ 乃至 $V_{_4}$ と V_{ref} により、第2のコンパレータ410、第3のコンパレータ413、及び第4のコンパレータ416の出力信号を決定していく。第1乃至第4のコンパレータの出力は“high”（高電位信号、または単にH信号ともいう）、または、“low”（低電位信号、または単にL信号ともいう）のデジタル信号である。

【0038】

次に図1に示したスイッチコントローラ104の構成例について図5に示す。

【0039】

図5に示したスイッチコントローラ104は、第1のエクスクルシブ-オア（Ex-OR：Exclusive-OR）回路501、第2のEx-OR回路502、第3のEx-OR回路503を有する。Ex-OR回路は、入力された2つの信号が同じであればL信号、異なる場合にはH信号を出力する回路である。

【0040】

第1のEx-OR回路501は、第1の電圧比較回路401の出力配線417、第2の電圧比較回路402の出力配線418、が入力側の端子に電氣的に接続される。第2のEx-OR回路502は、第2の電圧比較回路402の出力配線418、第3の電圧比較回路403の出力配線419、が入力側の端子に電氣的に接続される。第3のEx-OR回路503は、第3の電圧比較回路403の出力配線419、第4の電圧比較回路404の出力配線420、が入力側の端子に電氣的に接続される。またスイッチコントローラ104より、第4の電圧比較回路404の出力配線420の信号と、第1のEx-OR回路501乃至第3のEx-OR回路503の出力信号と、が出力される、第1のコントローラ出力配線504乃至第4のコントローラ出力配線507は、出力切替スイッチ105に電氣的に接続される。

【 0 0 4 1 】

次に図 1 に示した出力切替スイッチ 1 0 5 の構成例について図 6 に示す。出力切替スイッチ 1 0 5 は、第 3 の n チャネル型トランジスタ 6 0 1、第 4 の n チャネル型トランジスタ 6 0 2、第 5 の n チャネル型トランジスタ 6 0 3、第 6 の n チャネル型トランジスタ 6 0 4 を有する構成である。第 3 の n チャネル型トランジスタ 6 0 1 は、第 1 端子に第 1 のチャージポンプ 2 0 1 の出力配線 2 2 3 が電氣的に接続され、第 2 端子に第 1 の出力配線 6 0 5 が電氣的に接続され、ゲートに第 1 のコントローラ出力配線 5 0 4 が電氣的に接続される。第 4 の n チャネル型トランジスタ 6 0 2 は、第 1 端子に第 2 のチャージポンプ 2 0 2 の出力配線 2 2 4 が電氣的に接続され、第 2 端子に第 2 の出力配線 6 0 6 が電氣的に接続され、ゲートに第 2 のコントローラ出力配線 5 0 5 が電氣的に接続される。第 5 の n チャネル型トランジスタ 6 0 3 は、第 1 端子に第 3 のチャージポンプ 2 0 3 の出力配線 2 2 5 が電氣的に接続され、第 2 端子に第 3 の出力配線 6 0 7 が電氣的に接続され、ゲートに第 3 のコントローラ出力配線 5 0 6 が電氣的に接続される。第 6 の n チャネル型トランジスタ 6 0 4 は、第 1 端子に第 4 のチャージポンプ 2 0 4 の出力配線 2 2 6 が電氣的に接続され、第 2 端子に第 4 の出力配線 6 0 8 が電氣的に接続され、ゲートに第 4 のコントローラ出力配線 5 0 7 が電氣的に接続される。

10

【 0 0 4 2 】

第 3 の n チャネル型トランジスタ 6 0 1 乃至第 6 の n チャネル型トランジスタ 6 0 4 は、第 1 のチャージポンプ 2 0 1 乃至第 4 のチャージポンプ 2 0 4 の出力電圧の論理回路 1 0 6 への開閉スイッチとして機能する。昇圧回路 1 0 1 における複数のチャージポンプのうち、出力段は常に、選択される 1 つの段のみとなる。

20

【 0 0 4 3 】

次に昇圧回路 1 0 1 が具備するチャージポンプの段数切り換え（出力段切り換え）の動作について説明する。

【 0 0 4 4 】

通信装置より送信された受信信号を半導体装置がアンテナによって受信する。受信信号より得られる電力は通信装置が出力する電力が一定の場合、通信装置と半導体装置の距離に依存しており、距離が近いほど半導体装置の供給される電力は大きくなる。

【 0 0 4 5 】

通信装置と半導体装置との距離が近い場合、半導体装置が受け取る電力は非常に大きくなる。このとき昇圧回路を構成する 1 つのチャージポンプを用いて生成される電圧 V_{in} は高く、昇圧回路を構成するチャージポンプの個数は少数でも半導体装置内の回路が動作するために必要な電圧を得ることができる。

30

【 0 0 4 6 】

一方、通信装置と半導体装置との距離が遠い場合、半導体装置が受け取る電力は非常に小さくなる。このとき昇圧回路を構成する 1 つのチャージポンプを用いて生成される電圧 V_{in} は低く、昇圧回路を構成するチャージポンプの個数は多数でなければ半導体装置内の回路が動作するために必要な電圧が得られない。

【 0 0 4 7 】

昇圧回路におけるチャージポンプの段数（昇圧回路 1 0 1 における複数のチャージポンプのうち、実際に昇圧するために用いるチャージポンプの個数）は参照電圧 V_{ref} と、第 1 のチャージポンプ 2 0 1 乃至第 4 のチャージポンプ 2 0 4 の各出力を電圧比較回路で比較した結果からスイッチコントローラ 1 0 4 によって適切な出力段が選ばれ、切り換えられる。

40

【 0 0 4 8 】

上述の構成をとることにより、本発明の半導体装置は通信装置との距離が変化し、供給電力量が変化した場合に、その時の通信距離に応じて昇圧回路の出力段を選択し、最適な出力電圧を得ることができる。

【 0 0 4 9 】

次にチャージポンプの出力電圧の状態に合わせて昇圧回路の出力段を選択する具体的な動

50

作について説明する。

【 0 0 5 0 】

昇圧回路の出力切替の具体的な動作を図 7 乃至図 9 を用いて説明する。図 7 乃至図 9 に示す図は、第 1 のチャージポンプ 2 0 1、第 2 のチャージポンプ 2 0 2、第 3 のチャージポンプ 2 0 3、第 4 のチャージポンプ 2 0 4、第 1 のスイッチ 7 0 1、第 2 のスイッチ 7 0 2、第 3 のスイッチ 7 0 3、第 4 のスイッチ 7 0 4、第 5 のスイッチ 7 0 5、第 6 のスイッチ 7 0 6、第 1 のチャージポンプの出力配線 2 2 3、第 2 のチャージポンプの出力配線 2 2 4、第 3 のチャージポンプの出力配線 2 2 5、及び第 4 のチャージポンプの出力配線 2 2 6 を有する。なお、図 7 乃至図 9 では、各スイッチのオン又はオフの動作について説明するものであるため、昇圧回路についての回路等を詳細に図示しない。また、図 7 乃至図 9 では n チャネル型トランジスタの電氣的接続を表現するため、n チャネル型トランジスタの表記をスイッチの表記にして取り扱い、スイッチのオンまたはオフで電氣的な接続を説明するものとする。

10

【 0 0 5 1 】

図 7 乃至図 9 に示す各ブロックの接続について簡単に説明する。図 7 (A) に示すように第 1 のチャージポンプ 2 0 1 乃至第 4 のチャージポンプ 2 0 4 は、アンテナ 1 1 0 と電氣的に接続される。第 1 のチャージポンプ 2 0 1 は、第 2 のチャージポンプ 2 0 2 に電氣的に接続される。第 2 のチャージポンプ 2 0 2 は、第 1 のスイッチ 7 0 1 を介して第 3 のチャージポンプ 2 0 3 に電氣的に接続される。第 3 のチャージポンプ 2 0 3 は、第 2 のスイッチ 7 0 2 を介して第 4 のチャージポンプ 2 0 4 に電氣的に接続される。第 1 のチャージポンプ 2 0 1 乃至第 4 のチャージポンプ 2 0 4 の出力配線 2 2 3 乃至出力配線 2 2 6 は各々、第 3 のスイッチ 7 0 3 乃至第 6 のスイッチ 7 0 6 に電氣的に接続される。

20

【 0 0 5 2 】

なお、図 7 乃至図 9 の説明では、第 n 段のチャージポンプの出力電圧を V_n 、参照電圧源回路の出力電圧を V_{ref} と表記する。一例としては、第 1 のチャージポンプ 2 0 1 を第 1 段とし出力電圧は V_1 、第 4 のチャージポンプ 2 0 4 を第 4 段とし出力電圧は V_4 となる。また電圧比較回路 1 0 3 での第 1 のチャージポンプ 2 0 1 の出力電圧に基づく電圧は $V_{_1}$ 、第 4 のチャージポンプ 2 0 4 の出力電圧に基づく電圧は $V_{_4}$ となる。

【 0 0 5 3 】

まず、 $V_{_1} < V_{ref} < V_{_2} < V_{_3} < V_{_4}$ の場合、図 7 (A) に示す各スイッチのオン又はオフは図 7 (B) に示すようになる。電圧比較回路 1 0 3 における第 1 のコンパレータ 4 0 7 の出力配線 4 1 7 が H 信号、第 2 のコンパレータ 4 1 0 の出力配線 4 1 8、第 3 のコンパレータ 4 1 3 の出力配線 4 1 9、及び第 4 のコンパレータ 4 1 6 の出力配線 4 2 0 が L 信号となる。第 1 のスイッチ 7 0 1 のオン又はオフを制御するための信号は、第 2 のコンパレータ 4 1 0 の出力配線 4 1 8 の信号と同じであり、第 2 のスイッチ 7 0 2 のオン又はオフを制御するための信号は、第 3 のコンパレータ 4 1 3 の出力配線 4 1 9 の信号と同じであるので、各々 L 信号が加えられる第 1 のスイッチ 7 0 1 及び第 2 のスイッチ 7 0 2 はオフになる。そのため、第 3 のチャージポンプ 2 0 3 及び第 4 のチャージポンプ 2 0 4 は電氣的に接続されていない状態となるため電力供給は行われず、第 3 のチャージポンプ 2 0 3 及び第 4 のチャージポンプ 2 0 4 からの出力電圧も得られない。また、図 5 で説明したスイッチコントローラ 1 0 4 において、第 1 のコントローラ出力配線 5 0 4 の信号は H 信号、第 2 のコントローラ出力配線 5 0 5 乃至第 4 のコントローラ出力配線 5 0 7 の信号は L 信号となる。よって、第 3 のスイッチ 7 0 3 はオンになり、第 4 のスイッチ 7 0 4、第 5 のスイッチ 7 0 5、及び第 6 のスイッチ 7 0 6 はオフになる。すなわち、第 1 のチャージポンプ 2 0 1 の出力電圧 V_1 のみが得られる。

30

40

【 0 0 5 4 】

次に $V_{_1} < V_{_2} < V_{ref} < V_{_3} < V_{_4}$ の場合、各スイッチのオン又はオフは図 8 (A) に示すようになる。第 1 のコンパレータ 4 0 7 の出力配線 4 1 7、及び第 2 のコンパレータ 4 1 0 の出力配線 4 1 8 が H 信号、第 3 のコンパレータ 4 1 3 の出力配線 4 1 9、及び第 4 のコンパレータ 4 1 6 の出力配線 4 2 0 が L 信号となる。第 1 のスイッチ 7

50

01のオン又はオフを制御するための信号は、第2のコンパレータ410の出力配線418の信号と同じであり、第2のスイッチ702のオン又はオフを制御するための信号は、第3のコンパレータ413の出力配線419の信号と同じであるので、H信号が加えられる第1のスイッチ701はオン、L信号が加えられる第2のスイッチ702はオフとなる。そのため、第3のチャージポンプ203は第1のチャージポンプ201及び第2のチャージポンプ202と電氣的に接続されている状態となり出力電圧が得られる。すなわち、第3のチャージポンプ203の出力電圧は、半導体装置と通信装置間との距離が変化し供給電力が増加または減少した際に、昇圧回路の出力段を切り換えることで得られるものである。一方、第4のチャージポンプ204は第1のチャージポンプ201乃至第3のチャージポンプ203と電氣的に接続されていない状態となり電力供給は行われず、第4のチャージポンプ204からの出力電圧も得られない。また、図5で説明したスイッチコントローラ104において、第2のコントローラ出力配線505の信号はH信号、第1のコントローラ出力配線504、第3のコントローラ出力配線506、及び第4のコントローラ出力配線507信号はL信号となる。よって、第4のスイッチ704はオンになり、第3のスイッチ703、第5のスイッチ705、及び第6のスイッチ706はオフになる。すなわち、第2のチャージポンプ202の出力電圧V2のみが得られる。

10

【0055】

$V_1 < V_2 < V_3 < V_{ref} < V_4$ の場合、各スイッチのオン又はオフは図8(B)に示すようになる。第1のコンパレータ407の出力配線417、第2のコンパレータ410の出力配線418、及び第3のコンパレータ413の出力配線419がH信号、第4のコンパレータ416の出力配線420がL信号となる。第1のスイッチ701のオン又はオフを制御するための信号は、第2のコンパレータ410の出力配線418の信号と同じであり、第2のスイッチ702のオン又はオフを制御するための信号は、第3のコンパレータ413の出力配線419の信号と同じであるので、H信号が加えられる第1のスイッチ701及び第2のスイッチ702は共にオンとなる。そのため、第3のチャージポンプ203及び第4のチャージポンプ204は第1のチャージポンプ201及び第2のチャージポンプ202と電氣的に接続されている状態となり出力電圧が得られる。すなわち、第4のチャージポンプ204の出力電圧は、半導体装置と通信装置間の距離が変化し供給電力が増加または減少した際に、昇圧回路の出力段を切り換えることで得られるものである。また、図5で説明したスイッチコントローラ104において、第3のコントローラ出力配線506の信号はH信号、第1のコントローラ出力配線504、第2のコントローラ出力配線505、及び第4のコントローラ出力配線507の信号はL信号となる。よって、第5のスイッチ705はオンになり、第3のスイッチ703、第4のスイッチ704、及び第6のスイッチ706はオフになる。すなわち、第3のチャージポンプ203の出力電圧V3のみが得られる。

20

30

【0056】

$V_1 < V_2 < V_3 < V_4 < V_{ref}$ の場合、各スイッチのオン又はオフは図9に示すようになる。第1のコンパレータ407の出力配線417、第2のコンパレータ410の出力配線418、第3のコンパレータ413の出力配線419、及び第4のコンパレータ416の出力配線420がH信号となる。第1のスイッチ701のオン又はオフを制御するための信号は、第2のコンパレータ410の出力配線418の信号と同じであり、第2のスイッチ702のオン又はオフを制御するための信号は、第3のコンパレータ413の出力配線419の信号と同じであるので、H信号が加えられる第1のスイッチ701及び第2のスイッチ702は共にオンとなる。そのため、第3のチャージポンプ203及び第4のチャージポンプ204は第1のチャージポンプ201及び第2のチャージポンプ202と電氣的に接続されている状態となり出力電圧が得られる。すなわち、第4のチャージポンプ204の出力電圧は、半導体装置と通信装置間の距離が変化し供給電力が増加または減少した際に、昇圧回路の出力段を切り換えることで得られるものである。また、図5で説明したスイッチコントローラ104において、第4のコントローラ出力配線507の信号はH信号、第1のコントローラ出力配線504、第2のコントローラ出力配線5

40

50

05、及び第3のコントローラ出力配線506の信号はL信号となる。よって、第6のスイッチ706はオンになり、第3のスイッチ703、第4のスイッチ704、及び第5のスイッチ705はオフになる。すなわち、第4のチャージポンプ204の出力電圧V4のみが得られる。

【0057】

第3のスイッチ703乃至第6のスイッチ706のうちの1つがオンになることで、論理回路106への昇圧回路101からの出力が得られる。スイッチコントローラ104及び出力切替スイッチ105を図5及び図6のように構成することで、第3のスイッチ703乃至第6のスイッチ706のうち2つ以上のスイッチは同時にオンにならず、複数のチャージポンプからの出力をなくすることができる。

10

【0058】

なお、 $V_{ref} < V_{-1} < V_{-2} < V_{-3} < V_{-4}$ の場合、各スイッチのオン又はオフは図7(A)に示ようになる。第1のコンパレータ407の出力配線417、第2のコンパレータ410の出力配線418、第3のコンパレータ413の出力配線419、及び第4のコンパレータ416の出力配線420がL信号となる。このとき、第3のスイッチ703乃至第6のスイッチ706はL信号となるので、第3のスイッチ703乃至第6のスイッチ706はオフになる。そのため、昇圧回路101を構成する第1のチャージポンプ201乃至第4のチャージポンプ204から論理回路106への出力は行われない。

【0059】

ただし、スイッチコントローラ104内の論理回路の構成を変更することで、出力数を増減させることは可能である。また、電圧比較回路内の2つの抵抗素子の抵抗比を変更することでチャージポンプの比較用電圧が変化するため、比較用電圧値を調整する場合は抵抗値を変更すれば良い。なお、「昇圧回路の出力段」とは、実際に昇圧するために用いられた複数のチャージポンプのうち最終段に位置するチャージポンプに相当する。例えば、図7(B)の場合は第1のチャージポンプ201、図8(A)の場合は第2のチャージポンプ202、図8(B)の場合は第3のチャージポンプ203、図9の場合は第4のチャージポンプ204が、昇圧回路101の出力段に相当する。

20

【0060】

以上のような構成をとることで、半導体装置と通信装置との距離に依存する電圧値を一定の値に制御することが可能となる。これにより、半導体装置の昇圧回路における電力損失の軽減とともに、動作距離範囲の拡大を行うことができる。

30

【0061】

(実施の形態2)

本実施の形態では、上記実施の形態で述べた半導体装置を構成するトランジスタの作製例について説明する。本実施の形態では特に、絶縁基板上に形成された半導体膜によりトランジスタを作製し、半導体装置を具備する半導体装置とする形態について説明する。

【0062】

基板1901の一表面に剥離層1902を形成し、続けて下地となる絶縁膜1903および非晶質半導体膜1904(例えば非晶質珪素を含む膜)を形成する(図10(A))。剥離層1902、絶縁膜1903および非晶質半導体膜1904は、連続して形成することができる。連続して形成することにより、大気に曝されないため不純物の混入を防ぐことができる。

40

【0063】

基板1901は、ガラス基板、石英基板、金属基板やステンレス基板、本工程の処理温度に耐えうる耐熱性があるプラスチック基板等を用いるとよい。このような基板であれば、その面積や形状に大きな制限はないため、例えば、1辺が1メートル以上であって、矩形状のものをを用いれば、生産性を格段に向上させることができる。このような利点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。従って、シリコン基板と比較して集積回路部やアンテナを大きく形成した場合であっても、低コスト化を実現することができる。

50

【0064】

なお、本工程では、剥離層1902を基板1901の全面に設けているが、必要に応じて、基板1901の全面に剥離層を設けた後に、フォトリソグラフィ法により剥離層1902を選択的に設けてもよい。また、基板1901に接するように剥離層1902を形成しているが、必要に応じて、基板1901に接するように酸化珪素(SiO_x)膜、酸化窒化珪素(SiO_xN_y) ($x > y$)膜、窒化珪素(SiN_x)膜、窒化酸化珪素(SiN_xO_y) ($x > y$)膜等の絶縁膜を形成し、当該絶縁膜に接するように剥離層1902を形成してもよい。

【0065】

剥離層1902は、金属膜や金属膜と金属酸化膜の積層構造等を用いることができる。金属膜としては、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)から選択された元素または前記元素を主成分とする合金材料若しくは化合物材料からなる膜を単層又は積層して形成する。また、これらの材料は、スパッタリング法やプラズマCVD法等の各種CVD法等を用いて形成することができる。金属膜と金属酸化膜の積層構造としては、上述した金属膜を形成した後に、酸素雰囲気下または N_2O 雰囲気下におけるプラズマ処理、酸素雰囲気下または N_2O 雰囲気下における加熱処理を行うことによって、金属膜表面に当該金属膜の酸化物または酸化窒化物を設けることができる。また、金属膜を形成した後に、オゾン水等の酸化力の強い溶液で表面を処理することにより、金属膜表面に当該金属膜の酸化物又は酸化窒化物を設けることができる。

【0066】

絶縁膜1903は、スパッタリング法やプラズマCVD法等により、珪素の酸化物または珪素の窒化物を含む膜を、単層又は積層で形成する。下地となる絶縁膜が2層構造の場合、例えば、1層目として窒化酸化珪素膜を形成し、2層目として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜が3層構造の場合、1層目の絶縁膜として酸化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。または、1層目の絶縁膜として酸化窒化珪素膜を形成し、2層目の絶縁膜として窒化酸化珪素膜を形成し、3層目の絶縁膜として酸化窒化珪素膜を形成するとよい。下地となる絶縁膜は、基板1901からの不純物の侵入を防止するブロッキング膜として機能する。

【0067】

半導体膜1904は、スパッタリング法、LPCVD法、プラズマCVD法等により、25~200nm(好ましくは30~150nm)の厚さで形成する。半導体膜1904としては、例えば、非晶質珪素膜を形成すればよい。

【0068】

次に、非晶質の半導体膜1904にレーザー光を照射して結晶化を行う。なお、レーザー光の照射と、RTA又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とを組み合わせた方法等により非晶質の半導体膜1904の結晶化を行ってもよい。その後、得られた結晶質半導体膜を所望の形状にエッチングして、半導体膜1904a~1904dを形成し、当該半導体膜1904a~1904dを覆うようにゲート絶縁膜1905を形成する(図10(B))。

【0069】

半導体膜1904a~1904dの作製工程の一例を以下に簡単に説明すると、まず、プラズマCVD法を用いて、膜厚50~60nmの非晶質半導体膜(例えば、非晶質珪素膜)を形成する。次に、結晶化を助長する金属元素であるニッケルを含む溶液を非晶質半導体膜上に保持させた後、非晶質半導体膜に脱水素化の処理(500、1時間)と、熱結晶化の処理(550、4時間)を行って結晶質半導体膜を形成する。その後、レーザー発振器からレーザー光を照射し、フォトリソグラフィ法を用いることによって半導体膜1

10

20

30

40

50

904a~1904dを形成する。なお、結晶化を助長する金属元素を用いる熱結晶化を行わずに、レーザー光の照射だけで非晶質半導体膜の結晶化を行ってもよい。

【0070】

レーザー発振器としては、連続発振型のレーザービーム(CWレーザービーム)やパルス発振型のレーザービーム(パルスレーザービーム)を用いることができる。ここで用いることができるレーザービームは、Arレーザー、Krレーザー、エキシマレーザーなどの気体レーザー、単結晶のYAG、YVO₄、フォルステライト(Mg₂SiO₄)、YAlO₃、GdVO₄、若しくは多結晶(セラミック)のYAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄に、ドーパントとしてNd、Yb、Cr、Ti、Ho、Er、Tm、Taのうち1種または複数種添加されているものを媒質とするレーザー、ガラスレーザー、ルビーレーザー、アレキサンドライトレーザー、Ti:サファイアレーザー、銅蒸気レーザーまたは金蒸気レーザーのうち一種または複数種から発振されるものを用いることができる。このようなレーザービームの基本波、及びこれらの基本波の第2高調波から第4高調波のレーザービームを照射することで、大粒径の結晶を得ることができる。例えば、Nd:YVO₄レーザー(基本波1064nm)の第2高調波(532nm)や第3高調波(355nm)を用いることができる。このときレーザーのパワー密度は0.01~100MW/cm²程度(好ましくは0.1~10MW/cm²)が必要である。そして、走査速度を10~2000cm/sec程度として照射する。なお、単結晶のYAG、YVO₄、フォルステライト(Mg₂SiO₄)、YAlO₃、GdVO₄、若しくは多結晶(セラミック)のYAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄に、ドーパントとしてNd、Yb、Cr、Ti、Ho、Er、Tm、Taのうち1種または複数種添加されているものを媒質とするレーザー、Arイオンレーザー、またはTi:サファイアレーザーは、連続発振をさせることが可能であり、Qスイッチ動作やモード同期などを行うことによって10MHz以上の発振周波数でパルス発振をさせることも可能である。10MHz以上の発振周波数でレーザービームを発振させると、半導体膜がレーザーによって溶融してから固化するまでの間に、次のパルスが半導体膜に照射される。従って、発振周波数が低いパルスレーザーを用いる場合と異なり、半導体膜中において固液界面を連続的に移動させることができるため、走査方向に向かって連続的に成長した結晶粒を得ることができる。

【0071】

次に、半導体膜1904a~半導体膜1904dを覆うゲート絶縁膜1905を形成する。ゲート絶縁膜1905は、CVD法やスパッタリング法等により、珪素の酸化物又は珪素の窒化物を含む膜を、単層又は積層して形成する。具体的には、酸化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜を、単層又は積層して形成する。

【0072】

また、ゲート絶縁膜1905は、非晶質の半導体膜1904a~半導体膜1904dに対し高密度プラズマ処理を行い、表面を酸化又は窒化することで形成しても良い。例えば、He、Ar、Kr、Xeなどの希ガスと、酸素、酸化窒素(NO₂)、アンモニア、窒素、水素などの混合ガスを導入したプラズマ処理で形成する。この場合のプラズマの励起は、マイクロ波の導入により行くと、低電子温度で高密度のプラズマを生成することができる。この高密度プラズマで生成された酸素ラジカル(OHラジカルを含む場合もある)や窒素ラジカル(NHラジカルを含む場合もある)によって、半導体膜の表面を酸化又は窒化することができる。

【0073】

このような高密度プラズマを用いた処理により、1~20nm、代表的には5~10nmの絶縁膜が半導体膜に形成される。この場合の反応は、固相反応であるため、当該絶縁膜と半導体膜との界面準位密度はきわめて低くすることができる。このような、高密度プラズマ処理は、半導体膜(結晶性シリコン、或いは多結晶シリコン)を直接酸化(若しくは窒化)するため、形成される絶縁膜の厚さは理想的には、ばらつきをきわめて小さくすることができる。加えて、結晶性シリコンの結晶粒界でも酸化が強くされることがない

め、非常に好ましい状態となる。すなわち、ここで示す高密度プラズマ処理で半導体膜の表面を固相酸化することにより、結晶粒界において異常に酸化反応をさせることなく、均一性が良く、界面準位密度が低い絶縁膜を形成することができる。

【0074】

ゲート絶縁膜1905は、高密度プラズマ処理によって形成される絶縁膜のみを用いても良いし、それに加えてプラズマや熱反応を利用したCVD法で酸化シリコン、酸化窒素シリコン、窒素化シリコンなどの絶縁膜を堆積し、積層させても良い。いずれにしても、高密度プラズマで形成した絶縁膜をゲート絶縁膜の一部又は全部に含んで形成されるトランジスタは、特性のばらつきを小さくすることができる。

【0075】

また、半導体膜に対し、連続発振レーザー光若しくは10MHz以上の周波数で発振するレーザー光を照射しながら一方向に走査して結晶化させて得られた半導体膜1904a~1904dは、そのレーザー光の走査方向に結晶が成長する特性がある。その走査方向をチャンネル長方向(チャンネル形成領域が形成されたときにキャリアが流れる方向)に合わせてトランジスタを配置し、上記ゲート絶縁層を組み合わせることで、特性ばらつきが小さく、しかも電界効果移動度が高い薄膜トランジスタ(TFT)を得ることができる。

【0076】

次に、ゲート絶縁膜1905上に、第1の導電膜と第2の導電膜とを積層して形成する。ここでは、第1の導電膜は、プラズマCVD法やスパッタ法等により、20~100nmの厚さで形成する。第2の導電膜は、100~400nmの厚さで形成する。第1の導電膜と第2の導電膜は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等から選択された元素又はこれらの元素を主成分とする合金材料若しくは化合物材料で形成する。または、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成する。第1の導電膜と第2の導電膜の組み合わせの例を挙げると、窒化タンタル膜とタングステン膜、窒化タングステン膜とタングステン膜、窒化モリブデン膜とモリブデン膜等が挙げられる。タングステンや窒化タンタルは、耐熱性が高いため、第1の導電膜と第2の導電膜を形成した後に、熱活性化を目的とした加熱処理を行うことができる。また、2層構造ではなく、3層構造の場合は、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造を採用するとよい。

【0077】

次に、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、ゲート電極とゲート配線を形成するためのエッチング処理を行って、半導体膜1904a~1904dの上方にゲート電極1907を形成する。

【0078】

次に、フォトリソグラフィ法により、レジストからなるマスクを形成して、半導体膜1904a~1904dに、イオンドーピング法またはイオン注入法により、n型を付与する不純物元素を低濃度に添加する。n型を付与する不純物元素は、15族に属する元素を用いれば良く、例えばリン(P)、砒素(As)を用いる。

【0079】

次に、ゲート絶縁膜1905とゲート電極1907を覆うように、絶縁膜を形成する。絶縁膜は、プラズマCVD法やスパッタ法等により、珪素、珪素の酸化物又は珪素の窒化物の無機材料を含む膜や、有機樹脂などの有機材料を含む膜を、単層又は積層して形成する。次に、絶縁膜を、垂直方向を主体とした異方性エッチングにより選択的にエッチングして、ゲート電極1907の側面に接する絶縁膜1908(サイドウォールともよばれる)を形成する。絶縁膜1908は、後にLDD(Lightly Doped drain)領域を形成する際のドーピング用のマスクとして用いる。

【0080】

次に、フォトリソグラフィ法により形成したレジストからなるマスクと、ゲート電極1907および絶縁膜1908をマスクとして用いて、半導体膜1904a~1904dに

10

20

30

40

50

n型を付与する不純物元素を添加して、チャネル形成領域1906aと、第1の不純物領域1906bと、第2の不純物領域1906cを形成する(図10(C))。第1の不純物領域1906bは薄膜トランジスタのソース領域又はドレイン領域として機能し、第2の不純物領域1906cはLDD領域として機能する。第2の不純物領域1906cが含む不純物元素の濃度は、第1の不純物領域1906bが含む不純物元素の濃度よりも低い。

【0081】

続いて、ゲート電極1907、絶縁膜1908等を覆うように、絶縁膜を単層または積層して形成し、当該絶縁膜上に薄膜トランジスタのソース電極又はドレイン電極として機能する導電膜1931を形成する。その結果、薄膜トランジスタ1930a~1930dを含む素子層が得られる(図10(D))。

10

【0082】

絶縁膜は、CVD法、スパッタリング法、SOG法、液滴吐出法、スクリーン印刷法等により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等により、単層または積層で形成する。ここでは、絶縁膜を2層で設けた例を示しており、1層目の絶縁膜1909として窒化酸化珪素膜で形成し、2層目の絶縁膜1910として酸化窒化珪素膜で形成することができる。

【0083】

なお、絶縁膜1909、1910を形成する前、または絶縁膜1909、1910のうちの一方又は両方を形成した後に、半導体膜1904a~1904dの結晶性の回復や半導体膜に添加された不純物元素の活性化、半導体膜の水素化を目的とした加熱処理を行うとよい。加熱処理には、熱アニール、レーザーアニール法またはRTA法などを適用するとよい。

20

【0084】

導電膜1931は、フォトリソグラフィ法により絶縁膜1909、1910等をエッチングして、第1の不純物領域1906bを露出させるコンタクトホールを形成した後、コンタクトホールを充填するように導電膜を形成し、当該導電膜を選択的にエッチングして形成する。なお、導電膜を形成する前に、コンタクトホールにおいて露出した半導体膜1904a~1904dの表面にシリサイドを形成してもよい。

30

【0085】

また、導電膜1931は、CVD法やスパッタリング法等により、アルミニウム(Al)、タングステン(W)、チタン(Ti)、タンタル(Ta)、モリブデン(Mo)、ニッケル(Ni)、白金(Pt)、銅(Cu)、金(Au)、銀(Ag)、マンガン(Mn)、ネオジム(Nd)、炭素(C)、シリコン(Si)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層又は積層で形成する。アルミニウムを主成分とする合金材料とは、例えば、アルミニウムを主成分としニッケルを含む材料、又は、アルミニウムを主成分とし、ニッケルと、炭素と珪素の一方又は両方とを含む合金材料に相当する。導電膜1931は、例えば、バリア膜とアルミニウムシリコン(Al-Si)膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン(Al-Si)膜と窒化チタン膜とバリア膜の積層構造を採用するとよい。なお、バリア膜とは、チタン、チタンの窒化物、モリブデン、又はモリブデンの窒化物からなる薄膜に相当する。アルミニウムやアルミニウムシリコンは抵抗値が低く、安価であるため、導電膜1931を形成する材料として最適である。また、上層と下層のバリア層を設けると、アルミニウムやアルミニウムシリコンのヒロックの発生を防止することができる。また、還元性の高い元素であるチタンからなるバリア膜を形成すると、結晶質半導体膜上に薄い自然酸化膜ができていたとしても、この自然酸化膜を還元し、結晶質半導体膜と良好なコンタクトをとることができる。

40

【0086】

次に、導電膜1931を覆うように、絶縁膜1911を形成する(図11(A))。絶

50

絶縁膜 1911 は、CVD 法、スパッタリング法、SOG 法、液滴吐出法またはスクリーン印刷法等を用いて、無機材料又は有機材料により、単層又は積層で形成する。また、絶縁膜 1911 は、好適には、 $0.75\text{ }\mu\text{m} \sim 3\text{ }\mu\text{m}$ の厚さで形成する。

【0087】

次に、絶縁膜 1911 の表面にアンテナとして機能する導電膜 1912 を選択的に形成する（図 11（B））。

【0088】

導電膜 1912 は、フォトリソグラフィ法により絶縁膜 1911 をエッチングして、導電膜 1931 を露出させるコンタクトホールを形成した後、コンタクトホールを充填するように導電膜を形成し、当該導電膜を選択的にエッチングして形成する。

10

【0089】

また導電膜 1912 は、CVD 法、スパッタリング法、スクリーン印刷やグラビア印刷等の印刷法、メッキ処理等を用いて、導電性材料により形成すればよい。導電性材料は、アルミニウム（Al）、チタン（Ti）、銀（Ag）、銅（Cu）、金（Au）、白金（Pt）、ニッケル（Ni）、パラジウム（Pd）、タンタル（Ta）、モリブデン（Mo）から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層構造又は積層構造で形成する。

【0090】

例えば、スクリーン印刷法を用いてアンテナとして機能する導電膜 1912 を形成する場合には、粒径が数 nm から数十 μm の導電体粒子を有機樹脂に溶解または分散させた導電性のペーストを選択的に印刷することによって設けることができる。導電体粒子としては、銀（Ag）、金（Au）、銅（Cu）、ニッケル（Ni）、白金（Pt）、パラジウム（Pd）、タンタル（Ta）、モリブデン（Mo）およびチタン（Ti）等のいずれか一つ以上の金属粒子やハロゲン化銀の微粒子、または分散性ナノ粒子を用いることができる。スクリーン印刷法を用いて形成することにより、工程の簡略化が可能となり低コスト化を図ることができる。

20

【0091】

次に、アンテナとして機能する導電膜 1912 を覆うように絶縁膜 1913 を形成する（図 12（A））。

【0092】

30

絶縁膜 1913 は、CVD 法、スパッタリング法、SOG 法、液滴吐出法、スクリーン印刷法等により、シリコンの酸化物やシリコンの窒化物等の無機材料（例えば、酸化珪素膜、酸化窒化珪素膜、窒化珪素膜、窒化酸化珪素膜等）、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ等の有機材料やシロキサン材料等により、単層または積層で形成する。

【0093】

次に、薄膜トランジスタ 1930a ~ 1930d やアンテナとして機能する導電膜 1912 を含む素子形成層を基板 1901 から剥離する。

【0094】

まず、レーザー光を照射することにより開口部 1918 を形成する（図 12（B））。続いて、素子形成層の一方の面（ここでは、絶縁膜 1917 の表面）を第 1 のシート材 1920 に貼り合わせた後、物理的な力を用いて基板 1901 から素子形成層を剥離する（図 13（A））。第 1 のシート材 1920 としては、ホットメルトフィルム等を用いることができる。また、後に第 1 のシート材 1920 を剥離する場合には、熱を加えることにより粘着力が弱まる熱剥離テープを用いることができる。

40

【0095】

なお、剥離する際に水やオゾン水等の水溶液で剥離する面を濡らしながら行うことによって、薄膜トランジスタ 1930a ~ 薄膜トランジスタ 1930d 等の素子が静電気等によって破壊されることを防止できる。また、素子形成層が剥離された基板 1901 を再利用することによって、低コスト化を実現することができる。

50

【 0 0 9 6 】

次に、素子形成層の他方の面（基板 1 9 0 1 から剥離により露出した面）に、第 2 のシート材 1 9 2 1 を設ける（図 1 3（B））。第 2 のシート材 1 9 2 1 は、ホットメルトフィルム等を用い、加熱処理と加圧処理の一方又は両方を行うことにより素子形成層の他方の面に貼り合わせることができる。また、第 1 のシート材 1 9 2 0 として熱剥離テープを用いた場合には、第 2 のシート材 1 9 2 1 を貼り合わせる際に加えた熱を利用して剥離することができる。

【 0 0 9 7 】

次に、第 2 のシート材 1 9 2 1 上に設けられた素子形成層をダイシング、スクライピング又はレーザーカット法等により選択的に分断することによって、複数の半導体装置を得ることができる。第 2 のシート材 1 9 2 1 として、プラスチック等の可撓性を有する基板を用いることによって可撓性を有する半導体装置を作製することができる。

10

【 0 0 9 8 】

なお、本実施の形態では、基板 1 9 0 1 上に薄膜トランジスタやアンテナ等の素子を形成した後、当該基板 1 9 0 1 から剥離することによって可撓性を有する半導体装置を作製する場合について示したが、これに限られない。例えば、基板 1 9 0 1 上に剥離層 1 9 0 2 を設けずに図 1 3（A）、図 1 0（A）の工程を適用することにより、基板 1 9 0 1 上に薄膜トランジスタやアンテナ等の素子が設けられた半導体装置を作製することができる。

【 0 0 9 9 】

20

なお本実施の形態では、アンテナを半導体素子と同じ基板上に形成する例について説明したが、この構成に限定されない。半導体素子を形成した後、別途形成したアンテナを、集積回路と電気的に接続するようにしても良い。この場合、アンテナと集積回路との電気的な接続は、異方導電性フィルム（ACF（Anisotropic Conductive Film））や異方導電性ペースト（ACP（Anisotropic Conductive Paste））等で圧着させることにより電気的に接続することができる。また、他にも、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤や半田接合等を用いて接続を行うことも可能である。

【 0 1 0 0 】

なお、本実施の形態は、本明細書の実施の形態の技術的要素と組み合わせて行うことができる。

30

【 0 1 0 1 】

（実施の形態 3）

本実施の形態では、半導体装置を構成するトランジスタの作製例について、実施の形態 2 で説明した構成とは異なる構成について説明する。本実施の形態では特に、単結晶シリコンにより半導体装置を構成するトランジスタを作製する形態について図 1 4、図 1 5 を用いて説明する。

【 0 1 0 2 】

まず、図 1 4（A）を用いて、トランジスタの作製工程について説明する。単結晶シリコンからなるシリコン基板 2 6 0 1 を用意する。そして、n 型の導電性が付与されたシリコン基板の主面（素子形成面または回路形成面）の素子形成領域に p 型ウェル 2 6 0 2 を選択的に形成する。また、シリコン基板の裏面を研磨する等の手法によって薄くすることも可能である。予め、シリコン基板を薄膜化することによって、半導体装置を軽量で薄型な半導体装置を作製することができる。

40

【 0 1 0 3 】

次いで、第 1 の素子形成領域と第 2 の素子形成領域とを区画するための素子分離領域となるフィールド酸化膜 2 6 0 3 を形成する。フィールド酸化膜 2 6 0 3 は厚い熱酸化膜であり、公知の LOCOS 法を用いて形成すればよい。なお、素子分離法は、LOCOS 法に限定されず、例えば素子分離領域はトレンチ分離法を用いてトレンチ構造を有していてもよいし、LOCOS 構造とトレンチ構造の組み合わせであってもよい。

50

【0104】

次いで、シリコン基板の表面を、例えば熱酸化させることによってゲート絶縁膜2604を形成する。ゲート絶縁膜2604は、CVD法を用いて形成してもよく、酸化窒化珪素膜や酸化珪素膜や窒化珪素膜やそれらの積層膜を用いることができる。

【0105】

次いで、ポリシリコン層2605aとシリサイド層2605bとの積層膜を全面に形成し、リソグラフィ技術およびドライエッチング技術に基づき積層膜を形成することによってゲート絶縁膜上にポリサイド構造を有するゲート電極2605を形成する。ポリシリコン層2605aは低抵抗化するために予め、 $10^{21}/\text{cm}^3$ 程度の濃度でリン(P)をドーピングしておいても良いし、ポリシリコン膜を形成した後で濃いn型不純物を拡散させても良い。また、シリサイド層2605bを形成する材料はモリブデンシリサイド(MoSix)、タングステンシリサイド(WSix)、タンタルシリサイド(TaSix)、チタンシリサイド(TiSix)などを適用することが可能であり、公知の方法に従い形成すれば良い。

【0106】

なおゲート電極の側壁にサイドウォールを形成してもよい。例えば、酸化珪素からなる絶縁材料層を全面にCVD法にて堆積させ、かかる絶縁材料層をエッチバックすることによってサイドウォールを形成すればよい。エッチバックの際に自己整合的にゲート絶縁膜を選択的に除去してもよい。

【0107】

次いで、ソース領域およびドレイン領域を形成するために、露出したシリコン基板にイオン注入を行う。pチャネル型FETを形成すべき素子形成領域をレジスト材料で被覆し、n型不純物であるヒ素(As)やリン(P)をシリコン基板に注入してソース領域2613及びドレイン領域2614を形成する。また、nチャネル型FETを形成すべき素子形成領域をレジスト材料で被覆し、p型不純物であるボロン(B)をシリコン基板に注入してソース領域2615及びドレイン領域2616を形成する。

【0108】

次いで、イオン注入された不純物の活性化および、イオン注入によって発生したシリコン基板における結晶欠陥を回復するために、活性化処理を行う。

【0109】

そして、活性化後に層間絶縁膜や、ソース電極またはドレイン電極となるメタル配線等を形成する。層間絶縁膜2617は、プラズマCVD法や減圧CVD法を用いて酸化シリコン膜や酸化窒化シリコン膜などを形成する。なお、さらにその上にリンガラス(PSG)、あるいはボロンガラス(BSG)、もしくはリンボロンガラス(PBSG)の層間絶縁膜が形成してもよい。

【0110】

メタル電極2619、メタル電極2621、メタル電極2620、メタル電極2622は、層間絶縁膜2617とゲート絶縁膜2604にそれぞれのFETのソース領域及びドレイン領域に達するコンタクトホールを形成した後に形成するもので、低抵抗材料として通常良く用いられるアルミニウムを用いると良い。また、アルミニウムとチタンの積層構造としても良い。

【0111】

なお、コンタクト穴は、電子線直接描画技術によって形成してもよい。電子線直接描画は、ポジ型の電子線描画用レジストを層間絶縁膜2617上の全面に形成し、電子線が照射された部分を現像液によって溶解させる。そして、コンタクト穴が形成される箇所のレジストに穴が空き、レジストをマスクとしてドライエッチングを行なうことにより、所定の位置の層間絶縁膜2617とゲート絶縁膜2604がエッチングされてコンタクト穴を形成することができる。以上のようにして、pチャネル型トランジスタ2651、nチャネル型トランジスタ2652を、単結晶基板を用いて作製することができる(図14(A))。

【0112】

次に図14(B)に示すように層間膜2624を形成する。そして層間膜2624をエッチングしコンタクトホールを形成し、メタル電極2622の一部を露出させる。層間膜2624は樹脂には限定せず、CVD酸化膜など他の膜であっても良いが、平坦性の観点から樹脂であることが望ましい。また、感光性樹脂を用いて、エッチングを用いずにコンタクトホールを形成しても良い。次に層間膜2624上に、コンタクトホールを介してメタル電極2622と接する配線2625を形成する。

【0113】

次にアンテナとして機能する導電膜2626を、配線2625と接するように形成する。導電膜2626は、銀(Ag)、金(Au)、銅(Cu)、パラジウム(Pd)、クロム(Cr)、白金(Pt)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、タングステン(W)、アルミニウム(Al)、鉄(Fe)、コバルト(Co)、亜鉛(Zn)、錫(Sn)、ニッケル(Ni)などの金属を用いて形成することができる。導電膜2626は、上記金属で形成された膜の他に、上記金属を主成分とする合金で形成された膜、或いは上記金属を含む化合物を用いて形成された膜を用いても良い。導電膜2626は、上述した膜を単層で用いても良いし、上述した複数の膜を積層して用いても良い。

10

【0114】

導電膜2626は、CVD法、スパッタリング法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法、めっき法、フォトリソグラフィ法、蒸着法等を用いて形成することができる。

20

【0115】

なお本実施の形態では、アンテナを半導体素子と同じ基板上に形成する例について説明したが、この構成に限定されない。半導体素子を形成した後、別途形成したアンテナを、集積回路と電氣的に接続するようにしても良い。この場合、アンテナと集積回路との電氣的な接続は、異方導電性フィルム(ACF(Anisotropic Conductive Film))や異方導電性ペースト(ACP(Anisotropic Conductive Paste))等で圧着させることにより電氣的に接続することができる。また、他にも、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤や半田接合等を用いて接続を行うことも可能である。

【0116】

30

次に図15に示すように、アンテナとして機能する導電膜2626を覆うように保護膜2627を形成する。保護膜2627は、窒化シリコン膜、または酸化シリコン膜、あるいは窒化酸化シリコン膜で形成されている。また、窒化シリコン膜等の代わりに有機樹脂膜、若しくは保護膜の上に有機樹脂膜を積層してもよい。有機樹脂材料として、ポリイミド、ポリアミド、アクリル、ベンゾシクロブテン(BCB)などを用いることができる。有機樹脂膜を用いる利点は、膜の形成方法が簡単である点や、比誘電率が低いので寄生容量を低減できる点、平坦化するのに適している点などがある。勿論、上述した以外の有機樹脂膜を用いても良い。

【0117】

そして、図15に示すように、フィルム2628によって覆い、半導体装置を完成させることができる。フィルム2628の表面には、水分や酸素等の侵入を防ぐために、保護膜を形成しても良い。保護膜は、珪素を有する酸化物、又は珪素を有する窒化物によって形成することができる。また、フィルムには半導体装置のブースターアンテナとなるパターンが形成されていてもよい。

40

【0118】

このように単結晶基板上に形成された半導体装置は、軽量でより小型化された製品を提供することができる。またこのような半導体装置は小型化された半導体装置を作成することができ、トランジスタ特性のばらつきも小さいため、好適である。

【0119】

なお、本実施の形態は、本明細書の実施の形態の技術的要素と組み合わせて行うことがで

50

きる。

【 0 1 2 0 】

(実施の形態 4)

本実施の形態では、本発明の半導体装置の用途について説明する。本発明の半導体装置は、例えば、紙幣、硬貨、有価証券類、無記名債券類、証書類（運転免許証や住民票等）、包装用容器類（包装紙やボトル等）、記録媒体（DVDソフトやビデオテープ等）、乗物類（自転車等）、身の回り品（鞆や眼鏡等）、食品類、植物類、動物類、人体、衣類、生活用品類、電子機器等の商品や荷物の荷札等の物品に設ける、いわゆるICラベル、ICタグ、ICカードとして使用することができる。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置（単にテレビ、テレビ受像機、テレビジョン受像機とも呼ぶ）及び携帯電話等を指す。

10

【 0 1 2 1 】

なお、本明細書において、ICカードとは、プラスチック製カードに薄片化した半導体集積回路（ICチップ）を埋設して情報を記録できるようにしたカードである。データを読み書きする方式の違いによって「接触式」と「非接触式」に分けられる。非接触式カードにはアンテナが内蔵されており、微弱な電波を利用して端末と通信することができるものである。また、ICタグとは、物体の識別に利用される微小なICチップ（特にこの用途のICチップを「ICチップ」ともいう。）に自身の識別コードなどの情報が記録されており、電波を使って管理システムと情報を送受信する能力をもつものをいう。数十ミリメートルの大きさで、電波や電磁波で読み取り器と通信することができる。本発明の無線通信によりデータの通信を行う半導体装置に使うICタグの態様はさまざまであり、カード形式のものや、ラベル類（ICラベルという）、証書類などがある。

20

【 0 1 2 2 】

本実施の形態では、図16を参照して、本発明の応用例、及びそれらを付した商品の一例について説明する。

【 0 1 2 3 】

図16（A）は、本発明に係る半導体装置を有する半導体装置の完成品の状態の一例である。ラベル台紙3001（セパレート紙）上に、半導体装置3002を内蔵した複数のICラベル3003が形成されている。ICラベル3003は、ボックス3004内に収納されている。また、ICラベル3003上には、その商品や役務に関する情報（商品名、ブランド、商標、商標権者、販売者、製造者等）が記されており、一方、内蔵されている半導体装置には、その商品（又は商品の種類）固有のIDナンバーが付されており、偽造や、商標権、特許権等の知的財産権侵害、不正競争等の不法行為を容易に把握することができる。また、半導体装置内には、商品の容器やラベルに明記しきれない多大な情報、例えば、商品の産地、販売地、品質、原材料、効能、用途、数量、形状、価格、生産方法、使用方法、生産時期、使用時期、賞味期限、取扱説明、商品に関する知的財産情報等を入力しておくことができ、取引者や消費者は、簡易な読み取り装置によって、それらの情報にアクセスすることができる。また、生産者側からは容易に書換え、消去等も可能であるが、取引者、消費者側からは書換え、消去等ができない仕組みになっている。

30

【 0 1 2 4 】

図16（B）は、半導体装置3012を内蔵したラベル状のICタグ3011を示している。ICタグ3011を商品に備え付けることにより、商品管理が容易になる。例えば、商品が盗難された場合に、商品の経路を辿ることによって、その犯人を迅速に把握することができる。このように、ICタグを備えることにより、所謂トレーサビリティに優れた商品を流通させることができる。

40

【 0 1 2 5 】

図16（C）は、本発明に係る半導体装置3022を内包したICカード3021の完成品の状態の一例である。上記ICカード3021としては、キャッシュカード、クレジットカード、プリペイドカード、電子乗車券、電子マネー、テレフォンカード、会員カード等のあらゆるカード類が含まれる。

50

【 0 1 2 6 】

なお図 1 6 (C) に示した I C カードにおいては、半導体装置を構成するトランジスタとして薄膜トランジスタを用いることにより、図 1 6 (D) に示すように折り曲げた形状に変形させたとしても使用することができる。

【 0 1 2 7 】

図 1 6 (E) は、無記名債券 3 0 3 1 の完成品の状態を示している。無記名債券 3 0 3 1 には、半導体装置 3 0 3 2 が埋め込まれており、その周囲は樹脂によって成形され、半導体装置を保護している。無記名債券 3 0 3 1 は、本発明に係る I C ラベル、I C タグ、I C カードと同じ要領で作成することができる。なお、上記無記名債券類には、切手、切符、チケット、入場券、商品券、図書券、文具券、ビール券、おこめ券、各種ギフト券、各種サービス券等が含まれるが、勿論これらに限定されるものではない。また、紙幣、硬貨、有価証券類、無記名債券類、証書類等に本発明の半導体装置 3 0 3 2 を設けることにより、認証機能を設けることができ、この認証機能を活用すれば、偽造を防止することができる。

10

【 0 1 2 8 】

また、ここでは図示しないが、書籍、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に本発明の半導体装置を設けることにより、検品システム等のシステムの効率化を図ることができる。また乗物類に半導体装置を設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物に無線タグを埋め込むことによって、生まれた年や性別または種類等を容易に識別することが可能となる。

20

【 0 1 2 9 】

以上、本発明の半導体装置は物品（生き物を含む）であればどのようなものにでも設けて使用することができる。

【 0 1 3 0 】

なお、本実施の形態は、本明細書の実施の形態の技術的要素と組み合わせて行うことができる。すなわち、半導体装置と通信装置との距離に依存する電圧値を一定の値に制御することが可能となる。これにより、半導体装置の昇圧回路における電力損失の軽減とともに、動作距離範囲の拡大を行うことができる。

【 図面の簡単な説明 】

30

【 0 1 3 1 】

【 図 1 】 実施の形態 1 を説明するための図。

【 図 2 】 実施の形態 1 を説明するための図。

【 図 3 】 実施の形態 1 を説明するための図。

【 図 4 】 実施の形態 1 を説明するための図。

【 図 5 】 実施の形態 1 を説明するための図。

【 図 6 】 実施の形態 1 を説明するための図。

【 図 7 】 実施の形態 1 を説明するための図。

【 図 8 】 実施の形態 1 を説明するための図。

【 図 9 】 実施の形態 1 を説明するための図。

40

【 図 1 0 】 実施の形態 2 を説明するための図。

【 図 1 1 】 実施の形態 2 を説明するための図。

【 図 1 2 】 実施の形態 2 を説明するための図。

【 図 1 3 】 実施の形態 2 を説明するための図。

【 図 1 4 】 実施の形態 3 を説明するための図。

【 図 1 5 】 実施の形態 3 を説明するための図。

【 図 1 6 】 実施の形態 4 を説明するための図。

【 符号の説明 】

【 0 1 3 2 】

1 0 0 半導体装置

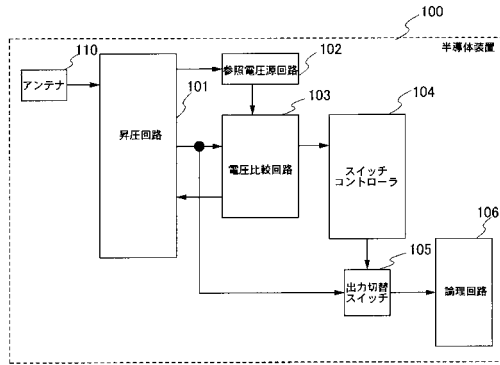
50

1 0 1	昇圧回路	
1 0 2	参照電圧源回路	
1 0 3	電圧比較回路	
1 0 4	スイッチコントローラ	
1 0 5	出力切替スイッチ	
1 0 6	論理回路	
1 1 0	アンテナ	
2 0 0	入力配線	
2 0 1	チャージポンプ	
2 0 2	チャージポンプ	10
2 0 3	チャージポンプ	
2 0 4	チャージポンプ	
2 0 5	nチャネル型トランジスタ	
2 0 6	nチャネル型トランジスタ	
2 0 7	容量素子	
2 0 8	容量素子	
2 1 5	ダイオード	
2 1 6	ダイオード	
2 2 3	出力配線	
2 2 4	出力配線	20
2 2 5	出力配線	
2 2 6	出力配線	
3 0 0	入力配線	
3 0 1	pチャネル型トランジスタ	
3 0 2	pチャネル型トランジスタ	
3 0 3	pチャネル型トランジスタ	
3 0 4	nチャネル型トランジスタ	
3 0 5	nチャネル型トランジスタ	
3 0 6	抵抗素子	
3 0 7	抵抗素子	30
3 0 8	ダイオード	
3 0 9	ダイオード	
3 1 0	ダイオード	
3 1 1	出力配線	
4 0 1	電圧比較回路	
4 0 2	電圧比較回路	
4 0 3	電圧比較回路	
4 0 4	電圧比較回路	
4 0 5	抵抗素子	
4 0 6	抵抗素子	40
4 0 7	コンパレータ	
4 0 8	抵抗素子	
4 0 9	抵抗素子	
4 1 0	コンパレータ	
4 1 1	抵抗素子	
4 1 2	抵抗素子	
4 1 3	コンパレータ	
4 1 4	抵抗素子	
4 1 5	抵抗素子	
4 1 6	コンパレータ	50

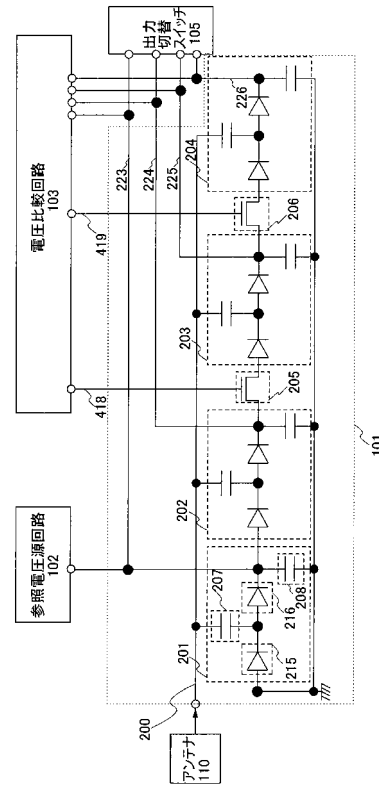
4 1 7	出力配線	
4 1 8	出力配線	
4 1 9	出力配線	
4 2 0	出力配線	
5 0 1	E x - O R 回路	
5 0 2	E x - O R 回路	
5 0 3	E x - O R 回路	
5 0 4	コントローラ出力配線	
5 0 5	コントローラ出力配線	
5 0 6	コントローラ出力配線	10
5 0 7	コントローラ出力配線	
5 0 8	信号配線	
6 0 1	nチャネル型トランジスタ	
6 0 2	nチャネル型トランジスタ	
6 0 3	nチャネル型トランジスタ	
6 0 4	nチャネル型トランジスタ	
6 0 5	出力配線	
6 0 6	出力配線	
6 0 7	出力配線	
6 0 8	出力配線	20
7 0 1	スイッチ	
7 0 2	スイッチ	
7 0 3	スイッチ	
7 0 4	スイッチ	
7 0 5	スイッチ	
7 0 6	スイッチ	
1 9 0 1	基板	
1 9 0 2	剥離層	
1 9 0 3	絶縁膜	
1 9 0 4	半導体膜	30
1 9 0 5	ゲート絶縁膜	
1 9 0 7	ゲート電極	
1 9 0 8	絶縁膜	
1 9 0 9	絶縁膜	
1 9 1 0	絶縁膜	
1 9 1 1	絶縁膜	
1 9 1 2	導電膜	
1 9 1 3	絶縁膜	
1 9 1 7	絶縁膜	
1 9 1 8	開口部	40
1 9 2 0	シート材	
1 9 2 1	シート材	
1 9 3 1	導電膜	
1 9 5 0	領域	
1 9 5 1	素子層	
2 6 0 1	シリコン基板	
2 6 0 2	p型ウェル	
2 6 0 3	フィールド酸化膜	
2 6 0 4	ゲート絶縁膜	
2 6 0 5	ゲート電極	50

2 6 1 3	ソース領域	
2 6 1 4	ドレイン領域	
2 6 1 5	ソース領域	
2 6 1 6	ドレイン領域	
2 6 1 7	層間絶縁膜	
2 6 1 9	メタル電極	
2 6 2 0	メタル電極	
2 6 2 1	メタル電極	
2 6 2 2	メタル電極	
2 6 2 4	層間膜	10
2 6 2 5	配線	
2 6 2 6	導電膜	
2 6 2 7	保護膜	
2 6 2 8	フィルム	
2 6 5 1	pチャネル型トランジスタ	
2 6 5 2	nチャネル型トランジスタ	
3 0 0 1	ラベル台紙	
3 0 0 2	半導体装置	
3 0 0 3	ICラベル	
3 0 0 4	ボックス	20
3 0 1 1	ICタグ	
3 0 1 2	半導体装置	
3 0 2 1	ICカード	
3 0 2 2	半導体装置	
3 0 3 1	無記名債券	
3 0 3 2	半導体装置	
1 9 0 4 a	半導体膜	
1 9 0 4 b	半導体膜	
1 9 0 4 c	半導体膜	
1 9 0 4 d	半導体膜	30
1 9 0 6 a	チャネル形成領域	
1 9 0 6 b	不純物領域	
1 9 0 6 c	不純物領域	
1 9 3 0 a	薄膜トランジスタ	
1 9 3 0 b	薄膜トランジスタ	
1 9 3 0 c	薄膜トランジスタ	
1 9 3 0 d	薄膜トランジスタ	
2 6 0 5 a	ポリシリコン層	
2 6 0 5 b	シリサイド層	

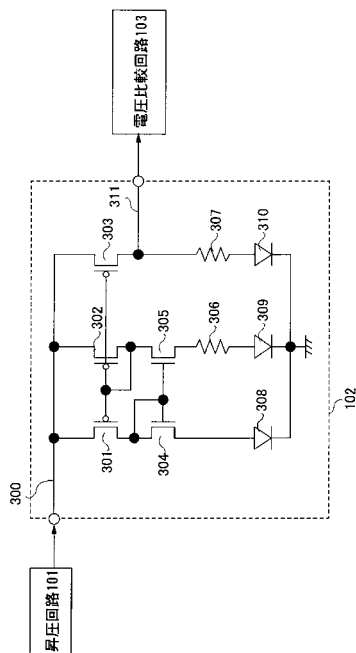
【図 1】



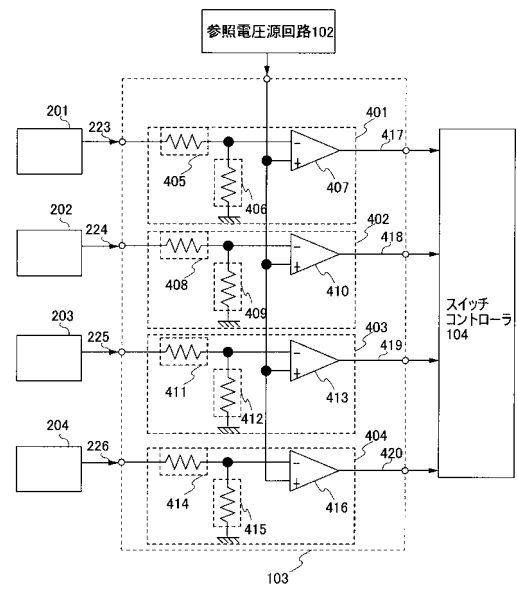
【図 2】



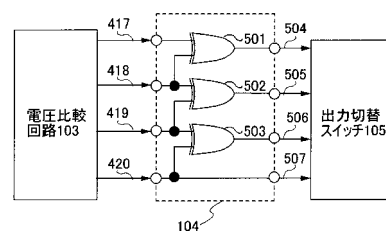
【図 3】



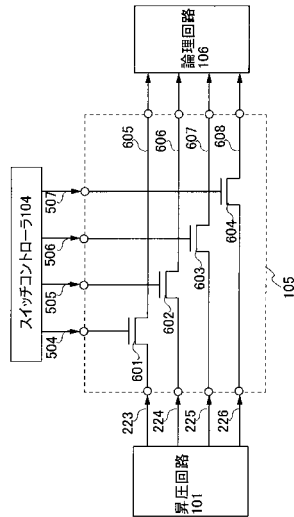
【図 4】



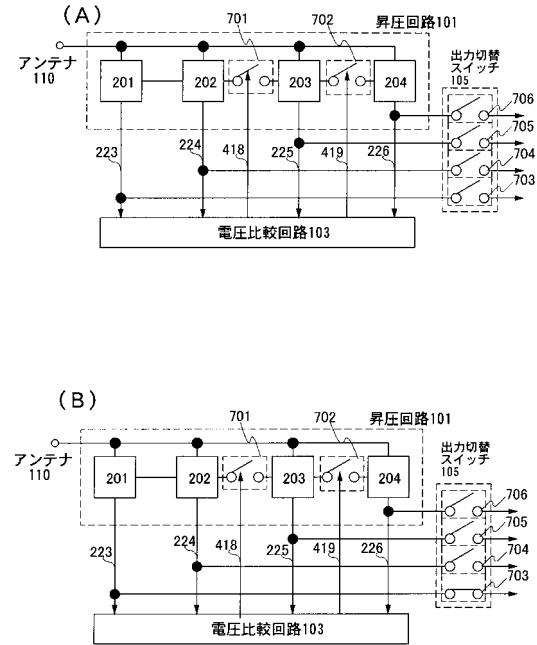
【図 5】



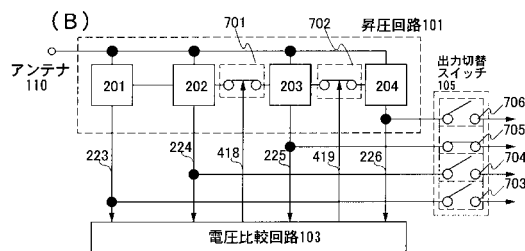
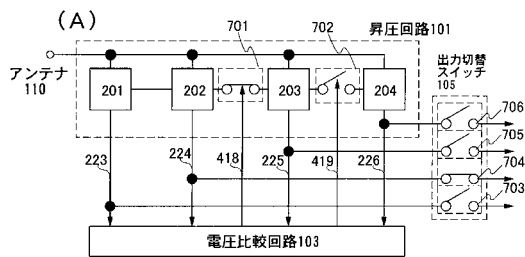
【図 6】



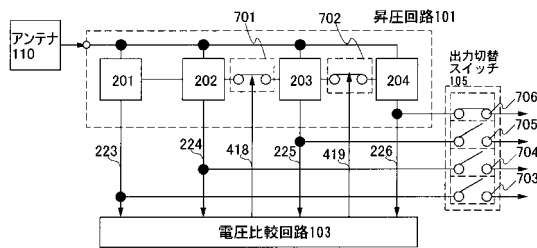
【図 7】



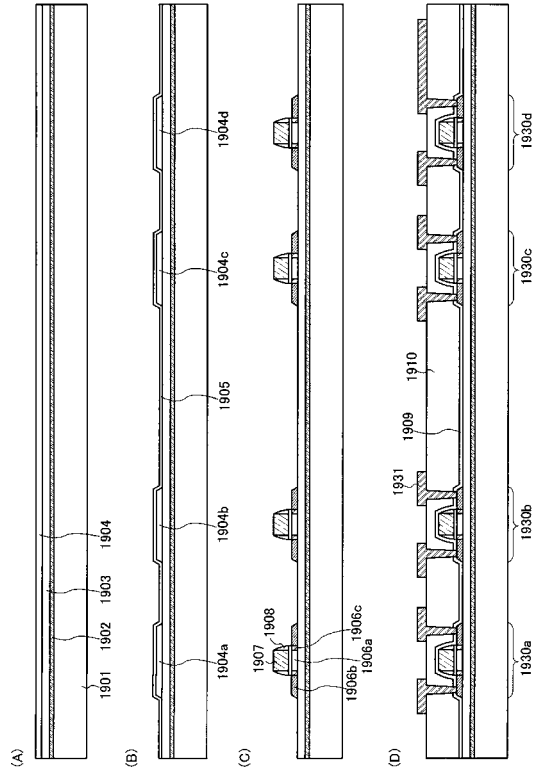
【図 8】



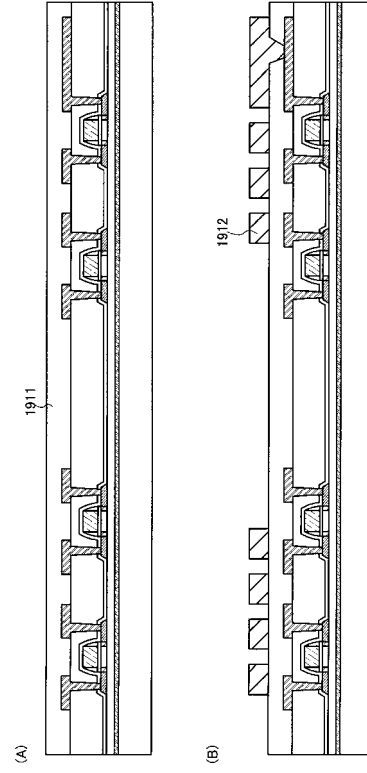
【図 9】



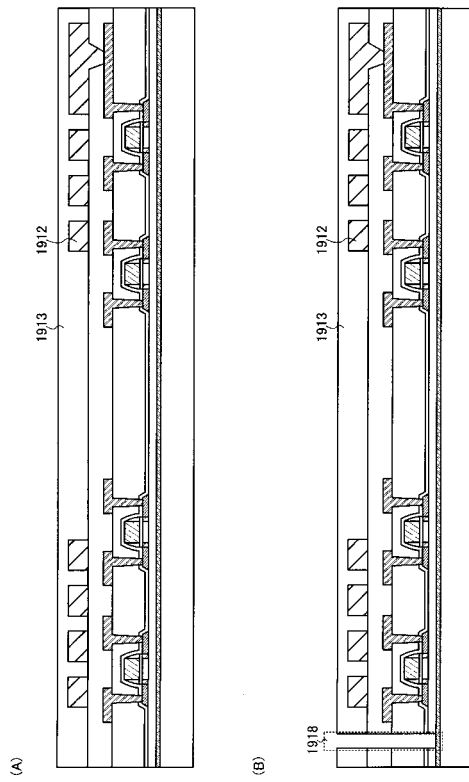
【図 10】



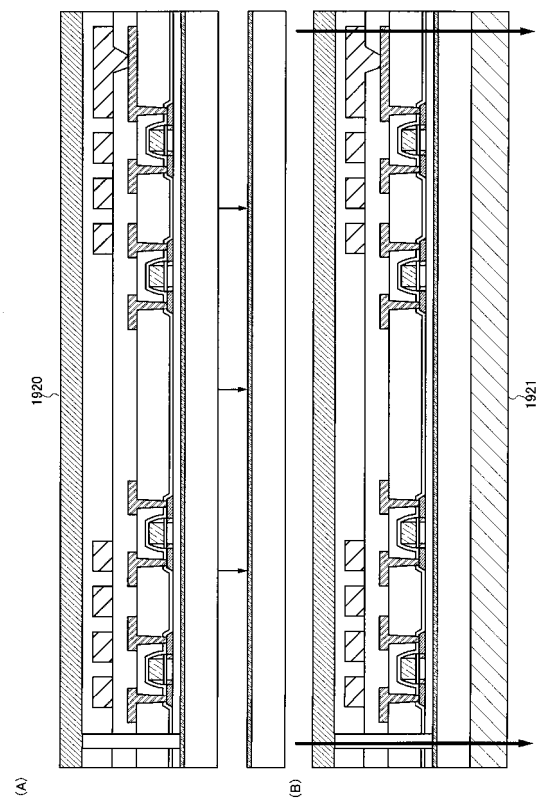
【図 11】



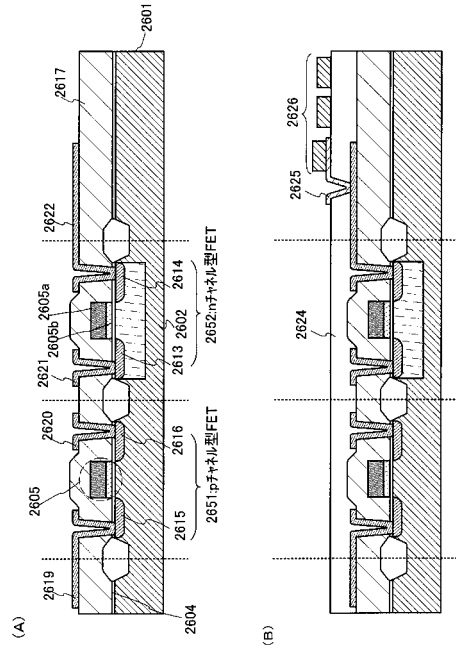
【図 12】



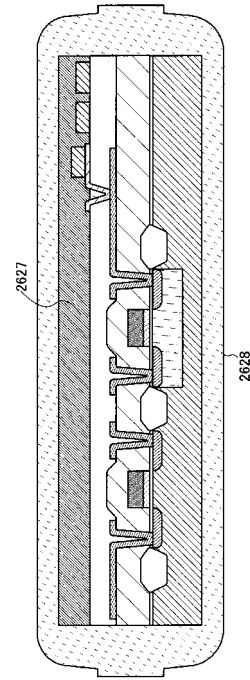
【図 13】



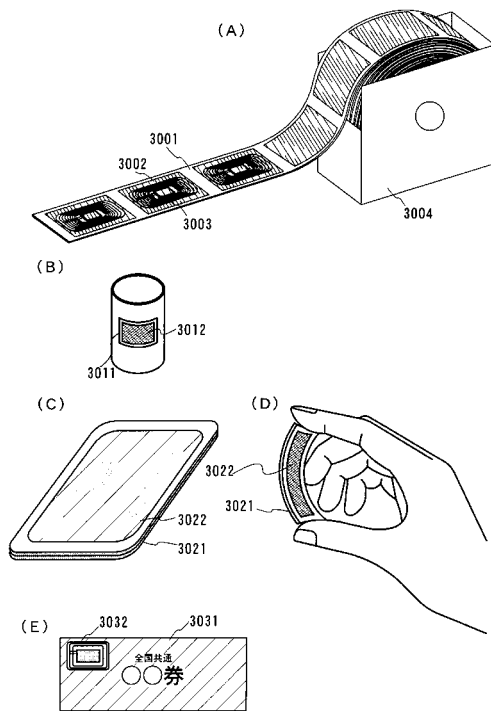
【図14】



【図15】



【図16】



フロントページの続き

(51)Int.Cl.		F I	
H 0 1 L	27/08 (2006.01)	H 0 1 L	27/08 3 2 1 L
H 0 1 L	21/8238 (2006.01)	G 0 6 K	19/00 J
H 0 1 L	27/092 (2006.01)	G 0 6 K	19/00 H
G 0 6 K	19/07 (2006.01)		

(56)参考文献 特表2009-507460(JP,A)
 国際公開第2007/026289(WO,A1)
 特開2007-133500(JP,A)
 特開2000-262044(JP,A)
 特開2005-191961(JP,A)
 特開2001-309642(JP,A)
 特開2003-88103(JP,A)
 特開2006-345611(JP,A)
 国際公開第2006/085632(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L	2 1 / 8 2 2
G 0 6 K	1 9 / 0 7
H 0 1 L	2 1 / 8 2 3 4
H 0 1 L	2 1 / 8 2 3 8
H 0 1 L	2 7 / 0 4
H 0 1 L	2 7 / 0 6
H 0 1 L	2 7 / 0 8
H 0 1 L	2 7 / 0 9 2
H 0 2 M	3 / 0 7