

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 1 部門第 2 区分
【発行日】令和 6 年 8 月 16 日(2024.8.16)

【公開番号】特開 2024-87900(P2024-87900A)
【公開日】令和 6 年 7 月 2 日(2024.7.2)
【年通号数】公開公報(特許)2024-122
【出願番号】特願 2022-202799(P2022-202799)
【国際特許分類】
A 6 3 F 5/04(2006.01)
【F I】
A 6 3 F 5/04 6 1 1 B

10

【手続補正書】
【提出日】令和 6 年 8 月 7 日(2024.8.7)
【手続補正 1】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項 1】

20

演算回路、リードメモリ、及びリードライトメモリを含んだマイクロプロセッサを実装して遊技の進行を制御する遊技制御手段と、
設定値を変更、又は確認するために設けられた設定スイッチと、を備え、
前記遊技制御手段は、
前記リードライトメモリの特定アドレス範囲内の演算を行い、演算結果を前記リードライトメモリの前記特定アドレス範囲以外の演算結果格納領域に記憶する範囲演算手段と、
前記リードライトメモリの特定アドレス範囲内の演算を行い、演算結果と、前記演算結果格納領域に記憶された演算結果との照合を行う範囲照合手段と、
前記リードライトメモリの所定範囲を初期化する初期化手段と、
遊技の進行に伴うメイン処理を行うメイン処理手段と、を有し、
前記リードライトメモリは、遊技の進行に直接関与するデータを記憶するための第 1 記憶手段と、遊技の進行に直接関与しないデータを記憶するための第 2 記憶手段で構成され、
前記所定範囲の開始位置として、
電源投入時に前記設定スイッチがオン状態であり、且つ、前記範囲照合手段により照合不一致が検出されていた場合の前記第 1 記憶手段の第 1 開始位置と、
電源投入時に前記設定スイッチがオン状態であり、且つ、前記範囲照合手段により照合不一致が検出されていない場合の前記第 1 記憶手段の第 2 開始位置と、
前記メイン処理手段の単位遊技終了後であり、且つ、次の単位遊技が開始する前の場合の前記第 1 記憶手段の第 3 開始位置と、が設定されるように構成可能であり、
前記第 1 開始位置、前記第 2 開始位置、及び前記第 3 開始位置を含む第 1 記憶手段の初期化開始位置は、2 バイトのアドレスで表され、
前記第 1 記憶手段の第 1 開始位置、第 2 開始位置、第 3 開始位置はそれぞれ、前記第 2 記憶手段の第 1 開始位置、第 2 開始位置、第 3 開始位置に対応付けられ、
前記初期化手段は、
前記第 1 開始位置、前記第 2 開始位置、又は前記第 3 開始位置のなかから選択した 1 つの開始位置に関する 2 バイトのアドレスの値を記憶判定領域に格納し、
前記記憶判定領域に格納されたアドレスの下位アドレスの値に応じて、前記第 2 記憶手段の第 1 開始位置、第 2 開始位置、第 3 開始位置のうち 1 つを前記第 2 記憶手段の初期化開

30

40

50

始位置として決定し、

前記第 1 記憶手段に関して、前記第 1 開始位置、前記第 2 開始位置、及び前記第 3 開始位置のいずれかの前記第 1 記憶手段の初期化開始位置から初期化を行い、

前記第 2 記憶手段に関して、決定された前記第 2 記憶手段の初期化開始位置から初期化を行い、

前記第 2 記憶手段には、前記第 1 記憶手段の初期化開始位置に係る下位アドレスと、前記第 2 記憶手段の初期化開始位置に係るアドレスとの対応関係を示す対応データが記憶され

る。
前記初期化手段は、前記対応データを用いて、前記記憶判定領域に格納された前記下位アドレスの値に対応する前記第 2 記憶手段の初期化開始位置を決定することを特徴とする遊技機。

10

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0003

【補正方法】変更

【補正の内容】

【0003】

このような遊技機のなかには、遊技制御作業領域の条件に応じて、複数の先頭アドレスから初期化を行う遊技機が開示されている（例えば、特許文献 1 参照）。

【手続補正 3】

20

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正の内容】

【0004】

【特許文献 1】特開 2019 - 141455 号公報

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

30

上記のような遊技機では、遊技制御作業領域のみを初期化しているが、現在では、遊技制御作業領域であるメイン RAM の使用領域内の領域と、遊技制御作業領域ではないメイン RAM の使用領域外の領域とを同じ条件で初期化する必要があり、遊技機業界特有の規則により、使用領域内、使用領域外のそれぞれで、条件に応じたプログラムを作成してメイン ROM に記憶しておかなければならない。しかしながら、このようなプログラムをそれぞれ用意することは、メイン ROM のプログラム領域を圧迫する要因の 1 つとなり、また、メインプログラムの煩雑化にもつながる。

【手続補正 5】

40

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】削除

【補正の内容】

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

50

本発明は、上記のような点に鑑みてなされたものであり、使用領域内作業領域、使用領域外作業領域のそれぞれに関してメインＲＡＭの初期化を行うことができる、より小さなサイズのプログラムを備える遊技機を提供することを目的とする。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

また、本発明は、使用領域外作業領域のＲＡＭクリア処理を、使用領域内作業領域のＲＡＭクリア処理等とは完全に独立したものとし、他の規格に応じたプログラムの作成や変更を容易にすることを目的とする。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

演算回路（例えば、メインＣＰＵ 2101）、リードメモリ（例えば、メインＲＯＭ 2102）、及びリードライトメモリ（例えば、メインＲＡＭ 2103）を含んだマイクロプロセッサ（例えば、マイクロプロセッサ 2100）を実装して遊技の進行を制御する遊技制御手段と、

設定値を変更、又は確認するために設けられた設定スイッチ（例えば、設定用鍵型スイッチ）と、を備え、

前記遊技制御手段は、

前記リードライトメモリの特定アドレス範囲内の演算を行い、演算結果を前記リードライトメモリの前記特定アドレス範囲以外の演算結果格納領域に記憶する範囲演算手段（例えば、図 190 に示す電断割込み処理で呼び出されるＣＲＣ生成処理（使用領域外）でＣＲＣ演算処理を行うＣＲＣ回路 2107c と、演算結果のＣＲＣ値をＣＲＣ値格納領域 2103e に格納するメインＣＰＵ 2101）と、

前記リードライトメモリの特定アドレス範囲内の演算を行い、演算結果と、前記演算結果格納領域に記憶された演算結果との照合を行う範囲照合手段（例えば、図 172 に示すＣＲＣ検査処理（使用領域外）で、ＣＲＣ値の比較を行うメインＣＰＵ 2101）と、

前記リードライトメモリの所定範囲を初期化する初期化手段（例えば、図 176 に示す指定ＲＡＭ初期化処理等の初期化処理を実行するメインＣＰＵ 2101）と、

遊技の進行に伴うメイン処理を行うメイン処理手段（例えば、図 170 に示すメイン処理を実行するメインＣＰＵ 2101）と、を有し、

前記リードライトメモリは、遊技の進行に直接関与するデータを記憶するための第 1 記憶手段（例えば、使用領域内ＲＡＭエリア 2203a）と、遊技の進行に直接関与しないデータを記憶するための第 2 記憶手段（例えば、使用領域外ＲＡＭエリア 2203b）で構成され、

前記所定範囲の開始位置として、

電源投入時に前記設定スイッチがオン状態であり、且つ、前記範囲照合手段により照合不一致が検出されていた場合の前記第 1 記憶手段の第 1 開始位置（例えば、ＲＡＭ異常発生時クリアアドレス）と、

電源投入時に前記設定スイッチがオン状態であり、且つ、前記範囲照合手段により照合不一致が検出されていない場合の前記第 1 記憶手段の第 2 開始位置（例えば、設定変更時クリアアドレス）と、

前記メイン処理手段の単位遊技終了後であり、且つ、次の単位遊技が開始する前の場合の前記第 1 記憶手段の第 3 開始位置（例えば、1 遊技終了時クリアアドレス）と、が設定さ

10

20

30

40

50

れるように構成可能であり、

前記第 1 開始位置、前記第 2 開始位置、及び前記第 3 開始位置を含む第 1 記憶手段の初期化開始位置は、2 バイトのアドレスで表され、

前記第 1 記憶手段の第 1 開始位置、第 2 開始位置、第 3 開始位置はそれぞれ、前記第 2 記憶手段の第 1 開始位置、第 2 開始位置、第 3 開始位置に対応付けられ、

前記初期化手段は、

前記第 1 開始位置、前記第 2 開始位置、又は前記第 3 開始位置のなかから選択した 1 つの開始位置に関する 2 バイトのアドレスの値を記憶判定領域に格納し、

前記記憶判定領域に格納されたアドレスの下位アドレスの値に応じて、前記第 2 記憶手段の第 1 開始位置、第 2 開始位置、第 3 開始位置のうち 1 つを前記第 2 記憶手段の初期化開始位置として決定し、

前記第 1 記憶手段に関して、前記第 1 開始位置、前記第 2 開始位置、及び前記第 3 開始位置のいずれかの前記第 1 記憶手段の初期化開始位置から初期化を行い（例えば、図 176 に示すステップ S 2151 の使用領域内 RAM 初期化）、

前記第 2 記憶手段に関して、決定された前記第 2 記憶手段の初期化開始位置から初期化を行い（例えば、図 176 に示すステップ S 2150 の使用領域外 RAM 初期化処理（使用領域外））、

前記第 2 記憶手段には、前記第 1 記憶手段の初期化開始位置に係る下位アドレスと、前記第 2 記憶手段の初期化開始位置に係るアドレスとの対応関係を示す対応データが記憶され、

前記初期化手段は、前記対応データを用いて、前記記憶判定領域に格納された前記下位アドレスの値に対応する前記第 2 記憶手段の初期化開始位置を決定することを特徴とする遊技機。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

このような本発明の構成によれば、使用領域外作業領域の RAM 初期化範囲を決定する際に、遊技機の状態等を判定しないので、その分プログラムサイズを小さくすることができる。また、メイン ROM のプログラム領域の容量が圧迫されることを軽減することができる。また、上記のような構成によって、メインプログラムの構成や記述をより簡潔なものとすることができるため、当該プログラムの開発効率やメンテナビリティを向上させることができる。さらに、使用領域外作業領域の RAM 初期化範囲を、使用領域内作業領域の RAM 初期化開始アドレスの一部に基づいて決定しているため、使用領域外作業領域の RAM クリア処理を完全に独立させることができ、そのために、他の規格に応じたプログラムの作成や変更を容易に行うことができる。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】削除

【補正の内容】

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

上記構成の遊技機によれば、使用領域内作業領域、使用領域外作業領域のそれぞれに関

10

20

30

40

50

してメイン R A M の初期化を行うことができる、より小さなサイズのプログラムを備えることにより、メイン R O M のプログラム領域の容量が圧迫されることを軽減することができる。また、メインプログラムの構成や記述をより簡潔なものとし、当該プログラムの開発効率やメンテナビリティを向上させることができ、さらに、使用領域外作業領域の R A M クリア処理を完全に独立させることができるので、他の規格に応じたプログラムの作成や変更が容易になる。

10

20

30

40

50