

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁷ G01R 31/26	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년06월02일 10-0493058 2005년05월25일
(21) 출원번호 (22) 출원일자	10-2003-0023735 2003년04월15일	(65) 공개번호 (43) 공개일자
		10-2004-0089897 2004년10월22일

(73) 특허권자	삼성전자주식회사 경기도 수원시 영통구 매탄동 416
(72) 발명자	정애용 충청남도천안시청수동LG/SKAPT106-1304 김성옥 충청남도천안시신방동두레현대아파트204-306 방정호 경기도용인시수지읍풍덕천리1168진산마을삼성5차아파트513동401호 신경선 경기도의왕시포일동441-2삼호아파트6동201호 지대갑 경기도용인시수지읍풍덕천리삼성5차아파트526-1707
(74) 대리인	이영필

심사관 : 권호영

(54) 소켓 이상 유무를 실시간으로 판단하는 반도체 소자의 전기적 검사방법

요약

DUT 보드에 탑재된 소켓(socket)의 이상 유무를 실시간으로 점검할 수 있는 반도체 소자의 전기적 검사방법에 관해 개시한다. 이를 위해 본 발명은 테스터(tester)에서 전기적 검사를 수행한 후, 소켓의 이상 유무를 판단할 수 있는 전기적 검사 결과를 누적시키고, 이를 소켓의 이상 유무를 판단할 수 있는 기준값과 비교하여 DUT 보드에 장착된 복수개의 소켓에 대한 사용 가능 여부를 판단하여, 판단결과를 핸들러에 송신함으로써 DUT(Device Under Test) 보드에서 결함이 있는 소켓의 사용을 중지시킨다.

대표도

도 4

명세서

도면의 간단한 설명

- 도 1은 피검사 반도체 소자(Device Under Test, 이하 'DUT')가 검사되는 테스터의 개념을 설명하기 위한 블록도이다.
- 도 2는 테스터와 연결된 핸들러의 기능을 설명하기 위한 개략적인 블록도이다.
- 도 3은 핸들러의 테스트 사이트(test site)에 탑재되는 DUT 보드의 평면도이다.

도 4는 본 발명에 의한 소켓 이상 유무를 실시간으로 판단할 수 있는 반도체 소자의 전기적 검사방법을 설명하기 위한 플루차트(flow chart)이다.

도 5는 일반적인 메모리 소자의 전기적 검사 항목 및 검사 순서를 설명하기 위한 플루차트이다.

도 6은 본 발명에 의하여 테스터의 파일 저장수단에 저장되는 전기적 검사 결과 및 누적된 검사 결과를 설명하기 위한 데이터 시트(data sheet)이다.

도 7은 본 발명에 따라 DUT 보드의 개별 소켓별 사용 가능 여부를 판단하는 절차를 설명하기 위한 블록 다이어그램(block diagram)이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자의 전기적 검사방법에 관한 것으로, 더욱 상세하게는 DUT 보드의 소켓 결함과 관련된 반도체 패키지의 전기적 검사방법에 관한 것이다.

테스터란, 반도체 소자를 전기적으로 검사하는 기능을 수행하는 하드웨어와 소프트웨어가 결합된 자동화 장치를 말한다. 일반적으로 디램(DRAM)과 같은 메모리 반도체 소자는 대용량화, 다핀화의 추세로 발전하고 있다. 이에 따라 반도체 메모리 소자용 테스터의 개발 방향은 높은 작업 처리량(through put)에 중점을 두고 발전하고 있다.

한편 반도체 메모리 소자의 용량이 대용량으로 발전하면, 테스터에서 전기적 검사를 수행하는 시간이 길어지기 때문에 전기적 검사비용이 증가하게 된다. 따라서 전기적 검사비용이 증가하는 문제를 해결하기 위한 대책으로, 반도체 메모리 소자용 테스터에서는 통상적으로 병렬 검사 방식을 채택하여 왔다.

병렬 검사 방식이란, 다수개의 반도체 소자를 한 개씩 순서대로 검사하는 것이 아니라, 일괄적으로 동시에 검사하는 방식을 말한다. 현재 디램 소자인 경우 32, 64개에 대한 병렬 검사는 실용화된 상태에 있고, 128개의 디램 반도체 소자에 대한 동시 병렬 검사가 실용화를 앞두고 있다.

도 1은 DUT가 검사되는 테스터의 개념을 설명하기 위한 블록도이다.

도 1을 참조하면, 테스터(1000) 내부에는, 테스터의 전체를 통제하는 마이크로 프로세서(1100)가 있고, 상기 마이크로 프로세서(1100)는 파일 저장수단(1200)과 함께 작동하여, 반도체 소자의 전기적 검사에 필요한 프로그램 파일을 저장하고, 검사 결과를 저장하고, 또한 테스터(1000) 전체를 제어하는데 필요한 시스템 프로그램을 저장한다.

그리고, 테스터 내부에는 반도체 소자의 전기적 검사에 필요한 하드웨어, 즉 타이밍 발생기, 패턴 발생기(pattern generator), 파형 정형기(wave formatter), 논리 비교기, 입출력용 전원, DC(Direct Current) 측정 유닛, 프로그램어블 전원(programmable power supply) 등이 내장되어 있다. 이때, 상기 테스터(1000)는 통상적으로 핸들러(handler, 도 2 2000)라는 자동 로봇과 함께 운용된다. 따라서 DUT는 핸들러에 존재하는 테스트 사이트(2100)로 로딩(loading)되어 반도체 소자에 대한 기능이 전기적으로 검사된다.

도 2는 테스터와 연결된 핸들러의 기능을 설명하기 위한 개략적인 블록도이다.

도 2를 참조하면, 핸들러(2000)는 핸들러 제어용 마이크로 프로세서(2200)에 의해 독립적으로 제어되고 테스터에 내장된 마이크로 프로세서와 서로 교신하는 자동 검사 로봇이다. 상기 핸들러(2000) 내부에는 외부로부터 DUT를 로딩하여 테스트 사이트(2100)로 위치시키는 로딩부(2300)가 있다. 또한 검사가 완료된 DUT를 다시 외부로 이송하는 언로딩부(2400)가 있다. 또한, 테스터(1000)로부터 전기적 검사 결과를 정보신호 케이블(2700)을 통해 전송 받아 DUT를 불량, 합격을 분류하는 분류부(2500)가 있다.

그리고 테스트 사이트 온도 제어부(2600)는 DUT가 검사되는 영역, 예컨대 테스트 사이트(2100)의 온도를 고온, 상온 및 저온의 상태로 제어하여 반도체 소자가 온도 변화에 관계없이 정확한 기능을 발휘하는지를 검사하는데 활용된다. 마지막으로 테스트 사이트(2100)는 DUT 보드를 통해 DUT와 테스터(1000)를 전기적으로 서로 연결시키는 영역으로 테스터와는 검사신호 케이블(2800)을 통해 서로 연결된다.

따라서, 핸들러(2000)는 테스터(1000)와 정보신호 케이블(2700) 및 검사신호 케이블(2800)을 통해 서로 연결된 상태에서, 외부로부터 DUT를 로딩하여, 이를 테스트 사이트(2100)에 있는 DUT 보드의 소켓에 탑재한 후, 테스터(1000)로 검사 시작 신호를 보낸다. 그리고 테스터(1000)로부터 검사종료 신호를 수신하면, 소켓에 있는 DUT를 상기 검사종료 신호와 함께 수신된 검사결과에 따라 소켓에 있는 DUT를 분류하고 이를 언로딩한다.

도 3은 핸들러의 테스트 사이트(test site)에 탑재되는 DUT 보드의 평면도이다.

도 3을 참조하면, 테스터에서 병렬검사가 진행될 경우, DUT 보드(2110)의 형태는 인쇄회로기판(2102)에 복수개의 소켓(2104)이 매트릭스 형태로 장착된 형태를 갖는다. 그러나 소켓(2104)의 수명은 영구적이지 못하고 불량률이 빈번히 발생한다. 이로 인해 테스터가 DUT에 대하여 비정상적인 전기적 검사를 수행하게 되고, 이는 전기적 검사의 정확도를 떨어뜨려 품질문제를 야기하고, 재검사를 불가피하게 수행하게 하는 비효율적인 공정문제를 발생시킨다.

이러한 문제를 사전에 예방하기 위해서는 DUT 보드의 소켓 불량을 정확하게 발견하고 이를 수리 혹은 교체하여야 한다. 그러나 많은 개수의 DUT 보드에 장착된 수많은 소켓 상태를 상세하게 파악하고 이를 수리 및 교체하는 것은 현실적으로 어려움이 뒤따른다. 또한 소켓 불량을 파악하고 수리 및 교체하는 과정에서 사람에 의해 발생하는 여러 가지 오류들을 고려해 볼 때, 자동화를 통한 소켓 정비가 좀 더 선진화된 해결책이라 여겨진다.

이에 선행기술이 대한민국 특허공개공보 2002-077598호(2002년 10월 12일 공개)에 "테스트 핸들러의 자동 소켓 오프 방법"이란 제목으로 게시되어 있다. 이는 DUT 보드에 있는 각 소켓별 수율을 참조하여 핸들러의 마이크로 프로세서의 제어에 의해 불량소켓을 자동으로 오프(off)시키는 방법이다. 그러나 이 방법은 테스터로부터 수신한 DUT 분류 정보를 참조한 후, 핸들러에서 불량소켓을 점검하여 처리하는 방법으로 정확도가 떨어지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 DUT 보드에 장착된 소켓(socket)의 이상 유무를 실시간으로 점검하여 조치할 수 있는 반도체 소자의 전기적 검사방법을 제공하는데 있다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명에 따른 반도체 소자의 전기적 검사방법은, 먼저 테스터와 핸들러(handler)가 DUT 보드를 통해 연결된 핸들러의 검사 사이트로 피검사 반도체 소자(DUT)를 로딩(loading)한다. 상기 테스터의 작동에 의해 상기 DUT에 대한 전기적 검사를 수행한다. 상기 테스터에서 DUT 보드의 개별 소켓별로 전기적 검사 결과를 수집한다. 상기 수집된 DUT 보드의 개별 소켓별 전기적 검사결과를 상기 테스터에 있는 저장수단에 저장하고 이를 누적시킨다. 상기 수집된 DUT 보드의 개별 소켓별 전기적 검사 결과의 일부를 핸들러로 전송하여 상기 수집된 전기적 검사결과에 따라 DUT를 처리한다. 상기 테스터의 저장수단에 누적된 DUT 보드의 개별 소켓별 전기적 검사 결과를 소켓의 이상 유무를 판단할 수 있는 기준값과 서로 비교한다. 상기 비교에 따라 상기 DUT 보드의 개별 소켓별 사용가능 여부를 판단한다. 마지막으로, 상기 판단 결과를 핸들러로 전송하여 상기 DUT 보드에서 불량 소켓의 사용을 중지시킨다.

본 발명의 바람직한 실시예에 의하면, 상기 DUT 보드는 복수개의 DUT, 예컨대 복수개의 반도체 메모리 소자가 탑재되어 동시에 전기적 검사가 진행되는 것이 적합하다.

또한 본 발명의 바람직한 실시예에 의하면, 상기 테스터의 저장수단에 누적되는 개별 소켓별 전기적 검사결과는 연속 검사결과(continuity test results), 누설전류 검사 결과(leakage test results) 혹은 타이밍 검사 결과(timing test results)를 포함하는 것이 적합하다.

바람직하게는, 상기 저장수단에 누적된 개별 소켓별 전기적 검사 결과와, 소켓의 이상 유무를 판단할 수 있는 기준값과 서로 비교하는 시기는 상기 전기적 검사를 시작하고 일정시간이 경과된 후에 실시하거나 혹은 일정 개수의 DUT에 대한 전기적 검사가 완료된 후에 실시하는 것이 적합하다.

상기 소켓의 이상 유무를 판단할 수 있는 기준값은 연속 검사에 대한 불량 횟수, 누설전류 검사에 대한 불량 횟수 혹은 타이밍 검사에 대한 불량 횟수를 포함하는 것이 적합하다.

본 발명에 따르면, 소켓에 대한 수리 및 교체를 효율적으로 실시할 수 있고, 반도체 소자에 대한 전기적 검사의 정확도를 높일 수 있으며, 재검사 공정을 줄여서 검사 공정의 효율을 높일 수 있으며, 사람에 의한 관리 항목을 줄여서 반도체 소자의 전기적 검사공정의 생산성을 향상시킬 수 있다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 한다. 그러나, 아래의 상세한 설명에서 개시되는 실시예는 본 발명을 한정하려는 의미가 아니라, 본 발명이 속한 기술분야에서 통상의 지식을 가진 자에게, 본 발명의 개시가 실시 가능한 형태로 완전해지도록 발명의 범주를 알려주기 위해 제공되는 것이다.

본 명세서에서 말하는 DUT 보드는 가장 넓은 의미로 사용하고 있으며 아래의 바람직한 실시예에 나온 것과 같은 특정 형상의 것만을 한정하는 것이 아니다.

본 발명은 그 정신 및 필수적 특징사항을 이탈하지 않고 다른 방식으로 실시할 수 있다. 예를 들면, 상기 바람직한 실시예에 있어서는 반도체 소자가 DRAM을 위주로 설명하지만, 이는 병렬검사를 수행할 수 있는 어떤 종류의 반도체 소자여도 무방하다. 또한, 상기 테스터의 저장수단에 누적되는 개별 소켓별 전기적 검사결과는, 본 발명에서는 연속 검사결과, 누설전류 검사결과, 타이밍 검사결과이지만, 이는 소켓의 불량 상태를 파악할 수 있는 또 다른 검사결과 추가할 수도 있다. 따라서, 아래의 바람직한 실시예에서 기재한 내용은 예시적인 것이며 한정하는 의미가 아니다.

도 4는 본 발명에 의한 소켓 이상 유무를 실시간으로 판단할 수 있는 반도체 소자의 전기적 검사방법을 설명하기 위한 플루차트(flow chart)이다.

도 4를 참조하면, 본 발명에 의한 소켓 이상 유무를 실시간으로 판단할 수 있는 반도체 소자의 전기적 검사방법은, 먼저 핸들러와 테스터가 결합되어 준비 상태에 있는 전기적 검사장치를 셋업(setup)시킨다. 일반적으로 핸들러는 수평식과 수직식으로 구별된다. 그러나 본 발명과 같이 한번에 복수개의 DUT가 동시에 검사되는 병렬방식의 전기적 검사인 경우, 수평식 핸들러를 사용하는 것이 바람직하다.

그 후 상기 핸들러의 테스트 사이트로 DUT를 로딩(S100)한다. 상기 DUT는 메모리 소자, 예컨대 DRAM 소자인 것이 바람직하다. 상기 테스트 사이트는 전기적 병렬 검사를 위한 복수개의 소켓이 인쇄회로기판 위에 장착된 DUT 보드 위를 의미한다. 이어서 테스터에서 검사 프로그램을 운용하여 DUT 보드 위에 로딩된 각각의 DUT에 대하여 전기적 기능을 일괄적으로 검사(S110)한다.

이어서 상기 테스터에서 상기 DUT 보드의 개별 소켓별로 전기적 검사결과를 수집(S120)하여, 테스터 내부에 있는 파일 저장수단에 이를 저장하고, 상기 저장된 개별 소켓별 전기적 검사결과를 지속적으로 누적(S130)한다. 상기 개별 소켓별 전기적 검사결과를 수집하고, 테스터 내부에 있는 파일 저장수단에 개별 소켓별 전기적 검사결과를 저장 및 누적하는 일련의 작업은 검사 프로그램 내부에서 소프트웨어적으로 진행된다.

상기 개별 소켓별 전기적 검사결과는, 연속 검사결과, 누설전류 검사결과, 타이밍 검사결과 등이다. 하지만 소켓의 이상 유무를 파악할 수 있는 검사항목의 결과라면 추가로 수집하여 활용할 수도 있다. 참고로 반도체 소자의 전기적 검사는 모든 검사 항목에 대한 상세한 검사결과가 테스터에 있는 파일 저장수단으로 기록되어 저장된다. 이러한 기록결과는 합격/불합격(pass/fail)만으로 소켓의 이상 유무를 파악하는 방법보다도 더욱 상세하고 정확하게 소켓의 이상 유무를 파악할 수 있는 자료가 된다.

상기 연속 검사결과는 소켓의 연결경로에서 발생한 단락(open)/합선(short) 여부를 파악할 수 있고, 누설전류 검사결과는 소켓의 연결경로에서 발생하는 전류의 누설 경로를 알 수 있도록 하며, 상기 타이밍 검사결과는 소켓의 연결경로에 존재할 수 있는 전파지연 여부를 알 수 있도록 한다. 따라서 상기 테스터에서 수집하는 전기적 검사결과는 상술한 문제점을 파악할 수 있는 상세한 정보를 포함하고 있다. 왜냐하면, 상기 테스터에서 수집하는 전기적 검사결과는 연속 검사, 누설전류 검사, 타이밍 검사에 대한 검사조건, 측정치, 임계치(critical limit) 및 합격/불합격 판정결과를 포함하고 있기 때문이다.

이어서, 상기 테스터에서 수집된 전기적 검사결과 중에서 일부, 예컨대 합격/불합격을 판정하는 분류 데이터를 핸들러로 전송한다. 상기 합격/불합격 판정하는 분류 데이터를 테스터로부터 수신한 핸들러는 내부의 마이크로 프로세서의 제어에 의하여 전기적 검사가 완료된 DUT를 분류하는 처리를 물리적으로 수행(S140)한다.

한편 상기 테스터에서는 검사를 시작하고 일정시간이 경과되거나 일정 개수의 DUT에 대한 검사가 종료되면, 파일 저장수단에 누적된 전기적 검사결과와, 소켓 이상 유무를 판단할 수 있는 기준값을 서로 비교(S150)한다. 상기 기준값은 연속 검사에 불량 횟수, 누설전류에 대한 불량 횟수 및 타이밍 검사에 대한 불량 횟수일 수 있다. 또한 상기 불량 횟수 대신에 측정값에 대한 평균치, 혹은 특정 소켓의 측정값이 얼마나 비정상적으로 다른 소켓들의 측정치를 초과하는가를 비교 대상으로 삼을 수도 있다. 여기서 상기 비교 시기는 DUT에 대한 전기적 검사를 시작하고 일정시간이 경과한 후에 자동으로 실시할 수 있으며, 혹은 일정 개수의 DUT에 대한 전기적 검사를 수행한 후에 실시할 수도 있다. 상기 비교는 테스터에 있는 검사 프로그램의 제어에 따라서 소프트웨어적 방법으로 수행된다.

계속해서 상기 테스터는 상기 비교에 의하여 개별 소켓별 사용 가능 여부를 판단(160)한다. 이에 대해서는 도 6 및 도 7을 참조하여 상세히 설명하기로 한다. 상기 테스터는 상기 판단결과, 즉 개별 소켓에 대한 불량 데이터를 핸들러로 전송한다. 상기 판단결과를 수신한 핸들러의 마이크로 프로세서는 핸들러 내부의 하드웨어를 제어하여 불량 상태의 소켓에 대한 사용을 중지(S170)시킨다.

도 5는 일반적인 메모리 소자의 전기적 검사 항목 및 검사 순서를 설명하기 위한 플루차트이다.

도 5를 참조하면, 일반적인 메모리 소자의 전기적 검사 프로그램은, 먼저 연속 검사(100)에서 테스터와 DUT가 올바르게 연결되었는지를 확인한다. 상기 연속검사(100)는 단락검사(open)와 합선검사(short)로 이루어져 있다. 이때 DUT 내부에서 발생한 단락 및 합선은 상기 연속검사(100)에서 탐지된다. 또한 DUT와 테스터의 연결경로에서 발생한 단락 및 합선 역시 상기 연속검사(100)에서 탐지된다.

일반적으로 DUT는 웨이퍼 제조 공정, 조립 공정 및 전기적 검사공정까지 하나의 롯트 단위(lot unit)로 취급되어 이송된다. 따라서 특정 테스터에서 전기적 검사가 진행되는 DUT는, 롯트가 동일한 경우, 거의 유사한 전기적 특성을 지니고 있다. 가령 DUT 보드에 장착된 64개의 소켓에, 64개의 DUT들이 삽입되어 병렬검사가 진행된다고 가정한다. 이때 연속검사(100)의 결과가 63개의 소켓에서는 합격 판정되고, 1개의 소켓에서는 불합격 판정이 나온 경우, 1개의 소켓에서 발생한 불량은 소켓의 불량일 가능성이 높다. 이것은 64개의 DUT가 웨이퍼 제조 공정에서 전기적 검사공정까지 하나의 묶음(lot)으로 취급되었기 때문에, 이들 64개의 DUT는 전기적 특성이 거의 유사하기 때문이다.

이어서 테스터에서 작동하는 전기적 검사 프로그램은 DC(Direct Current) test(110), 예컨대 누설전류 검사를 수행한다. 상기 누설전류 검사는 DUT의 각 핀(pin)마다 전압을 인가하고 전류를 측정하거나, 혹은 전류를 인가하고 전압을 측정하는 것이다. 상기 누설전류 검사는 DUT 내부 및 테스터에서 연결경로에 대한 전원 배선의 안정성을 점검하고, 소모 전류를 점검하고, 누설전류 등을 측정한다. 만약 연속검사는 합격하였으나 누설전류 검사시 특정 소켓에서 불량이 지속적 발생한다면 소켓 불량일 확률이 높다. 왜냐하면 동일 롯트 속에 포함된 DUT에 대한 전기적 특성이 유사하기 때문이다. 또한 특정 소켓에서 불량은 아니지만 측정치가 다른 소켓에 비하여 비정상적으로 높다면, 동일 롯트 속에 포함된 DUT의 전기적 특성이 유사한 것을 고려한다면, 소켓 상태가 퇴화(degradation)것으로 유추 해석할 수 있다.

이어서 테스터에서 작동하는 전기적 검사 프로그램은 기능 검사(120)를 수행한다. 기능 검사란 DUT, 예컨대 디램의 실제 동작 상황에 맞추어 고유 기능을 점검하는 것이다. 즉, 디램의 메모리 셀(cell)에 데이터를 쓰고, 쓰여진 데이터를 다시 읽어내는 검사이다. 상세히 설명하면, 테스터 내부에 있는 테스트 패턴 발생기에서 DUT에 입력 패턴을 인가하고, 다시 DUT의 출력을 점검하여, 비교회로를 통해 확인하는 검사이다.

이어서 테스터에서 작동하는 전기적 검사 프로그램은 타이밍 검사(AC test, 130)를 수행한다. 상기 타이밍 검사(130)는 DUT의 입력단자에 펄스(pulse)를 인가하고 출력단자의 펄스를 점검하여 입출력 전파 지연 시간 등을 점검하는 검사를 말한다. 만약 DUT 내부, 혹은 소켓과 같은 연결경로 존재하는 하드웨어에 전파 지연을 야기할 수 있는 요소가 있다면 상기 타이밍 검사(130)에서 확인된다.

만약 특정 소켓에서 타이밍 검사 불량률이 지속적 발생한다면 동일 로트 속에 포함된 DUT에 대한 전기적 특성이 유사한 특징을 고려하면 소켓 불량률 확률이 높다. 또한 특정 소켓에서 불량률은 아니지만 측정치가 다른 소켓에 비하여 비정상적으로 높다면 동일 로트 속에 포함된 DUT의 전기적 특성이 유사한 것을 고려한다면, 소켓 상태가 퇴화(degradation)것으로 유추 해석할 수 있다.

도 6은 본 발명에 의하여 테스터의 파일 저장수단에 저장되는 전기적 검사 결과 및 누적된 검사 결과를 설명하기 위한 데이터 시트(data sheet)이다.

도 6을 참조하면, 좌측의 시트는 1회의 전기적 검사에 대한 검사결과를 나타내고, 우측의 시트는 200회 동안 누적된 전기적 검사 결과를 나타낸다. 상기 두 개의 전기적 검사결과를 나타내는 시트에서, socket No(210, 310)는 DUT 보드에 장착된 복수개의 소켓 중에서 특정 소켓의 번호를 가리킨다. 또한 test item(220, 320)은 검사 프로그램에서 수행하는 검사 항목을 가리킨다. total Q'ty(230, 330)는 현재까지 특정 소켓에서 검사된 DUT의 개수를 가리킨다. Pass(240, 340) 및 Fail(250, 350)은 합격 판정된 DUT의 개수, 불량 판정된 DUT의 개수를 가리킨다. 마지막으로 reference data(260, 360)는 비교를 위한 기준값을 각각 가리킨다.

도 7은 본 발명에 따라 DUT 보드의 개별 소켓별 사용 가능 여부를 판단하는 절차를 설명하기 위한 블록 다이어그램(block diagram)이다.

도 7을 참조하면, 테스터에서 개별 소켓별 사용 가능 여부를 판단하는 절차는 먼저 테스터의 파일 저장 수단에 누적된 전기적 검사결과, 예컨대 연속 검사결과, 누설전류 검사결과, 타이밍 검사결과와, 소켓의 이상 유무를 판단할 수 있는 기준값(도6의 360)을 서로 비교한다.

도 6의 A부분은 200개의 DUT가 32번 소켓에서 전기적으로 검사되고, 연속검사중 합선검사에서 200개의 DUT중 50개에 불량이 발생하고 기준값인 20개를 초과하여 32번 소켓이 불량 상태인 것을 나타내는 판정결과이다. 또한 B 부분은 33번 소켓에서 200개의 DUT가 전기적으로 검사되고 누설전류 검사에서 38개의 불량이 발생하여 기준값인 30을 초과하므로 33번 소켓이 불량 상태인 것을 나타내는 판정결과이다. 마지막으로 C부분은 34번 소켓에서 200개의 DUT가 전기적으로 검사되어 13개의 불량이 발생하여 기준값인 10을 초과하기 때문에 34번 소켓이 불량 상태인 것을 나타내는 판정이다.

상기 검사결과 시트에서는 불량 횟수를 중심으로 판정이 이루어졌다. 하지만 테스터에서 수집할 수 있는 검사결과는 불량 횟수 외에 검사조건, 측정치, 임계치 등의 상세한 데이터가 있다. 따라서 불량 횟수 대신에 측정치의 평균값, 혹은 비정상적으로 다른 소켓에 비하여 측정치가 높은 소켓을 불량 소켓으로 판정하여, DUT 보드에서 사용을 중지시킬 수도 있다.

본 발명은 상기한 실시예에 한정되지 않으며, 본 발명이 속한 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 많은 변형이 가능함이 명백하다.

발명의 효과

따라서, 상술한 본 발명에 따르면, 첫째 소켓에 대한 수리 및 교체를 효율적으로 실시할 수 있다. 둘째 반도체 소자에 대한 전기적 검사의 정확도를 높일 수 있다. 셋째 재검사 공정을 줄여서 검사 공정의 효율을 높일 수 있다. 넷째 사람에 의한 관리 항목을 줄여서 반도체 소자의 전기적 검사공정의 생산성을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

테스터와 핸들러(handler)가 DUT 보드를 통해 연결된 핸들러의 검사 사이트로 피검사 반도체 소자(DUT)를 로딩(loading)하는 단계;

상기 테스터의 작동에 의해 상기 DUT에 대한 전기적 검사를 수행하는 단계;

상기 테스터에서 DUT 보드의 개별 소켓별로 전기적 검사 결과인 연속 검사결과(continuity test results), 누설전류 검사결과(leakage test results) 및 타이밍 검사결과(timing test results)를 수집하는 단계;

상기 수집된 DUT 보드의 개별 소켓별 전기적 검사결과를 상기 테스터에 있는 저장수단에 저장하고 이를 누적시키는 단계

상기 수집된 DUT 보드의 개별 소켓별 전기적 검사 결과의 일부를 핸들러로 전송하고 상기 핸들러에서 수신된 전기적 검사결과에 따라 DUT를 처리하는 단계;

상기 테스터의 저장수단에 누적된 DUT 보드의 개별 소켓별 전기적 검사 결과를 소켓의 이상 유무를 판단할 수 있는 기준 값과 서로 비교하는 단계;

상기 비교에 따라 상기 DUT 보드의 개별 소켓별 사용가능 여부를 판단하는 단계; 및

상기 판단 결과를 핸들러로 전송하여 상기 DUT 보드에서 불량 소켓의 사용을 중지하는 단계를 구비하는 것을 특징으로 하는 소켓 이상 유무를 실시간으로 판단하는 반도체 소자의 전기적 검사방법.

청구항 2.

제1항에 있어서,

상기 핸들러는 수평식 핸들러인 것을 특징으로 하는 소켓 이상 유무를 실시간으로 판단하는 반도체 소자의 전기적 검사 방법.

청구항 3.

제1항에 있어서,

상기 핸들러는 상기 테스터와는 다른 별도의 마이크로 프로세서에 의해 작동되는 것을 특징으로 하는 소켓 이상 유무를 실시간으로 판단하는 반도체 소자의 전기적 검사방법.

청구항 4.

제1항에 있어서,

상기 DUT 보드는 복수개의 DUT가 탑재되어 동시에 전기적 검사가 진행되는 병렬검사용인 것을 특징으로 하는 소켓 이상 유무를 실시간으로 판단하는 반도체 소자의 전기적 검사방법.

청구항 5.

제1항에 있어서,

상기 피검사 반도체 소자(DUT)는 메모리 소자인 것을 특징으로 하는 소켓 이상 유무를 실시간으로 판단하는 반도체 소자의 전기적 검사방법.

청구항 6.

제5항에 있어서,

상기 메모리 소자는 디램(DRAM)인 것을 특징으로 하는 소켓 이상 유무를 실시간으로 판단하는 반도체 소자의 전기적 검사방법.

청구항 7.

삭제

청구항 8.

삭제

청구항 9.

삭제

청구항 10.

제1항에 있어서,

상기 핸들러로 전송되는 개별 소켓별 전기적 검사결과와, 소켓의 이상 유무를 판단할 수 있는 기준값과 서로 비교하는 시기를 상기 전기적 검사를 시작하고 일정시간이 경과된 후에 실시하는 것을 특징으로 하는 반도체 소자의 전기적 검사방법.

청구항 11.

제1항에 있어서,

상기 저장수단에 누적된 개별 소켓별 전기적 검사 결과와, 소켓의 이상 유무를 판단할 수 있는 기준값과 서로 비교하는 시기는 상기 전기적 검사를 시작하고 일정시간이 경과된 후에 실시하는 것을 특징으로 하는 반도체 소자의 전기적 검사방법.

청구항 12.

제1항에 있어서,

상기 저장수단에 누적된 개별 소켓별 전기적 검사 결과와, 소켓의 이상 유무를 판단할 수 있는 기준값과 서로 비교하는 시기는 상기 전기적 검사를 시작하고 일정 개수의 DUT에 대한 전기적 검사가 완료된 후에 실시하는 것을 특징으로 하는 반도체 소자의 전기적 검사방법.

청구항 13.

제1항에 있어서,

상기 소켓의 이상 유무를 판단할 수 있는 기준값은 연속 검사에 대한 불량 횟수를 포함하는 것을 특징으로 하는 반도체 소자의 전기적 검사방법.

청구항 14.

제1항에 있어서,

상기 소켓의 이상 유무를 판단할 수 있는 기준값은 누설전류 검사에 대한 불량 횟수를 포함하는 것을 특징으로 하는 반도체 소자의 전기적 검사방법.

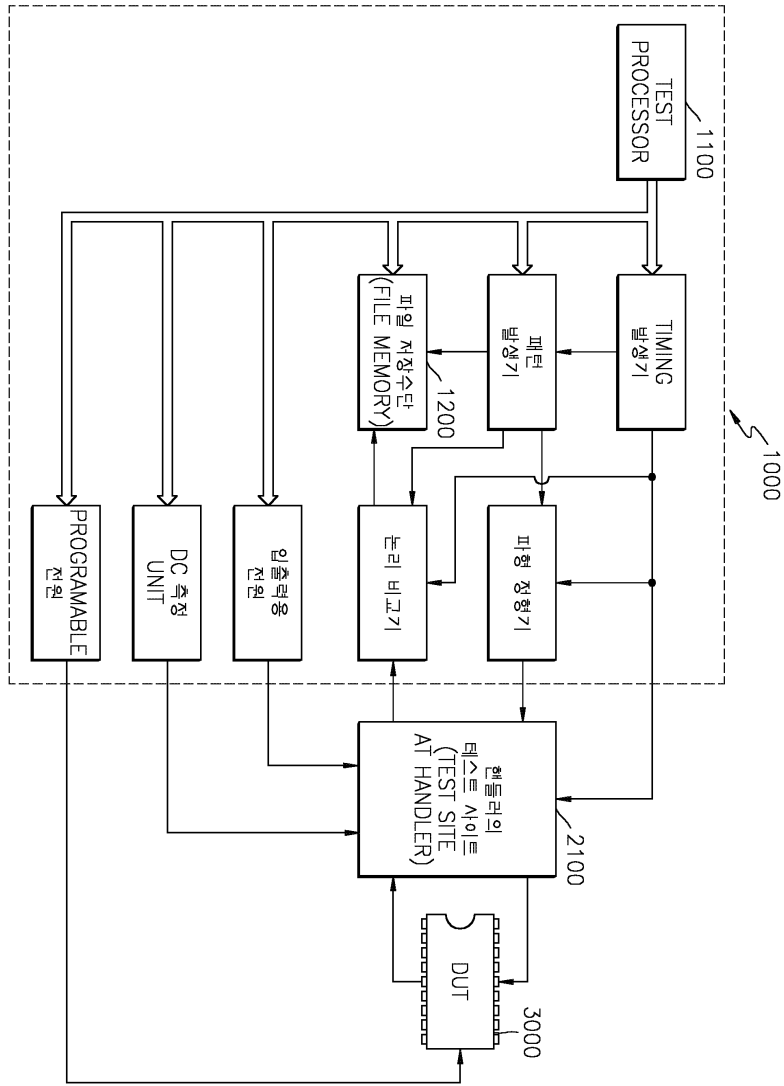
청구항 15.

제1항에 있어서,

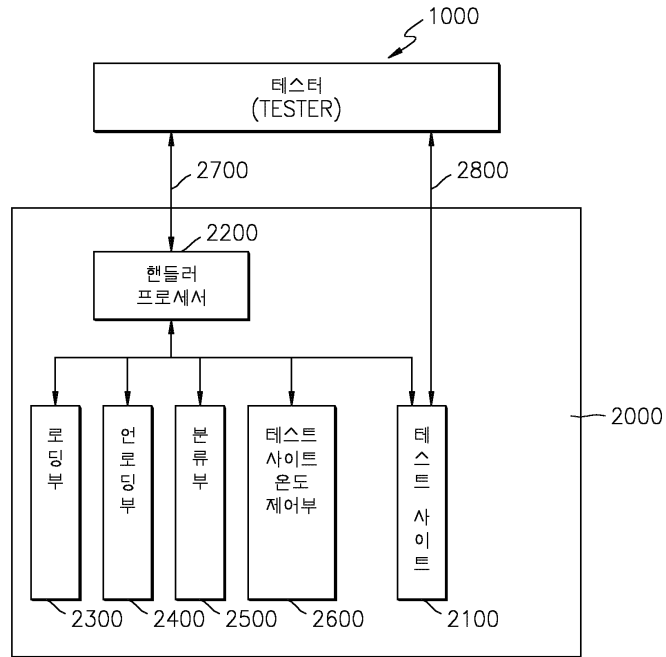
상기 소켓의 이상 유무를 판단할 수 있는 기준값은 타이밍 검사에 대한 불량 횟수를 포함하는 것을 특징으로 하는 반도체 소자의 전기적 검사방법.

도면

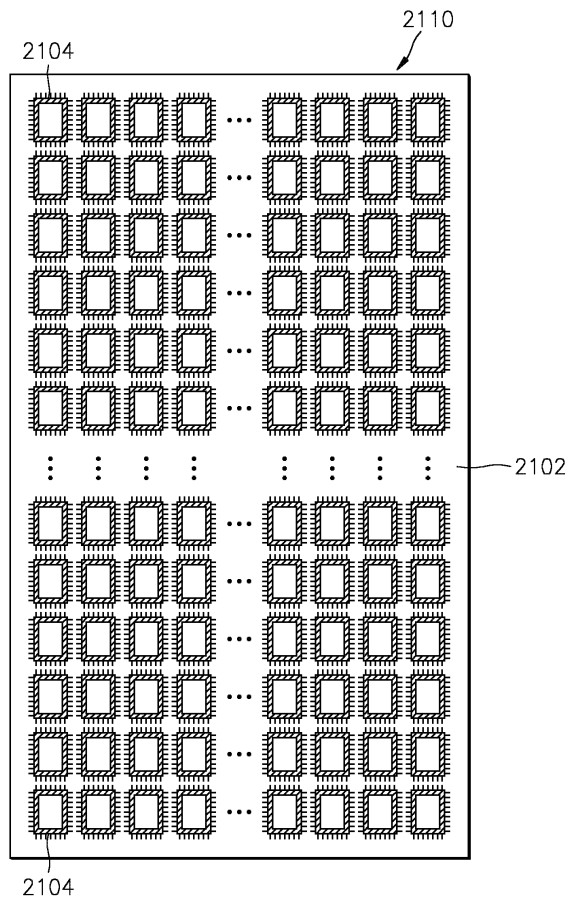
도면1



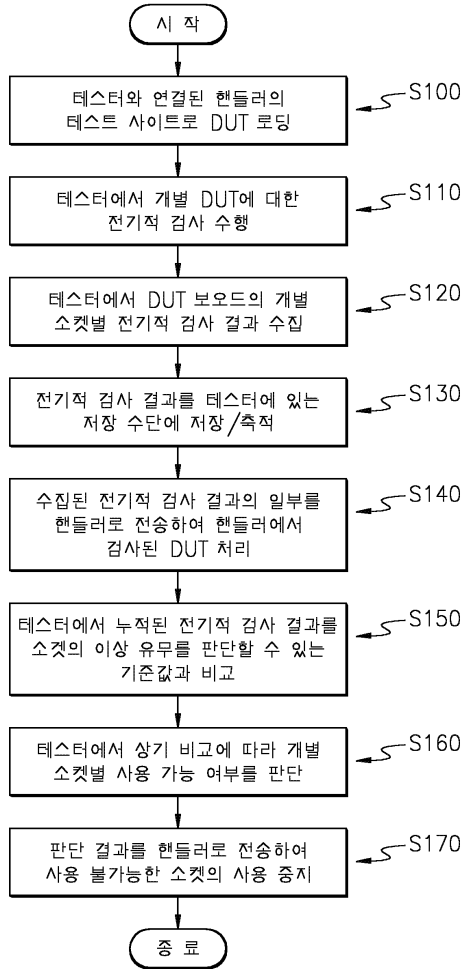
도면2



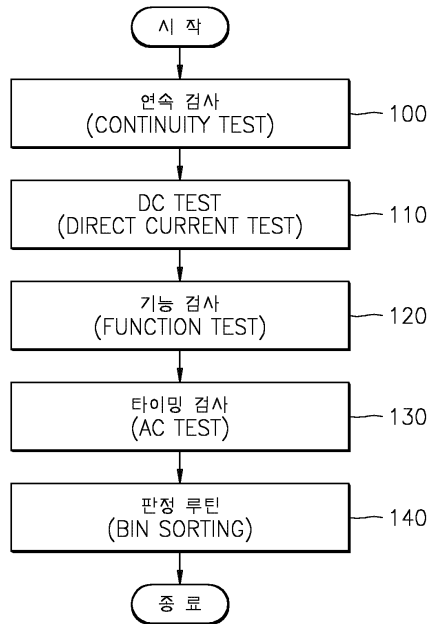
도면3



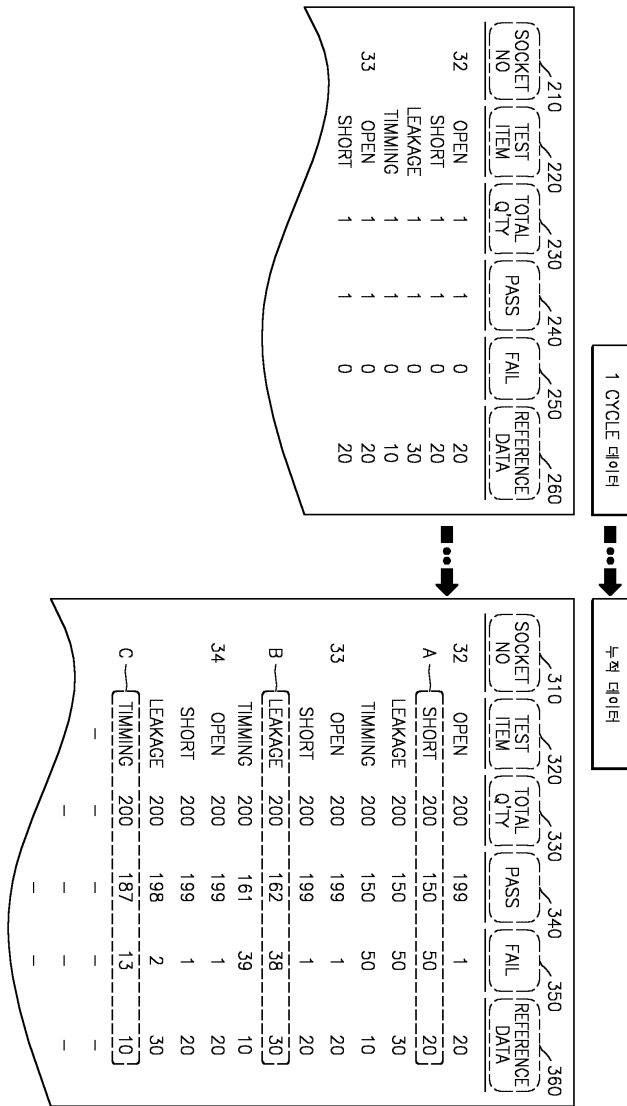
도면4



도면5



도면6



도면7

