

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/762 (2006.01)



[12] 发明专利说明书

专利号 ZL 03820053.8

[45] 授权公告日 2009 年 11 月 4 日

[11] 授权公告号 CN 100557785C

[22] 申请日 2003.8.26 [21] 申请号 03820053.8

[30] 优先权

[32] 2002.8.26 [33] FR [31] 02/10588

[32] 2002.12.9 [33] US [31] 60/431,930

[86] 国际申请 PCT/IB2003/004029 2003.8.26

[87] 国际公布 WO2004/019403 英 2004.3.4

[85] 进入国家阶段日期 2005.2.24

[73] 专利权人 S. O. I. TEC 绝缘体上硅技术公司

地址 法国贝尔尼

[72] 发明人 B·吉斯兰 C·奥伦特

B·奥斯特努德 Y·勒瓦扬

T·阿卡苏

[56] 参考文献

US6326279B1 2001.12.4

EP1039513A 2000.9.27

US2002/0072130A1 2002.7.13

EP1039513A2 2000.9.27

EP0926709A2 1999.6.30

WO01/11930A2 2001.2.15

审查员 商纪楠

[74] 专利代理机构 北京戈程知识产权代理有限公司

代理人 程伟 孙向民

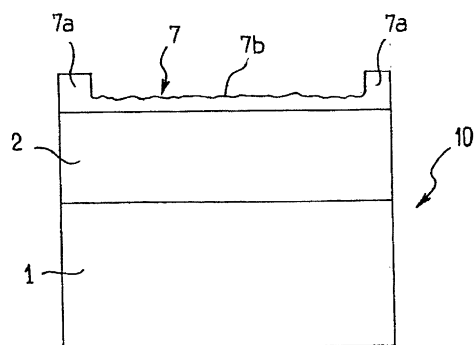
权利要求书 5 页 说明书 20 页 附图 3 页

[54] 发明名称

具有缓冲结构的晶片的再循环

[57] 摘要

提供一种在移去至少一个有用层之后再循环施主晶片(10)的方法,该施主晶片(10)依次包括衬底(1)、缓冲结构(I)和移去之前的有用层。该方法包括采用机械手段除去发生移去的一侧上的施主晶片(10)的一部分,从而在除去物质之后,保留至少一部分缓冲结构(I),这部分缓冲结构(I)能在后来的有用层移去期间被再用作至少一部分缓冲结构(I)。本文还涉及:a)从根据本发明能再循环的施主晶片(10)上除去薄层的方法;b)根据本发明可以再循环的施主晶片(10)。



1. 一种在已经移去至少一个半导体材料的有用层之后再循环施主晶片的方法，该施主晶片依次包括衬底、缓冲结构 I 和移去之前的有用层，缓冲结构具有与衬底相关的第一晶格参数，以及与有用层相关的第二晶格参数，该方法包括在进行移去的施主晶片的一侧上除去物质，其特征在于除去物质包括采用机械手段，在除去物质之后，保留缓冲结构 I 的至少一部分，这个至少一部分缓冲结构在后来的新的有用层移去期间能够作为缓冲结构 I 而被再利用。

2. 根据权利要求 1 所述的再循环施主晶片的方法，其特征在于在除去物质时的机械手段的操作包括抛光。

3. 根据权利要求 1 所述的再循环施主晶片的方法，其特征在于在除去物质时的机械手段的操作包括研磨抛光。

4. 根据权利要求 3 所述的再循环施主晶片的方法，其特征在于在除去物质时的机械手段的操作伴随着化学刻蚀。

5. 根据权利要求 1 所述的再循环施主晶片的方法，其特征在于在除去物质时的机械手段的操作包括化学-机械平坦化。

6. 根据权利要求 1 所述的再循环施主晶片的方法，其特征在于机械手段的操作是在表面平滑化处理之前和/或之后进行的。

7. 根据权利要求 6 所述的再循环施主晶片的方法，其特征在于表面平滑化处理包括热处理，使得缓冲结构 I 中包含的位错不传播、不增加尺寸和不产生任何能够使缓冲结构 I 的质量下降的滑面或堆叠缺陷。

8. 根据权利要求 1 所述的再循环施主晶片的方法，其特征在于移去之前，缓冲结构 I 包括缓冲层和附加层，附加层具有：

- 0.5 至 1 微米的厚度；和/或
- 不同于衬底的表面晶格参数。

9. 根据权利要求 8 所述的再循环施主晶片的方法，其特征在于施

主晶片包括：

- 由硅构成的衬底；
- 包括 $\text{Si}_{1-x}\text{Ge}_x$ 缓冲层和被缓冲层松弛过的 $\text{Si}_{1-y}\text{Ge}_y$ 层的缓冲结构 I，其中 Ge 浓度 x 随着厚度在 0 和 y 值之间变化。

10. 根据权利要求 1 至 7 任一项所述的再循环施主晶片的方法，其特征在于除去物质包括除去在移去之后留下的一部分缓冲结构 I。

11. 根据权利要求 8 所述的再循环施主晶片的方法，其特征在于除去物质包括除去移去之后留下的附加层的至少一部分。

12. 根据权利要求 8 所述的再循环施主晶片的方法，其特征在于除去物质包括除去一部分缓冲层。

13. 根据权利要求 1 所述的再循环施主晶片的方法，其特征在于，在移去之前，施主晶片包括具有被除去的有用层的覆盖层，并且除去物质包括在移去之后除去剩余覆盖层。

14. 根据权利要求 13 所述的再循环施主晶片的方法，其特征在于选择覆盖层的厚度，使得在移去之后，可以在除去物质期间在覆盖层上执行用于除去物质的机械手段，而不用从缓冲结构 I 上除去物质。

15. 根据权利要求 1 所述的再循环施主晶片的方法，其特征在于：在移去之前，缓冲结构 I 包括缓冲层和附加层，附加层具有 0.5 至 1 微米的厚度，和/或不同于衬底的表面晶格参数；在移去之前，施主晶片包括具有被除去的有用层的覆盖层，并且除去物质包括在移去之后除去剩余覆盖层；以及选择覆盖层的厚度和附加层的厚度，使得在移去之后，能够在除去物质期间在覆盖层上和附加层上执行用于除去物质的机械手段，而不用从缓冲层上除去物质。

16. 根据权利要求 13 所述的再循环施主晶片的方法，其特征在于覆盖层包括 SiGe 和/或应变硅；以及施主晶片包括：- 由硅构成的衬底，- 包括 $\text{Si}_{1-x}\text{Ge}_x$ 缓冲层和被缓冲层松弛过的 $\text{Si}_{1-y}\text{Ge}_y$ 层的缓冲结构 I，其中 Ge 浓度 x 随着厚度在 0 和 y 值之间变化。

17. 根据权利要求 13 所述的再循环施主晶片的方法, 其特征在于:
施主晶片包括: - 由硅构成的衬底, - 包括 $\text{Si}_{1-x}\text{Ge}_x$ 缓冲层和被缓冲层松弛过的 $\text{Si}_{1-y}\text{Ge}_y$ 层的缓冲结构 I, 其中 Ge 浓度 x 随着厚度在 0 和 y 值之间变化; 以及
 $y=1$, 并且覆盖层包括 GaAs 和/或 Ge。

18. 根据权利要求 1 至 7 任一项所述的再循环施主晶片的方法, 其特征在于施主晶片包括至少一个层, 该至少一个层还包括碳, 该层中的碳浓度小于或等于 50%。

19. 根据权利要求 1 至 7 任一项所述的再循环施主晶片的方法, 其特征在于施主晶片包括至少一个层, 该层还包括碳, 该层中的碳浓度小于或等于 5%。

20. 根据权利要求 1 至 7 任一项所述的再循环施主晶片的方法, 其特征在于还包括: 在从施主晶片除去物质的步骤之后, 在发生除去物质的施主晶片的一侧上形成层的步骤, 以便再生施主晶片。

21. 根据权利要求 20 所述的再循环施主晶片的方法, 其特征在于形成层的步骤包括在缓冲结构的其余部分上方形成新的一部分缓冲结构 I 的操作。

22. 根据权利要求 20 所述的再循环施主晶片的方法, 其特征在于形成层的步骤包括在施主晶片上形成覆盖层的操作, 以便形成后来将要移去的至少一个新的有用层。

23. 根据权利要求 20 所述的再循环施主晶片的方法, 其特征在于在形成层的步骤期间通过晶体生长形成所述层。

24. 根据权利要求 21 所述的再循环施主晶片的方法, 其特征在于在形成层的步骤期间通过晶体生长形成所述层。

25. 根据权利要求 22 所述的再循环施主晶片的方法, 其特征在于在形成层的步骤期间通过晶体生长形成所述层。

26. 一种在施主晶片上移去有用层以便将该有用层转移给接收衬底的方法，其中施主晶片包括在衬底上的缓冲结构，缓冲结构具有与衬底相关的第一晶格参数，以及与有用层相关的第二晶格参数，该方法的特征在于包括：

- (a) 将施主晶片粘接到接收衬底上；
- (b) 从施主晶片上卸下粘接到接收衬底上的有用层；
- (c) 再循环施主晶片，包括在进行移去的施主晶片的一侧上除去物质，该除去物质包括采用机械手段，在除去物质之后，保留缓冲结构的至少一部分，这个至少一部分缓冲结构在后来的新的有用层移去期间能够作为缓冲结构而被再利用。

27. 根据权利要求 26 所述的移去有用层的方法，其特征在于它包括在步骤 (a) 之前形成粘接层的步骤。

28. 根据权利要求 26 或 27 所述的移去有用层的方法，其特征在于：

- 它还包括：在步骤 (a) 之前，以预定深度，通过与缓冲结构 I 相邻的施主晶片的表面注入原子物质的步骤，以便在这个深度处形成脆弱区；和
- 步骤 (b) 是通过给施主晶片供给能量来进行的，以便在脆弱区除去包括接收衬底和有用层的结构。

29. 根据权利要求 26 或 27 所述的移去有用层的方法，其特征在于：

- 它还包括：在步骤 (a) 之前，通过在施主晶片中进行多孔化而形成层的步骤，然后生长层，在步骤 (b) 的拆卸之后该生长的层将成为有用层，该多孔层在缓冲结构 I 的内部或上方形成脆弱区；以及
- 步骤 (b) 是通过给施主晶片供给能量来操作的，以便在脆弱区水平上拆卸包括接收衬底和有用层的结构。

30. 根据权利要求 26 所述的移去有用层的方法，其特征在于：在步骤 (b) 期间拆卸的有用层包括一部分缓冲结构 I。

31. 根据权利要求 26 所述的移去有用层的方法，其特征在于：施主晶片包括在移去之前的位于远离衬底的一侧上的覆盖层，并且在步骤（b）期间拆卸的有用层包括至少一部分覆盖层。

32. 一种从施主晶片循环地移去有用层的方法，其特征在于包括移去有用层的几个步骤，这些步骤的每个步骤都遵守权利要求 26 所述的移去方法。

33. 根据权利要求 26 或 30 所述的移去有用层的方法的应用，用于制造包括接收衬底和有用层的结构，该有用层包括下列材料的至少一种：

SiGe、应变硅、Ge、属于 III-V 族的合金，所述合金的成分分别选自（Al, Ga, In）-（N, P, As）组合。

34. 根据权利要求 26 或 30 所述的移去有用层的方法的应用，用于制造绝缘体上半导体结构，这种结构包括接收衬底和有用层。

35. 一种通过移去方法供给有用层并能根据权利要求 1 至 23 之一的再循环方法被再循环的施主晶片，其特征在于它依次包括衬底和缓冲结构 I 的剩余部分。

具有缓冲结构的晶片的再循环

技术领域

本发明涉及一种在从施主晶片向接收衬底转换薄半导体层之后的包括缓冲层的施主晶片的再循环。

背景技术

术语“缓冲层”一般指的是在第一晶体结构（如衬底）和具有材料的改性（如结构的或化学计量的性能或原子表面再复合性能）的最初功能的第二晶体结构之间的过渡层。

在缓冲层的特殊情况下，后者可以获得第二晶体结构，其晶格参数基本上与衬底不同。

为此，缓冲层可具有随着厚度逐渐改变的成分，缓冲层的成分的逐渐改变与其晶格参数的逐渐改变直接相关。

还可以具有更复杂的形式，如随着可变比率的成分变化，成分中的比率的标记倒置或不连续跳跃，可能连同用于含有缺陷的恒定成分层。

然后说明变质（缓冲）层或变质实施例，如异质外延（metamorphic epitaxy）。

在缓冲层上产生的层或叠加层可以从施主晶片移去，以便转移给接收衬底，从而制造特殊结构。

转移形成在缓冲层上的薄层的主要应用之一涉及应变硅层的形成。

如果界面上的其晶格参数分别大于或小于其标称晶格参数，则由张力或压缩力上的“应变”的材料构成层。

否则，如果后者基本上接近于其标称晶格参数，则可以说层由“松弛”材料构成，标称晶格参数是与其体积形式平衡的材料的晶格参数。

当层由张力应变的硅构成时，可以明显提高某些性能，如材料的电子迁移率。

其它材料，例如 SiGe 也基本上可以进行同样的转移操作。

这种层向接收衬底上的转移，特别是通过被称为智能剥离（Smart-cut®）的工艺是本领域技术人员熟知的，可以制造如 SOI（绝缘体上半导体）结构等结构。

例如，在移去松弛 SiGe 的层之后，然后获得的结构可用作生长硅的支架。

由于 SiGe 的标称晶格参数（取决于锗含量）大于硅的标称晶格参数，因此在获得的 SGOI（绝缘体上硅锗）伪衬底上生长硅可以提供张力应变的硅层。

作为示例，这种工艺的例子在由 L. J. Huang 等人发布的 IBM 文献（“SiGe-On-Insulator prepared by wafer bonding and layer transfer for high-performance field transistor”，应用物理文摘，2001 年 2 月 26 日，第 78 卷，第 9 号）中有介绍，其中提出了制造 Si/SGOI 结构的方法。

在文献 US2002/007481 中给出了这种的工艺的另一例子。

变质生长（metamorphic growth）的其它应用也是可行的，特别是例 III-V 族的半导体。

这样，晶体管通常是使用 GaAs 基或 InP 基技术制造的。

关于电子性能，InP 具有优于 GaAs 的实质优点，特别是，InP 层和 InGaAs 或 InAlAs 层的组合可以提高电子迁移率。

然而，市场销售的使用 InP 技术的元件的能力与 GaAs 技术相比受到限制，特别是在价格、可用性、机械脆弱性和体衬底的尺寸（与 GaAs 的 6 英寸相比，InP 的最大直径一般为 4 英寸，）方面。

解决这个问题的方案好像参照接收衬底发现了，通过在 GaAs 衬底上的缓冲层的异质外延除去和获得 InP 层。

某些移去工艺，如“回刻蚀”型的工艺，则导致在移去期间破坏了衬底的剩余部分和缓冲层。

在有些其它移去工艺中，如智能剥离（Smart-cut®）工艺中，衬底被再循环，但是缓冲层损失了。

然而，变质制造技术是复杂的。

因此优化和制造这种缓冲层可能包括冗长、难度和昂贵的操作。

此外，由于成分变化产生的内部应力可能引起出现高比例的晶体缺陷，如位错和点缺陷。

特别是通过增加晶格参数变化的厚度,可以使这些内部应力以及产生的缺陷最少。

主要原因是制造的缓冲层通常很厚,其典型厚度在一微米到几微米范围内。

然而,经济和技术限制限制了缓冲层的一些主要性能,如其厚度或一定的结构复杂性。

对于所有这些原因,希望在衬底的每个再循环之后完全避免形成缓冲层。

发明内容

根据第一方案,本发明通过提供一种在已经移去选自半导体材料的材料的至少一个有用层之后再循环施主晶片的方法而趋于实现这个目的,其中施主晶片依次包括衬底,缓冲结构和移去之前的有用层,该方法包括在进行移去的施主晶片的一侧上除去物质,其特征在于除去物质包括采用机械手段,在除去物质之后,保留缓冲结构的至少一部分,这个至少一部分缓冲结构在后来的有用层移去期间能够作为缓冲结构而被再利用。

根据第二方案,本发明提供一种从施主晶片上移去有用层以便转移到接收衬底上的方法,其特征在于该方法包括:

- (a) 将施主晶片粘接到接收衬底上;
- (b) 从施主晶片上卸下粘接到接收衬底上的有用层;
- (c) 根据所述再循环方法而再循环施主晶片。

根据第三方案,本发明提供一种循环地从施主晶片移去有用层的方法,其特征在于该方法包括移去有用层的几个步骤,这些步骤各遵守所述的移去方法。

根据第四方案,本发明提供一种所述的循环移去方法或所述的移去方法的应用,用于制造包括接收衬底和有用层的结构,该有用层包括至少一种下列材料: SiGe、应变 Si、Ge、属于 III-V 族的合金、其成分分别选自可能的 (Al、Ga、In) - (N、P、As) 组合。

根据第五方案,本发明提供一种施主晶片,该施主晶片具有通过移去而输送的有用层,并能根据所述再循环方法进行再循环,其特征

在于依次包括衬底和缓冲结构的其余部分。

附图说明

在阅读了下面通过非限制性的例子和参照附图的操作其优选方法的详细说明之后将使本发明的其它方案、目的和优点更显然，其中：

图 1 表示根据现有技术的施主晶片；

图 2 表示移去之后的施主晶片；

图 3 表示第一再循环步骤之后的施主晶片；

图 4 表示根据本发明的方法的几个步骤，依次包括从施主晶片移去薄层和移去之后施主晶片的再循环。

具体实施方式

本发明的主要目的在于在从晶片移去至少一个有用层以便将这个有用层集成到半导体结构中之后对晶片的再循环，该晶片包括缓冲结构（即作为缓冲层的任何结构），该再循环包括缓冲结构的至少部分恢复，以便它可以在后来的移去工艺中被再利用。

因此所述再循环操作必须包括不损害至少部分缓冲结构的合适处理。

实际上，缓冲结构通常包含晶体缺陷，如位错，当给其输送能量时，这些缺陷可能按照主要方式传播和增加尺寸，这种能量将从热处理、化学工艺或机械工艺提供。

例如，如果在 350°、450°或 550°的温度下处理 SiGe 的缓冲结构，则结构状态相对于被选温度而变化（例如参见 Re 等人在晶体生长文摘、第 227—228 卷、749—755 页、2001 年 7 月发表的文献 “Structural characterization and stability of $\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$ heterostructures grown by molecular beam epitaxy”）。随着温度增加，缓冲结构将在平滑平面内通过松弛它们、堆叠缺陷或其它结构松弛型而减小其内部应力。这将在具有将要形成的有用层的界面处产生一些新的难度。而主要的是保持被限制在缓冲结构中的这些内部应力。

则再循环必须按照如下方式进行，利用用于再循环的合适装置，以便防止和限制缓冲结构内部的这些晶体应力的延伸，这些应力的延伸将破坏其性能和由此破坏形成在其上的有用层的性能。

有利地，具有这样一种晶体结构：它是基本上松弛的和/或在表面上没有明显数量的结构缺陷。

“缓冲层”是在本文献中在前面已经一般地限定过的。

有利地，缓冲层被包含于缓冲结构中并具有下列两个功能的至少一个功能：

- 1、减少上面层中的缺陷密度；
- 2、使具有不同晶格参数的两个晶体结构的晶格参数相匹配。

关于缓冲层的第二功能，后者是两个结构之间的中间层，并且在其表面之一的周围具有基本上与第一结构相同的第一晶格参数，在其另一个表面周围具有基本上与第二结构相同的第二晶格参数。

在本文献的其余部分中，所述的缓冲层或缓冲结构将一般符合这个后一种缓冲层。

然而，本发明还涉及在最一般方式中的在本文献中所限定的任何缓冲层或任何缓冲结构。

此外，将在下面介绍根据本发明的方法的例子，包括通过移去操作而再循环有用层的施主晶片，施主晶片开始包括支撑衬底和缓冲结构。

参见图 1，在公知的现有技术中包括的施主晶片 10（通过移去操作而施加薄层）由支撑衬底 1 和缓冲结构 I 构成。

在本发明中这个施主晶片 10 的应用是从缓冲结构 I 的部分 4 和/或从形成在缓冲结构 I 表面上的覆盖层的至少一部分（图 1 中未示出）移去有用层，以便将其集成到如 SOI 结构等结构中。

施主晶片 10 的支撑衬底 1 包括在其与缓冲结构 I 的界面处具有第一晶格参数的至少一个半导体层。

在特殊结构中，支撑衬底 1 由具有第一晶格参数的一个半导体构成。

在缓冲结构 I 的第一结构中，后者由缓冲层 2 构成。

在这种情况下，位于支撑衬底 1 上的缓冲层 2 可以在其表面上赋予基本上不同于衬底 1 的第一晶格参数的第二晶格参数，由此在相同施主晶片 10 中具有分别有不同晶格参数的两层 1 和 4。

此外，在有些应用中，缓冲层 2 可以用于覆盖层以便防止后者含

有高缺陷密度和/或经受明显应力。

此外。在有些应用中，缓冲层 2 可以用于覆盖层以便具有良好的表面条件。

一般情况下，缓冲层 2 具有随着厚度逐渐改变的晶格参数，从而在两个晶格参数之间建立过渡。

这种层一般被称为变质层。

晶格参数的这种逐渐变化可以在缓冲层 2 的厚度内部连续产生。

或者，可以“分级”进行，每级是具有不同于下级的基本上恒定晶格参数的薄层，以便一级一级地分立地改变晶格参数。

还可以具有更复杂的形式，如随着可变率、比率的标记倒置或成分中的不连续跳跃，成分进行变化。

通过按照逐渐方式从衬底 1 开始增加未包含于衬底 1 中的至少一种原子元素的浓度，有利地发现缓冲层 2 中的晶格参数的变化。

这样，例如，在由一元材料构成的衬底 1 上制造的缓冲层 2 可以由二元、三元、四元或更高的材料构成。

这样，例如，在由二元材料构成的衬底 1 上制造的缓冲层 2 可以由三元、四元或更高的材料构成。

通过例如利用外延法、使用公知的技术如 CVD 和 MBE (“化学汽相淀积”和“分子束外延”的简称)在支撑衬底 1 上生长，有利地制造缓冲层 2。

一般情况下，缓冲层 2 可以通过其它公知方法制造，以便例如获得由各种原子元素的合金构成的缓冲层 2。

修整缓冲层 2 下面的衬底 1 表面的次要步骤例如通过 CMP 抛光可以进行缓冲层 2 的制造。

在缓冲结构 I 的第二结构中，并参照图 1，缓冲结构 I 由缓冲层 2 (基本上与第一结构的相同)和附加层 4 构成。

附加层 4 可以位于衬底 1 和缓冲层 2 之间，或者在缓冲层 2 上，如图 1 所示。

在第一种特殊情况下，附加层 4 可以构成第二缓冲层，如限制缺陷的缓冲层，由此提高了在缓冲结构 I 上制造的层的结晶度质量。

这种附加层 4 由优选具有恒定材料成分的半导体构成。

要制造的这种缓冲层 4 的厚度和成分的选择对于实现这种性能是特别重要的关键所在。

这样,例如,外延生长层中的结构缺陷通常在这层的厚度内部逐渐减少。

在第二种特殊情况下,附加层 4 位于缓冲层 2 上并用作缓冲层 2 的上面层。

这样,可以固定第二晶格参数。

在第三种特殊情况下,附加层 4 位于缓冲层 1 上并在将要在施主晶片 10 上进行的移去操作中起作用,如在其水平面上进行的移去操作。

附加层还可具有几种功能,如选自这些后三种特殊情况的功能。

在有利的结构中,附加层 4 位于缓冲层 2 上并具有不同于衬底 1 的第一晶格参数的第二晶格参数。

在这后种结构的特殊情况下,附加层 4 由通过缓冲层 2 松弛的材料构成,并具有第二晶格参数。

例如利用 CVD 或 MBE 的外延生长,通过在缓冲层 2 上生长可以有利地制造附加层 4。

在第一实施例中,附加层 4 的生长原位地直接与下面的缓冲层 2 的形成连续进行,在这种情况下后者有利地通过层生长来形成。

在第二实施例中,附加层 4 的生长是在例如通过 CMP 抛光、热处理或其它平滑技术修整下面的缓冲层 2 的表面的次要步骤之后进行的,从而缓冲层 2 中包含的位错和其它缺陷不会传播,不会增加尺寸和不会增加任何滑面、堆叠缺陷或可能降低由此形成的最终缓冲结构 I 的质量的其它缺陷。

根据下面的一种主要方式执行从施主晶片 10 移去有用层的操作:

- (1) 将要移去的有用层是附加层 4 的一部分。
- (2) 将要移去的有用层是预先形成在缓冲结构 I 上的覆盖层(图 1 中未示出)的一部分,所述覆盖层例如是通过外延生长形成的并可能是通过修整缓冲结构 I 的表面而进行的。

施主晶片 10 则用作用于生长覆盖层的衬底。

后者可以包括一个或多个薄层,这取决于所希望使用的移去方式。

此外,有利地,其具有基本上与缓冲结构 I 的自由面的松弛材料的

晶格参数相同的晶格参数，如相同材料的层，或者具有在张力或压缩力中应变的所有或部分其晶体结构的其它材料，或者这两种类型的材料的组合。

在施主晶片 10 的特殊实施例中，一个或多个中间层插在缓冲结构 I 和覆盖层之间。这种情况下，这个或这些中间层不移走。

(3) 要移去的有用层是附加层 4 的一部分和覆盖层（按照基本上与第二种移去方式中所述的方式相同的方式形成的）。

无论选择哪种移去方式，参照图 2，在移去之后和在大多数情况下，突起部分 7a 和/或粗糙部分 7b 出现在剩余施主晶片 10 的移去表面上。

“浮雕一样 (in relief)” 的这个移去表面属于位于缓冲层 2 上方的后移去层 7。

这个后移去层 7 由所有的或部分层 4 构成，可能是一个或多个中间层和可能是覆盖层的一部分，这取决于选自三种前述移去方式的移去方式。

出现在后移去层 7 表面上的浮雕一样的部分 7a 和 7b 主要取决于移去方式和在移去操作期间使用的技术。

- 这样，例如，在工业上目前使用的移去方式是移去不是位于施主晶片 10 的整个表面上的有用层，而是只是移去有用层的一部分（一般主要是中心部分），在施主晶片 10 的表面上留下突起部分，如参标记 7a 所表示的。这些突起部分一般是整体的，并且位于施主晶片 10 的表面的周边上，所有突起部分在商业上被公知为“移去环 (taking-off ring)”。

- 这样，例如，公知的移去技术如我们在将来和以后在本文献中研究的那些技术，如前面已经提到的智能剥离 (Smart-cut©) 技术，有时产生表面粗糙度，如移去表面上的参考标记 7b 所表示的。

一旦进行移去操作，为了回收施主晶片 10，进行根据本发明的再循环操作。

根据本发明的再循环操作的第一步骤是至少除去浮雕部分 7a 和 7b（如图 2 所示）。

执行根据本发明的这个除去物质操作，以便在除去之后，留下缓冲结构 I 的至少一部分，这部分能在新的有用层的后来的移去操作期间

被再利用。

在除去物质之后，再循环缓冲结构 I 的其余部分，这与现有技术公知的在循环不一样。

在再循环的并涉及所述移去的第二方式(2)的第一种特殊情况下，有利地选择覆盖层的厚度，从而在移去操作之后，覆盖层的其余部分（后移去层 7）通过用于除去物质的标准机械手段被除去，如抛光装置或 CMP，而不从安全缓冲结构 I 除去物质，由此保持整个缓冲结构 I。

在再循环期间通过标准机械手段如抛光等除去的材料的厚度通常为 2 微米左右，即使目前发展成功地达到了 1 微米左右。

在再循环的和涉及所述第二种移去方式(2)的第二种特殊情况下，有利地选择覆盖层和附加层 4 的厚度，从而在移去操作之后，覆盖层的其余部分（后移去层 7）和至少一部分附加层 4 可以通过用于除去物质的标准机械手段而除去，例如抛光装置或 CMP，而不需要从安全缓冲层 2 除去物质，由此保持整个缓冲层 2。

除去物质包括使用用于机械攻击物质的装置的操作，如抛光或研磨。

通常使用的抛光技术包括在抛光头和能围绕驱动轴旋转的抛光板之间放置施主晶片 10。

抛光头和抛光板的各个主表面基本上是平行的。

施加于抛光头的力对着板的上表面给施主晶片 10 加压。

施主晶片 10 相对于板的旋转运动在施主晶片 10 的一个表面上产生摩擦力，由此抛光这个面。

在优选方式中，带有施主晶片 10 的抛光头在抛光板的上表面上沿着为了使抛光尽可能地均匀而确定的路径运动。这个运动例如可以是沿着特殊轴来回平移或者是螺旋运动。

抛光板有利地涂上织构材料或纤维。

可以有利地注入使板在施主晶片上的摩擦作用润滑的抛光液。

可在抛光之后进行一般利用注入的去离子水的晶片表面的后抛光清洗。

可以在抛光和清洗之间进行后抛光漂洗操作，该操作一般利用包括注入的合适的表面活性剂的溶液。表面活性剂的主要功能是使残余

颗粒尽可能地在漂洗液中分散，这些颗粒可能继续侵蚀切片的表面，由此减少表面上的沉积物，并允许除去它们。

有利地注入这些溶液之一，以便湿润覆盖板的纤维，由此在施主晶片 10 的整个表面上尽可能好地分布溶液。

在板的第一实施例中，抛光、漂洗和清洗的所述板功能只由一个板来实现。

然而，为了提高整个方法的生产性，将优选具有几个板的装置：

在板的第二实施例中，抛光功能由抛光板实现，漂洗和清洗功能由被称为漂洗/清洗板的一个板来实现。不将抛光从漂洗/清洗耦合的这个实施例通过使用用于漂洗的板而提高了漂洗质量，其中用于漂洗的板完全没有保持固定在板上的任何特殊残余物。

在板的第三实施例中，抛光板、漂洗板和清洗板是分开的板。相对于第二实施例而言，不将漂洗与清洗耦合的本实施例通过使用用于清洗的板而提高了切片表面的最终清洁度，其中用于倾斜的板完全没有保持固定到板上的任何特殊残余物。

除了抛光之外，可以包括研磨剂颗粒如二氧化硅颗粒，以便提高物质的研磨性。

除了抛光之外，还可以包括化学剂，以便伴随着利用化学刻蚀通过抛光板操作的机械攻击。

在从施主晶片 10 除去物质的有利操作方式中，进行还称为 CMP 的化学-机械平坦化，其原理是将抛光板的抛光表面与包括研磨剂颗粒和化学刻蚀剂的抛光液放在一起。

除了机械抛光之外，通过使用刻蚀剂和借助研磨颗粒的化学研磨剂，抛光液结合用于施主晶片 10 的要抛光的表面的化学刻蚀。

这里，除去物质操作可以在施主晶片 10 的被抛光表面的漂洗和/或清洗之后进行。

应该指出的是，在有些情况下，漂洗不仅是快速除去抛光的残余物和研磨剂颗粒，而且是关于抛光的化学作用。

这是因为，如果在抛光期间使用的化学刻蚀剂具有碱性 pH 值，通过给抛光液添加一般酸性表面活性剂，可以促进快速停止抛光液的化学作用。

对于某些半导体，如硅，化学作用比机械作用（在抛光这种半导体的表面时使用的研磨剂颗粒很小）更占优势。

因此这种利用酸性表面活性剂的漂洗可以明显地停止抛光作用并控制它对切片的影响，尤其是在最后段落中提到的材料。因此，可以确保后抛光厚度和可再现性。

这样，可以控制抛光的停止，并因此更精确地控制除去的厚度。

此外，进一步注入漂洗液是优选的：注入的太快导致抛光液的 pH 值的快速下降，在半导体的有些情况下，如硅，这种注入通过聚集而具有增加研磨剂颗粒的尺寸的效果，因此将其暴露以研磨这些较大颗粒结块导致的损伤。

这里，在要进行平坦化的层至少部分地包括硅的情况下，提出平坦化层的操作应用的例子。

适合于抛光硅的溶液一般是具有 pH 为 7 和 10 之间的碱性溶液，优选在 8 和 10 之间，优选具有含氮的碱的化学试剂，如氨。

研磨剂颗粒优选是二氧化硅分子，其尺寸大约为十分之一微米。

如果决定漂洗，将使用具有优选在 3 和 5 之间或者甚至在 4 左右的 pH 值的表面活性剂，并具有接近于 0.1% 的 CMC（临界胶束浓度）。

漂洗步骤的时间有利地是抛光时间的大约 50%。

这些机械或化学机械手段在用于控制被除去的物质的质量的本发明范围内是特别有利的，以便允许缓冲结构 I 的至少一部分保存下来。

然而，一般情况下，从施主晶片 10 除去物质可包括操作侵蚀物质的所有机械手段，例如，研磨或用原子物质进行轰击。

这种物质的除去可以通过热处理来进行，以便进一步使被除去的表面平滑化和/或除去突起部分 7a 或粗糙部分 7b。

例如，热处理可以如在文献 US 6596610 中所公开的那样进行操作，其中这种突起部分 7a 和粗糙部分 7b 是通过热处理除去的。在缓冲结构上的覆盖层上进行移去的情况下有利地执行这种技术，从而这个热处理主要作用在这个覆盖层上，而不作用在缓冲结构 I 上，保持后者以增加内部缺陷。

因此采用下面物质除去方式之一：

(a) 除去至少包括浮雕部分 7a 和 7b 的后移去层 7 的部分；或者

(b) 除去所有的后移去层 7；或者

(c) 除去所有后移取部分 7 和部分缓冲层 2。

如果后移去层 7 包括一部分原始的覆盖层，则物质除去方式 (a) 优选包括完全移去这个覆盖层部分。

参见图 3，在物质除去之后保留下来的原始缓冲结构的一部分用 I' 表示。

它包括：

- 当采用物质除去方式 (a) 时和当后者不包括移去附加层 4 的任何部分时的整个原始缓冲结构 I；或
- 当采用物质除去方式 (a) 时和后者包括移去附加层 4 的一部分时的缓冲层 2 和部分附加层 4；或
- 当采用物质除去方式 (b) 时的缓冲层 2；或
- 当采用物质除去方式 (c) 时的缓冲层 2 的一部分。

第二再循环步骤包括：在涉及物质除去的第一再循环步骤之后，重新形成在第一步骤期间除去的层的至少一些层。

首先，在某些情况下，优选修整在第一再循环步骤期间进行了物质除去的施主晶片 10 的表面，以便除去可能在物质除去期间出现的任何粗糙物。

为此，例如，将使用热处理，使缓冲结构 I 中包含的位错和其它缺陷不能传播，不能增加尺寸和不产生任何切滑面或堆叠缺陷，如上所述。

第二步骤则包括：当在第一再循环步骤期间除去了原始缓冲结构 I 的一部分时，从剩余的缓冲结构 I' 恢复缓冲结构 I。

有利地，缓冲结构 I 的恢复是这样的：一旦形成，后者基本上与原始缓冲结构 I 相同。

然而，在特殊实施例，可以稍微改变某些制造参数，以便获得稍微不同于原始缓冲结构的缓冲结构 I。例如，将稍微改变材料中的某些化合物的浓度。

在第一再循环步骤期间切掉原始缓冲层 2 时，恢复缓冲结构 I 包括重新形成缓冲层 2 的被除去部分。

在第一再循环步骤期间切掉原始附加层 4 时，恢复缓冲结构 I 包括

重新形成所有或部分附加层 4。

在这种情况下，可以制造具有基本上与原始厚度相同或者基本上不同于原始厚度的附加层 4。

一旦恢复了缓冲结构 I，可以在其上方形成覆盖层，该覆盖层将至少部分地包括将要被除去的新的有用层，并且可能在缓冲结构 I 和覆盖层之间有一个或多个中间层。

可能在这个第二再循环步骤期间形成的层有利地通过在它们的各个下面层上进行层生长而制造，例如通过 CVD 或 MBE 外延生长。

在第一种情况下，这些层 I 和 5 的至少之一直接原位地与下面的生长支架的形成连续地形成，在这种情况下后者也是有利地通过层生长形成的。

在第二种情况下，例如通过 CMP 抛光、热处理或其它平滑化技术，在修整下面的生长支架的表面的次要步骤之后，生长这些层的至少之一，使得缓冲结构 I 中所包含的位错和其它缺陷不传播、不增加尺寸和部产生任何滑面、堆叠缺陷或者可能使缓冲结构 I 的质量下降的其它缺陷。

这样，除了由本领域技术人员所希望的和进行的修改之外，最终获得了基本上与原始相同的施主晶片 10，就是说，图 1 所示的施主晶片 10。

通过这种方式获得的施主晶片 10 包括至少一部分原始缓冲结构 I，因此包括至少一部分原始缓冲层 2，这使得避免其完整、冗长和昂贵的再形成，如在公知再循环方法中的情况那样。

参照图 4a-4f，其中示出了根据本发明的从施主晶片 10 移去薄层和在移去之后再循环施主晶片 10 的方法的各个步骤，该方法采用了具有基本上与参照图 1 所述的层结构相同的层结构的施主晶片 10，因此包括衬底 1 和缓冲结构 I，如图 4a 所示。

在根据本发明的这个典型方法中，覆盖层 5 已经添加在缓冲结构 I 的上方。

在这种方法期间执行的除去操作将涉及覆盖层 5 的移去和部分的缓冲结构 I 的移去。

利用相同的方式和在施主晶片 10 的其它结构中，可能存在几个覆

盖层并且移去操作可能涉及覆盖层和可能部分的缓冲结构 I，或者可能不存在覆盖层，则移去操作将只涉及部分缓冲结构 I。

这两层 I 和 5 有利地根据公知技术通过外延生长例如通过 CVD 和 MBE 形成。

在第一种情况下，这些层的至少之一原位地直接与下面生长支架的形成连续地形成，在这种情况下后者也是有利地通过层生长而形成的。

在第二种情况下，例如通过 CMP 抛光、热处理或其它平滑化技术，在修整下面的生长支架的表面的次要步骤之后，生长这些层的至少之一，使得缓冲结构 I 中所包含的位错和其它缺陷不传播、不增加尺寸和不产生任何滑面、堆叠缺陷或者可能使缓冲结构 I 的质量下降的其它缺陷。

移去薄层的方法示于图 4b 和 4c 中。

本发明的第一优选移去步骤包括：在施主层 10 中产生脆弱区，以便在这个脆弱区中进行后来的卸去操作，并由此分开所希望的有用层。

可操作产生这种脆弱区的几种技术如下：

第一种技术，被称为智能剥离（Smart-cut®），这是本领域技术人员公知的（其说明可以在覆盖用于还原晶片技术的大量文章中找到），包括：在其第一步骤中，为了通过这种方式产生脆弱区，而用特殊能量注入原子物质（如氢离子）。

第二种技术是：通过吸收至少一个多孔层而形成脆弱区，如在文献 EP-A-0849788 中所述的。

在衬底 1 上产生根据这两种技术之一有利地形成的脆弱区。

- 在缓冲结构 I 的缓冲层中；或
- 在缓冲层和缓冲结构 I 的任何松弛层之间；或
- 在缓冲结构 I 的任何松弛层中；或
- 在缓冲结构 I 和覆盖层 5 之间；或
- 如果后者足够厚，在覆盖层 5 中；这是由堆叠层构成的覆盖层 5 的特殊情况。

参照图 4b，涉及移去薄层的第二步骤是将接收衬底 6 固定到覆盖层 5 的表面上。

接收衬底 6 形成机械支架，它是刚性的足以支撑将从施主晶片 10 除去的覆盖层 5，并且保护它不受来自外部的任何机械应力的影响。

这个接收衬底 6 例如可以由硅或石英或其它类型的材料构成。

通过将接收衬底 6 紧密接触覆盖层 5 而放置和通过将其粘接在其上，而固定接收衬底 6，其中在衬底 6 和覆盖层 5 之间有利地进行分子粘接。

这种粘接技术连同改型一起特别地在由 Q. Y. Tong, U. Gösele 和 Wiley 发表的题目为“Semiconductor Wafer Bonding”（科学技术，Interscience Technology）的文献中有介绍。

如果需要的话，粘接可以伴随着要粘接的各个表面的适当的预处理和/或供给热能和/或供给附加粘接剂。

这样，例如，在粘接期间或者刚刚在粘接之后进行的热处理可以使粘接的接点硬化。

粘接还可以通过插在覆盖层 5 和接收衬底 6 之间的特别地具有高分子粘接能力的粘接层如二氧化硅来控制。

有利地，形成接收衬底 6 的粘接面的材料和/或可能形成的粘接层的材料是电绝缘的，以便由移去的层制造 SOI 结构，则 SOI 结构的半导体层是被转移的有用层 5。

一旦粘接了接收衬底 6，通过卸去它而在预先形成的脆弱区中移去一部分施主晶片 10。

在所述第一种技术（智能剥离）的情况下，在第二步骤中，对注入区（形成脆弱区）进行热和/或机械处理，或者其它供给能量，以便在脆弱区拆卸它。

在所述第二种技术的情况下，对脆弱层进行机械处理或其它供给能量，以便在脆弱层拆卸它。

根据这两种技术之一在脆弱区的拆卸，例如，可以除去大部分晶片 10，以便获得可能包括剩余缓冲结构 I、覆盖层 5、任何粘接层和接收衬底 6 的结构。

然后，例如利用化学—机械抛光 CMP、刻蚀或热处理，在除去的层上有利地进行修整形成的结构的表面的步骤，以便除去任何表面粗糙度、厚度上的不均匀性和/或不希望的层。

后移去层 7' 形成位于移去操作之后留下来的衬底 1 上方的施主晶片 10 的一部分, 形成施主晶片 10' 的这个整个晶片将被发送用于再循环, 以便后来在其它层移去期间被再利用。

再循环步骤示于图 4d、4e 和 4f 中。

参照图 4d, 第一再循环步骤对应后移去层 7' 的除去部分。

执行根据前面已经介绍过的技术之一进行的机械或化学机械研磨或刻蚀操作, 以便除去后移去层 7' 的一部分。

也可以操作用于通过各种机械手段除去物质的几种技术, 特别是, 如果后移去层 7' 包括几个不同的原始层 (例如覆盖层 5 的一部分和缓冲结构 I 的一部分), 例如, 通过 CMP 进行研磨和通过随后的简单抛光。

这种物质的机械侵蚀可以先进行和/或在表面处理之后进行, 如化学刻蚀、热处理或平滑化, 使得缓冲结构 I 中包含的位错和其它缺陷不传播、不增加尺寸和不产生任何滑面、堆叠缺陷或者可能使缓冲结构 I 的质量下降的其它缺陷。

在所有情况下, 在这个第一再循环步骤结束时, 参照图 4d, 至少一部分缓冲结构 I' 保留下来。

参照图 4e 和 4f, 第二再循环步骤对应与移去之前存在的那些层基本相同的层的恢复, 并分别形成缓冲结构 I 和覆盖层 5 的任何缺少部分。

通过根据基本上与前面详细说明的那些技术之一相同的技术形成层, 有利地恢复这些层。

在第一种情况下, 这些层的至少之一原位地直接与下面生长支架的形成连续地生长, 在这种情况下后者也是有利地通过层生长而形成的。

在第二种情况下, 例如通过 CMP 抛光、热处理或其它平滑化技术, 在修整下面的生长支架的表面的次要步骤之后, 生长这四层的至少之一, 使得缓冲结构 I 中所包含的位错和其它缺陷不传播、不增加尺寸和不产生任何滑面、堆叠缺陷或者可能使缓冲结构 I 的质量下降的其它缺陷。

施主晶片 10'' 的获得的层 I 和 5 不必与施主晶片 10 的层 I 和 5 相同, 可以是图 4d 中所示的施主晶片以便使用作用于其它类型层的衬底。

在根据本发明再循环施主晶片 10 之后,可以再次操作移去有用层的方法。

这样,在本发明的有利上下文中,通过重复地进行下列步骤而操作根据本发明从施主晶片 10 移去有用层的循环方法:

- 移去方式; 和
- 根据本发明的再循环方法。

在操作循环移去方法之前,可以根据本发明利用用于在衬底上制造薄层的一种或多种技术而执行制造施主晶片 10 的方法,如上所述。

在本文献的其余部分中,我们提出了包括缓冲结构 I 并能通过根据本发明的方法来操作的施主晶片 10 的结构例子。

特别是,我们将提供可以有利地在这种施主晶片中使用的材料。

如我们看到的那样,大多数情况下,在具有第一晶格参数的衬底 1 上制造的缓冲结构 I 具有在其自由面上具有第二晶格参数的主要功能。

则这种缓冲结构 I 包括缓冲层 2,从而可以产生晶格参数的这种匹配。

通常用于获得具有这种性能的缓冲层 2 的技术是具有由集中原子元素构成的缓冲层 2,该原子元素包括:

- 在衬底 1 的成分中的至少一种原子元素; 和
- 在衬底 1 中没有的或极少的至少一种原子元素,它具有在缓冲层 2 的厚度内逐渐改变的浓度。

缓冲层 2 中的这种元素的渐进浓度将成为以变形方式使缓冲层 2 中的晶格参数逐渐改变的主要原因。

这样,在这种结构中,缓冲层 2 主要是合金。

用于衬底 1 的成分和用于缓冲层 2 的成分进行选择的原子元素可以是 IV 型的,如 Si 或 Ge。

例如,在这种情况下,可以具有由 Si 构成的衬底 1 和由 SiGe 构成的缓冲层 2,其中缓冲层 2 中 Ge 的浓度随着厚度在与衬底 1 的界面处的接近于 0 的值和在缓冲层 2 的其它面上的特殊值之间而逐渐变化。

在其它情况下,衬底 1 和缓冲层 2 的成分由 III-V 族的合金构成,如可能的 (Al, Ga, In) - (N, P, As) 组合。

缓冲层 2 优选由三元型或更高程度的合金构成。

例如, 在这情况下, 可以具有由 GaAs 构成的衬底 1 和包括 As 和/或 Ga 并具有至少一种其它元素的缓冲层 2, 后种元素随着厚度在与衬底 1 的界面处的接近于 0 的值和在缓冲层 2 的其它面上的特殊值之间而逐渐变化。

衬底 1 和缓冲层 2 的成分可包括 II-VI 类型的原子元素对, 如可能的 (Zn, Cd) - (S, Se, Te) 组合。

下面我们提供这种结构的几个例子:

例 1: 再循环之后, 施主晶片 10 由以下部件构成:

- 由 Si 构成的衬底 1;
- 具有缓冲层 2 和附加层 4 的由 SiGe 构成的缓冲结构 I;
- 在移去一部分覆盖层之后形成覆盖层 5 的一部分的由 Si 或 SiGe 构成的后移去层 7。

在为了制造 SGOI、SOI 或 Si/SGOI 结构而移去 SiGe 和/或应变硅的层时, 特别使用这些施主晶片 10。

缓冲层 2 优选地具有从与衬底 1 的界面处逐渐增加的 Ge 浓度, 以便使 SiGe 晶格参数如上所述那样变化。

厚度通常在 1 和 3 微米之间, 以便获得在表面上的良好的结构松弛和包含与晶格参数的差别相关的缺陷, 以便掩埋它们。

附加层 4 由被缓冲层 2 松弛过的 SiGe 构成, 其中 Ge 浓度有利地是均匀的并基本上与其界面附近的缓冲层 2 的浓度相同。

附加的 SiGe 层 4 内的硅中的锗的浓度通常在 15% 和 30% 之间。

在 30% 这个极限表示目前技术的典型极限, 但是在不久的将来可以改变。

附加层 4 具有可能根据情况而极大地变化的厚度, 典型厚度在 0.5 和 1 微米之间。

例 2: 在循环之后, 施主晶片 10 由以下部件构成:

- 硅衬底 1;
- 具有 SiGe 缓冲层 2 和基本上松弛的 Ge 的附加层 4 的缓冲结构 I;
- 在移去一部分覆盖层之后形成覆盖层 5 的其余部分的后移去层 7。

缓冲层 2 优选地具有从与衬底 1 的界面处逐渐增加的 Ge 浓度, 以

便使晶格参数在硅衬底 1 的晶格参数和附加 Ge 层 4 的晶格参数之间变化。

为此，在缓冲层 2 中，使 Ge 浓度从大约 0 增加到大约 100%，或者更精确地在 98% 左右，用于完全符合两种材料的理论晶格。

例 3：再循环之后，施主晶片 10 由以下部件构成：

- 包括在与缓冲结构 I 的界面处的至少一个 GaAs 部分的衬底 1；
- 由 III-V 材料构成的缓冲结构 I；
- 在移去一部分覆盖层之后构成覆盖层 5 的其余部分的包括 III-V 材料的后移去层 7。

这种缓冲结构 I 的主要优点是使覆盖层 5 的材料 V 的晶格参数（其标称值为大约 5.87 埃）与 GaAs 的晶格参数（其标称值为大约 5.65 埃）相匹配。

在体 III-V 材料中，通过比较体 InP 与体 GaAs，后者是较便宜的、在半导体市场中更广泛地获得、机械脆性较少、使用技术由后表面与其接触的材料是较公知的以及其尺寸可以达到高值（通常为 6 英寸，而不是体 InP 的 4 英寸）。

在移去之前的施主晶片 10 的特殊结构中，移去之前的覆盖层 5 包括要除去的 InP。

由于体 InP 具有一般限于 4 英寸的尺寸，因此施主晶片 10 例如提供用于制造 6 英寸尺寸的 InP 层的溶液。

用于制造这种覆盖层的缓冲结构 I 需要通常大于 1 微米的厚度，并且将向较大厚度改变，特别是如果根据本发明可以再循环的话。

此外，通常操作的用于制造这种缓冲结构 I 的外延生长技术是特别困难和昂贵的，因此能够在移去有用层之后至少部分地恢复是很有意义的。

有利地，缓冲结构 I 包括由 InGaAs 构成的缓冲层 2，其中 In 浓度在 0 和大约 53% 之间变化。

缓冲结构 I 可进一步包括由 III-V 材料构成的附加层 4，如 InGaAs 或 InAlAs，并具有基本上不变的原子元素的浓度。

在特殊的移去情况下，InP 覆盖层 5 和一部分附加层 4 将被除去，以便将其转移给接收衬底。

这样，可以有益于存在于两个被除去材料之间的电气或电子性能。

例如，如果被除去的一部分附加层 4 由 InGaAs 或 InAlAs 构成，是这样一种情况：在后种材料和 InP 之间电子带不连续性产生移去层中的改进的电子迁移率。

施主晶片 10 的其它结构也是可以的，包括其它 III-V 化合物，如 InAlAs 等。

这种被移去层的典型应用是 HEMT 或 HBT(分别为“High-Electron Mobility Transistor (高电子迁移率晶体管)”和“Heterjunction Bipolar Transistor (异质结双极型晶体管)”)制造。

在本文献中提到的半导体层中，也可以向其中添加其它成分，如碳，其中碳浓度基本上小于或等于 50%，或者更特别是，在所述层中的碳浓度小于或等于 5%。

最后，本发明不限于由上述例中提到的材料构成的缓冲结构 I、中间层 8 或覆盖层 5，而是可以延伸到 IV-IV、III-V、II-VI 型的合金的其它类型。

应该指出的是，这些合金可以是二元的、三元的、四元或更高程度的。

本发明不限于具有使具有不同各自晶格参数的两个相邻结构之间的晶格参数相匹配的主要功能的可再循环的缓冲层 2 或缓冲结构 I，而是还可以涉及在本文献中按照最一般的方式限定的根据本发明可以再循环的任何缓冲层 2 或缓冲结构 I。

在移去之后最终获得的结构不限于 SGOI 或 SOI 结构。

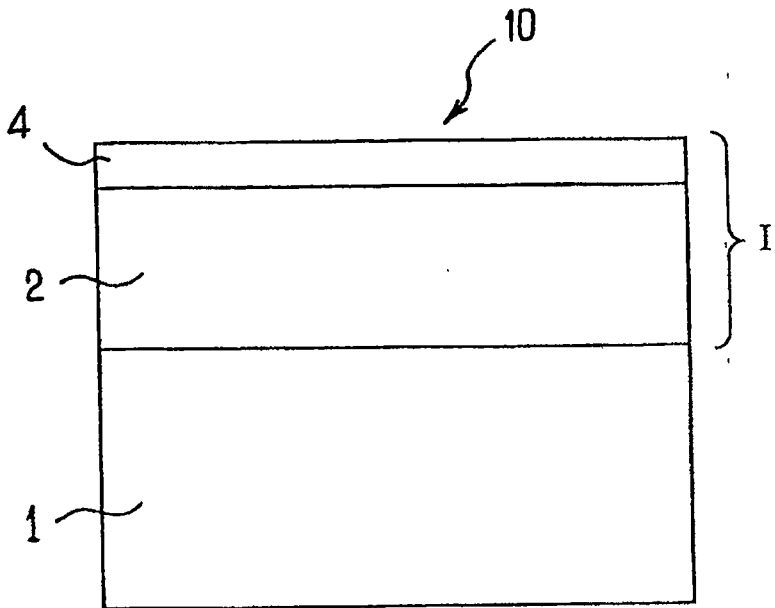


图 1

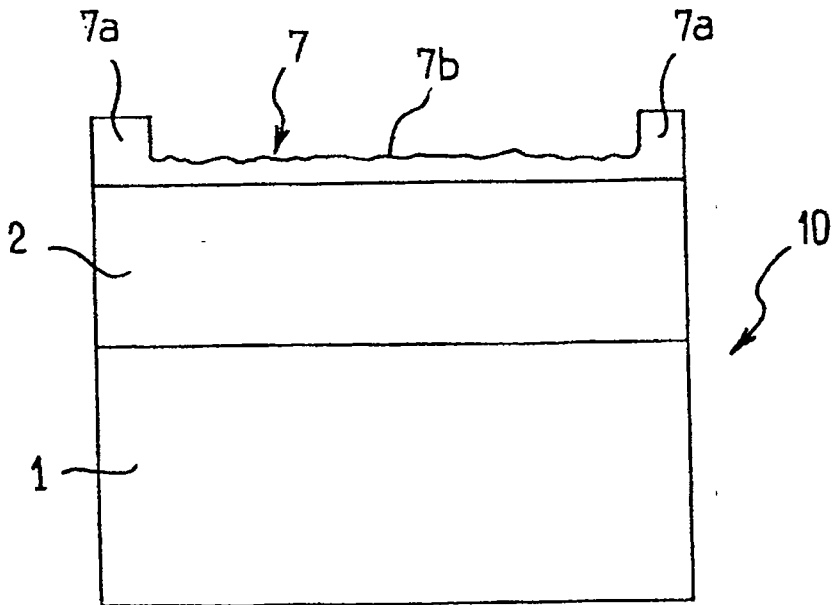


图 2

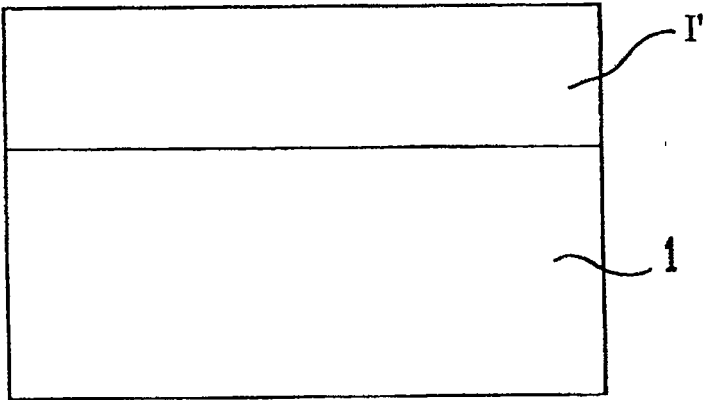


图 3

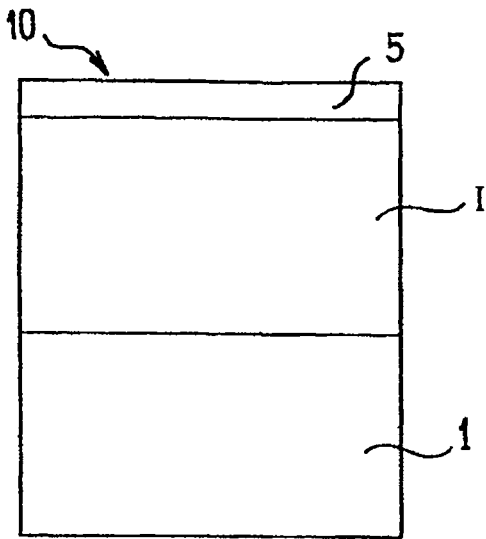


图 4a

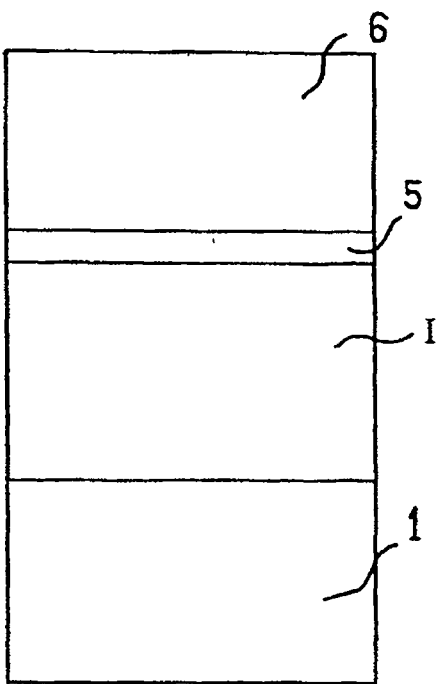


图 4b

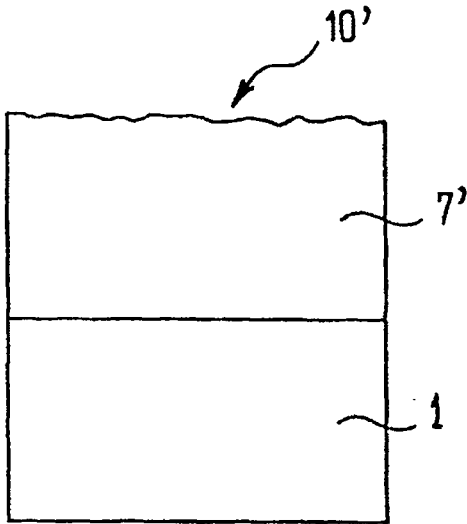


图 4c

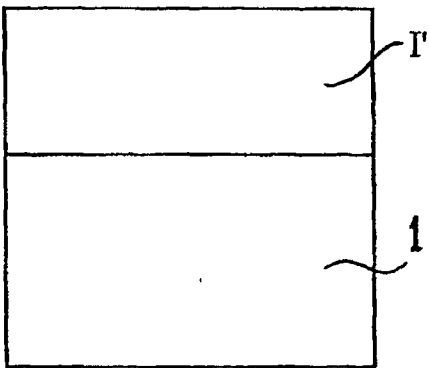


图 4d

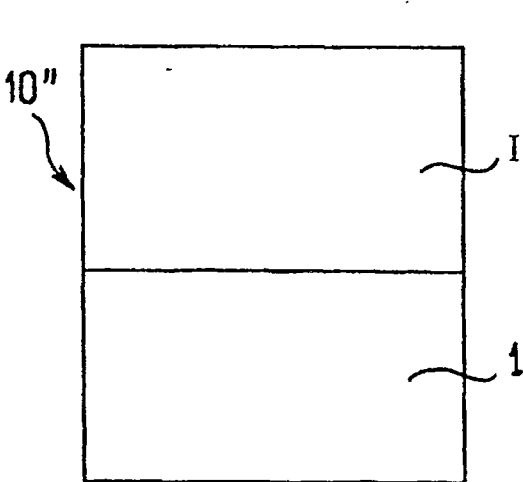


图 4e

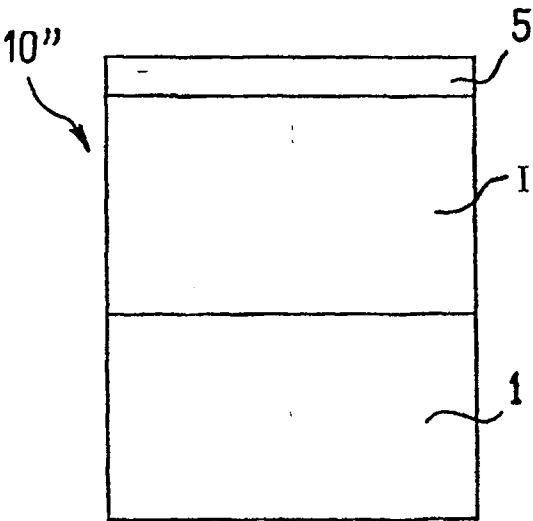


图 4f