

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月18日(18.06.2020)



(10) 国際公開番号

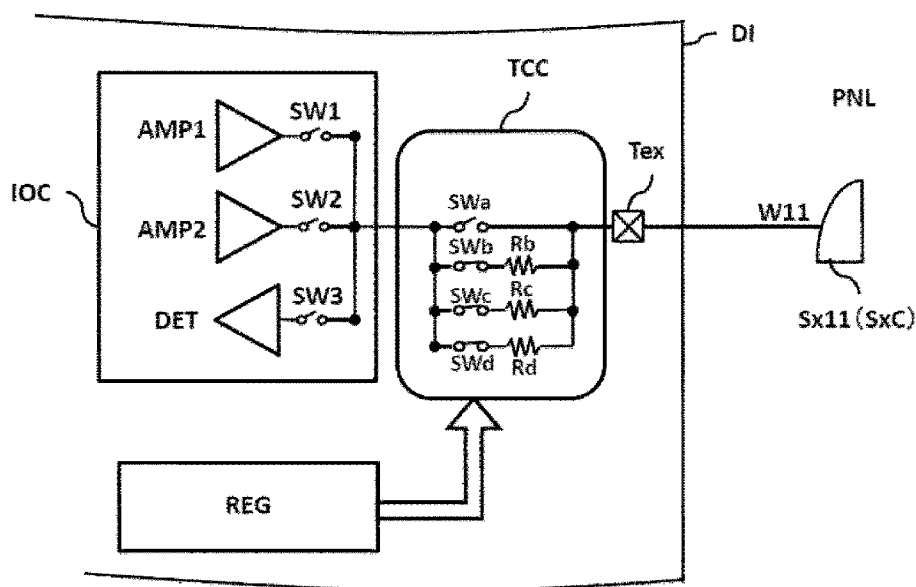
WO 2020/121762 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G06F 3/044 (2006.01)
G02F 1/1333 (2006.01) G09F 9/00 (2006.01)
G02F 1/1343 (2006.01) G09F 9/30 (2006.01)
G06F 3/041 (2006.01) G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2019/045413
- (22) 国際出願日: 2019年11月20日(20.11.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-233197 2018年12月13日(13.12.2018) JP
- (71) 出願人: 株式会社ジャパンディスプレイ (JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).
- (72) 発明者: 高林 勉 (TAKABAYASHI Tsutomu); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
- (74) 代理人: ポレール特許業務法人 (POLAIRE I.P.C.); 〒1030025 東京都中央区日本橋茅場町二丁目13番11号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置

図13



(57) Abstract: The purpose of the present disclosure is to provide a display device capable of ameliorating unevenness in display. This display device comprises a plurality of drive circuits, and a plurality of drive electrodes respectively connected to each output of the plurality of drive circuits. At least one drive electrode among the plurality of drive electrodes has a smaller area than the others. The display device comprises a time constant adjustment circuit for adjusting a time constant of the output of the drive circuit corresponding to the at least one drive electrode having a small area.

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

(57) 要約：本開示の目的は、表示むらを改善可能な表示装置を提供することにある。表示装置は、複数の駆動回路と、前記複数の駆動回路の出力に各々接続される複数の駆動電極と、を含む。前記複数の駆動電極内の少なくとも1つの駆動電極の面積は、他より小さい。面積が小さい前記少なくとも1つの駆動電極に対応する駆動回路の出力の時定数を調整するための時定数調整回路を有する。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明は表示装置に関し、特に、タッチセンサを備えた表示装置に適用可能である。

背景技術

[0002] 液晶表示パネルの内部にタッチパネルを内蔵したインセル方式の液晶表示装置が提案されている（たとえば、特開２０１４－１０２６６５号公報）。インセル方式の場合、複数の共通電極は、映像表示期間には共通して所定の電圧が印加され、タッチ検出期間にはパルス状の駆動パルスが印加される。そのため、検出期間においては、共通電極はタッチ検出用の駆動電極として利用される。

先行技術文献

特許文献

[0003] 特許文献１：特開２０１４－１０２６６５号公報

発明の概要

発明が解決しようとする課題

[0004] 表示装置等の携帯機器において複数の駆動電極内の１部の駆動電極は、その面積を小さくする場合がある。面積が小さい駆動電極の時定数は、他の駆動電極の時定数と比較して、小さくなる。映像表示期間において、複数の駆動電極（共通電極）には、共通して所定の電圧（VCOM）が印加される。複数の共通電極間においてその時定数が異なると、表示パネルの表示品質が低下するという課題がある。

[0005] 本発明の目的は、表示むらを改善可能な表示装置を提供することにある。

[0006] その他の課題と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

課題を解決するための手段

[0007] 本発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

[0008] すなわち、表示装置は、複数の駆動回路と、前記複数の駆動回路の出力に各々接続される複数の駆動電極と、を含む。前記複数の駆動電極内の少なくとも1つの駆動電極の面積は、他より小さい。面積が小さい前記少なくとも1つの駆動電極に対応する駆動回路の出力の時定数を調整するための時定数調整回路を有する。

図面の簡単な説明

[0009] [図1]実施の形態のセンサ付き表示装置における表示装置の概略の構成を示す図である。

[図2]実施の形態のセンサ付き表示装置の構造を示す断面図である。

[図3A]実施の形態に係るセンサ付き表示装置のミューチャル検出方式の代表的な基本構成を示す図である。

[図3B]実施の形態に係るセルフ（Self）検出方式の代表的な基本構成を示す図である。

[図4A]実施の形態のセンサ付き表示装置のミューチャル検出方式の駆動方法を説明するための図である。

[図4B]実施の形態のセンサ付き表示装置のセルフ検出方式との駆動方法を説明するための図である。

[図5]実施の形態に係るセンサ付き表示装置におけるセンサの構成例を概念的に示す平面図である。

[図6]実施の形態に係るセンサ付き表示装置におけるセンサの他の構成例を概念的に示す平面図である。

[図7]比較例に係る入出力回路を示す図である。

[図8]実施の態様に係る面積の異なる駆動電極を説明する図である。

[図9]映像表示期間におけるタイミングチャートを示す図である。

[図10]図9の共有電極の電位変化を、駆動電極の面積に基づいて示した波形図である。

[図11]面積の異なる駆動電極を有する表示パネルの表示例を示す図である。

[図12]検出期間における面積の異なる駆動電極の駆動パルスの波形の違いを説明する図である。

[図13]実施の態様に係る時定数調整回路を備えた入出力回路を示す図である。

[図14]時定数調整回路を用いた場合の映像表示期間における共有電極の電位変化を説明する波形図である。

[図15]時定数調整回路を用いた場合の検出期間における駆動電極の駆動パルスの波形図である。

[図16]図8に示す駆動電極を駆動する場合の時定数調整回路の状態とその等価回路とを示す図である。

[図17]変形例1に係る時定数調整回路を示す図である。

[図18]変形例2に係る時定数調整回路を示す図である。

[図19]表示パネルの上部側に1つのノッチ部が設けられた場合の駆動電極の平面図である。

[図20]表示パネルの上部側に1つのホール部が設けられた場合の駆動電極の平面図である。

[図21]網掛けで示される駆動電極およびそれ以外の駆動電極に対する回路構成を示す図である。

発明を実施するための形態

[0010] 以下に、本発明の実施の形態および変形例について、図面を参照しつつ説明する。

[0011] なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。

[0012] また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0013] 本実施形態においては、表示装置の一例として、液晶表示装置を開示する。この液晶表示装置は、例えば、スマートフォン、タブレット端末、携帯電話端末、パーソナルコンピュータ、テレビ受像装置、車載装置、ゲーム機器等の種々の装置に用いることができる。

[0014] 「表示装置」とは、表示パネルを用いて映像を表示する表示装置全般を指す。「表示パネル」とは、電気光学層を用いて映像を表示する構造体を指す。例えば、表示パネルという用語は、電気光学層を含む表示セルを指す場合もあるし、表示セルに対して他の光学部材（例えば、偏光部材、バックライト、タッチパネル等）を装着した構造体を指す場合もある。ここで、「電気光学層」には、技術的な矛盾を生じない限り、液晶層、エレクトロクロミック（EC）層などが含まれ得る。したがって、後述する実施形態について、表示パネルとして、液晶層を含む液晶パネルを例示して説明するが、上述した他の電気光学層を含む表示パネルへの適用を排除するものではない。

[0015] （実施形態）

図1は、実施の形態のセンサ付き表示装置における表示装置の概略の構成を示す図である。なお、実施の形態において、表示装置は液晶表示装置である。

[0016] センサ付き表示装置DSPは、表示パネルPNLと、表示パネルPNLを背面側から照明するバックライトBLTと、を備えている。そして表示パネルPNLには、マトリクス状に配置された表示画素PXを含む表示部が設けられている。

[0017] 図1に示すように、表示部においては、複数の表示画素PXが配列する行に沿って延びるゲート線G（G1、G2…）と、複数の表示画素PXが配列する列に沿って延びるソース線S（S1、S2…）と、ゲート線（走査線）Gとソース線（信号線）Sが交差する位置近傍に配置された画素スイッチSWとが備えられている。複数の表示画素PXの各々は共通電極COMEに対向した画素電極PEを有し、対向する画素電極PEと共通電極COMEの間に液晶層を有する。共通電極COMEは複数の共通電極Come（Come1，

Come 2, Come 3)を含む。複数の行方向(X方向)に延在された複数の共通電極Comeは列方向(Y方向)に配置される。尚、複数の列方向(Y方向)に延在された複数の共通電極Comeを行方向(X方向)に配置する構成としてもよい。また、複数の共通電極を複数の行方向(X方向)と複数の行方向(X方向)にマトリックス状に配置してもよい。

[0018] 画素スイッチSWは薄膜トランジスタ(TFT:Thin Film Transistor)を備えている。画素スイッチSWのゲート電極は対応するゲート線Gと電氣的に接続されている。画素スイッチSWのソース電極は対応するソース線Sと電氣的に接続されている。画素スイッチSWのドレイン電極は対応する画素電極PEと電氣的に接続されている。

[0019] また、複数の表示画素PXを駆動する駆動手段として、ゲートドライバGD(左側GD-Lおよび右側GD-R)、ソースドライバSD、共通電極駆動回路CDとが設けられている。複数のゲート線Gは各々ゲートドライバGDの出力部と電氣的に接続されている。複数のソース線Sは各々ソースドライバSDの出力部と電氣的に接続されている。複数の共通電極Comeは共通電極駆動回路CDの出力部と電氣的に接続されている。図1においては、ソースドライバSDと共通電極駆動回路CDとが、駆動回路(Driver circuit)内に設けられるように描かれている。各々のゲートドライバGD、ソースドライバSD、共通電極駆動回路CD、およびバックライトBLTの制御信号を生成する制御回路CTR(Control circuit)も駆動回路(Driver circuit)内に設けられる。尚、駆動回路(Driver circuit)は1チップの半導体集積回路(IC)に含まれるが、複数のチップで構成されるようにしてもよい。また、制御回路CTR(Control circuit)は表示パネルPNLの外部に設けるようにしてもよい。

[0020] ゲートドライバGDとソースドライバSDと共通電極駆動回路CDとは、表示部の周囲の周辺領域(額縁領域)あるいは表示パネルPNLに接続されたフレキシブル基板上に配置される。ゲートドライバGDは複数のゲート線

Gにオン電圧を順次印加して、選択されたゲート線Gに電氣的に接続された画素スイッチSWのゲート電極にオン電圧を供給する。ゲート電極にオン電圧が供給された画素スイッチSWの、ソース電極ードレイン電極間が導通する。ソースドライバSDは、複数のソース線Sのそれぞれに対応する出力信号を供給する。ソース線Sに供給された信号は、ソース電極ードレイン電極間が導通した画素スイッチSWを介して対応する画素電極PEに供給される。

[0021] 表示パネルPNLの外部に設けられたホスト装置(Host)から画像信号、制御信号等が制御回路CTR(Control circuit)に入力され、ゲートドライバGDとソースドライバSDと共通電極駆動回路CDは、表示パネルPNLの外部あるいは内部に配置された制御回路CTR(Control circuit)により動作を制御される。バックライトBLTは制御回路CTR(Control circuit)で生成されたバックライト制御信号に基づいてバックライト用駆動回路(BL drive circuit)にてバックライトBLTの駆動を行う。バックライト用駆動回路(BL drive circuit)は表示パネルPNLの内部に配置されてもよいし、表示パネルPNLの外部に配置されてもよい。

[0022] 図2は、実施の形態のセンサ付き表示装置の構造を示す断面図である。

[0023] センサ付き表示装置DSPは、インセル型のタッチセンサを有するものであり、表示パネルPNL、バックライトBLT、第1光学素子OD1及び第2光学素子OD2を備えている。図示した例では、表示パネルPNLは、液晶表示パネルであるが、有機エレクトロルミネッセンス表示パネル、マイクロLED表示パネルなどの他のフラットパネルであっても良い。また、図示した表示パネルPNLは、表示モードとして横電界モードに対応した構成を有しているが、他の表示モードに対応した構成を有していても良い。

[0024] 表示パネルPNLは、第1基板SUB1、第2基板SUB2、及び、液晶層LQを備えている。第1基板SUB1と第2基板SUB2とは所定のセルギャップを形成した状態で貼り合わされている。液晶層LQは、第1基板S

UB1と第2基板SUB2との間のセルギャップに保持されている。

[0025] 第1基板SUB1は、ガラス基板や樹脂基板などの光透過性を有する第1絶縁基板10を用いて形成されている。第1基板SUB1は、第1絶縁基板10の第2基板SUB2に対向する側に、ソース線S、共通電極COME、画素電極PE、第1絶縁膜11、第2絶縁膜12、第3絶縁膜13、第1配向膜AL1などを備えている。

[0026] ここで、画素電極PE及び共通電極COMEは、これら電極間に配置される液晶層の画素領域とともに表示画素を構成し、表示画素は表示パネルPNLにマトリクス状に配置されている。

[0027] 第1絶縁膜11は、第1絶縁基板10の上に配置されている。なお、詳述しないが、第1絶縁基板10と第1絶縁膜11の間には、ゲート線G、スイッチング素子のゲート電極や半導体層などが配置されている。ソース線Sは、第1絶縁膜11の上に形成されている。また、スイッチング素子のソース電極やドレイン電極なども第1絶縁膜11の上に形成されている。図示した例では、ソース線Sは、複数の共通電極Comeと平行して第2方向Yに延出している。

[0028] 第2絶縁膜12は、ソース線S及び第1絶縁膜11の上に配置されている。共通電極COMEは、第2絶縁膜12の上に形成されている。図示した例では、共通電極COMEは、複数のセグメント（複数の共通電極Come）に分割されている。共通電極COMEの各セグメントは、それぞれ第2方向Yに延出し、間隔をおいて第1方向Xに並んでいる。このような共通電極COMEは、インジウム・ティン・オキサイド（ITO）やインジウム・ジंक・オキサイド（IZO）などの透明な導電材料によって形成されている。なお、図示した例では、共通電極COMEの上に金属層MLが形成され、共通電極COMEを低抵抗化しているが、金属層MLは省略しても良い。

[0029] 第3絶縁膜13は、共通電極COME、金属層ML、及び第2絶縁膜12の上に配置されている。画素電極PEは、第3絶縁膜13の上に形成されている。各画素電極PEは、隣接するソース線Sの間にそれぞれ位置し、共通

電極C O M Eと対向している。また、各画素電極P Eは、共通電極C O M Eと対向する位置にスリットS Lを有している。このような画素電極P Eは、例えば、I T OやI Z Oなどの透明な導電材料によって形成されている。第1配向膜A L 1は、画素電極P E及び第3絶縁膜1 3を覆っている。

[0030] 一方、第2基板S U B 2は、ガラス基板や樹脂基板などの光透過性を有する第2絶縁基板2 0を用いて形成されている。第2基板S U B 2は、第2絶縁基板2 0の第1基板S U B 1に対向する側に、ブラックマトリクスB M、カラーフィルタC F R、C F G、C F B、オーバーコート層O C、第2配向膜A L 2などを備えている。

[0031] ブラックマトリクスB Mは、第2絶縁基板2 0の内面に形成され、各画素を区画している。カラーフィルタC F R、C F G、C F Bは、それぞれ第2絶縁基板2 0の内面に形成され、それらの一部がブラックマトリクスB Mに重なっている。カラーフィルタC F Rは例えば赤色カラーフィルタであり、カラーフィルタC F Gは例えば緑色カラーフィルタであり、カラーフィルタC F Bは例えば青色カラーフィルタである。オーバーコート層O Cは、カラーフィルタC F R、C F G、C F Bを覆っている。オーバーコート層O Cは、透明な樹脂材料によって形成されている。第2配向膜A L 2は、オーバーコート層O Cを覆っている。

[0032] 検出電極D E T Eは、第2絶縁基板2 0の外面に形成されている。この検出電極D E T Eは、共通電極C O M Eの各セグメントと交差する方向に延出しており、図示した例では、第1方向Xに延出している。このような検出電極D E T Eは、例えば、I T OやI Z Oなどの透明な導電材料によって形成されている。

[0033] バックライトB L Tは、表示パネルP N Lの背面側に配置されている。バックライトB L Tとしては、種々の形態が適用可能であり、光源として発光ダイオード（L E D）を利用したものや冷陰極管（C C F L）を利用したものなどのいずれでも適用可能である。

[0034] 第1光学素子O D 1は、第1絶縁基板1 0とバックライトB L Tとの間に

配置されている。第2光学素子OD2は、検出電極DETEの上に配置されている。第1光学素子OD1及び第2光学素子OD2は、それぞれ少なくとも偏光板を含んでおり、必要に応じて位相差板を含んでいても良い。

[0035] 次に、センサ付き表示装置DSPに用いられるタッチセンサについて説明する。タッチセンサにおいて、タッチパネルに対して利用者の指或いはペン等の外部近接物体が触れていること、或いは近接していることを検出する方法として、ミューチャル(Mutual)検出方式と、セルフ(Self)検出方式と、がある。

[0036] <ミューチャル(Mutual)検出方式>

図3Aは、実施の形態に係るセンサ付き表示装置のミューチャル検出方式の代表的な基本構成を示す図である。センサとしては、共通電極COMEと検出電極DETEとが利用される。

[0037] 共通電極COMEは、複数の共通電極Come(Come1, Come2, Come3, ...)を含む。複数の共通電極Comeは、例えば、ストライプ状とされる。この複数の共通電極Come(Come1, Come2, Come3, ...)が走査(駆動)方向(Y方向またはX方向)に配列されている。

[0038] 一方、検出電極DETEは、複数の検出電極Dete(Dete1, Dete2, Dete3, ...) (共通電極よりも細い)を含む。複数の検出電極Deteは、例えば、ストライプ状とされる。この複数の検出電極Dete(Dete1, Dete2, Dete3, ...)は、複数の共通電極Comeと直交あるいは交差する方向(X方向またはY方向)に配列されている。

[0039] 共通電極COMEと検出電極DETEは、間隔を置いて配置される。このために、複数の共通電極Comeと、複数の検出電極Deteとの間には、基本的に静電容量としての容量Cc(Baseline容量)が存在する。

[0040] 複数の共通電極Comeは映像表示期間(表示期間)には共通して所定の電圧が印加され、タッチ検出期間(検出期間)にはパルス状の駆動パルスが

印加される。そのため、検出期間においては、複数の共通電極C o m eの各々は駆動電極(T x)ということもできる。複数の検出電極D e t eは複数の共通電極C o m eからの信号を受信するため、R x (R x 1、R x 2、R x 3、・・・)と表記することもできる。

[0041] 複数の共通電極C o m e、すなわち、ミューチャル検出方式のタッチ検出時の駆動電極T x (T x 1、T x 2、T x 3・・・)は所定の周期で交流電圧の様な駆動パルス(S i g)により走査される。今、ユーザの指が検出電極R x 2と駆動電極T x 2の交差部に近接して存在するものとする。この時、駆動電極T x 2に駆動パルス(S i g)が供給されると検出電極R x (R x 1、R x 2、R x 3、・・・)にはパルス状の波形が得られ、検出電極R x 2からは、他の検出電極から得られるパルスよりも振幅レベルの低いパルスが得られる。検出電極R x (R x 1、R x 2、R x 3、・・・)は駆動電極T x (T x 1、T x 2、T x 3・・・)からのフリンジ電界を監視しており、指のような導電物が近接すると、このフリンジ電界を遮蔽する効果がある。フリンジ電界が遮蔽されることで、検出電極R xの検出電位が低下する。

[0042] ミューチャル検出では、この検出電位の差を、ポジションD E T Pの検出パルスとして取り扱うことができる。図示される容量C xは、ユーザの指が検出電極D E T Eに近い場合と、遠い場合とで異なる。このために検出パルスのレベルもユーザの指が検出電極D E T Eに近い場合と、遠い場合とで異なる。よって、タッチパネルの平面に対する指の近接度を検出パルスの振幅レベルで判断することができる。駆動パルスS i gによる電極駆動タイミングと、検出パルスの出力タイミングにより、タッチパネルの平面上の指の2次元上の位置を検出することができる。

[0043] <セルフ(S e l f)検出方式>

図3 Bは、実施の形態に係るセルフ(S e l f)検出方式の代表的な基本構成を示す図である。セルフ(S e l f)検出方式では、複数の検出電極D e t e及び複数の共通電極C o m eにパルス状の自己検出用駆動パルスを順

次供給して、外部近接物体であるユーザの指の位置や座標を検出する。図3 Bには、例示的に、検出電極D e t e 2と共通電極C o m e 2を示しており、また、検出電極D e t e 2と共通電極C o m e 2との交点部分に、ユーザの指O 1が接近または接触している場合を示している。ユーザの指O 1により、検出電極D e t e 2の静電容量は、D e t e 2の自己容量とユーザの指O 1による容量C x 1とが加算された値となる。同様に、共通電極C o m e 2の静電容量は、共通電極C o m e 2の自己容量とユーザの指O 1による容量C x 2とが加算された値となる。この状態において、例えば、最初に、検出電極D e t e 2が所定のインピーダンスR 1を介して交流電圧の様な自己検出用駆動パルスS i g 1により駆動され、検出電極D e t e 2の増加された静電容量が自己検出用駆動パルスS i g 1により充電される。検出回路D E T 1は、容量C x 1により増加した充電電圧の値に基づいて検出電極D e t e 2にユーザの指O 1が有ることを検出する。次に、共通電極C o m e 2が所定のインピーダンスR 2を介して交流電圧の様な自己検出用駆動パルスS i g 2により駆動され、共通電極C o m e 2の増加された静電容量が自己検出用駆動パルスS i g 2により充電される。検出回路D E T 2は、容量C x 2により増加した充電電圧の値に基づいて検出電極D e t e 2にユーザの指O 1が有ることを検出する。これにより、検出電極D e t e 2と共通電極C o m e 2との交点にユーザの指O 1が有ることが検出され、タッチパネルの平面上のユーザの指O 1の位置や座標が検出される。

[0044] 図3 Bには図示されないが、図3 Aと同様に、センサとしては、共通電極C O M Eと検出電極D E T Eとが利用される。自己検出用駆動パルスS i g 2により順次駆動（走査）される複数の共通電極C o m eは、図3 Aと同様に、複数のストライプ状の共通電極（C o m e 1, C o m e 2, C o m e 3）を含む。この複数の共通電極C o m eがY方向またはX方向に配列されている。同様に、自己検出用駆動パルスS i g 1により順次駆動（走査）される検出電極D E T Eは、複数のストライプ状の検出電極（D e t e 1, D e t e 2, D e t e 3,）（実際には、図3 Aと同様に、ス

トライプ状の共通電極よりも細い)を含む。この複数の検出電極D e t eは、複数の共通電極C o m eと直交または交差する方向(X方向またはY方向)に配列されている。図3 Bに示されるような構成を用いて、複数の検出電極D e t eと複数の共通電極C o m eの両方をセルフ検出方式で順次駆動(走査)することにより、複数の検出電極D e t eと複数の共通電極C o m eの交点における外部近接物体O 1の位置を検出できる。なお、セルフ検出方式における検出期間において、複数の検出電極D e t eと複数の共通電極C o m eとは、いずれも検出電極と見做すことが出来る。

[0045] また、このようなセルフ検出方式はタッチセンサが低消費電力モード時において検出電極D E T Eのみを自己検出用駆動パルスS i g 1により駆動し、指等の外部近接物体の有無のみを検出し、ミューチャル検出に切り替え外部近接物体の座標を検出するようにしてもよい。また、検出電極D E T Eを設けずに、複数の共通電極C o m eを個別に行方向(X方向)と列方向(Y方向)にマトリックス状に配置し、複数の共通電極C o m eのみのセルフ検出方式にて指等の外部近接物体の座標を検出するようにしてもよい。

[0046] 尚、図3 A、図3 Bには図示されないが、スイッチ等によりミューチャル(M u t u a l)検出方式と、セルフ(S e l f)検出方式とを切り替え可能な構成にしてもよい。また、図3 Bに示すセルフ検出方式の構成は一例であり、これに限定されるものではない。

[0047] 図4 A、図4 Bは実施の形態のセンサ付き表示装置のミューチャル検出方式とセルフ検出方式との駆動方法を説明するための図である。上述のように、映像表示に使用される共通電極C O M Eがタッチ位置検知用の電極としても共用されているため、映像表示動作とタッチ位置検知動作とを時分割(タイムシェアリング)で駆動する。

[0048] 図4 Aに示すミューチャル検出方式では、映像を表示する期間とタッチ位置を検出する期間とをそれぞれ分割し、分割された映像表示期間と分割されたタッチ位置検出期間とを交互に繰り返して1フレーム表示期間を構成する

。即ち、RGBの3色を選択する信号（SEL R／G／B）に対応して色毎の映像信号（S I G n）を出力する動作を分割された複数の表示行について実行した後、分割された複数の駆動電極Txに駆動パルスS i gを入力するミューチャル検出動作を実行する。そして、この動作を分割された複数の表示行と複数の駆動電極Txについて順次繰り返して実行する。この例では、1フレーム表示期間に、2フレームのタッチ検出が行われる。1フレームのタッチ検出期間には、駆動電極Tx 1，Tx 2，Tx 3・・・が順次、駆動パルスS i gにより走査され、タッチ位置の検出が行われる。

[0049] 図4 Bに示すセルフ検出方式では、1フレームの映像を表示した後、全検出電極DETEに自己検出用駆動パルス（S i g 1）を入力してセルフ検出動作を実行する。即ち、RGBの3色を選択する信号（SEL R／G／B）に対応して色毎の映像信号（S I G n）を出力する動作を全表示行について実行した後、全検出電極DETEを対象として自己検出用駆動パルス（S i g 1）を入力してセルフ検出動作を実行する。なお、全検出電極DETE（Rx）を自己検出用駆動パルス（S i g 1）で走査し、その後、全共通電極COME（Tx）を自己検出用駆動パルス（S i g 2）で走査してセルフ検出動作を実行してもよい。セルフ検出方式で分割せず一括してセンシング動作を行うのは、まとめてセンシングデータを取得することでセンシングの感度を高めることができるからである。尚、セルフ検出方式はミューチャル検出方式よりも高感度でセンシングすることができる方式である。また、図4 Bの方式に限定されず図4 Aに示す検出期間にセルフセンシングしてもよい（分割方式）。

[0050] 次に、図面を用いて、実施の形態に係るセンサの構成の概略を説明する。なお、以下の説明において、複数の共通電極Come 1，Come 2，Come 3・・・は、駆動電極Tx 1，Tx 2，Tx 3、・・・の記号を付して示す。また、複数の検出電極Dete 1，Dete 2，Dete 3，・・・は、Rx 1，Rx 2，Rx 3、・・・の記号を付して示す。また、理解を容易とするためおよび図面を見やすくするため、駆動電極（Tx 1、

T x 2 等) は点線で描かれ、検出電極 (R x 1、R x 2 等) は実線で描かれている。また、引き出し線 (W 1 1、W 1 2 等) は細い実線で描かれている。

[0051] 図5は、実施の形態に係るセンサ付き表示装置におけるセンサの構成例を概念的に示す平面図である。センサ付き表示装置DSPは、センサの活性領域(タッチ検出領域)AAとその周りに設けられた周辺領域(額縁領域)とを含む表示パネルPNLを有する。表示パネルPNLは、図面において、第1辺(左辺)と、第1辺に対向する第2辺(右辺)と、第1辺および第2辺との間に設けられた第3辺(上辺)と、第3辺に対向する第4辺(下辺)と、を有する。センサの活性領域(タッチ検出領域)AAの周りの周辺領域(額縁領域)には、左側の額縁領域E1と右側の額縁領域E2が例示される。

[0052] センサの活性領域AAには、例示的に示されるように、Y方向に並走して設けられた複数の駆動電極T x 1、T x 2、T x 3、・・・、T x 8、および、Y方向と交差するX方向に並走して設けられた複数の検出電極R x 1、R x 2、R x 3、・・・、R x 8が設けられる。

[0053] 図5において、左側の額縁領域E1には、複数の検出電極R x 1、R x 2、R x 3、・・・、R x 8にそれぞれ結合された複数の引き出し配線W 1 1、W 1 2、W 1 3、W 1 4、・・・、W 1 8が設けられる。複数の引き出し配線W 1 1、W 1 2、W 1 3、W 1 4、・・・、W 1 8は、タッチ検出回路(タッチコントローラ、制御回路)TCに電氣的に接続される。

[0054] 複数の駆動電極T x 1、T x 2、T x 3、・・・、T x 8は、複数の引き出し配線W 2 及び共通電極駆動回路CD(図示されない)を介して表示制御装置DIに電氣的に接続されており、タッチセンサの検出期間において、表示制御装置DIからの指示に従って共通電極駆動回路CDから駆動パルスS i gにより順次駆動されるようになっている。なお、タッチ検出回路TCは、表示制御装置DI内に設けられてもよい。

[0055] 図6は、実施の形態に係るセンサ付き表示装置におけるセンサの他の構成例を概念的に示す平面図である。図6は、セルフ(Self)検出方式に利

用可能なセンサ付き表示装置DSPであり、センサ用の複数の電極 $S \times 11$ 、 $S \times 12$ 、 $S \times 13$ 、 $S \times 21$ 、 $S \times 22$ 、 $S \times 23$ 、...、 $S \times 81$ 、 $S \times 82$ 、 $S \times 83$ が、マトリクス状に、センサの活性領域(タッチ検出領域)AA上に配置された個別電極として形成される。センサ用の複数の電極 $S \times 11 \sim S \times 83$ は、映像表示期間において、表示用の共通電極COMEとして機能し、タッチセンサの検出期間においては、駆動電極および検出電極の機能を有する。以下では、センサ用の電極 $S \times 11 \sim S \times 83$ を、駆動電極として説明することとする。

[0056] 駆動電極 $S \times 11 \sim S \times 83$ と対向して、複数の画素PXが形成されている。駆動電極 $S \times 11 \sim S \times 83$ は、複数の引き出し配線W11、W12、W13、W21、W22、W23、...、W81、W82、W83によって表示制御装置DIに電氣的に接続される。駆動電極 $S \times 11 \sim S \times 83$ は、タッチセンサの検出期間において、表示制御装置DIからの指示に従って共通電極駆動回路CDから駆動パルスにより順次駆動される。駆動電極 $S \times 11 \sim S \times 83$ の各個別電極からの検出信号は、引き出し配線W11、W12、W13、W21、W22、W23、...、W81、W82、W83を介して表示制御装置DI内に設けられたタッチ検出回路TCに供給され、直ちに、タッチ位置を割り出すことが出来る。一方、駆動電極 $S \times 11 \sim S \times 83$ は、映像表示期間において、共通電極COMEとして機能し、所定の電圧(VCOM)が印加される。

[0057] 次に、図面を用いて、課題を説明する。

[0058] 図7は、比較例に係る入出力回路を示す図である。図8は、実施の態様に係る面積の異なる駆動電極を説明する図である。図9は、映像表示期間におけるタイミングチャートを示す図である。図10は、図9の共有電極の電位変化を、駆動電極の面積に基づいて示した波形図である。図11は、面積の異なる駆動電極を有する表示パネルの表示例を示す図である。図12は、検出期間における面積の異なる駆動電極の駆動パルスの波形の違いを説明する図である。

[0059] 図7には、図6における1つの駆動電極に接続される入出力回路I O Cが代表例として示される。この例では、駆動電極 $S \times 11$ に電氣的に接続される入出力回路I O Cが示される。入出力回路I O Cは、抵抗素子 R_o 、外部端子 T_{ex} 、および、引出し配線 $W11$ を介して駆動電極 $S \times 11$ に電氣的に接続される。外部端子 T_{ex} は、表示制御装置D Iに設けられた外部接続パッドである。入出力回路I O Cは、駆動回路AMP 1、駆動回路AMP 2、検出回路DET、スイッチSW 1～SW 3と、を含む。

[0060] 映像表示期間において、スイッチSW 1が選択的に閉じられ（オン）、駆動回路AMP 1は、閉じられたスイッチSW 1を介して、駆動電極 $S \times 11$ へ所定の電圧（V COM）を出力する。映像表示期間において、スイッチSW 2、SW 3は開放（オフ）となる。検出期間において、スイッチSW 2、SW 3が選択的に閉じられ（オン）、スイッチSW 1は開放（オフ）となる。駆動回路AMP 2は、閉じられたスイッチSW 2を介して、駆動電極 $S \times 11$ へ駆動パルスを出力する。一方、検出回路DETは、閉じられたスイッチSW 3を介して、駆動電極 $S \times 11$ の容量変化を検出電圧として検出する。

[0061] 図8は、カメラ等を備えた携帯端末の駆動電極を示す平面図である。携帯端末の表示パネルPNLは、平面視において、矩形形状を有する。携帯端末の表示パネルPNLには、カメラを搭載するため、ノッチ部NTCやホール部HOLが設けられる場合がある。この場合、図8に示されるように、ノッチ部NTCやホール部HOLを形成するため、ノッチ部NTCに設けられた2つの駆動電極 $S \times N$ の面積（ $S1$ ）やホール部HOLの周りに設けられた4つの駆動電極 $S \times H$ の面積（ $S2$ 、 $S2 > S1$ ）は、ノッチ部NTCやホール部HOLが設けられていない通常の駆動電極 $S \times n$ の面積（ $S3$ ）より、少なくなる（ $S1 < S2 < S3$ ）。また、表示パネルの表示部の4つのコーナー部（角部）に丸みをつける場合、4つのコーナー部に設けられた駆動電極 $S \times C$ の形状も、表示パネルの表示部の形状に対応させる。この場合、駆動電極 $S \times C$ の面積（ $S4$ ）は通常の駆動電極 $S \times n$ の面積（ $S3$ ）より

、小さくなる ($S_4 < S_3$)。つまり、面積の異なる複数の駆動電極 ($S \times N$ 、 $S \times H$ 、 $S \times C$ 、 $S \times n$) が1つの表示パネルに設けられることになる。なお、この例では、駆動電極の面積の関係が、 $S_1 < S_2 < S_4 < S_3$ であるものとして説明するが、これに限定されるものではない。

[0062] 図9に示す様に、映像表示期間において、時刻 t_1 に、ゲート電極 G がロウレベルからハイレベルへ遷移すると、画素スイッチ SW がオン状態となり、ソース線 S に供給された映像信号 S_iG が表示画素 PX の画素電極 PE に供給される。この時、共通電極 COM の電位 V_{COM} は、ソース線 S と画素電極 PE の少なくとも一方と共通電極 COM とのカップリング容量により、映像信号 S_iG の電位の上昇に基づいて、一時的に上昇した後、徐々に下降する。その後、時刻 t_2 に、ゲート電極 G がハイレベルからロウレベルへ遷移すると、画素スイッチ SW がオフ状態となり、この時点における映像信号 S_iG の電位 V_{Sig} と共通電極 COM の電位 V_{COMg} との電位差が表示画素 PX に映像信号として蓄積されることになる。なお、ゲート電極 G がハイレベルからロウレベルへ遷移した時点において、共通電極 COM の電位 V_{COMg} は、元の電位へ完全に戻るわけではなく、いくらか電位を有しており、この電位は未収束電位 V_r と言うことがある。

[0063] 図10は駆動電極 S_x ($S \times 11$ 、 $S \times 12$ 、 $S \times 13$ 、 $\dots$) の波形である。タッチ検出のための駆動電極 S_x ($S \times 11$ 、 $S \times 12$ 、 $S \times 13$ 、 $\dots$) は表示のための複数の共通電極 Com とされる。図10において、駆動電極 S_x の面積が大きい場合、駆動電極 S_x の電位 V_{COM} は、実線 LL 示す様に変化する。一方、駆動電極 S_x の面積が小さい場合、点線 LS で示す様に変化する。これは、駆動電極 S_x の面積が大きい場合と小さい場合とで、駆動電極 S_x に寄生する容量値の違いにより、時定数が異なるためと考えられる。つまり、ノッチ部 NTC に設けられた2つの駆動電極 $S \times N$ 、ホール部 HOL の周りに設けられた4つの駆動電極 $S \times H$ 、および、表示パネルの4つのコーナーに設けられた駆動電極 $S \times C$ は、面積が小さい分、時定数が小さくなる。時定数が小さい分、駆動電極 S_x の電位 V_{COMg}

sは、面積が大きい駆動電極 $S \times n$ の電位 V_{COMg1} と比べ、低くなる。その結果、面積が大きい駆動電極 $S \times n$ に対応する表示画素 PX は暗くなり (DK)、面積が小さい駆動電極 ($S \times N$ 、 $S \times N$ 、 $S \times C$) に対応する表示画素 PX は、面積が大きい駆動電極 $S \times n$ に対応する表示画素 PX と比較して、明るくなる (BR)。その結果、図 11 に示す様に、表示パネル PNL において、面積が小さい駆動電極 ($S \times N$ 、 $S \times N$ 、 $S \times C$) に対応する表示画素 PX が明るく (BR) になって、ブロック状に見えてしまう場合がある。

[0064] 面積が小さい駆動電極 ($S \times N$ 、 $S \times N$ 、 $S \times C$) の時定数と、面積が大きい駆動電極 ($S \times n$) の時定数の違いから、検出期間における駆動パルスの波形が異なってしまう。つまり、図 12 に示す様に、面積が小さい駆動電極 ($S \times N$ 、 $S \times N$ 、 $S \times C$) に対する駆動パルスによる電荷量 Q の波形は、点線 $LS2$ で示す様に、早く変化する。一方、面積が大きい駆動電極 ($S \times n$) に対する駆動パルスによる電荷量 Q の波形は、実線 $LL2$ で示す様に、点線 $LS2$ と比較して、遅く変化する。この結果、検出期間において、タッチ検出の誤判定を起こす場合がある。

[0065] 次に、図を用いて、上記課題を解決するための、回路構成を説明する。

[0066] 図 13 は、実施の態様に係る時定数調整回路を備えた入出力回路を示す図である。図 13 が図 7 と異なる点は、入出力回路 IOC と外部端子 Tex との間に、時定数調整回路 TCC が設けられている点である。時定数調整回路 TCC は、複数のスイッチ素子 SWa 、 SWb 、 SWc 、 SWd と、複数の抵抗素子 Rb 、 Rc 、 Rd と、を含む。スイッチ素子 SWa は、抵抗素子を介することなく、入出力回路 IOC と外部端子 Tex との間に設けられる。スイッチ素子 SWb と抵抗素子 Rb とは、入出力回路 IOC と外部端子 Tex との間に、直列に接続されている。スイッチ素子 SWc と抵抗素子 Rc とは、入出力回路 IOC と外部端子 Tex との間に、直列に接続されている。スイッチ素子 SWd と抵抗素子 Rd とは、入出力回路 IOC と外部端子 Tex との間に、直列に接続されている。

[0067] 図13には、さらに、表示制御装置D1に設けられたレジスタREGが示される。レジスタREGは、複数のスイッチ素子SWa、SWb、SWc、SWdのそれぞれのオン状態およびオフ状態を制御するため制御データを、命令により設定可能である。レジスタREGに設定された制御データによって、複数のスイッチ素子SWa、SWb、SWc、SWdのそれぞれのオン状態およびオフ状態が制御される。

[0068] したがって、複数のスイッチ素子SWa、SWb、SWc、SWdのオン状態およびオフ状態を制御することにより、入出力回路IOCと外部端子Texとの間における抵抗値が時定数調整回路TCCによって調整できるので、入出力回路IOCと駆動電極Sx11との間における時定数の調整を行うことが可能である。この例では、入出力回路IOCと面積が大きい駆動電極(Sxn)との間における時定数に、入出力回路IOCと面積が小さい駆動電極(SxN、SxN、SxC)との間における時定数をあわせるように、時定数調整回路TCCによって時定数が調整される。

[0069] 図13では、例示的に、駆動電極Sx11をコーナー部の駆動電極SxCとした場合における時定数調整回路TCCの状態を示している。この場合、スイッチ素子SWaはオフ状態、スイッチ素子SWb、SWc、SWdはオン状態になっている。これにより、駆動電極SxCには、抵抗素子Rb、Rc、Rdに対応する時定数が加算されることになる。抵抗素子Rb、Rc、Rdの値を同一の値Rと考えた場合、時定数調整回路TCCによって、 $R/3$ の時定数が入出力回路IOCと駆動電極Sx11との間に付加される。

[0070] なお、図13では、図6や図8に示す駆動電極Sx11～Sx83、SxN、SxN、SxC、Sxnについて説明したが、これに限定されない。図5に示す駆動電極Tx1～TX8、検出電極Rx1～Rx8に対する駆動回路にも、適用可能である。

[0071] 図14は、時定数調整回路を用いた場合の映像表示期間における共通電極Comeの電位変化を説明する波形図である。図15は、時定数調整回路を用いた場合の検出期間における駆動電極の駆動パルスの波形図である。タッ

チ検出のための駆動電極 S_x (S_{x11} 、 S_{x12} 、 S_{x13} 、 $\dots$) は表示のための複数の共通電極 Com_e とされる。

[0072] 図14に示す様に、入出力回路 IOC と面積が小さい駆動電極 (S_{xN} 、 S_{xN} 、 S_{xC}) との間における時定数を時定数調整回路 TCC により調整すると、駆動電極 (S_{xN} 、 S_{xN} 、 S_{xC}) の面積が小さい場合の波形 LS が、駆動電極 S_{xn} の面積が大きい場合の波形 LL に一致するように、波形 LS と波形 LL との間の電位レベルの差分が改善される。これにより、面積が小さい駆動電極 (S_{xN} 、 S_{xN} 、 S_{xC}) の電位 V_{COMgs} と面積が大きい駆動電極 S_{xn} の電位 V_{COMgl} との電位レベルの差分が改善される。したがって、面積が大きい駆動電極 S_{xn} に対応する表示画素 PX の明るさと、面積が小さい駆動電極 (S_{xN} 、 S_{xN} 、 S_{xC}) に対応する表示画素 PX の明るさと、をほぼ均等にできる。つまり、ブロック状に見えてしまうことを防止できる。

[0073] 図15に示す様に、入出力回路 IOC と面積が小さい駆動電極 (S_{xN} 、 S_{xN} 、 S_{xC}) との間における時定数を時定数調整回路 TCC により調整すると、タッチ検出時に、面積が小さい駆動電極 (S_{xN} 、 S_{xN} 、 S_{xC}) の場合の波形 $LS2$ が、面積が大きい駆動電極 S_{xn} の場合の波形 $LL2$ に一致するように、波形 $LS2$ と波形 $LL2$ との間の電位レベルの差分が改善される。これにより、検出期間において、タッチ検出の誤判定を起こす可能性を低減することができる。

[0074] 図16は、図8に示す駆動電極を駆動する場合の時定数調整回路の状態とその等価回路とを示す図である。図16において、左側には、各駆動電極に対する時定数調整回路 TCC のスイッチ素子 SWa 、 SWb 、 SWc 、 SWd のオン状態およびオフ状態が示される。また、図16において、右側には、各駆動電極に対する時定数調整回路 TCC によって付加される時定数の等価回路が示される。なお、以下では、抵抗素子 Rb 、 Rc 、 Rd の値を同一の値 R と考えた場合について説明する。

[0075] 表示パネル PNL の4つのコーナーに設けられた駆動電極 S_{xC} に対応す

る時定数調整回路TCCにおいて、スイッチ素子SWa、SWb、SWc、SWdは、オフ状態、オン状態、オン状態、オン状態にされる。したがって、この場合、時定数調整回路TCCによって、 $R/3$ の時定数が付加される。

[0076] ホール部HOLの周りに設けられた4つの駆動電極 $S \times H$ に対応する時定数調整回路TCCにおいて、スイッチ素子SWa、SWb、SWc、SWdは、オフ状態、オフ状態、オン状態、オン状態にされる。したがって、この場合、時定数調整回路TCCによって、 $R/2$ の時定数が付加される。

[0077] 通常の駆動電極 $S \times n$ に対応する時定数調整回路TCCにおいて、スイッチ素子SWa、SWb、SWc、SWdは、オン状態、オフ状態、オフ状態、オフ状態にされる。したがって、この場合、時定数調整回路TCCによって、時定数が付加されない(0)。

[0078] ノッチ部NTCに設けられた2つの駆動電極 $S \times N$ に対応する時定数調整回路TCCにおいて、スイッチ素子SWa、SWb、SWc、SWdは、オフ状態、オン状態、オフ状態、オフ状態にされる。したがって、この場合、時定数調整回路TCCによって、 R の時定数が付加される。

[0079] 図13および図16では、図8に示す様に、面積の異なる4つの駆動電極($S \times N$ 、 $S \times N$ 、 $S \times C$ 、 $S \times n$)が表示パネルPNLに存在することを前提として、時定数調整回路TCCが4種類の時定数(0、 R 、 $R/2$ 、 $R/3$)を調整可能に構成されている。表示パネルPNLに面積の異なるN個の駆動電極が存在する場合、時定数調整回路TCCは、N種類の時定数を調整可能に構成すればよい。また、異なるN個の駆動電極の面積あるいは面積比に応じて、時定数が略同一に設定できるように、抵抗素子Rb、Rc、Rdの値は異なる値としてもよい。

[0080] 実施態様によれば、次の1または複数の効果を得ることができる。

[0081] 1) 駆動電極の面積に応じて、時定数調整回路TCCによって付加される時定数を調整することにより、ブロック状に見えてしまうことを防止できる。したがって、表示パネルの表示品質を向上させることができる。

[0082] 2) 駆動電極の面積に応じて、時定数調整回路TCCによって付加される時定数を調整することにより、タッチ検出の誤判定を起こす可能性を低減することができる。

[0083] 3) 時定数調整回路TCCは、表示パネルPNLに設けられたすべての駆動電極に対応する駆動回路(IOC)に設けた。そのため、表示パネルPNLに設けられる、ノッチ部NTCの個数および配置位置、ホール部HOLの個数および配置位置に柔軟に対応することが可能である。

[0084] (変形例)

次に、いくつかの変形例を説明する。

[0085] (変形例1)

図17は、変形例1に係る時定数調整回路を示す図である。図13に示す時定数調整回路TCCは、抵抗素子Rb、Rc、Rdによって、時定数を調整した。図17の時定数調整回路TCCでは、複数の容量素子Cb、Cc、Cdによって、時定数を調整する。容量素子Cb、Cc、Cdは、スイッチ素子SWb、SWc、SWdのそれぞれのオン状態およびオフ状態を制御することにより、入出力回路IOCと外部端子Texとの間における容量値が時定数調整回路TCCによって調整できる。これにより、入出力回路IOCと駆動電極Sx11との間における時定数の調整を行うことが可能である。

[0086] (変形例2)

図18は、変形例2に係る時定数調整回路を示す図である。図18に示される時定数調整回路TCCには、図13に示された複数のスイッチ素子SWa、SWb、SWc、SWdおよび複数の抵抗素子Rb、Rc、Rdに追加して、図17で示したようなスイッチ素子SWe、SWfおよび容量素子Ce、Cfが設けられる。つまり、スイッチ素子SWa、SWb、SWc、SWd、SWe、SWfのそれぞれのオン状態およびオフ状態を制御することにより、抵抗素子(Rb、Rc、Rd)による時定数と容量素子(Ce、Cf)による時定数とを調整することが可能である。

[0087] (変形例3)

図16に示す構成では、表示パネルPNLに設けられたすべての駆動電極に対して時定数調整回路TCCを設けた構成例を示した。しかしながら、すべての駆動電極に対して時定数調整回路TCCを設けると、表示制御装置D1のチップ面積が増加してしまうと考えられる。変形例3では、特定の駆動電極に対してのみ時定数調整回路TCCを設ける構成例を説明する。

[0088] 図19は、表示パネルPNLの上部側に1つのノッチ部NTCが設けられた場合の駆動電極の平面図である。図20は、表示パネルPNLの上部側に1つのホール部HOLが設けられた場合の駆動電極の平面図である。図19および図20からわかるように、ノッチ部NTCやホール部HOLは、表示パネルPNLの上部側に設けられることが多い。言い方を変えれば、ノッチ部NTCやホール部HOLは、表示パネルPNLをY方向に、たとえば、5等分した場合において、上方の1/5の領域に主に設けられる可能性が高く、下方の4/5の領域には設けられない可能性が高い。

[0089] また、表示パネルPNLの4つのコーナー部に位置する駆動電極SxCは、表示パネルPNLの外形に合わせて、駆動電極Sxnの面積と比較して、面積の少ない駆動電極とされる可能性が高い。

[0090] したがって、図19および図20において、網掛けで示される駆動電極（表示パネルPNLの上方の1/5の領域に設けられる駆動電極、および、下方の2つコーナー部の駆動電極SxC）に対して、時定数制御回路TCCを付加し、それ以外の網掛けのない白色の駆動電極に対しては、時定数制御回路TCCを付加しない構成とすることができる。

[0091] 図21は、網掛けで示される駆動電極およびそれ以外の駆動電極に対する回路構成を示す図である。図21に示す様に、網掛けで示される駆動電極（表示パネルPNLの上方の1/5の領域に設けられる駆動電極（SxC、Sxn、SxNまたはSxH）、および、下方の2つコーナー部の駆動電極（SxC））に対しては、時定数制御回路TCCが設けられる。一方、それ以外の網掛けのない白色の駆動電極（Sxn）に対しては、時定数制御回路TCCが付加されていない。時定数制御回路TCCは、図13、図17または

図 1 8 に示す時定数制御回路 T C C を利用することが可能である。

[0092] したがって、図 1 6 と比較して、表示制御装置 D I に設けられる時定数調整回路 T C C の数をほぼ $1 / 5$ にできるので、表示制御装置 D I のチップ面積の増加を低減することができる。

[0093] この場合、さらに、表示制御装置 D I に設けられる時定数調整回路 T C C を制御するレジスタ R E G のビット数も、図 1 6 と比較して、ほぼ $1 / 5$ にできる。したがって、命令によるレジスタ R E G への制御データのセット動作も、短時間に行うことができる。

[0094] さらに、ノッチ部 N T C やホール部 H O L は、表示パネル P N L の上方の $1 / 5$ の領域内において、配置位置や個数を任意に決定できるので、表示パネル P N L の設計の自由度を妨げることもない。

[0095] 変形例 3 では、表示パネル P N L の上方の $1 / 5$ の領域としたが、これに限定されない。少なくとも 4 つのコーナー部の駆動電極 (S x C) と、ノッチ部 N T C やホール部 H O L が形成されると予想される領域内の駆動電極に対して、時定数調整回路 T C C によって時定数を付加できるようにすればよい。

[0096] 本発明の実施の形態として上述した表示装置を基にして、当業者が適宜設計変更して実施し得る全ての表示装置も、本発明の要旨を包含する限り、本発明の範囲に属する。

[0097] 本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと了解される。例えば、上述の各実施形態に対して、当業者が適宜、構成要素の追加、削除もしくは設計変更を行ったもの、又は、工程の追加、省略若しくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

[0098] また、本実施形態において述べた態様によりもたらされる他の作用効果について本明細書記載から明らかなもの、又は当業者において適宜想到し得るものについては、当然に本発明によりもたらされるものと解される。

[0099] 上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

符号の説明

[0100] DSP : 表示装置
PNL : 表示パネル
DI : 表示制御装置
IOC : 入出力回路
AMP 1、AMP 2 : 駆動回路
DET : 検出回路
NTC : ノッチ部
HOL : ホール部
Sx、SxN、SxH、SxC、Sxn : 駆動電極
TCC : 時定数調整回路
Rb、Rc、Rd : 抵抗素子
SWa、SWb、SWc、SWd : スイッチ素子
Cb、Cc、Cd、Ce、Cf : 容量素子
REG : レジスタ

請求の範囲

- [請求項1] 複数の駆動回路と、
前記複数の駆動回路の出力に各々接続される複数の駆動電極と、を含み、
前記複数の駆動電極内の少なくとも1つの駆動電極の面積は、他より小さく、
面積が小さい前記少なくとも1つの駆動電極に対応する駆動回路の出力の時定数を調整するための時定数調整回路を有する、
表示装置。
- [請求項2] 前記時定数調整回路による時定数の調整は、抵抗の切り替えにより行われる、請求項1に記載の表示装置。
- [請求項3] 前記時定数調整回路による時定数の調整は、容量の切り替えにより行われる、請求項1に記載の表示装置。
- [請求項4] 前記複数の駆動電極と対向した複数の画素電極を有し、
前記複数の駆動電極と前記複数の画素電極との間に液晶層を有し、
表示期間において、前記複数の駆動電極と前記複数の画素電極との間に所定の電圧が印加され、
前記表示期間と異なるタッチ検出期間において、前記複数の駆動電極に外部近接物体を検出するための交流電圧が印加される、請求項1に記載の表示装置。
- [請求項5] 前記複数の駆動電極は、マトリクス状に配置され、
前記複数の駆動電極は、セルフ検出により駆動される、請求項4に記載の表示装置。
- [請求項6] 前記複数の駆動電極に対向する複数の検出電極を含み、
前記複数の駆動電極と前記複数の検出電極は、ミューチャル検出により駆動される、請求項4に記載の表示装置。
- [請求項7] レジスタを含み、
前記時定数の調整は、前記レジスタへの設定によって行われる、請

求項 1 に記載の表示装置。

[請求項8] 前記複数の駆動電極を含み、平面視において、矩形形状の表示パネルを有し、

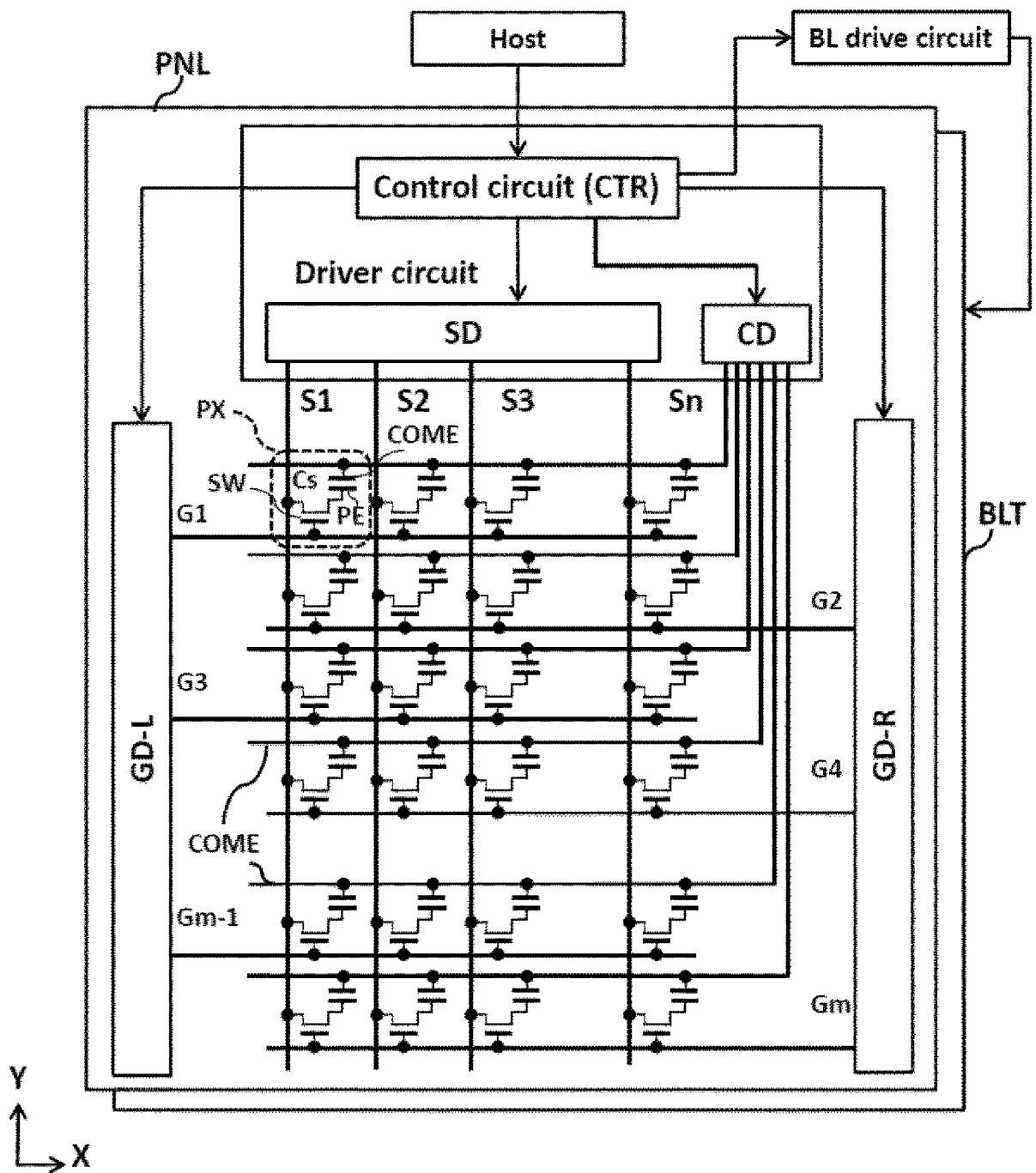
面積が小さい前記少なくとも 1 つの駆動電極は、

前記表示パネルの 4 つの角部に配置される駆動電極、および、前記表示パネルの上部の $1/5$ より上に配置される駆動電極の内の少なくとも 1 つの駆動電極である、請求項 1 に記載の表示装置。

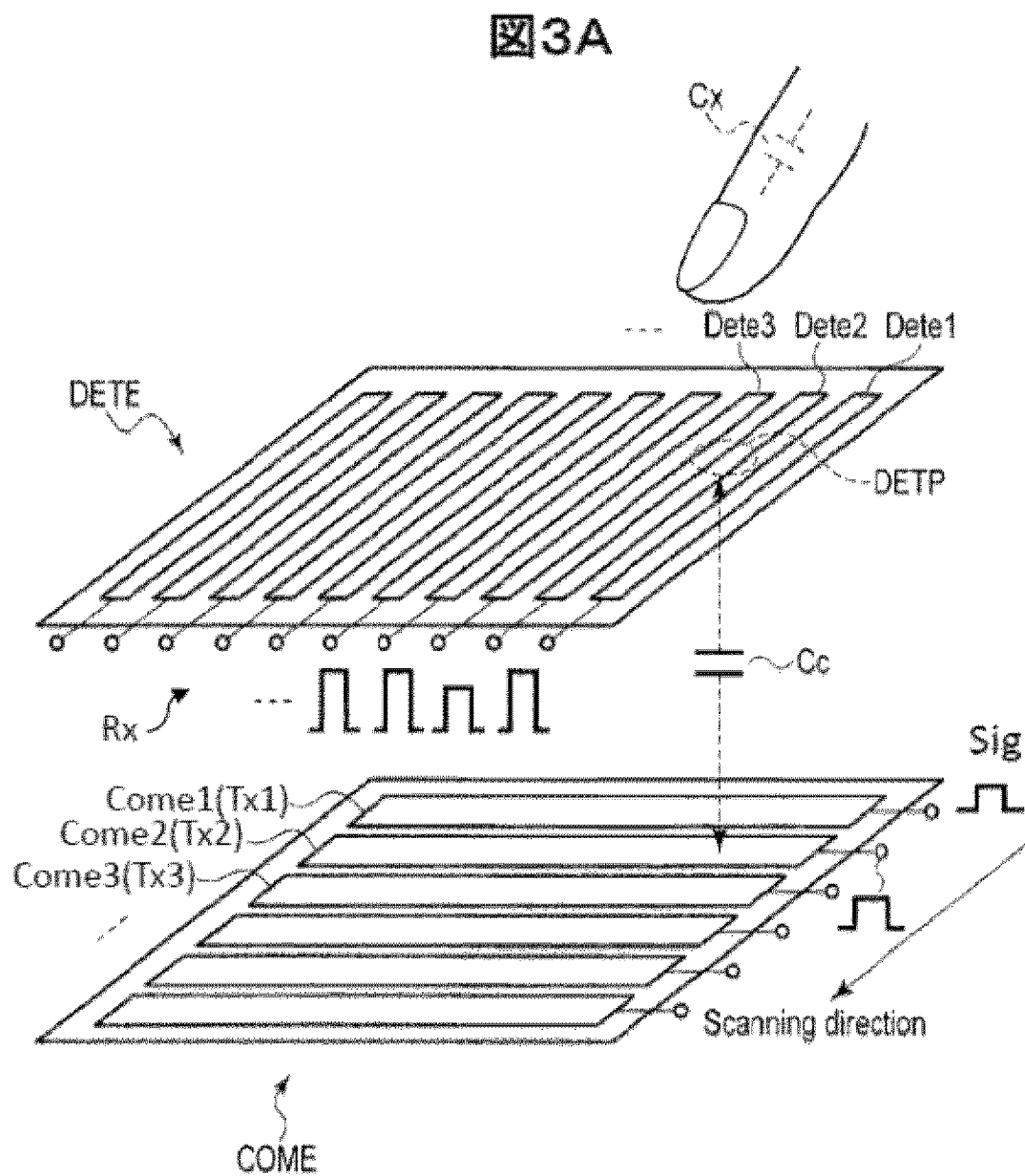
[図1]

図1

DSP

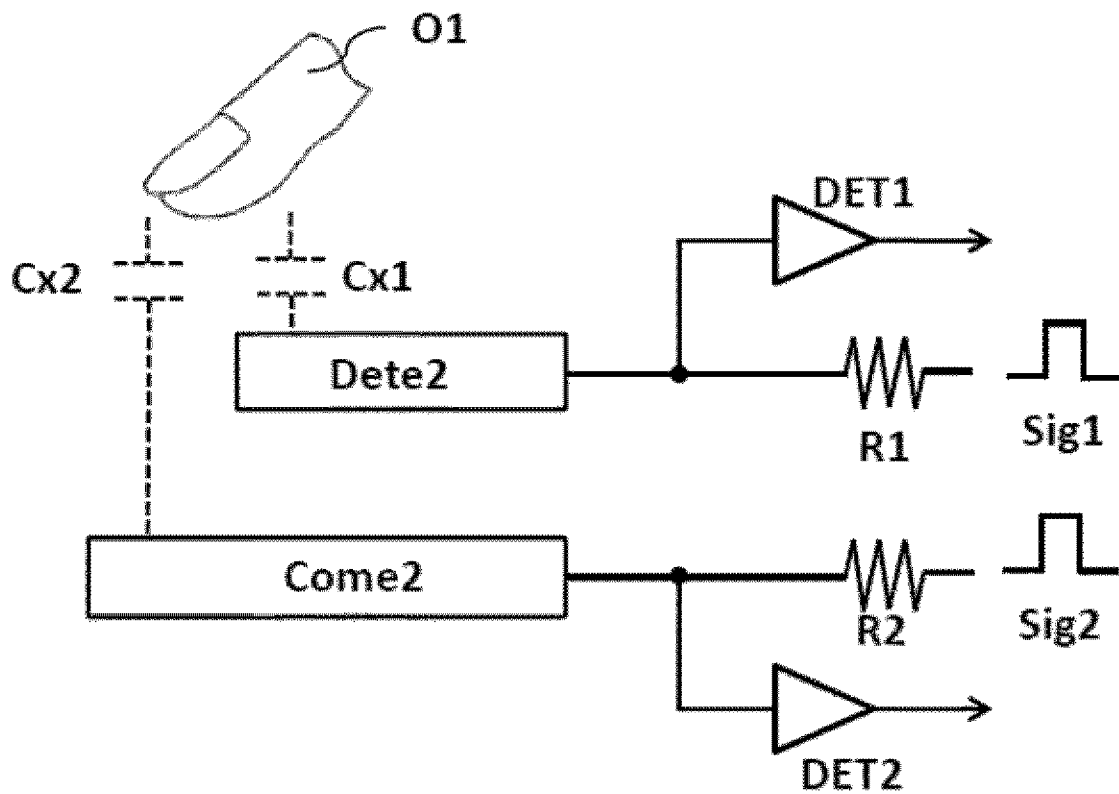


[図3A]



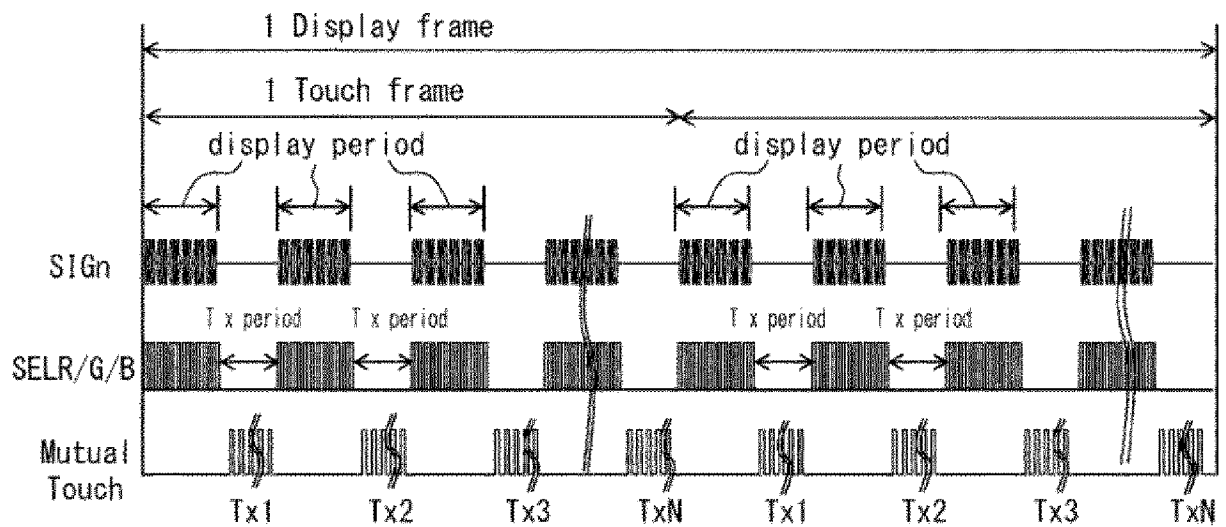
[図3B]

図3B



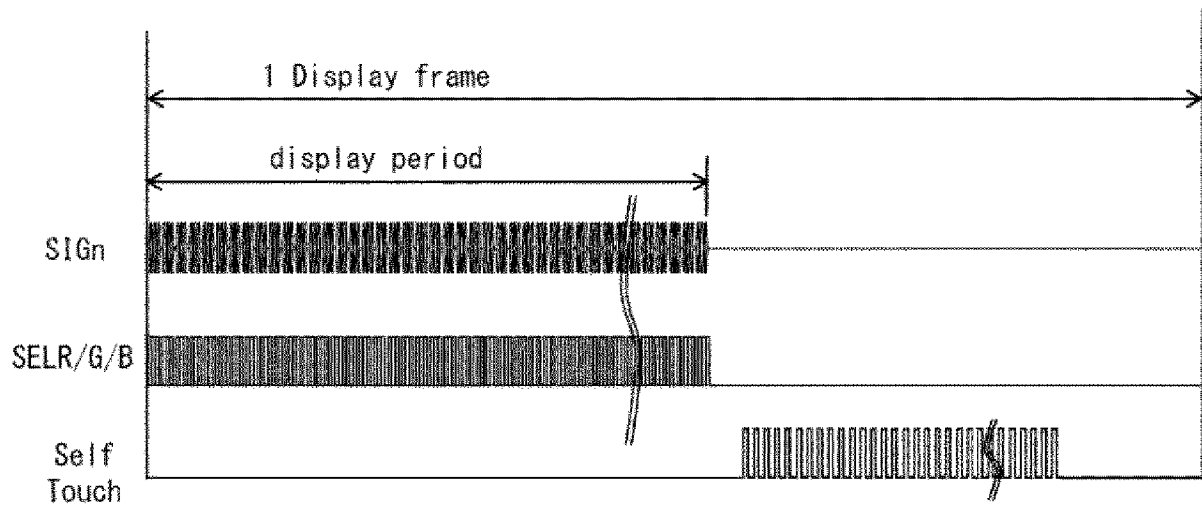
[図4A]

図4A



[図4B]

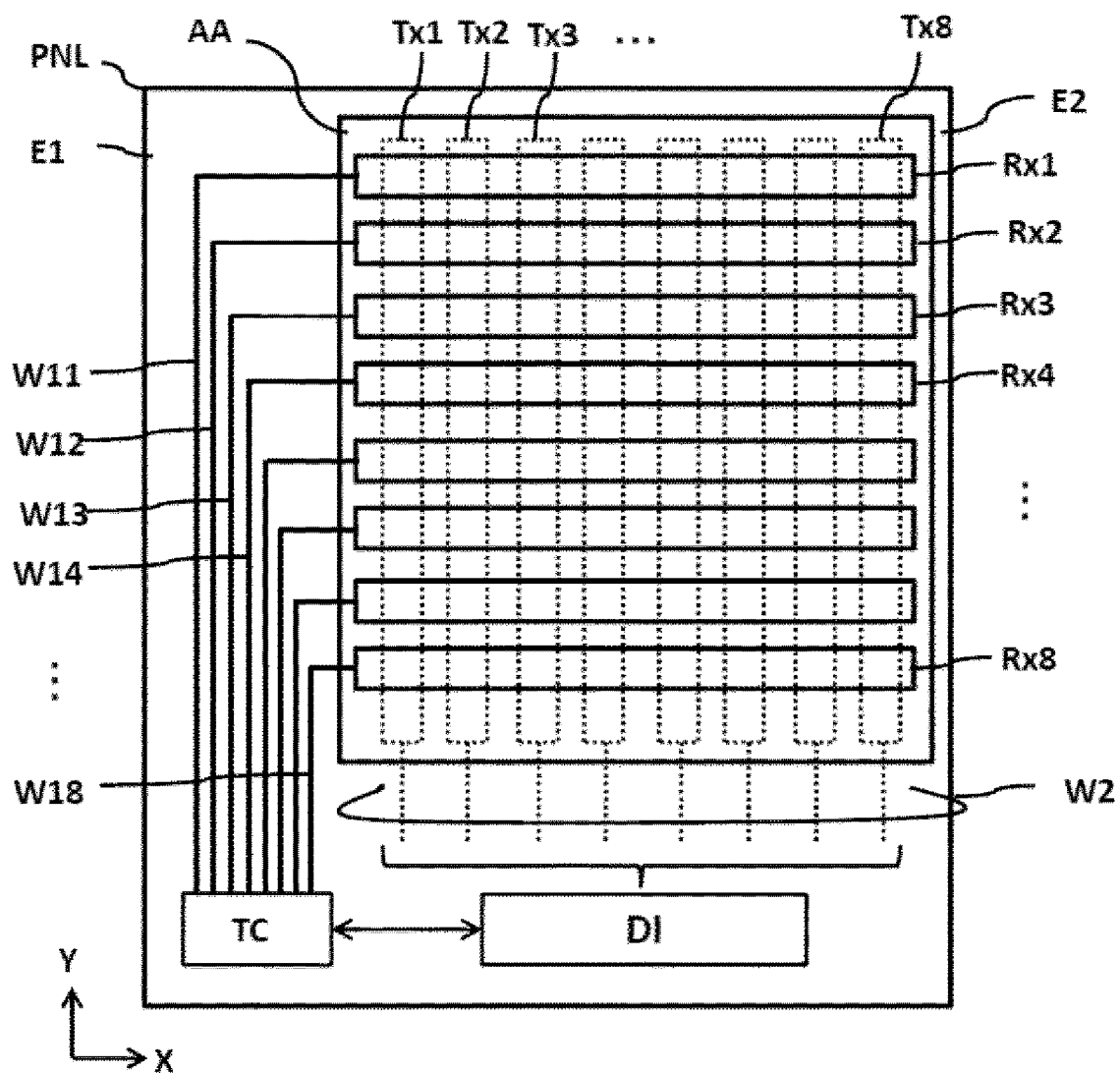
図4B



[図5]

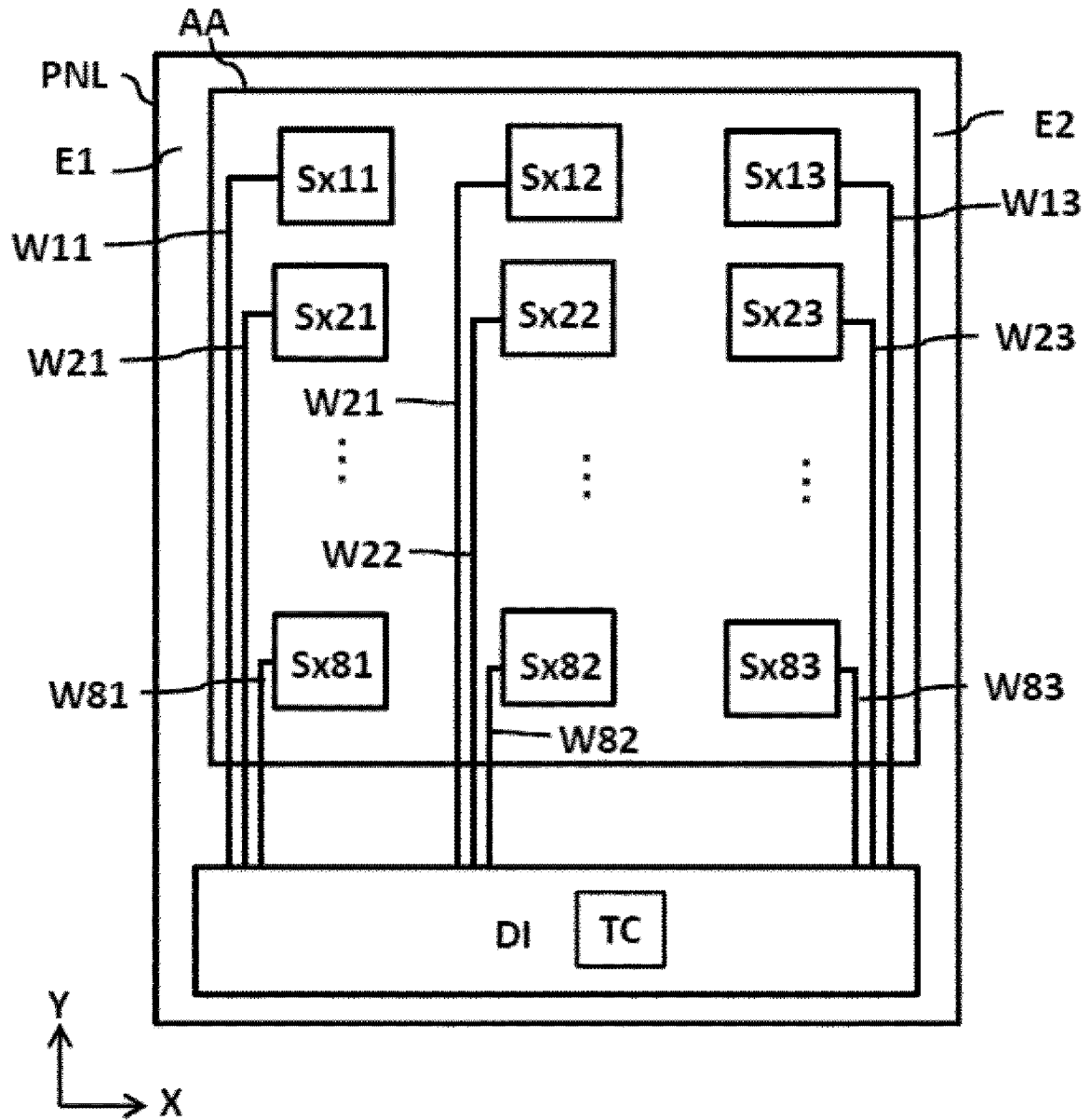
図5

DSP



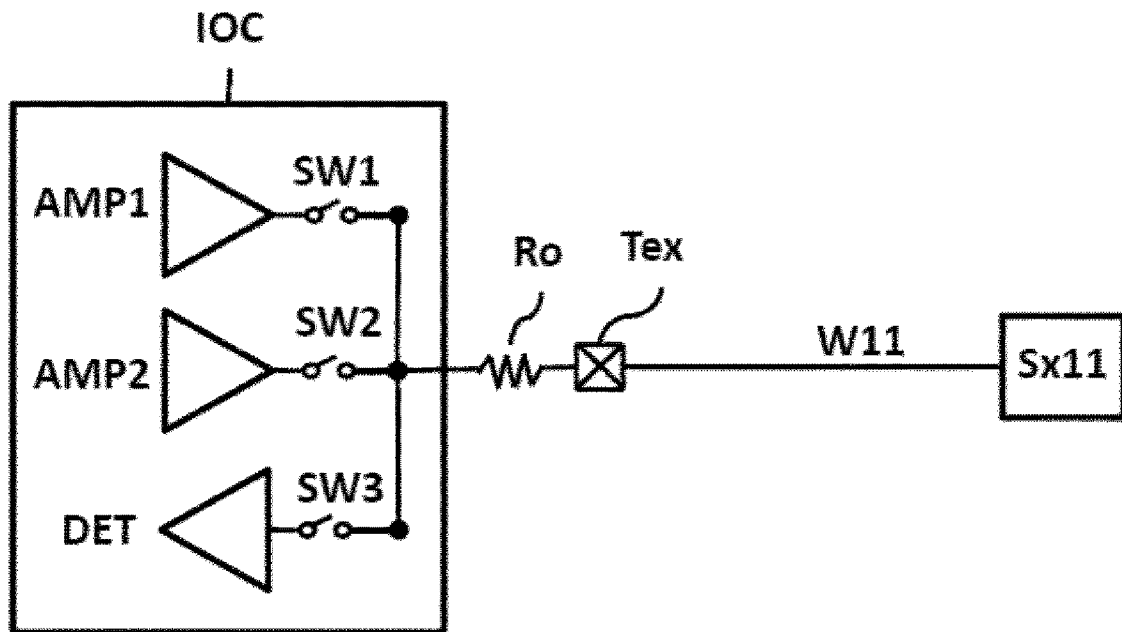
[図6]

図6

DSP

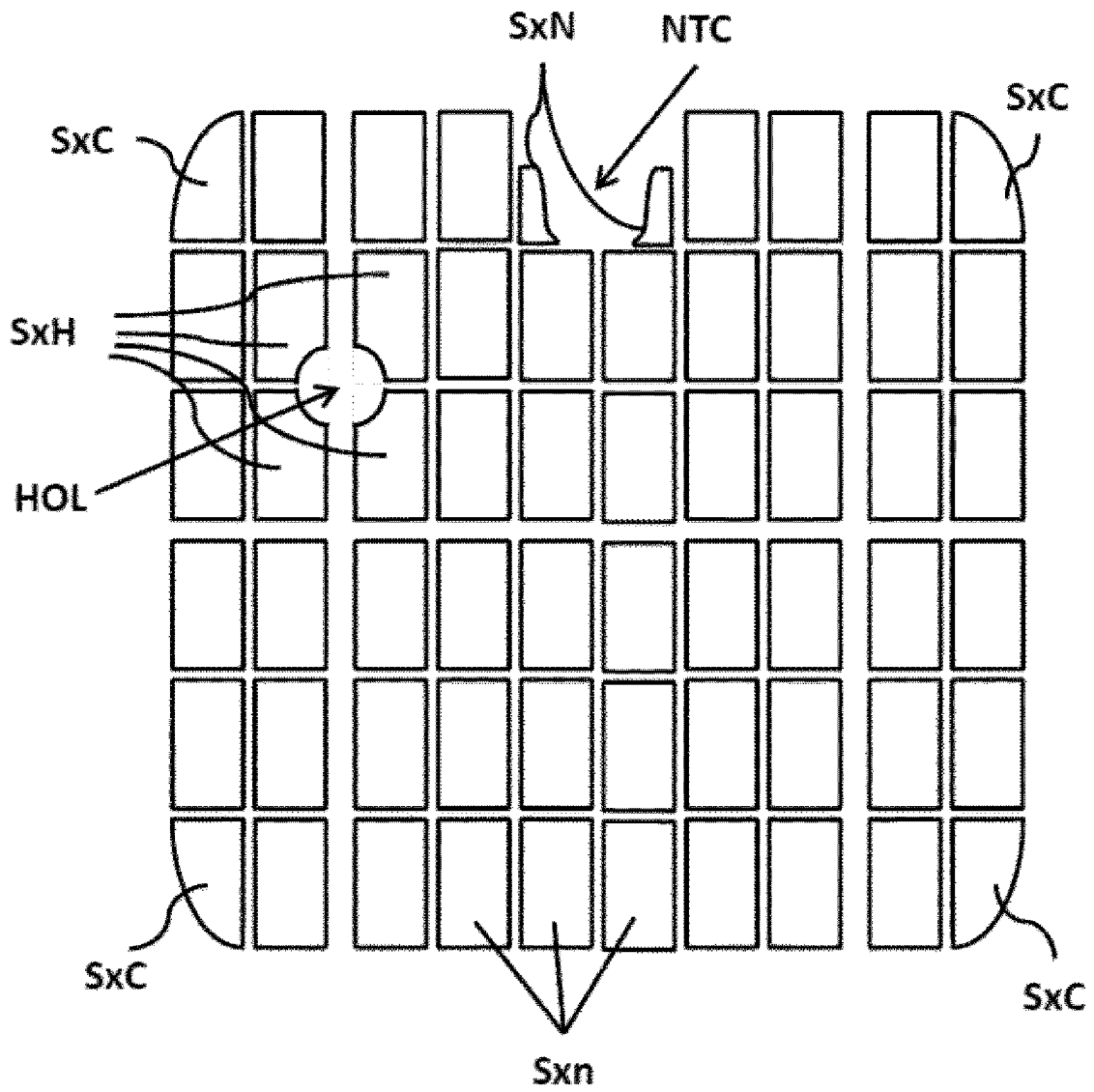
[図7]

図7



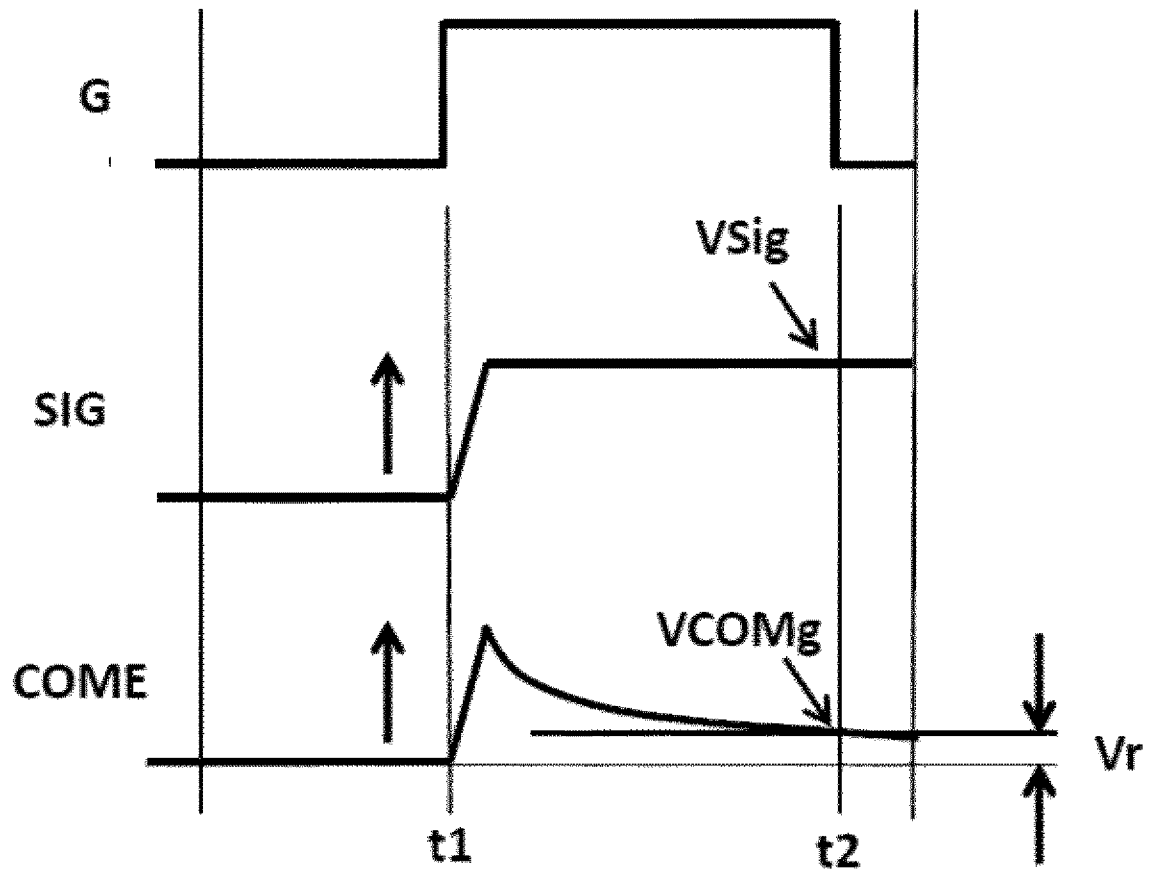
[図8]

図8

PNL

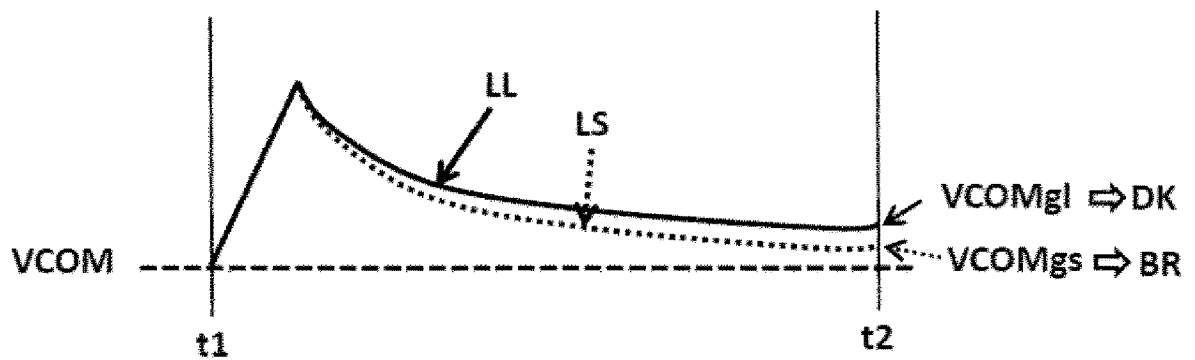
[図9]

図9



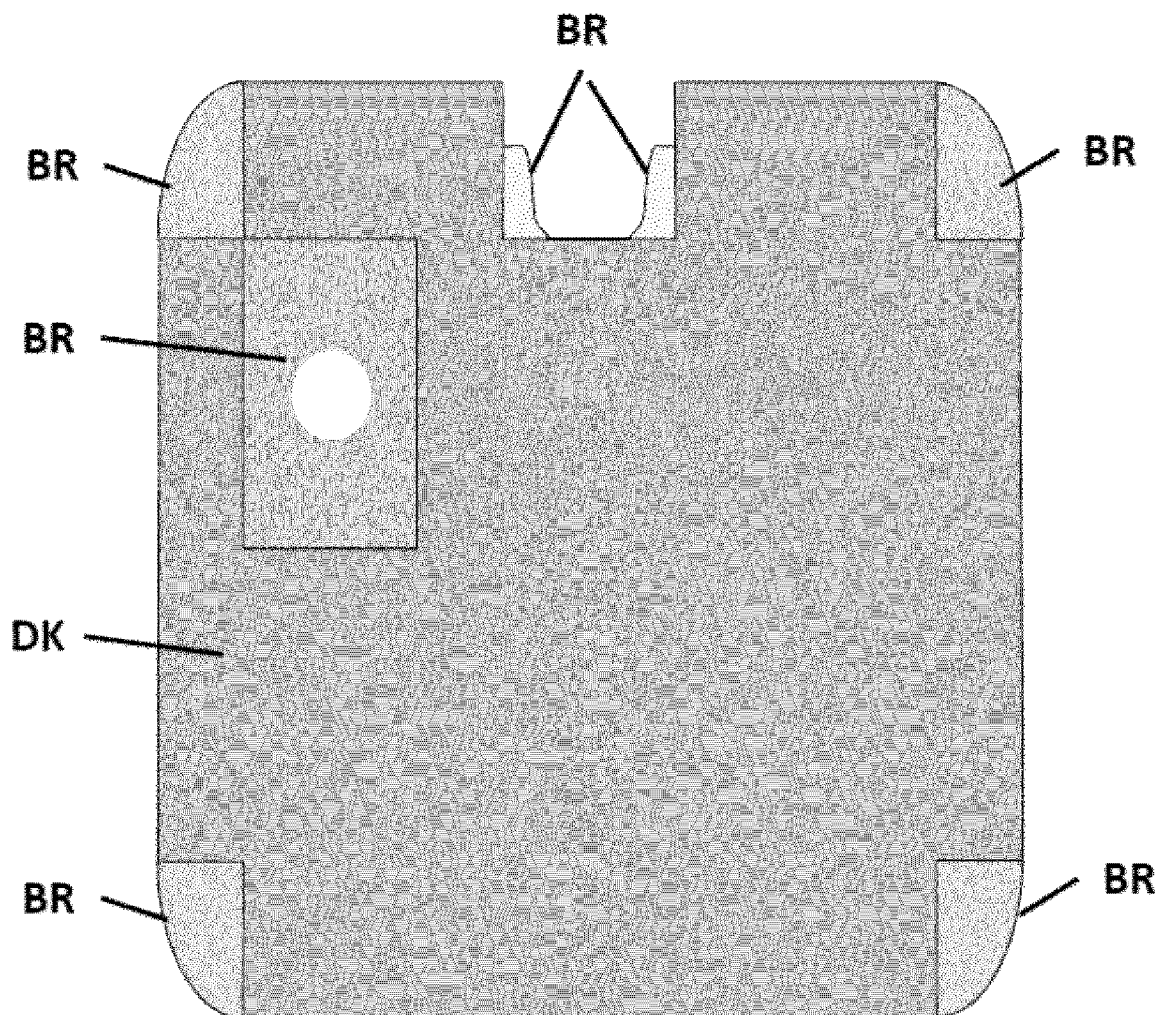
[図10]

図10



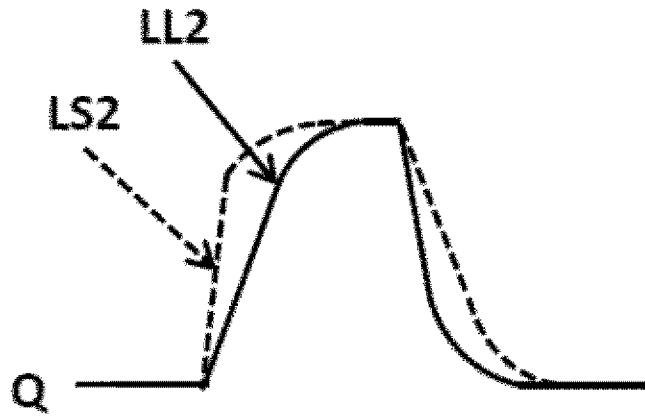
[図11]

図11

PNL

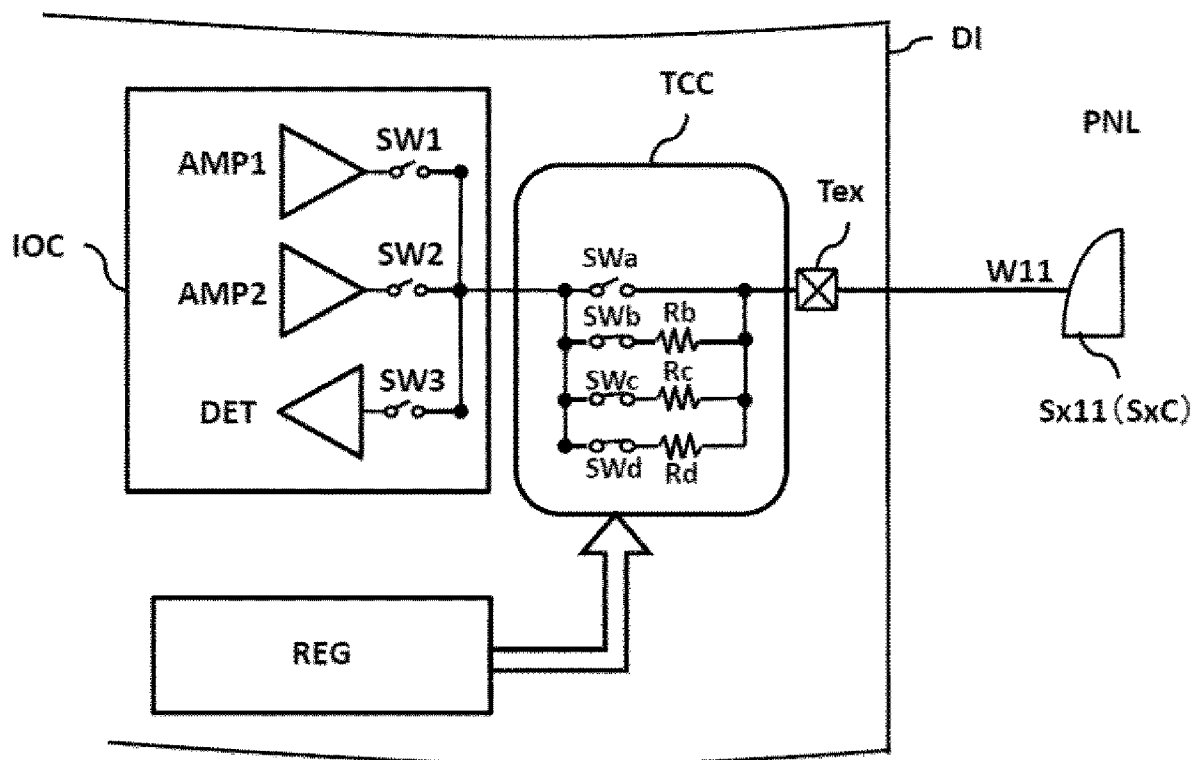
[図12]

図12



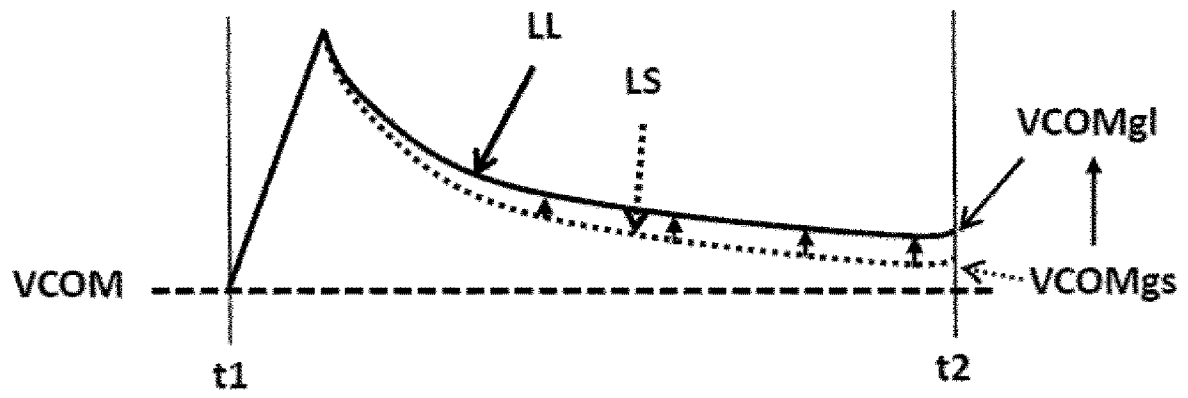
[図13]

図13



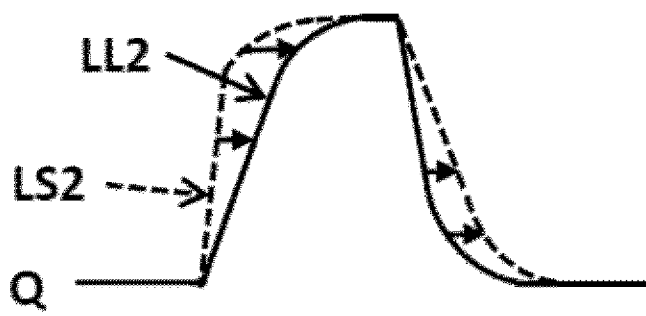
[図14]

図14



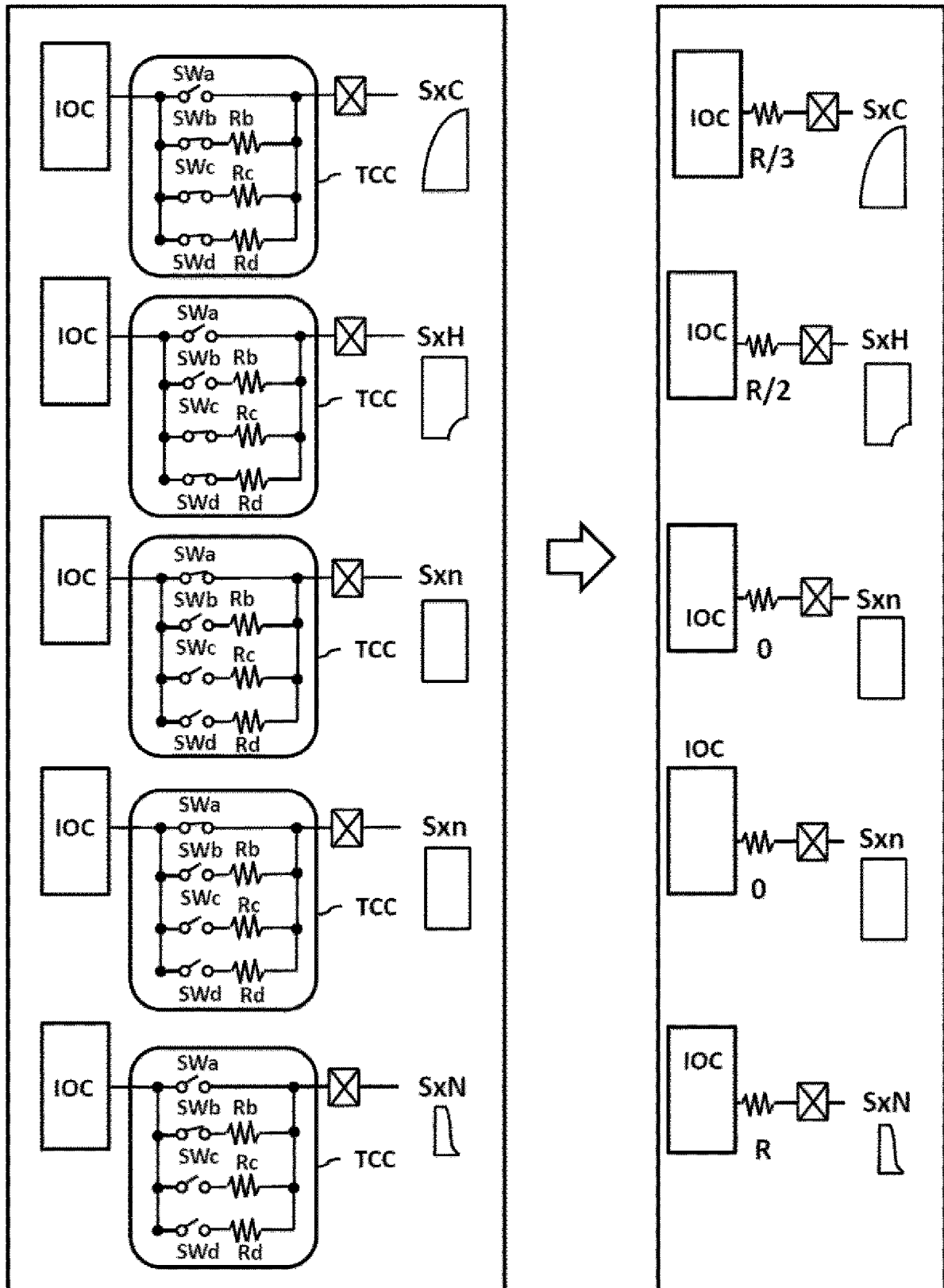
[図15]

図15



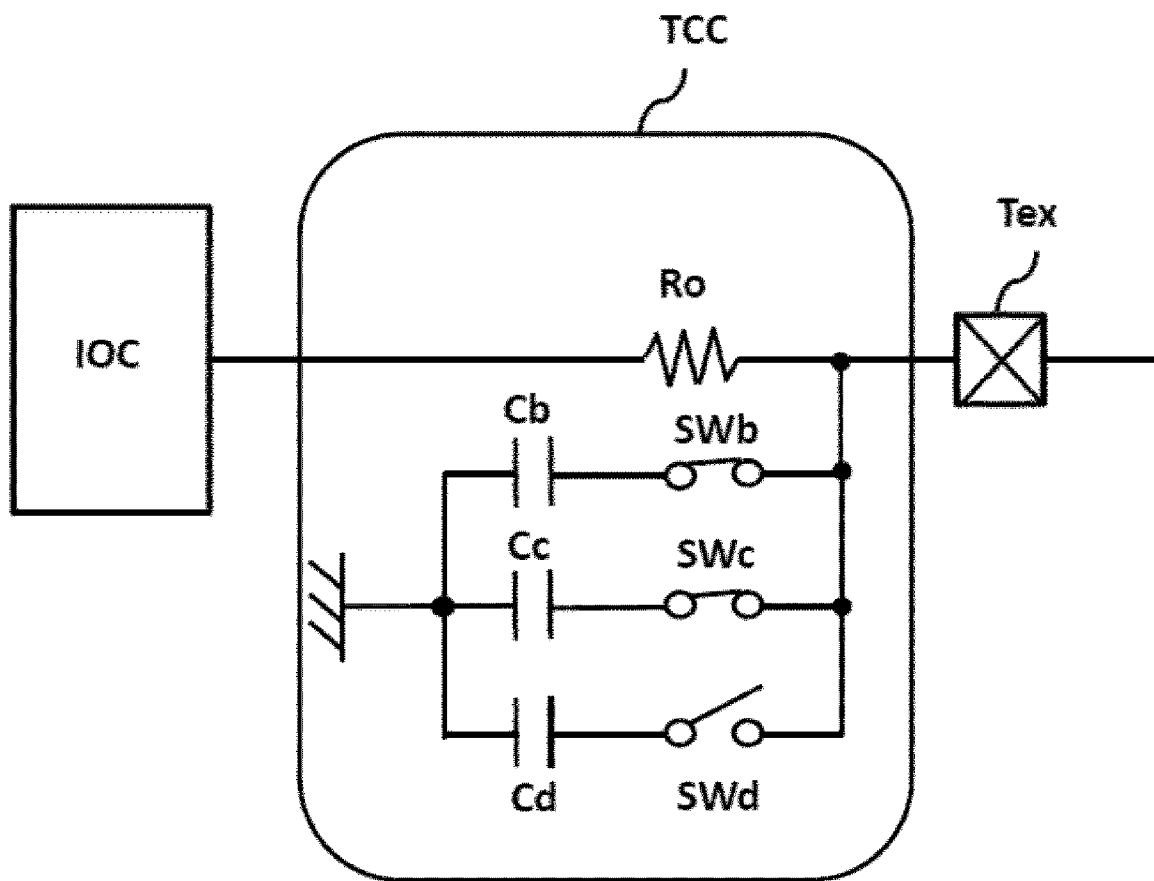
[図16]

図16



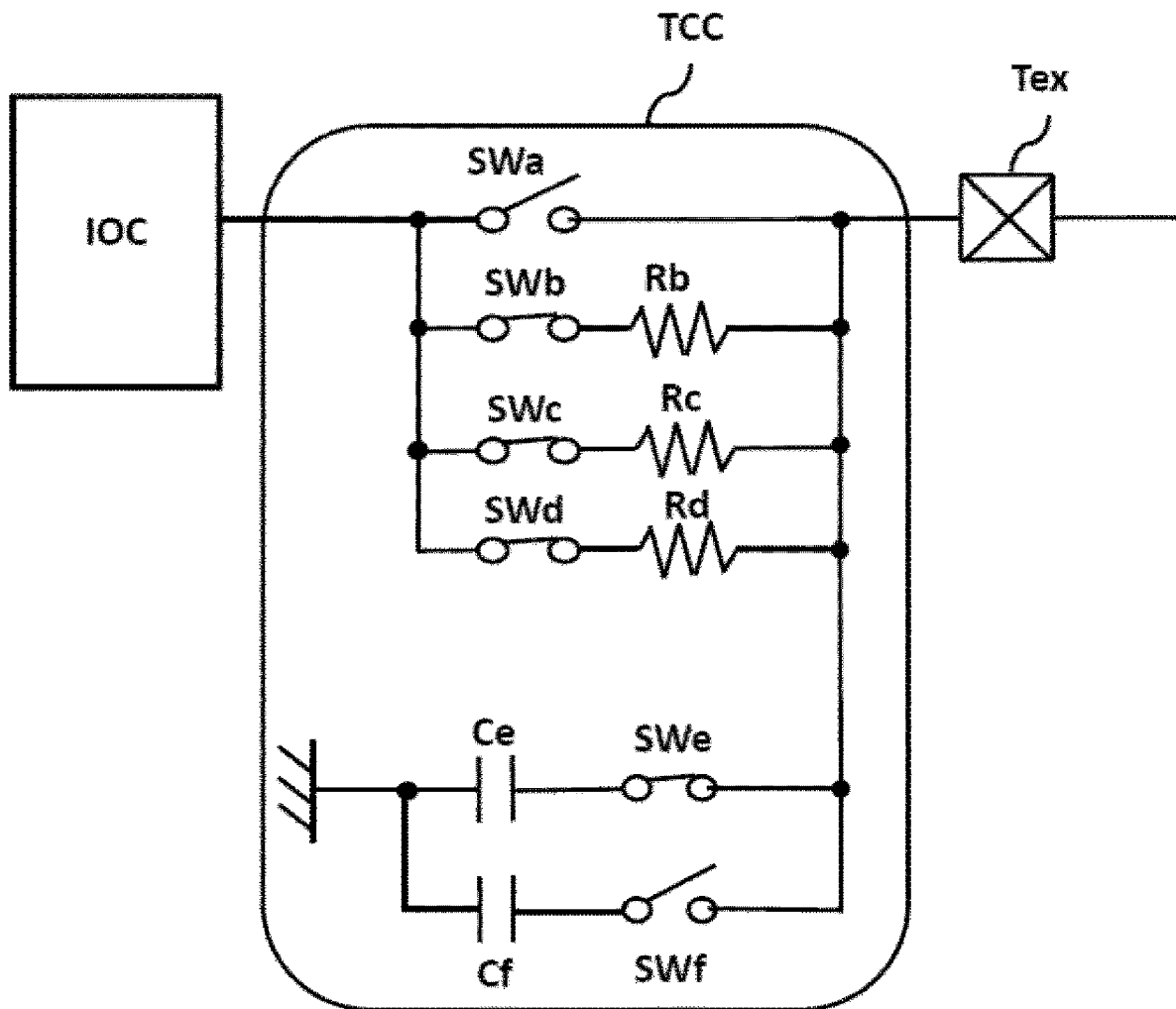
[図17]

図17

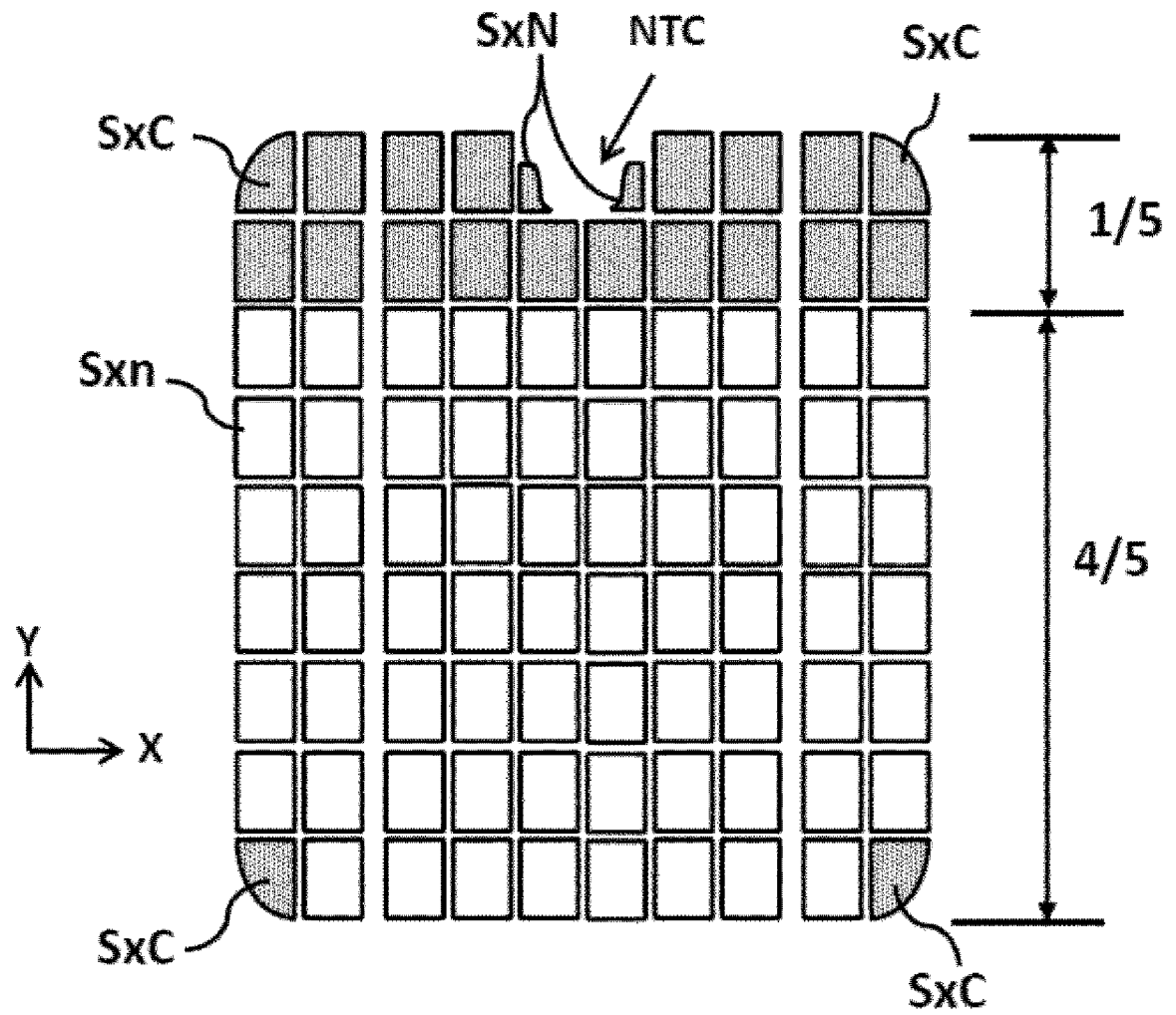


[図18]

図18

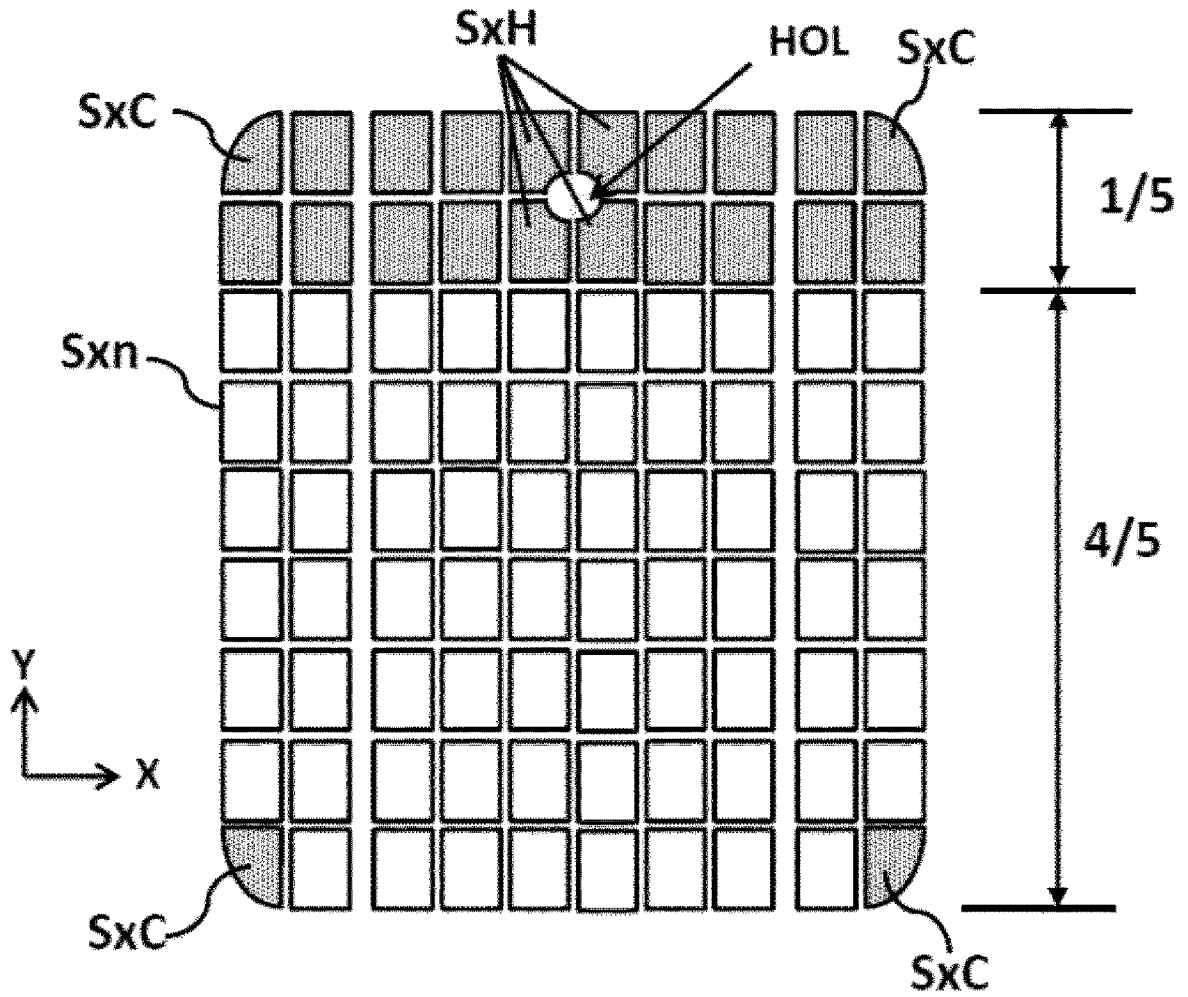


PNL
 2008-2009



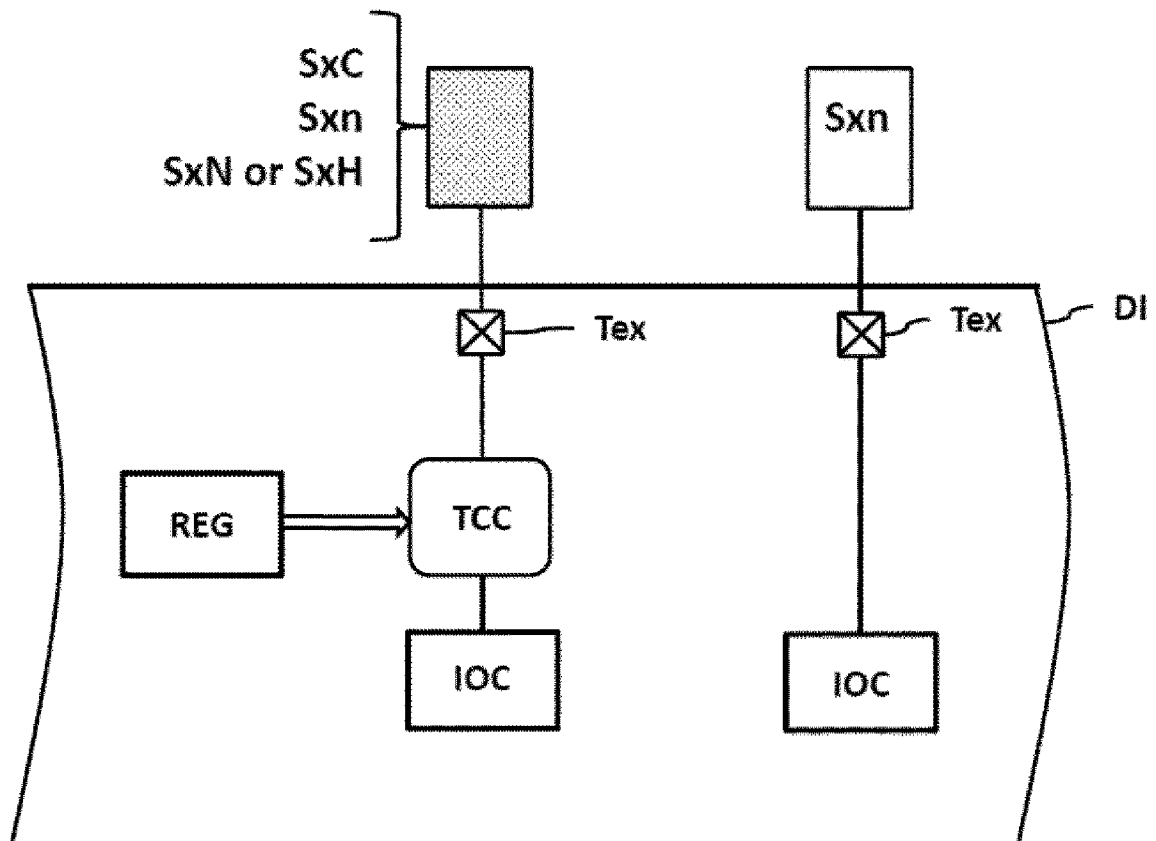
[図20]

図20

PNL

[図21]

図21



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/045413

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G09G3/36(2006.01)i, G02F1/1333(2006.01)i, G02F1/1343(2006.01)i, G06F3/041(2006.01)i, G06F3/044(2006.01)i, G09F9/00(2006.01)i, G09F9/30(2006.01)i, G09G3/20(2006.01)i

FI: G09G3/36, G02F1/1333, G02F1/1343, G06F3/041412, G06F3/044120, G09F9/30330, G09F9/00366G, G09G3/20621M, G09G3/20680G, G09G3/20691D, G09G3/20611J

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G09G3/36, G02F1/1333, G02F1/1343, G06F3/041, G06F3/044, G09F9/00, G09F9/30, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2016-110643 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 20.06.2016 (2016-06-20), paragraphs [0001]-[0428], fig. 1-38	1-8
Y	JP 2017-182146 A (JAPAN DISPLAY INC.) 05.10.2017 (2017-10-05), paragraphs [0001]-[0083], fig. 1-23	1-8
Y	WO 2015/182473 A1 (SHARP CORPORATION) 03.12.2015 (2015-12-03), paragraphs [0001]-[0075], fig. 1-9	1-8
Y	JP 2014-106864 A (RENESAS SP DRIVERS INC.) 09.06.2014 (2014-06-09), paragraph [0099]	7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

06.02.2020

Date of mailing of the international search report

18.02.2020

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/045413

JP 2016-110643 A	20.06.2016	US 2016/0179259 A1 paragraphs [0001]-[0470], fig. 1A-38C
JP 2017-182146 A	05.10.2017	US 2017/0277316 A1 paragraphs [0001]-[0154], fig. 1-23
WO 2015/182473 A1	03.12.2015	US 2017/0185224 A1 paragraphs [0001]-[0083], fig. 1-9 CN 106462280 A
JP 2014-106864 A	09.06.2014	US 2014/0146010 A1 paragraph [0140] CN 103853402 A

A. 発明の属する分野の分類（国際特許分類（IPC）） G09G 3/36(2006.01)i; G02F 1/1333(2006.01)i; G02F 1/1343(2006.01)i; G06F 3/041(2006.01)i; G06F 3/044(2006.01)i; G09F 9/00(2006.01)i; G09F 9/30(2006.01)i; G09G 3/20(2006.01)i FI: G09G3/36; G02F1/1333; G02F1/1343; G06F3/041 412; G06F3/044 120; G09F9/30 330; G09F9/00 366G; G09G3/20 621M; G09G3/20 680G; G09G3/20 691D; G09G3/20 611J																	
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G09G3/36; G02F1/1333; G02F1/1343; G06F3/041; G06F3/044; G09F9/00; G09F9/30; G09G3/20 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年							
日本国実用新案公報	1922-1996年																
日本国公開実用新案公報	1971-2020年																
日本国実用新案登録公報	1996-2020年																
日本国登録実用新案公報	1994-2020年																
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>JP 2016-110643 A（株式会社半導体エネルギー研究所）20.06.2016（2016-06-20） [0001]-[0428], 図1-38</td> <td>1-8</td> </tr> <tr> <td>Y</td> <td>JP 2017-182146 A（株式会社ジャパンディスプレイ）05.10.2017（2017-10-05） [0001]-[0083], 図1-23</td> <td>1-8</td> </tr> <tr> <td>Y</td> <td>WO 2015/182473 A1（シャープ株式会社）03.12.2015（2015-12-03） [0001]-[0075], 図1-9</td> <td>1-8</td> </tr> <tr> <td>Y</td> <td>JP 2014-106864 A（株式会社ルネサスエススピードドライバ）09.06.2014（2014-06-09） [0099]</td> <td>7</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	Y	JP 2016-110643 A（株式会社半導体エネルギー研究所）20.06.2016（2016-06-20） [0001]-[0428], 図1-38	1-8	Y	JP 2017-182146 A（株式会社ジャパンディスプレイ）05.10.2017（2017-10-05） [0001]-[0083], 図1-23	1-8	Y	WO 2015/182473 A1（シャープ株式会社）03.12.2015（2015-12-03） [0001]-[0075], 図1-9	1-8	Y	JP 2014-106864 A（株式会社ルネサスエススピードドライバ）09.06.2014（2014-06-09） [0099]	7
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号															
Y	JP 2016-110643 A（株式会社半導体エネルギー研究所）20.06.2016（2016-06-20） [0001]-[0428], 図1-38	1-8															
Y	JP 2017-182146 A（株式会社ジャパンディスプレイ）05.10.2017（2017-10-05） [0001]-[0083], 図1-23	1-8															
Y	WO 2015/182473 A1（シャープ株式会社）03.12.2015（2015-12-03） [0001]-[0075], 図1-9	1-8															
Y	JP 2014-106864 A（株式会社ルネサスエススピードドライバ）09.06.2014（2014-06-09） [0099]	7															
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																	
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																	
国際調査を完了した日 06.02.2020		国際調査報告の発送日 18.02.2020															
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 越川 康弘 21 9605 電話番号 03-3581-1101 内線 3273															

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/045413

引用文献			公表日	パテントファミリー文献			公表日
JP	2016-110643	A	20.06.2016	US	2016/0179259	A1	
				[0001]-[0470], 図1A-38C			
JP	2017-182146	A	05.10.2017	US	2017/0277316	A1	
				[0001]-[0154], 図1-23			
WO	2015/182473	A1	03.12.2015	US	2017/0185224	A1	
				[0001]-[0083], 図1-9			
				CN	106462280	A	
JP	2014-106864	A	09.06.2014	US	2014/0146010	A1	
				[0140]			
				CN	103853402	A	