(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 118369757 A
(43)申请公布日 2024.07.19

(21)申请号 202280081933.0
(22)申请日 2022.12.20
(30)优先权数据
17/573,461 2022.01.11 US
(85)PCT国际申请进入国家阶段日
2024.06.11
(86)PCT国际申请的申请数据
PCT/US2022/053521 2022.12.20
(87)PCT国际申请的公布数据
WO2023/136914 EN 2023.07.20
(71)申请人 高通股份有限公司
地址 美国加利福尼亚州
(72)发明人 鲍军静 J·J·朱 G·纳拉帕蒂
(74)专利代理机构 北京市金杜律师事务所 11256
专利代理师 姚宗妮
(51)Int.Cl.
H01L 21/768(2006.01)
H01L 23/485(2006.01)
H01L 23/522(2006.01)
H01L 23/532(2006.01)

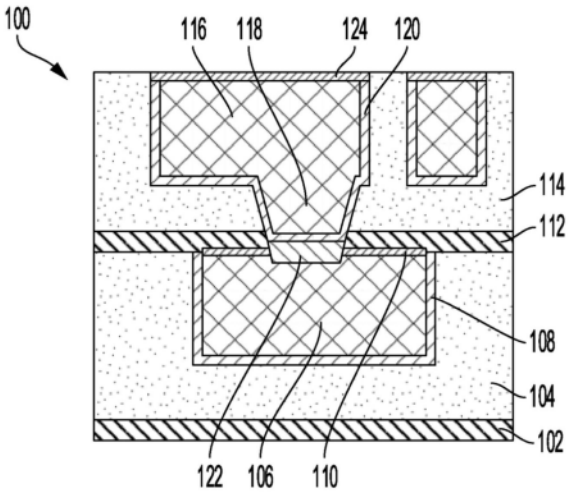
权利要求书2页 说明书7页 附图5页

(54)发明名称

低过孔电阻互连结构

(57)摘要

公开了一种包括低过孔电阻过孔结构的互连结构。该过孔结构包括:位于该过孔结构的侧壁上和底部处的阻挡层。该互连结构还包括:第一金属层。该互连结构还包括:第二金属层,该第二金属层位于第一金属层与过孔结构的底部处的阻挡层之间,其中第一金属层和第二金属层包含不同的材料。



CN 118369757 A

1.一种半导体器件的互连结构,所述互连结构包括:

过孔结构,所述过孔结构包括:位于所述过孔结构的侧壁上和底部处的阻挡层;

第一金属层;和

第二金属层,所述第二金属层位于所述第一金属层与所述过孔结构的所述底部处的所述阻挡层之间,其中所述第一金属层和所述第二金属层包含不同的材料。

2.根据权利要求1所述的互连结构,其中所述阻挡层包含氮化钽(TaN)和钴(Co)。

3.根据权利要求1所述的互连结构,其中所述第一金属层包含铜(Cu)。

4.根据权利要求1所述的互连结构,其中所述第二金属层包含具有小于7×10^{-6}/K的热膨胀系数的金属材料。

5.根据权利要求4所述的互连结构,其中所述金属材料包含:钨(W)、钼(Mo)、铬(Cr)和钌(Ru)中的至少一者。

6.根据权利要求1所述的互连结构,其中所述第二金属层具有小于5纳米的厚度。

7.根据权利要求1所述的互连结构,所述互连结构还包括位于所述第一金属层上的覆盖层。

8.根据权利要求7所述的互连结构,其中所述覆盖层包含Co。

9.根据权利要求7所述的互连结构,所述互连结构还包括位于所述覆盖层上的蚀刻停止层。

10.根据权利要求9所述的互连结构,其中所述第二金属层的顶表面与所述蚀刻停止层的顶表面共面或低于所述蚀刻停止层的顶表面。

11.根据权利要求9所述的互连结构,其中所述蚀刻停止层包含碳氮化硅(SiCN)和具有氧掺杂碳(ODC)的氮化铝(AlN)中的至少一者。

12.一种用于制造半导体器件的互连结构的方法,所述方法包括:

在第一金属层上形成过孔开口;

在所述过孔开口的底部处形成第二金属层,其中所述第一金属层和所述第二金属层包含不同的材料;

在所述过孔开口的侧壁上和所述底部处形成阻挡层,其中所述第二金属层位于所述第一金属层与所述过孔开口的所述底部处的所述阻挡层之间;以及

在所述过孔开口中沉积金属。

13.根据权利要求12所述的方法,其中所述阻挡层包含氮化钽(TaN)和钴(Co)。

14.根据权利要求13所述的方法,其中所述阻挡层中的所述TaN包括:通过原子层沉积(ALD)和物理气相沉积(PVD)形成的TaN。

15.根据权利要求12所述的方法,其中所述第一金属层包含铜(Cu)。

16.根据权利要求12所述的方法,其中所述第二金属层包含具有小于7×10^{-6}/K的热膨胀系数的金属材料。

17.根据权利要求16所述的方法,其中所述金属材料包含:钨(W)、钼(Mo)、铬(Cr)和钌(Ru)中的至少一者。

18.根据权利要求12所述的方法,其中所述第二金属层通过无电沉积形成。

19.根据权利要求12所述的方法,所述方法还包括在所述过孔开口中的所述金属上形成覆盖层。

20.根据权利要求19所述的方法,其中所述覆盖层包含Co。

低过孔电阻互连结构

背景技术

技术领域

[0001] 本公开的某些方面整体涉及互连件,并且更具体地,涉及包括低过孔电阻过孔结构的互连结构。

[0002] 背景技术

[0003] 计算设备在现代社会中变得越来越普遍。早期的计算机有一个房间那么大,并且采用真空管来执行基本的数学计算。相比之下,现代计算设备基于集成电路(IC)在相对较小的器件封装中提供各种复杂功能。市场压力要求在越来越小的产品中提供越来越多的加工选择。

[0004] 在较小的器件封装中,IC功能性的不断进步给制造能力带来了压力。当前的IC制造过程依赖于光刻来制造半导体管芯形式的IC。IC可包括在前道工序中制造的有源半导体层。该有源半导体层可包括各种半导体器件。IC还可包括通过后道工序与有源半导体层相邻形成的互连结构。互连结构可包括多个金属化层,每个金属化层具有设置在相应金属化层中的金属线,以提供不同半导体器件与外部互连件之间的连接。垂直互连通路(过孔)可设置在金属化层之间以提供用于不同金属化层的连接。

发明内容

[0005] 本公开的某些方面提供了一种半导体器件的互连结构。该互连结构可包括:过孔结构,该过孔结构包括位于该过孔结构的侧壁上和底部处的阻挡层。该互连结构还可包括:第一金属层。该互连结构还可包括:第二金属层,该第二金属层位于第一金属层与过孔结构的底部处的阻挡层之间,其中第一金属层和第二金属层包含不同的材料。

[0006] 本公开的某些方面提供了一种用于制造半导体器件的互连结构的方法。该方法可包括:在第一金属层上形成过孔开口。该方法还可包括:在该过孔开口的底部处形成第二金属层。该第一金属层和该第二金属层包含不同的材料。该方法还可包括:在过孔开口的侧壁上和底部处形成阻挡层,其中第二金属层位于第一金属层与过孔开口的底部处的阻挡层之间。该方法还可包括:在该过孔开口中沉积金属。

[0007] 本发明内容已经概述了本公开的特征和实施方案,使得可更好地理解以下具体实施方式。本公开的附加特征和实施方案将在下文描述。本领域技术人员应当理解,本公开可容易地被用作修改或设计用于实施与本公开目的相同的其他等效结构的基础。本领域技术人员还应认识到,此类等效构造并不脱离所附权利要求中所阐述的本公开的教导。当结合附图考虑时,被认为是本公开的特性的特征,就其组织和操作方法两者而言,通过下面的描述将被更好地理解。然而,要明确理解的是,每个附图仅被提供用于例示和描述的目的,并且不旨在作为对本公开的限制的定义。

附图说明

[0008] 图1例示了根据本公开的某些方面的半导体器件的示例性互连结构,该示例性互

连结构包括:由具有低过孔电阻的过孔结构连接的第一金属层和第二金属层;

[0009] 图2A至图2B例示了根据本公开的某些方面的图1中的互连结构100的示例性制造过程;

[0010] 图3示出了例示图1中的互连结构100的示例性制造过程的流程图;并且

[0011] 图4是示出其中可采用本公开的一个方面的示例性无线通信系统的框图。

具体实施方式

[0012] 参照附图,描述了本公开的若干示例性方面。措辞“示例性”在本文中用于意指“用作示例、实例或例示”。本文中被描述为“示例性”的任何方面未必被解释为比其他方面优选或具有优势。

[0013] 以下结合附图阐述的具体实施方式旨在作为各种方面的描述,而不旨在表示可实践本文中所描述的概念的唯一方面。为了提供对各种概念的全面理解,具体实施方式包括具体细节。然而,对于本领域技术人员来说显而易见的是,没有这些特定细节也可实践这些概念。在一些情况下,为了避免对此类概念造成模糊,公知的结构和组件是以框图形式示出的。

[0014] 图1例示了根据本公开的某些方面的半导体器件的示例性互连结构,该示例性互连结构包括:由具有低过孔电阻的过孔结构连接的第一金属层和第二金属层。图1示出了互连结构100。互连结构100包括:第一蚀刻停止层102。作为示例,第一蚀刻停止层102可包含碳氮化硅(SiCN)和具有氧掺杂碳(ODC)的氮化铝(AlN)中的至少一者。互连结构100还包括:位于第一蚀刻停止层102上的第一介电层104。作为示例,第一介电层104可包含碳掺杂氧化硅(SiCOH)。互连结构100还包括:位于第一介电层104中的第一金属层106。作为示例,第一金属层106可包含铜(Cu)。互连结构100还包括:位于第一介电层104与第一金属层106之间的第一阻挡层108。作为示例,第一阻挡层108可包括:第一氮化钽(TaN)层,该第一氮化钽(TaN)层位于第一介电层104与第一金属层106之间;和第一钴(Co)衬层,该第一钴(Co)衬层位于第一TaN层与第一金属层106之间。互连结构100还包括:位于第一金属层106上的第一覆盖层110。作为示例,第一覆盖层110可包含Co。

[0015] 互连结构100还包括:位于第一介电层104上和第一覆盖层110上的第二蚀刻停止层112。作为示例,第二蚀刻停止层112可包含SiCN和具有ODC的AlN中的至少一者。互连结构100还包括:位于第二蚀刻停止层112上的第二介电层114。作为示例,第二介电层114可包含SiCOH。互连结构100还包括:第二金属层116和位于第二介电层114中的过孔结构118。作为示例,第二金属层116可包含Cu。过孔结构118位于第一金属层106与第二金属层116之间。过孔结构118包括:位于该过孔结构118的侧壁上和底部处的第二阻挡层120,以及位于过孔结构118中的过孔金属。作为示例,该过孔金属可包含Cu。第二阻挡层120也位于第二金属层116的侧壁上和底部处。作为示例,第二阻挡层120可包括:第二TaN层,该第二TaN层位于第二介电层114与过孔金属之间以及第二介电层114与第二金属层116之间;和第二Co衬层,该第二Co衬层位于第二TaN层与过孔金属之间以及第二TaN层与第二金属层116之间,位于过孔结构118的侧壁上以及第二金属层116的侧壁上和底部处。在过孔结构118的底部处,第二TaN层可位于第一金属层106与过孔金属之间,并且第二Co衬层可位于第二TaN层与过孔金属之间。

[0016] TaN层可在室温下通过物理气相沉积(PVD)形成。PVD是一种非保形沉积工艺。位于过孔结构118的底部处的PVD TaN层的厚度将是位于过孔结构118的侧壁上的PVD TaN层厚度的大约两倍。或者,TaN层可在大约275℃下通过原子层沉积(ALD)来形成。ALD是一种保形沉积工艺。位于过孔结构118的底部处的ALD TaN层的厚度将与位于过孔结构118的侧壁上的ALD TaN层的厚度大致相同。位于过孔结构118的底部处的TaN层的厚度将影响过孔结构118的过孔电阻。位于过孔结构118的底部处的较薄TaN层将减小过孔结构118的过孔电阻并且改善互连结构100的性能。同时,与ALD TaN层相比,PVD TaN层对Co衬层具有更好的粘附性。因此,为了实现低过孔电阻和对Co衬层的良好粘附性两者,ALD TaN层可与PVD TaN层组合以在第二阻挡层120中形成第二TaN层。例如,第二TaN层可包括:位于过孔结构118的侧壁上的具有16埃(A)厚度的ALD TaN层和具有10A厚度的PVD TaN层。在过孔结构118的底部处,第二TaN层可包括:具有16A厚度的ALD TaN层和具有20A厚度的PVD TaN层。因此,在过孔结构118的底部处,第二TaN层可为大约36A厚。同时,如果第二TaN层仅包括PVD TaN层,并且在过孔结构118的侧壁上具有与TaN层相同的厚度(26A),则位于过孔结构118的底部处的第二TaN层的厚度将为大约52A,这比36A更厚。因此,通过组合ALD TaN层与PVD TaN层来形成第二TaN层,将实现低过孔电阻和对Co衬层的良好粘附性两者。第二TaN层可包括:ALD TaN层,该ALD TaN层位于第二介电层114与第二Co衬层之间,具有介于11A与21A之间的厚度;和PVD TaN层,该PVD TaN层位于ALD TaN层与第二Co衬层之间在过孔结构118的侧壁上,具有介于5A与15A之间的厚度。在过孔结构118的底部处,ALD TaN层可位于第一金属层106与第二Co衬层之间,并且PVD TaN层可位于ALD TaN层与第二Co衬层之间。第二Co衬层可具有介于20A与30A之间的厚度。因为第一TaN层对过孔结构118的过孔电阻没有影响,所以第一TaN层可以仅包括ALD TaN层、仅包括PVD TaN层、或者包括ALD TaN层与PVD TaN层的组合。

[0017] 如上所述,ALD可在大约275℃下执行。由于TaN(3.6×10^{-6}/K)与Cu(16.5×10^{-6}/K)之间的不同热膨胀系数,该温度将在过孔结构118的底部处的ALD TaN层与第一金属层106中的Cu之间的界面处产生应力。所产生的应力可导致在界面处形成空隙,并且增加过孔结构118的过孔电阻。为了避免这种应力,互连结构100还包括:位于第一金属层106与过孔结构118的底部处的ALD TaN层之间的第三金属层122。作为示例,第三金属层122可包含具有小于7×10^{-6}/K的热膨胀系数的金属材料,诸如钨(W)、钼(Mo)、铬(Cr)、锇(Os)、锆(Zr)、铪(Hf)、铼(Re)、铈(Ce)、钽(Ta)、钌(Ru)、铱(Ir)和镨(Pr)。第三金属层122可具有小于5纳米(nm)的厚度。第三金属层122的顶表面可与第二蚀刻停止层112的顶表面共面或低于该第二蚀刻停止层的顶表面。上述金属材料可在室温下生长,并且通过金属键合实现与Cu的良好粘附性。因为上述金属材料具有与TaN相似的热膨胀系数,所以位于这些金属材料上的ALD TaN层粘附性优于位于Cu上的ALD TaN层粘附性。因此,利用第三金属层122,将在过孔结构118的底部处的ALD TaN层与第一金属层106中的Cu之间的界面处产生较小的应力。第三金属层122将有助于消除界面处的空隙,并且减小过孔结构118的过孔电阻。互连结构100还包括:位于第二金属层116上的第二覆盖层124。例如,第二覆盖层124可包含Co。

[0018] 如上所述,根据本公开的某些方面,位于过孔结构118的底部处的ALD TaN层与PVD TaN层的组合连同第三金属层122将减小过孔结构118的过孔电阻并且改善互连结构100的性能。

[0019] 图2A至图2B例示了根据本公开的某些方面的图1中的互连结构100的示例性制造

过程。在图2A中,阶段200(1)包括:在半导体器件的互连结构中形成沟槽和过孔开口202。作为示例,互连结构可包括:第一蚀刻停止层204。第一蚀刻停止层204可包含SiCN和具有ODC的AlN中的至少一者。互连结构还可包括:位于第一蚀刻停止层204上的第一介电层206。第一介电层206可包含SiCOH。互连结构还可包括:位于第一介电层206中WO 2023/136914A1的第一金属层208。第一金属层208可包含Cu。互连结构还可包括:位于第一介电层206与第一金属层208之间的第一阻挡层210。第一阻挡层210可包括:第一TaN层,该第一TaN层位于第一介电层206与第一金属层208之间;和第一Co衬层,该第一Co衬层位于第一TaN层与第一金属层208之间。互连结构还可包括:位于第一金属层208上的第一覆盖层212。第一覆盖层212可包含Co。互连结构还可包括:位于第一介电层206上和第一覆盖层212上的第二蚀刻停止层214。第二蚀刻停止层214可包含SiCN和具有ODC的AlN中的至少一者。互连结构还可包括:位于第二蚀刻停止层214上的第二介电层216。第二介电层216可包含SiCOH。沟槽和过孔开口202形成于第二介电层216中,并且穿过第二蚀刻停止层214与第一覆盖层212。沟槽和过孔开口202延伸到第一金属层208中以在第一金属层208中形成凹部。作为示例,沟槽和过孔开口202可通过双镶嵌工艺形成。

[0020] 在图2A中,阶段200(2)包括:在沟槽和过孔开口202的底部处在第一金属层208上形成第二金属层218。作为示例,第二金属层218可包含具有小于7×10^{-6}/K的热膨胀系数的金属材料,诸如W、Mo、Cr、Os、Zr、Hf、Re、Ce、Ta、Ru、Ir和Pr。第二金属层218可具有小于5nm的厚度。第二金属层218的顶表面可与第二蚀刻停止层214的顶表面共面或低于该第二蚀刻停止层的顶表面。作为示例,第二金属层218可通过选择性沉积(诸如室温下的无电沉积)来形成,并且可通过金属键合实现与第一金属层208中的Cu的良好粘附性。

[0021] 在图2B中,阶段200(3)包括:在沟槽和过孔开口202的侧壁上以及在第二金属层218上形成第二阻挡层220。作为示例,第二阻挡层220可包括:第二TaN层,该第二TaN层位于沟槽和过孔开口202的侧壁上以及第二金属层218上;和第二Co衬层,该第二Co衬层位于第二TaN层上。第二TaN层可通过位于沟槽和过孔开口202的侧壁上的具有介于11A与21A之间厚度的ALD TaN和随后的具有介于5A与15A之间厚度的PVD TaN来形成。然后,可通过化学气相沉积(CVD)在PVD TaN上形成第二Co衬层。第二Co衬层可具有介于20A与30A之间的厚度。

[0022] WO 2023/136914A1

[0023] 如上所述,PVD是一种非保形沉积工艺。位于第二金属层218上的PVD TaN层的厚度将是位于沟槽和过孔开口202的侧壁上的PVD TaN层厚度的大约两倍。ALD是一种保形沉积工艺。位于第二金属层218上的ALD TaN层的厚度将与位于沟槽和过孔开口202的侧壁上的ALD TaN层的厚度大致相同。位于第二金属层218上的第二TaN层的厚度将影响过孔电阻。位于第二金属层218上的较薄的第二TaN层将减小过孔电阻,并且改善互连结构的性能。同时,与ALD TaN层相比,PVD TaN层对Co衬层具有更好的粘附性。因此,为了实现低过孔电阻和对Co衬层的良好粘附性两者,可使用ALD TaN与PVD TaN的组合来形成第二TaN层。即使ALD可在大约275℃执行,但由于第二金属层218具有与TaN相似的热膨胀系数,因此将在第二TaN层与第二金属层218之间的界面处产生较小的应力。在第二TaN层与第一金属层208之间引入第二金属层218将有助于消除沟槽和过孔开口202的底部处的空隙,并且减小过孔电阻。因此,互连结构的性能将得到改善。

[0024] 在图2B中,阶段200(4)包括:在沟槽和过孔开口202中沉积第三金属。作为示例,第

三金属可包含Cu。阶段200(4)还包括:对第三金属和第二介电层216进行化学机械抛光(CMP)。阶段200(4)还包括:在第三金属上形成第二覆盖层222。例如,第二覆盖层222可包含Co。

[0025] 图3示出了例示图1中的互连结构100的示例性制造过程的流程图300。框302包括:在第一金属层上形成过孔开口。框304包括:在过孔开口的底部处形成第二金属层。框306包括:在过孔开口的侧壁上和底部处形成阻挡层,其中第二金属层位于第一金属层与过孔开口的底部处的阻挡层之间。框308包括:在过孔开口中沉积金属以形成互连结构100。

[0026] 包括根据本文公开的某些方面的低过孔电阻过孔结构的互连结构可设置在任何电子设备中或集成到任何电子设备。不作为限制的示例包括:机顶盒、娱乐单元、导航设备、通信设备、固定位置数据单元、移动位置数据单元、全球定位系统(GPS)设备、移动电话、蜂窝电话、智能电话、会话发起协议(SIP)电话、平板设备、平板手机、服务器、计算机、便携式计算机、移动计算设备、可穿戴计算设备(例如,智能手表、健康或健身跟踪器、眼镜等)、台式计算机、个人数字助理(PDA)、监测器、计算机监测器、电视机、调谐器、收音机、卫星广播、音乐播放器、数字音乐播放器、便携式音乐播放器、数字视频播放器、视频播放器、数字视频光盘(DVD)播放器、便携式数字视频播放器、汽车、交通工具组件、航空电子系统和无人机。

[0027] 图4是示出其中可采用本公开的一个方面的示例性无线通信系统400的框图。为了例示的目的,图4示出了三个远程单元420、430和450以及两个基站440。将认识到,无线通信系统可具有更多的远程单元和基站。远程单元420、430和450包括:集成电路(IC)器件425A、425C和425B,这些集成电路器件可包括所公开的互连结构。将认识到,其他器件也可包括所公开的互连结构,诸如基站、开关设备和网络装备。图4示出了从基站440到远程单元420、430和450的前向链路信号480,以及从远程单元420、430和450到基站440的反向链路信号490。

[0028] 在图4中,远程单元420被示出为移动电话,远程单元430被示出为便携式计算机,并且远程单元450被示出为无线本地环路系统中的固定位置远程单元。例如,远程单元可为移动电话、手持式个人通信系统(PCS)单元、便携式数据单元(诸如PDA)、启用GPS的设备、导航设备、机顶盒、音乐播放器、视频播放器、娱乐单元、固定位置数据单元诸如仪表读取装备,或者存储或检索数据或计算机指令的其他通信设备,或它们的组合。尽管图4例示了根据本公开的某些方面的远程单元,但是本公开不限于这些示例性例示的单元。本公开的某些方面可适合用于包括所公开的互连结构的许多器件中。

[0029] 在以下经编号的条款中描述了各具体实施示例:

[0030] 条款1:一种半导体器件的互连结构,所述互连结构包括:过孔结构,所述过孔结构包括:位于所述过孔结构的侧壁上和底部处的阻挡层;第一金属层;和第二金属层,所述第二金属层位于所述第一金属层与所述过孔结构的所述底部处的所述阻挡层之间,其中所述第一金属层和所述第二金属层包含不同的材料。

[0031] 条款2:根据条款1所述的互连结构,其中所述阻挡层包含氮化钽(TaN)和钴(Co)。

[0032] WO 2023/136914A1

[0033] 条款3:根据条款1或条款2所述的互连结构,其中所述第一金属层包含铜(Cu)。

[0034] 条款4:根据条款1至3中任一项所述的互连结构,其中所述第二金属层包含具有小于7×10^{-6}/K的热膨胀系数的金属材料。

[0035] 条款5:根据条款4所述的互连结构,其中所述金属材料包含:钨(W)、钼(Mo)、铬(Cr)和钌(Ru)中的至少一者。

[0036] 条款6:根据条款1至5中任一项所述的互连结构,其中所述第二金属层具有小于5纳米的厚度。

[0037] 条款7:根据条款1至6中任一项所述的互连结构,所述互连结构还包括位于所述第一金属层上的覆盖层。

[0038] 条款8:根据条款7所述的互连结构,其中所述覆盖层包含Co。

[0039] 条款9:根据条款7或条款8所述的互连结构,所述互连结构还包括位于所述覆盖层上的蚀刻停止层。

[0040] 条款10:根据条款9所述的互连结构,其中所述第二金属层的顶表面与所述蚀刻停止层的顶表面共面或低于所述蚀刻停止层的顶表面。

[0041] 条款11:根据条款9或条款10所述的互连结构,其中所述蚀刻停止层包含碳氮化硅(SiCN)和具有氧掺杂碳(ODC)的氮化铝(AlN)中的至少一者。

[0042] 条款12:一种用于制造半导体器件的互连结构的方法,所述方法包括:在第一金属层上形成过孔开口;在所述过孔开口的底部处形成第二金属层,其中所述第一金属层和所述第二金属层包含不同的材料;在所述过孔开口的侧壁上和所述底部处形成阻挡层,其中所述第二金属层位于所述第一金属层与所述过孔开口的所述底部处的所述阻挡层之间;以及在所述过孔开口中沉积金属。

[0043] 条款13:根据条款12所述的方法,其中所述阻挡层包含氮化钽(TaN)和钴(Co)。

[0044] 条款14:根据条款13所述的方法,其中所述阻挡层中的所述TaN包括:通过原子层沉积(ALD)和物理气相沉积(PVD)形成的TaN。

[0045] 条款15:根据条款12至14中任一项所述的方法,其中所述第一金属层包含铜(Cu)。

[0046] WO 2023/136914A1

[0047] 条款16:根据条款12至15中任一项所述的方法,其中所述第二金属层包含具有小于7×10^{-6}/K的热膨胀系数的金属材料。

[0048] 条款17:根据条款16所述的方法,其中所述金属材料包含:钨(W)、钼(Mo)、铬(Cr)和钌(Ru)中的至少一者。

[0049] 条款18:根据条款12至17中任一项所述的方法,其中所述第二金属层通过无电沉积形成。

[0050] 条款19:根据条款12至18中任一项所述的方法,所述方法还包括在所述过孔开口中的所述金属上形成覆盖层。

[0051] 条款20:根据条款19所述的方法,其中所述覆盖层包含Co。

[0052] 本领域技术人员将进一步理解,结合本文所公开的某些方面描述的各种例示性逻辑块、模块、电路和算法可被实现为电子硬件、存储在存储器中或另一计算机可读介质中并且通过处理器或其他处理设备或这两者的组合来执行的指令。作为示例,本文中描述的器件可被用在任何电路、硬件组件、IC、或IC芯片中。本文中所公开的存储器可以是任何类型和大小的存储器,并且可被配置为存储所期望的任何类型的信息。为了清楚地例示这种互换性,上文围绕各种例示性的组件、框、模块、电路和步骤的功能性,已经对它们进行了一般性描述。此类功能性如何被实现取决于特定应用、设计选择、和/或施加于整体系统上的设

计约束。技术人员可针对每种具体的应用以不同方式来实现所描述的功能性,但此类具体实施决策不应被解读为致使脱离本申请的范围。

[0053] 还注意到,描述了本文任何示例性方面中所描述的操作步骤以提供示例和讨论。所描述的操作可按除了所例示的顺序之外的众多不同顺序来执行。此外,在单个操作步骤中描述的操作实际上可在多个不同步骤中执行。另外,可组合示例性方面中讨论的一个或多个操作步骤。将理解,如对本领域技术人员将显而易见的,可对在流程图中例示的操作步骤进行众多不同的修改。本领域技术人员将同样理解,可使用多种不同的技术和工艺中的任何一种来表示信息和信号。例如,在整个上文的描述中提及的数据、指令、命令、信息、信号、比特、符号和芯片可以通过电压、电流、电磁波、磁场或磁性粒子、光场或光学粒子或者它们的任何组合来表示。

[0054]

[0055] 提供本公开的先前描述以使本领域的任何技术人员能够制作或使用本公开。对本公开的各种修改对于本领域技术人员来说将是显而易见的,并且本文定义的一般原理可以应用于其他变型而不脱离本公开的实质或范围。因此,本公开并非旨在受限于本文中所描述的示例和设计,而是符合与本文中所公开的原理和新颖特征相一致的最广范围。

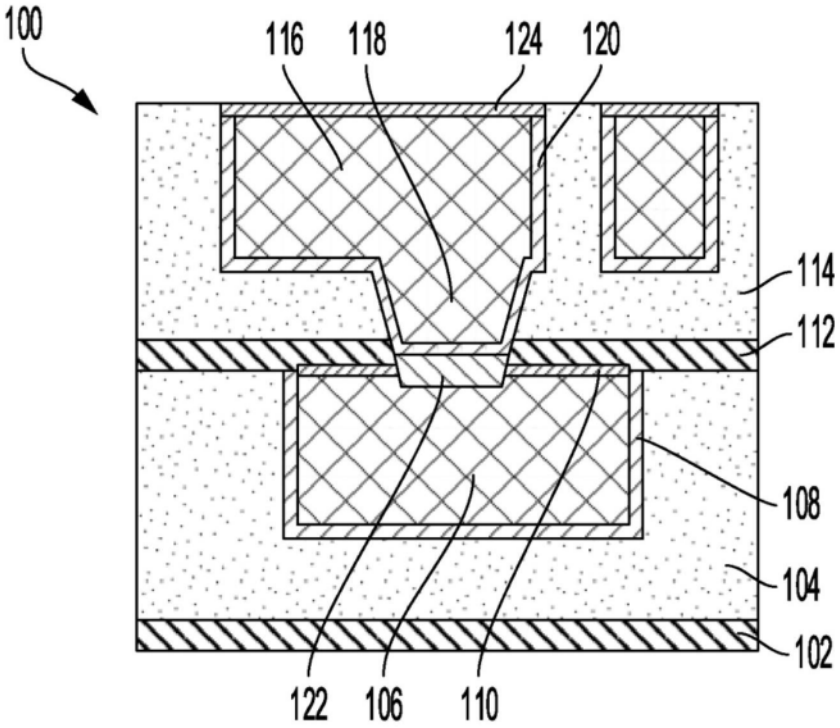


图1

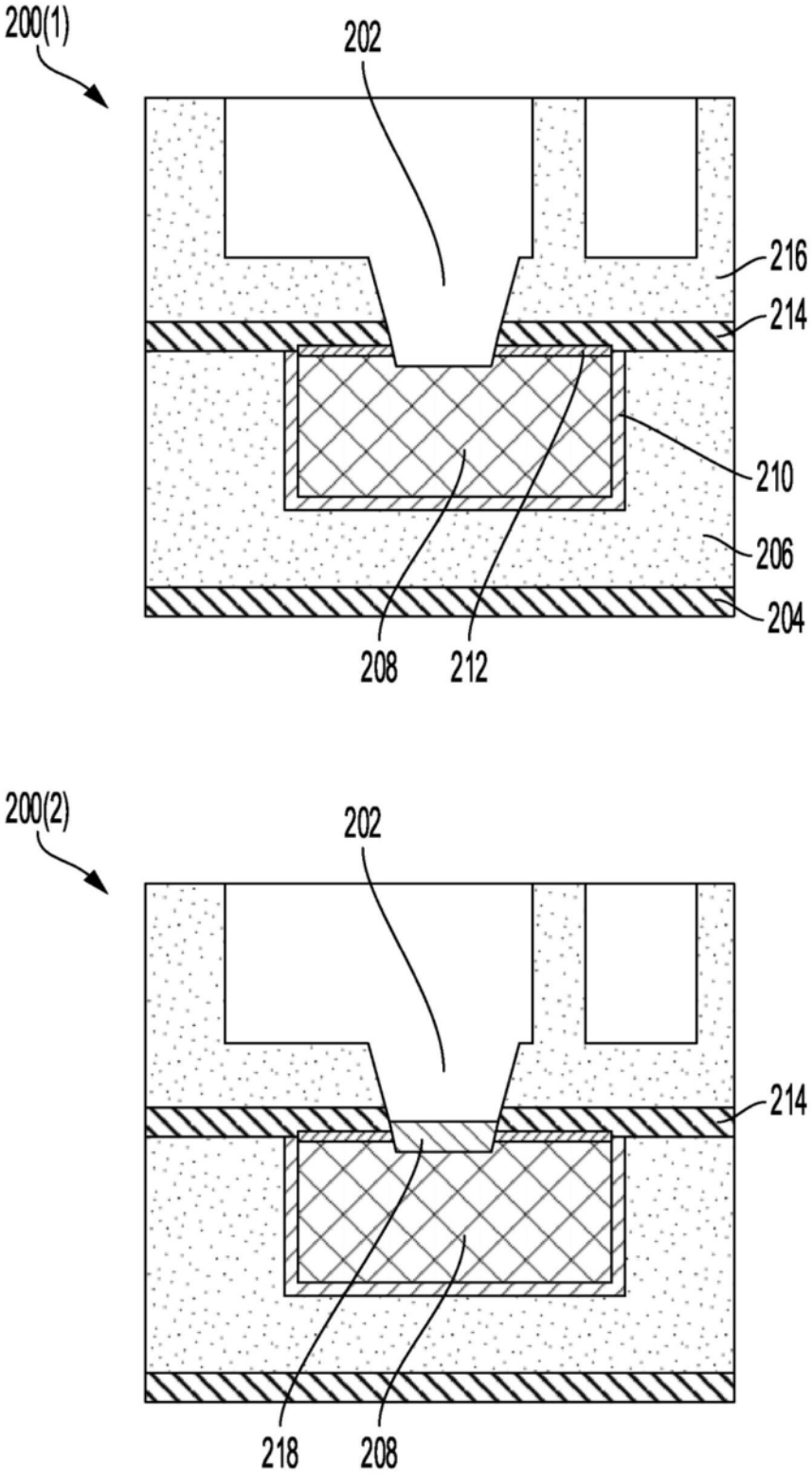


图2A

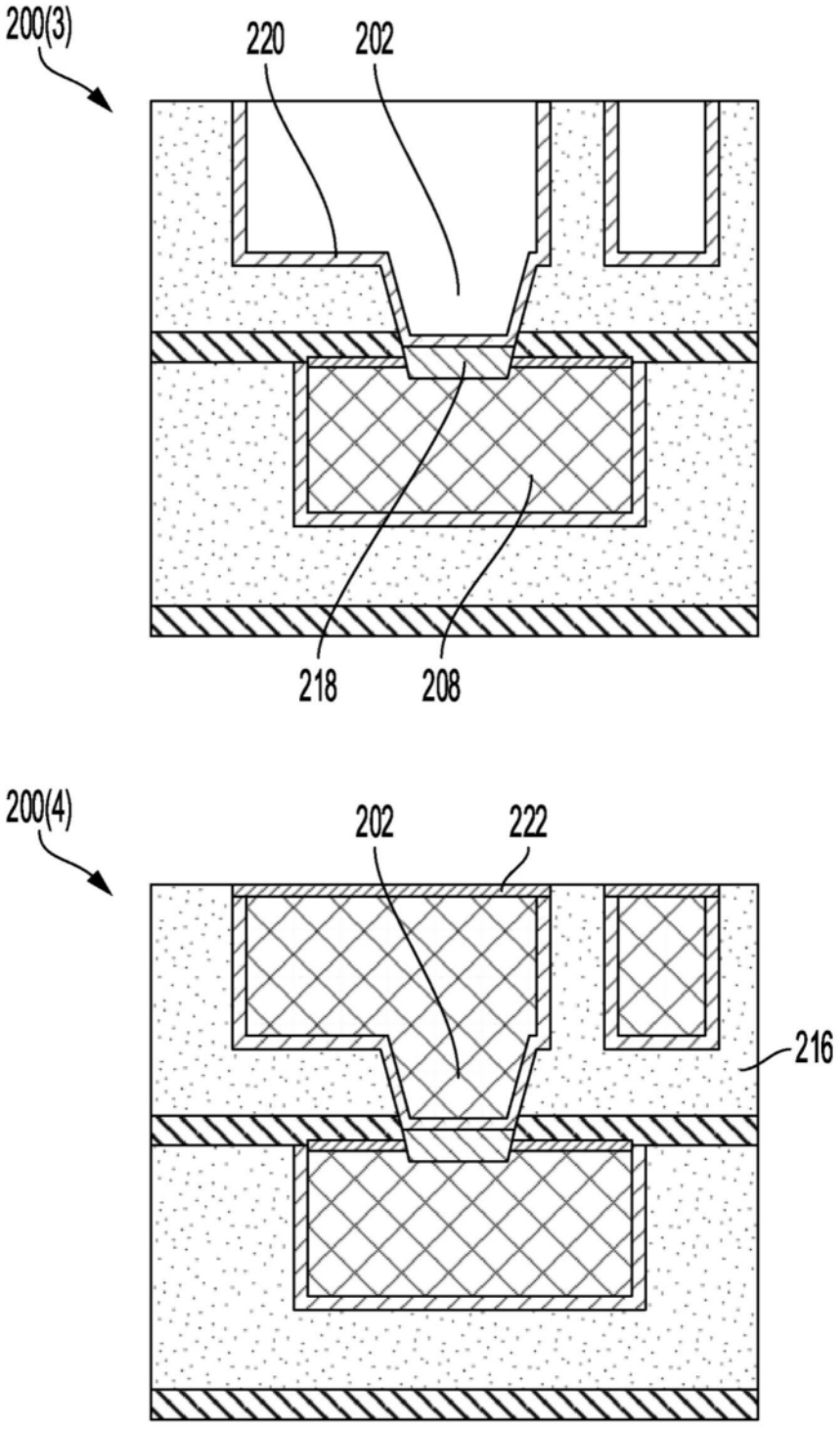


图2B

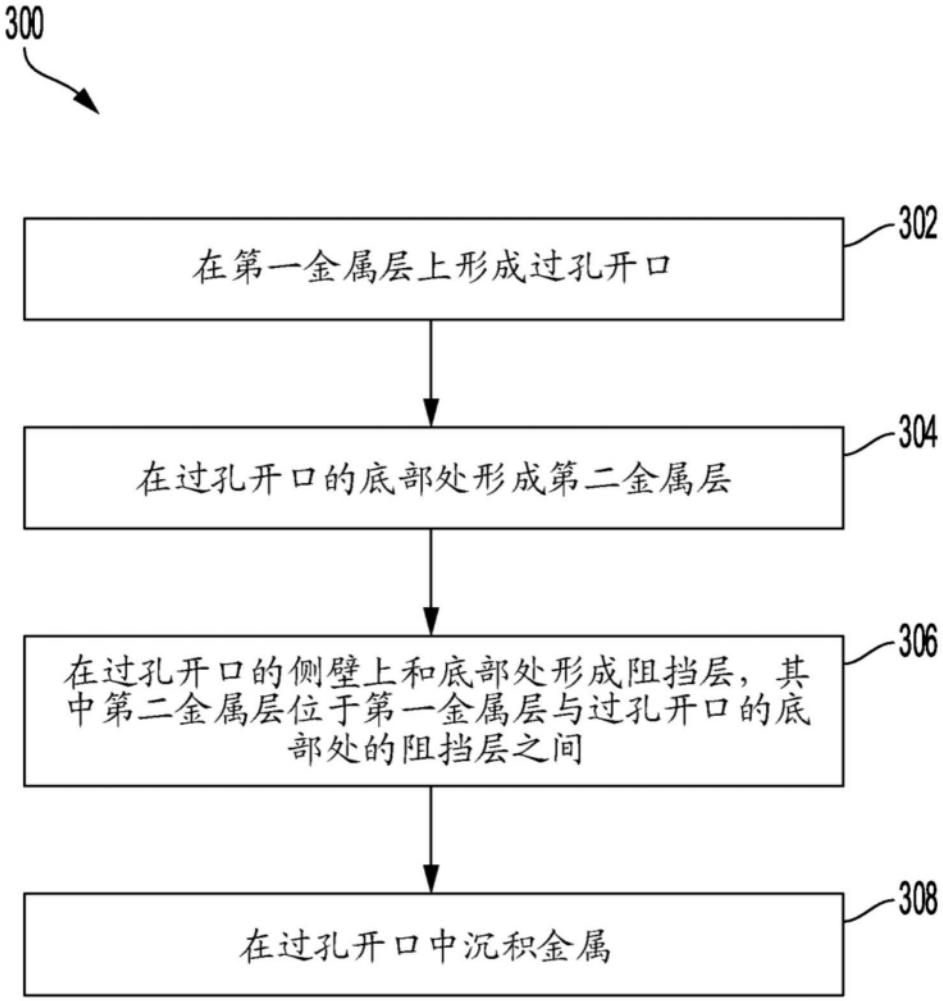

300
在第一金属层上形成过孔开口
302
在过孔开口的底部处形成第二金属层
304
在过孔开口的侧壁上和底部处形成阻挡层，其中第二金属层位于第一金属层与过孔开口的底部处的阻挡层之间
306
在过孔开口中沉积金属
308

图3

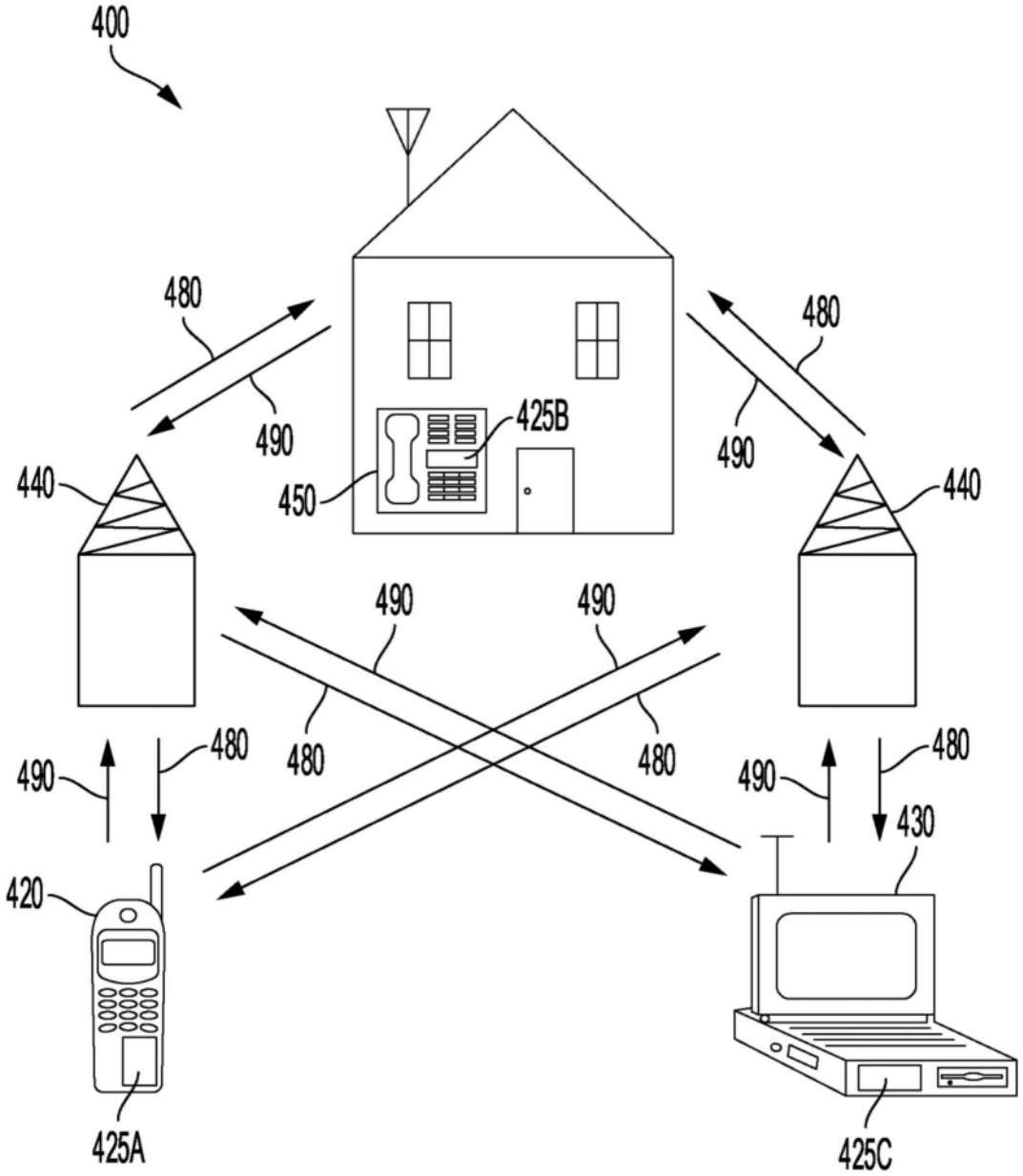

400
480
490
425B
450
440
480
490
440
490
490
480
480
480
490
480
490
430
420
425A
425C

图4