

(19) 日本国特許庁(JP)

(12) **公開特許公報(A)**

(11)特許出願公開番号

特開2018-190890

(P2018-190890A)

(43) 公開日 平成30年11月29日(2018.11.29)

(51) Int.Cl.

F I

テーマコード (参考)

HO 1 L 41/187 (2006.01)

H01L 41/187

HO 1 L 41/314 (2013.01)

HO 1 L 41/314

HO 1 L 41/113 (2006.01)

HO 1 L 41/113

HO 1 L 41/09 (2006.01)

HO 1 L 41/09

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2017-93959 (P2017-93959)

(22) 出願日 平成29年5月10日 (2017. 5. 10)

(71) 出願人 515131378

株式会社サイオクス

茨城県日立市砂沢町880番地

(71) 出願人 000002093

住友化学株式会社

東京都中央区新川二丁目27番1号

(74) 代理人 100145872

弁理士 福岡 昌浩

(74) 代理人 100187632

弁理士 橘高 英郎

(72) 発明者 柴田 憲治

茨城県日立市砂沢町880番地 株式会社
サイオクス内

[最終頁に続く](#)

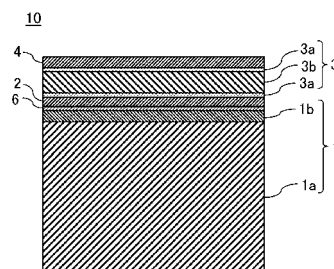
(54) 【発明の名称】 圧電膜を有する積層基板、圧電膜を有する素子および圧電膜を有する積層基板の製造方法

(57) 【要約】

【課題】汎用性を高めた圧電膜およびその関連技術を提供する。

【解決手段】基板と、基板上に製膜された電極膜と、電極膜上に製膜された圧電膜と、を備え、圧電膜は、第1圧電薄膜と、第1圧電薄膜とは異なる材料で形成される第2圧電薄膜と、が積層されてなり、第1圧電薄膜の比誘電率と第2圧電薄膜の比誘電率との間の比誘電率を有する。

【選択図】図 1



【特許請求の範囲】

【請求項 1】

基板と、前記基板上に製膜された電極膜と、前記電極膜上に製膜された圧電膜と、を備え、

前記圧電膜は、

第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、が積層されてなり、

前記第 1 圧電薄膜の比誘電率と前記第 2 圧電薄膜の比誘電率との間の比誘電率を有する、圧電膜を有する積層基板。

【請求項 2】

10

前記第 1 圧電薄膜は、 AlN からなる膜であり、

前記第 2 圧電薄膜は、組成式 $(K_{1-x}Na_x)NbO_3$ ($0 < x < 1$) で表されるペロブスカイト構造のアルカリニオブ酸化物からなる膜である請求項 1 に記載の圧電膜を有する積層基板。

【請求項 3】

前記圧電膜は、前記電極膜上に前記第 1 圧電薄膜が配されてなる請求項 1 または 2 に記載の圧電膜を有する積層基板。

【請求項 4】

前記圧電膜は、前記電極膜の側から、前記第 1 圧電薄膜と、前記第 2 圧電薄膜と、前記第 1 圧電薄膜と、がこの順に積層されてなる請求項 1 ~ 3 のいずれかに記載の圧電膜を有する積層基板。

20

【請求項 5】

下部電極膜と、前記下部電極膜上に製膜された圧電膜と、前記圧電膜上に製膜された上部電極膜と、を備え、

前記圧電膜は、

第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、が積層されてなり、

前記第 1 圧電薄膜の比誘電率と前記第 2 圧電薄膜の比誘電率との間の比誘電率を有する、圧電膜を有する素子。

【請求項 6】

30

いずれかの主面上に電極膜が製膜された基板を用意し、前記電極膜上に、第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、を積層し、前記第 1 圧電薄膜の比誘電率と前記第 2 圧電薄膜の比誘電率との間の比誘電率を備える圧電膜を製膜する工程を有する、圧電膜を有する積層基板の製造方法。

【請求項 7】

前記圧電膜を製膜する工程では、

前記第 2 圧電薄膜の厚さに対する前記第 1 圧電薄膜の厚さの比率を調整することで、前記圧電膜の比誘電率を調整する請求項 6 に記載の圧電膜を有する積層基板の製造方法。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、圧電膜を有する積層基板、圧電膜を有する素子および圧電膜を有する積層基板の製造方法に関する。

【背景技術】

【0002】

圧電体は、センサやアクチュエータ等の機能性電子部品に広く利用されている。圧電体の材料としては、例えばニオブ酸カリウムナトリウム (KNN) が用いられている (例えば特許文献 1, 2 参照)。近年、より汎用性が高い圧電体が強く求められるようになって

【先行技術文献】

50

【特許文献】

【0003】

【特許文献1】特開2007-184513号公報

【特許文献2】特開2008-159807号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の目的は、汎用性を高めた圧電膜およびその関連技術を提供することにある。

【課題を解決するための手段】

【0005】

本発明の一態様によれば、

基板と、前記基板上に製膜された電極膜と、前記電極膜上に製膜された圧電膜と、を備え、

前記圧電膜は、

第1圧電薄膜と、前記第1圧電薄膜とは異なる材料で形成される第2圧電薄膜と、が積層されてなり、

前記第1圧電薄膜の比誘電率と前記第2圧電薄膜の比誘電率との間の比誘電率を有する、圧電膜を有する積層基板およびその関連技術が提供される。

【発明の効果】

【0006】

本発明によれば、汎用性を高めた圧電膜およびその関連技術を提供することが可能となる。

【図面の簡単な説明】

【0007】

【図1】本発明の一実施形態にかかる積層基板10の断面構造の一例を示す図である。

【図2】本発明の一実施形態にかかる積層基板10の断面構造の変形例を示す図である。

【図3】本発明の一実施形態にかかる圧電膜デバイス30の概略構成図である。

【発明を実施するための形態】

【0008】

< 本発明の一実施形態 >

以下、本発明の一実施形態について図面を参照しながら説明する。

【0009】

(1) 積層基板の構成

図1に示すように、本実施形態にかかる積層基板10は、基板1と、基板1上に製膜された下部電極膜2と、下部電極膜2上に製膜された圧電膜(圧電薄膜)3と、圧電膜3上に製膜された上部電極膜4と、を備えた積層体として構成されている。

【0010】

基板1としては、熱酸化膜やCVD(Chemical Vapor Deposition)酸化膜等の表面酸化膜(SiO_2 膜)1bが形成された単結晶シリコン(Si)基板1a、すなわち、表面酸化膜を有する Si 基板を好適に用いることができる。また、基板1としては、図2に示すように、その表面に SiO_2 以外の絶縁性材料により形成された絶縁膜1dを有する Si 基板1aを用いることもできる。また、基板1としては、表面に $\text{Si}(100)$ 面や $\text{Si}(111)$ 面等が露出した Si 基板1a、すなわち、表面酸化膜1bや絶縁膜1dを有さない Si 基板を用いることもできる。また、基板1としては、SOI(Silicon On Insulator)基板、石英ガラス(SiO_2)基板、ガリウム砒素(GaAs)基板、サファイア(Al_2O_3)基板、ステンレス(SUS)等の金属材料により形成された金属基板を用いることもできる。単結晶 Si 基板1aの厚さは例えば300~1000 μm 、表面酸化膜1bの厚さは例えば5~3000nmとすることができる。

【0011】

下部電極膜2は、例えば、白金(Pt)を用いて製膜することができる。下部電極膜2

10

20

30

40

50

は、単結晶膜や多結晶膜（以下、これらをPt膜とも称する）となる。Pt膜を構成する結晶は、基板1の表面に対して（111）面方位に優先配向していることが好ましい。すなわち、Pt膜の表面（圧電膜3の下地となる面）は、主にPt（111）面により構成されていることが好ましい。Pt膜は、スパッタリング法、蒸着法等の手法を用いて製膜することができる。下部電極膜2は、Pt以外に、金（Au）やルテニウム（Ru）やイリジウム（Ir）等の各種金属、これらを主成分とする合金、ルテニウム酸ストロンチウム（ SrRuO_3 ）やニッケル酸ランタン（ LaNiO_3 ）等の金属酸化物等を用いて製膜することもできる。なお、基板1と下部電極膜2の間には、これらの密着性を高めるため、例えば、チタン（Ti）、タンタル（Ta）、酸化チタン（ TiO_2 ）、ニッケル（Ni）等を主成分とする密着層6が設けられている。密着層6は、スパッタリング法、蒸着法等の手法を用いて製膜することができる。下部電極膜2の厚さは例えば100～400nm、密着層6の厚さは例えば1～200nmとすることができる。

10

20

30

40

50

【0012】

圧電膜3は、圧電材料で形成される第1圧電薄膜3aと、第1圧電薄膜3aとは異なる圧電材料で形成される第2圧電薄膜3bと、が積層されてなる積層体（複合膜）である。本実施形態では、圧電膜3は、最下層が第1圧電薄膜3aとなるように形成されている。すなわち、下部電極膜2上には、第1圧電薄膜3aが配されている。また、本実施形態では、下部電極膜2（基板1）の側から、第1圧電薄膜3a、第2圧電薄膜3b、第1圧電薄膜3aがこの順に積層されている。すなわち、圧電膜3は、第2圧電薄膜3b（の上下）が第1圧電薄膜3aによって挟まれている。圧電膜3の厚さ（第1圧電薄膜3aと第2圧電薄膜3bとの合計厚さ）は例えば0.5～5μmとすることができる。

【0013】

第1圧電薄膜3aは、例えば窒化アルミニウム（AlN）を用いて製膜することができる。第1圧電薄膜3aは、AlNの単結晶膜や多結晶膜（以下、これらをAlN膜3aとも称する）となる。AlN膜3aは、周波数1kHzの条件下で±1Vの電圧を印加して測定した際の比誘電率が例えば10程度であり、圧電定数の絶対値 $|d_{31}|$ が例えば5pC/V程度である。以下、本明細書では、「周波数1kHzの条件下で±1Vの電圧を印加して測定した際の比誘電率」を、単に「比誘電率」ともいう。

【0014】

AlN膜3aを構成する結晶は、基板1の表面に対して（001）面方位に優先配向していることが好ましい。すなわち、AlN膜3aの表面（第2圧電薄膜3b、上部電極膜4の下地となる面）は、主にAlN（001）面により構成されていることが好ましい。基板1の表面に対して（111）面方位に優先配向させたPt膜（下部電極膜2）上や、後述のように基板1の表面に対して（001）面方位に優先配向させたKNN膜3b上にAlN膜3aを直接製膜することで、AlN膜3aを構成する結晶を、基板1の表面に対して（001）面方位に優先配向させることが容易となる。AlN膜3aは、スパッタリング法等の手法を用いて製膜することができる。

【0015】

AlN膜3aの厚さは例えば5～500nmとすることができる。なお、圧電膜3が複数のAlN膜3aを有する場合、各AlN膜3aの厚さは、同一の厚さであってもよいし、異なる厚さであってもよい。以下では、圧電膜3において、KNN膜3bの下面（下部電極膜2側）に配されるAlN膜3aを下部AlN膜とも称し、KNN膜3bの上面（上部電極膜4側）に配されるAlN膜3aを上部AlN膜とも称する。

【0016】

第2圧電薄膜3bは、例えば、カリウム（K）、ナトリウム（Na）、ニオブ（Nb）を含み、組成式 $(\text{K}_{1-x}\text{Na}_x)\text{NbO}_3$ で表されるアルカリニオブ酸化物、すなわち、ニオブ酸カリウムナトリウム（KNN）を用いて製膜することができる。上述の組成式中の係数 x $[= \text{Na} / (\text{K} + \text{Na})]$ は、 $0 < x < 1$ 、好ましくは0.4～0.7の範囲内の大きさとする。第2圧電薄膜3bは、KNNの多結晶膜（以下、KNN膜3bとも称する）となる。KNNの結晶構造は、ペロブスカイト構造となる。KNN膜3bは、

周波数 1 k H z の条件下で ± 1 V の電圧を印加して測定した際の比誘電率が例えば 3 5 0 ~ 2 0 0 0 程度であり、圧電定数の絶対値 $|d_{31}|$ が例えば 1 0 0 ~ 2 0 0 p m / V 程度である。

【0017】

K N N 膜 3 b は、銅 (C u)、マンガン (M n)、リチウム (L i)、T a、アンチモン (S b) 等の K、N a、N b 以外の元素を、5 a t % 以下の範囲内で含んでいてもよい。

【0018】

K N N 膜 3 b を構成する結晶は、基板 1 の表面に対して (0 0 1) 面方位に優先配向していることが好ましい。すなわち、K N N 膜 3 b の表面 (A l N 膜 3 a (上部 A l N 膜) の下地となる面) は、主に K N N (0 0 1) 面により構成されていることが好ましい。基板 1 の表面に対して (0 0 1) 面方位に優先配向させた A l N 膜 3 a (下部 A l N 膜) 上に K N N 膜 3 b を直接製膜することで、K N N 膜 3 b を構成する結晶を、基板 1 の表面に対して (0 0 1) 面方位に優先配向させることが容易となる。例えば、K N N 膜 3 b を構成する結晶群のうち 8 0 % 以上の結晶を基板 1 の表面に対して (0 0 1) 面方位に配向させ、K N N 膜 3 b の表面のうち 8 0 % 以上の領域を K N N (0 0 1) 面とすることが可能となる。K N N 膜 3 b は、スパッタリング法、P L D (Pulsed Laser Deposition) 法、ゾルゲル法等の手法を用いて製膜することができる。

10

【0019】

上述のように、圧電膜 3 は、A l N 膜 3 a と K N N 膜 3 b との積層体である。このため、圧電膜 3 全体では、A l N 膜 3 a の特性と K N N 膜 3 b の特性との間 (中間帯) の特性を有することとなる。

20

【0020】

具体的には、圧電膜 3 は、A l N 膜 3 a と K N N 膜 3 b とのそれぞれの膜厚比に応じて、A l N 膜 3 a の比誘電率と K N N 膜 3 b の比誘電率との間の範囲内 (中間帯) の所定の比誘電率を有している。すなわち、圧電膜 3 は、例えば 1 0 以上 2 0 0 0 以下の範囲内の所定の比誘電率を有している。

【0021】

また、圧電膜 3 は、A l N 膜 3 a と K N N 膜 3 b とのそれぞれの膜厚比に応じて、A l N 膜 3 a の圧電定数の絶対値 $|d_{31}|$ と K N N 膜 3 b の圧電定数の絶対値 $|d_{31}|$ との間の範囲内 (中間帯) の所定の圧電定数の絶対値 $|d_{31}|$ を有している。すなわち、圧電膜 3 の圧電定数の絶対値 $|d_{31}|$ は、例えば 5 p m / V 以上 2 0 0 p m / V 以下の範囲内の所定の値である。

30

【0022】

なお、圧電膜 3 の圧電定数は、圧電膜 3 の比誘電率を用いて導き出されることから、圧電定数と比誘電率とは一定の相関がある。例えば、圧電膜 3 の比誘電率が高くなると、圧電膜 3 の圧電定数の絶対値 $|d_{31}|$ も高くなり、圧電膜 3 の比誘電率が低くなると、圧電膜 3 の圧電定数の絶対値 $|d_{31}|$ も低くなるという相関がある。

【0023】

上部電極膜 4 は、例えば、P t、A u、アルミニウム (A l)、C u 等の各種金属やこれらの合金を用いて製膜することができる。上部電極膜 4 は、スパッタリング法、蒸着法、メッキ法、金属ペースト法等の手法を用いて製膜することができる。上部電極膜 4 は、下部電極膜 2 のように圧電膜 3 の結晶構造に大きな影響を与えるものではない。そのため、上部電極膜 4 の材料、結晶構造、製膜手法は特に限定されない。なお、圧電膜 3 と上部電極膜 4 との間には、これらの密着性を高めるため、例えば、T i、T a、T i O₂、N i 等を主成分とする密着層が設けられていてもよい。上部電極膜 4 の厚さは例えば 1 0 0 ~ 5 0 0 0 n m、密着層を設ける場合にはその厚さは例えば 1 ~ 2 0 0 n m とすることができる。

40

【0024】

(2) 圧電膜デバイスの構成

50

図 3 に、本実施形態における圧電膜を有するデバイス 30（以下、圧電膜デバイス 30 とも称する）の概略構成図を示す。圧電膜デバイス 30 は、上述の積層基板 10 を所定の形状に成形して得られる圧電膜を有する素子 20（以下、圧電膜素子 20 とも称する）と、圧電膜素子 20 に接続される電圧検出手段 11a または電圧印加手段 11b と、を少なくとも備えて構成される。

【0025】

電圧検出手段 11a を、圧電膜素子 20 の下部電極膜 2 と上部電極膜 4 との間に接続することで、圧電膜デバイス 30 をセンサとして機能させることができる。圧電膜 3 が何らかの物理量の変化に伴って変形すると、その変形によって下部電極膜 2 と上部電極膜 4 との間に電圧が発生する。この電圧を電圧検出手段 11a によって検出することで、圧電膜 3 に印加された物理量の大きさを測定することができる。この場合、圧電膜デバイス 30 の用途としては、例えば、角速度センサ、超音波センサ、圧力センサ、加速度センサ等が挙げられる。

10

【0026】

電圧印加手段 11b を、圧電膜素子 20 の下部電極膜 2 と上部電極膜 4 との間に接続することで、圧電膜デバイス 30 をアクチュエータとして機能させることができる。電圧印加手段 11b により下部電極膜 2 と上部電極膜 4 との間に電圧を印加することで、圧電膜 3 を変形させることができる。この変形動作により、圧電膜デバイス 30 に接続された各種部材を作動させることができる。この場合、圧電膜デバイス 30 の用途としては、例えば、インクジェットプリンタ用のヘッド、スキャナー用の MEMS ミラー、超音波発生装置用の振動子等が挙げられる。

20

【0027】

（3）積層基板、圧電膜素子、圧電膜デバイスの製造方法

続いて、上述の積層基板 10 の製造方法について説明する。まず、基板 1 のいずれかの主面上に下部電極膜 2 を製膜する。なお、いずれかの主面上に下部電極膜 2 が予め製膜された基板 1 を用意してもよい。続いて、下部電極膜 2 上に、A1N 膜 3a（下部 A1N 膜）と、KNN 膜 3b と、A1N 膜 3a（上部 A1N 膜）と、をこの順に例えばスパッタリング法を用いて製膜し、A1N 膜 3a と KNN 膜 3b とが積層されてなる圧電膜 3 を形成する。KNN 膜 3b の厚さ T_2 に対する A1N 膜 3a の厚さ T_1 の比率（ T_1 / T_2 ）を調整することで、圧電膜 3 の比誘電率、さらには圧電膜 3 の圧電定数の絶対値 $|d_{31}|$ を所定の値に設定することができる。なお、本実施形態のように圧電膜 3 が複数の A1N 膜 3a を有する場合、A1N 膜 3a の厚さ T_1 とは、圧電膜 3 が有する全ての A1N 膜 3a の合計厚さを意味する。その後、圧電膜 3（上部 A1N 膜）上に上部電極膜 4 を製膜することで、積層基板 10 が得られる。そして、この積層基板 10 を所定の形状に成形することで、圧電膜素子 20 が得られ、圧電膜素子 20 に電圧検出手段 11a または電圧印加手段 11b を接続することで、圧電膜デバイス 30 が得られる。

30

【0028】

（4）本実施形態により得られる効果

本実施形態によれば、以下に示す 1 つまたは複数の効果が得られる。

【0029】

（a）本実施形態では、A1N 膜 3a と KNN 膜 3b とを積層して圧電膜 3 を形成し、圧電膜 3 を、A1N 膜 3a の特性と KNN 膜 3b の特性との間の特性を有する膜としている。具体的には、圧電膜 3 を、A1N 膜 3a の比誘電率と KNN 膜 3b の比誘電率との間の比誘電率を有する膜、例えば、周波数 1 kHz の条件下で ± 1 V の電圧を印加して測定した際の比誘電率が例えば 10 以上 2000 以下の範囲内の所定の値である膜としている。また、圧電膜 3 を、A1N 膜 3a の圧電定数と KNN 膜 3b の圧電定数との間の圧電定数を有する膜、例えば、圧電膜 3 を、圧電定数の絶対値 $|d_{31}|$ が 5 pm/V 以上 200 pm/V の範囲内の所定の値である膜としている。このため、上述の積層基板 10 を加工することで作製される圧電膜デバイス 30 の汎用性を高めることができる。例えば、上述の積層基板 10 を用いて作製した圧電膜デバイス 30 を、センサやフィルタ、アクチュエ

40

50

ータ等、広範囲な用途に適用することができる。

【0030】

(b) 圧電膜3をAlN膜3aとKNN膜3bとの複合膜で構成することで、すなわち、圧電膜3が鉛(Pb)を含む膜を有さないことで、公害防止の点からも有利である。本実施形態では、このようにPbを含まない圧電膜(鉛フリーな圧電膜)を達成しつつ、圧電膜デバイス30の汎用性を高めることができる。

【0031】

(c) 下部電極膜2上にAlN膜3aを設けることで、KNN膜3bを(001)面方位に優先配向させることが容易となる。というのも、AlN膜3aは、その下地となる面や製膜温度等の製膜条件を、KNN膜3bの製膜条件よりも緩い条件とした場合であっても、(001)面方位に優先配向させることができる。例えば、AlN膜3aは、SUS等の表面上に製膜したり、室温条件下で製膜したりする場合であっても、(001)面方位に優先配向させることができる。このため、本実施形態のように、下部電極膜2上にAlN膜3a(下部AlN膜)を設け、このAlN膜3aをKNN膜3bの下地(シード層)としても機能させることで、下部電極膜2上にKNN膜3bを直接製膜する場合よりも、KNN膜3bを(001)面方位に優先配向させることが容易となる。

【0032】

(d) KNN膜3bの上下をAlN膜3aで挟むことで、KNN膜3bを含む圧電膜3の耐圧を高めることができ、圧電膜3の絶縁性(リーク耐性)を高めることができる。圧電膜3の絶縁性を向上させることで、圧電膜デバイス30の性能を高め、汎用性をさらに高めることができる。

【0033】

本実施形態では、例えば、圧電膜に対してその厚さ方向に300kV/cmの電界を印加した際におけるリーク電流密度を、例えば $1\mu\text{A}/\text{cm}^2$ 以下とすることが可能となる。このため、本実施形態にかかる積層基板10は、高耐圧が要求されるアクチュエータ等の用途に特に好適に用いることができる。

【0034】

(e) KNN膜3bの厚さT2に対するAlN膜3aの厚さT1の比率($T1/T2$)を調整することで、上述の効果を得ながら、圧電膜3の比誘電率、圧電定数を所定の値に設定することが可能となる。例えば、上述の比率($T1/T2$)を小さくすることで、すなわちKNN膜3bの厚さを厚くすることで、圧電膜3の圧電定数を高くすることができる。また、上述の比率を大きくすることで、すなわちAlN膜3aの厚さを厚くすることで、圧電膜3の比誘電率を低くすることができる。

【0035】

なお、圧電膜デバイス30をアクチュエータとして作用させる場合、上述の比率が0.2以下となるように、AlN膜3aの厚さT1、KNN膜3bの厚さT2をそれぞれ調整することが好ましい。というのも、上述の比率が0.2を超える、すなわちAlN膜3aの厚さT1が厚くなると、圧電膜3の圧電定数の絶対値 $|d_{31}|$ が低くなるため、アクチュエータの高速駆動が困難となることがあるからである。

【0036】

(f) AlN膜3a、KNN膜3bはともに、一般的なスパッタ装置を用い、スパッタリング法により製膜することができる膜である。このため、本実施形態にかかる圧電膜3を製膜する際、一つのスパッタ装置の製膜室内にAlNターゲットとKNNターゲットとをセット(設置)することにより、AlN膜3a、KNN膜3bを一つの装置内で連続して製膜することができる。その結果、圧電膜3の生産性を向上させることができる。

【0037】

(g) 上述のように、本実施形態にかかる積層基板10を用いて作製した圧電膜デバイス30は、高い圧電定数、高耐圧が要求されるアクチュエータ等の幅広い用途に好適に用いることができる。

【0038】

10

20

30

40

50

ここで、上述の本実施形態の手法に対し、第2圧電薄膜を、組成式 $Pb(Zr_xTi_{1-x})O_3$ ($0 < x < 1$)で表されるチタン酸ジルコン酸鉛(PZT)を用いて製膜する手法も考えられる。しかしながら、この手法により製膜した圧電膜(PZT膜)は、鉛を60~70wt%程度含有しているため、公害防止の面等から好ましくないという課題がある。

【0039】

また、第2圧電薄膜を、酸化亜鉛(ZnO)を用いて製膜する手法も考えられる。しかしながらこの手法により製膜した圧電膜(ZnO膜)は、圧電定数の絶対値 $|d_{31}|$ が低く、例えば10pm/V程度である。このように、ZnO膜の圧電定数の絶対値 $|d_{31}|$ は、第1圧電薄膜としてのAlN膜の絶対値 $|d_{31}|$ とほぼ同程度であることから、圧電膜を、AlN膜とZnO膜との積層体で構成するメリットが殆どない。

10

【0040】

(5)変形例

本実施形態は上述の態様に限定されず、例えば以下のように変形することもできる。

【0041】

(変形例1)

第1圧電薄膜としてのAlN膜3aは、KNN膜3bの下面または上面の少なくともいずれかに設けられていればよい。すなわち、圧電膜3は、上部AlN膜および下部AlN膜のうち少なくともいずれかを有していればよい。これによっても、上述の少なくとも(a)(b)等の効果を得ることができる。但し、少なくともKNN膜3bの下面にAlN膜3aを設ける方が上述の(c)の効果を得ることができる点で、好ましい。また、KNN膜3bの上下にそれぞれAlN膜3aを設ける方が、上述の(d)の効果を得ることができる点で、好ましい。

20

【0042】

(変形例2)

圧電膜3の最下層を第2圧電薄膜(すなわちKNN膜3b)としてもよい。すなわち、下部電極膜2上にKNN膜3bを製膜し、このKNN膜3b上に第1圧電薄膜としてのAlN膜3aを製膜してもよい。KNN膜3bを製膜する際の条件を厳しくすることで、下部電極膜2上に(001)面方位に優先配向させたKNN膜3bを製膜することができ、これによっても、上述の少なくとも(a)(b)等の効果を得ることができる。但し、上述の実施形態のように圧電膜3の最下層をAlN膜3aとし、このAlN膜3a上にKNN膜を製膜した方が、上述の(c)の効果を得ることができる点で、好ましい。

30

【0043】

(変形例3)

第1圧電薄膜を、水晶、ニオブ酸リチウム($LiNbO_3$)、タンタル酸リチウム($LiTaO_3$)を用いて形成してもよい。これによっても、上述の実施形態とほぼ同様の効果が得られる。但し、水晶、 $LiNbO_3$ および $LiTaO_3$ からなる膜は、AlN膜3aのようにスパッタリング法による製膜が難しく、貼り合わせ等の方法により製膜が行われることが多い。このため、第1圧電薄膜の厚さが厚くなることで圧電膜の厚さが厚くなる等の課題が生じることがある。また、第1圧電薄膜の製膜と第2圧電薄膜の製膜とを同一の装置内で連続して行うことができず、圧電膜の生産性が低下することもある。したがって、第1圧電薄膜としてAlN膜を製膜する方が、製膜処理の簡便化、圧電膜の薄膜化(圧電膜素子20の小型化)等の点から、好ましい。

40

【0044】

(変形例4)

第2圧電薄膜を、PZTを用いて製膜してもよい。これによっても、少なくとも上述の(b)以外の効果が得られる。但し、上述のように第2圧電薄膜としてKNN膜を製膜する方が、公害防止の点、製膜処理の簡便化を図る点、圧電膜の生産性を向上させる点等から、好ましい。

【0045】

50

(変形例 5)

上述の積層基板 10 を圧電膜素子 20 に成形する際、積層基板 10 (圧電膜素子 20) を用いて作製した圧電膜デバイス 30 をセンサやアクチュエータ等の所望の用途に適用することができる限り、積層基板 10 から基板 1 を除去してもよい。

【0046】

<他の実施形態>

以上、本発明の実施形態を具体的に説明した。但し、本発明は上述の実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能である。

【0047】

<本発明の好ましい態様>

10

以下、本発明の好ましい態様について付記する。

【0048】

(付記 1)

本発明の一態様によれば、

基板と、前記基板上に製膜された電極膜と、前記電極膜上に製膜された圧電膜と、を備え、

前記圧電膜は、

第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、が積層されてなり、

前記第 1 圧電薄膜の比誘電率と前記第 2 圧電薄膜の比誘電率との間の比誘電率を有する、圧電膜を有する積層基板が提供される。

20

【0049】

(付記 2)

本発明の他の態様によれば、

基板と、前記基板上に製膜された電極膜と、前記電極膜上に製膜された圧電膜と、を備え、

前記圧電膜は、

第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、が積層されてなり、

前記第 1 圧電薄膜の圧電定数の絶対値 $|d_{31}|$ と前記第 2 圧電薄膜の圧電定数の絶対値 $|d_{31}|$ との間の圧電定数の絶対値 $|d_{31}|$ を有する、圧電膜を有する積層基板が提供される。

30

【0050】

(付記 3)

付記 1 または 2 の基板であって、好ましくは、

前記第 1 圧電薄膜は、前記第 2 圧電薄膜よりも耐電圧が高い膜である。

【0051】

(付記 4)

付記 1 ~ 3 のいずれかの基板であって、好ましくは、

前記第 1 圧電薄膜は、A1N からなる膜であり、

40

前記第 2 圧電薄膜は、組成式 $(K_{1-x}Na_x)NbO_3$ ($0 < x < 1$) で表されるペロブスカイト構造のアルカリニオブ酸化物からなる膜である。

【0052】

(付記 5)

付記 1 ~ 4 のいずれかの基板であって、好ましくは、

前記圧電膜は、前記電極膜上に前記第 1 圧電薄膜が配されてなる。

【0053】

(付記 6)

付記 1 ~ 5 のいずれかの基板であって、好ましくは、

前記圧電膜は、

50

前記電極膜（基板）の側から、前記第 1 圧電薄膜と、前記第 2 圧電薄膜と、前記第 1 圧電薄膜と、がこの順に積層されてなる。

【0054】

（付記 7）

付記 1 ～ 6 のいずれかの基板であって、好ましくは、

前記圧電膜は、周波数 1 kHz の条件下で ± 1 V の電圧を印加して測定した際の比誘電率が 10 以上 2000 以下の範囲内の所定の値であり、

前記圧電膜の圧電定数の絶対値 $|d_{31}|$ が 5 pm/V 以上 200 pm/V 以下の範囲内の所定の値である。

【0055】

（付記 8）

本発明の他の態様によれば、

下部電極膜と、前記下部電極膜上に製膜された圧電膜と、前記圧電膜上に製膜された上部電極膜と、を備え、

前記圧電膜は、

第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、が積層されてなり、

前記第 1 圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）と前記第 2 圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）との間の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）を有する、圧電膜を有する素子が提供される。

【0056】

（付記 9）

本発明の他の態様によれば、

基板と、前記基板上に製膜された下部電極膜と、前記下部電極膜上に製膜された圧電膜と、前記圧電膜上に製膜された上部電極膜と、を備え、

前記圧電膜は、

第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、が積層されてなり、

前記第 1 圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）と前記第 2 圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）との間の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）を有する、圧電膜を有する素子が提供される。

【0057】

（付記 10）

本発明のさらに他の態様によれば、

いずれかの主面上に電極膜が製膜された基板を用意し、前記電極膜上に、第 1 圧電薄膜と、前記第 1 圧電薄膜とは異なる材料で形成される第 2 圧電薄膜と、を積層し、前記第 1 圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）と前記第 2 圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）との間の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）を備える圧電膜を製膜する工程を有する、圧電膜を有する積層基板の製造方法が提供される。

【0058】

（付記 11）

付記 10 の方法であって、好ましくは、

前記圧電膜を製膜する工程では、

前記第 2 圧電薄膜の厚さ（ T_2 ）に対する前記第 1 圧電薄膜の厚さ（ T_1 ）の比率（ T_1/T_2 ）を調整することで、前記圧電膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）を調整する。

【0059】

（付記 12）

本発明のさらに他の態様によれば、

10

20

30

40

50

第1圧電薄膜と、前記第1圧電薄膜とは異なる材料で形成される第2圧電薄膜と、を積層し、前記第1圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）と前記第2圧電薄膜の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）との間の比誘電率（または圧電定数の絶対値 $|d_{31}|$ ）を有する圧電膜を備える積層基板を用意する工程を有する、圧電膜を有する素子の製造方法が提供される。

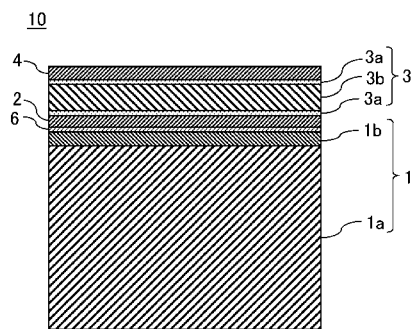
【符号の説明】

【0060】

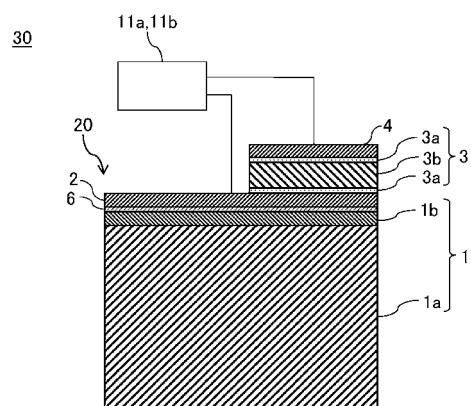
- 1 基板
- 2 下部電極膜
- 3 圧電膜
- 10 積層基板

10

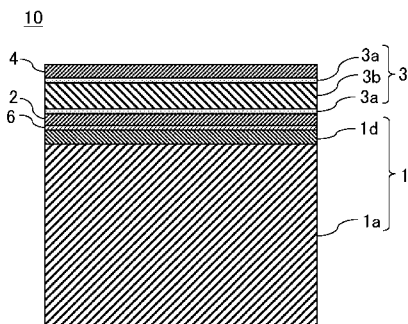
【図1】



【図3】



【図2】



フロントページの続き

- (72)発明者 渡辺 和俊
茨城県日立市砂沢町 8 8 0 番地 株式会社サイオクス内
- (72)発明者 堀切 文正
茨城県日立市砂沢町 8 8 0 番地 株式会社サイオクス内