



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I485785 B

(45)公告日：中華民國 104 (2015) 年 05 月 21 日

(21)申請案號：101124701

(22)申請日：中華民國 94 (2005) 年 04 月 12 日

(51)Int. Cl. : *H01L21/4763(2006.01)**H01L23/48 (2006.01)*

(30)優先權：2004/05/11 美國

60/570,519

2004/10/04 美國

10/958,970

(71)申請人：克立公司(美國) CREE, INC. (US)

美國

(72)發明人：吳宜芳 WU, YIFENG (CN)；帕里卡 普瑞米 PARIKH, PRIMIT (IN)；米許瑞 艾
莫許 MISHRA, UMESH (US)；莫里 瑪西亞 MOORE, MARCIA (US)

(74)代理人：陳長文

(56)參考文獻：

US 6346451B1

US 2002/0135019A1

US 2002/0182810A1

審查人員：陳聖

申請專利範圍項數：44 項 圖式數：9 共 27 頁

(54)名稱

具源極連接場板之寬能帶隙高電子移動性電晶體

WIDE BANDGAP HEMTS WITH SOURCE CONNECTED FIELD PLATES

(57)摘要

本發明揭示一種包含形成於一基板上之複數個活性半導體層之高電子移動性電晶體(HEMT)。源電極、汲電極及閘極以與該複數個活性層電接觸之方式形成。一分隔層形成於該複數個活性層之一表面之至少一部分上並覆蓋該閘極。一場板形成於該分隔層上並電連接至該源電極，其中該場板降低該 HEMT 中之峰值操作電場。

A HEMT comprising a plurality of active semiconductor layers formed on a substrate. Source electrode, drain electrode, and gate are formed in electrical contact with the plurality of active layers. A spacer layer is formed on at least a portion of a surface of said plurality of active layers and covering the gate. A field plate is formed on the spacer layer and electrically connected to the source electrode, wherein the field plate reduces the peak operating electric field in the HEMT.

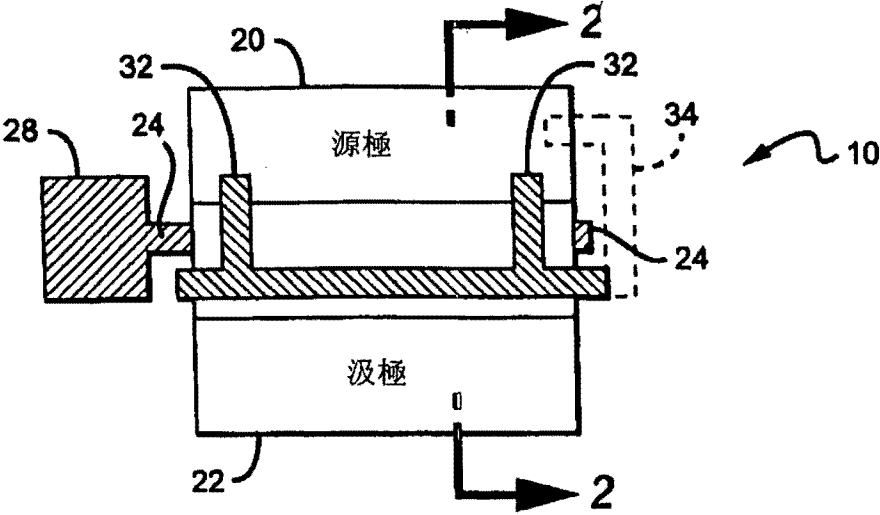


圖 1

- 10 . . . 高電子移動性電晶體(HEMT)
- 20 . . . 源電極
- 22 . . . 汲電極
- 24 . . . 閘極
- 28 . . . 閘電極
- 32 . . . 匯流排
- 34 . . . 導電路徑

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：101124701

※申請日期：94.4.12

※IPC分類：H01L

原申請案號：094111532

H01L 21/4763 00300

H01L 23/48 0200000

一、發明名稱：(中文/英文)

具源極連接場板之寬能帶隙高電子移動性電晶體

WIDE BANDGAP HEMTS WITH SOURCE CONNECTED FIELD
PLATES

二、中文發明摘要：

本發明揭示一種包含形成於一基板上之複數個活性半導體層之高電子移動性電晶體(HEMT)。源電極、汲電極及閘極以與該複數個活性層電接觸之方式形成。一分隔層形成於該複數個活性層之一表面之至少一部分上並覆蓋該閘極。一場板形成於該分隔層上並電連接至該源電極，其中該場板降低該HEMT中之峰值操作電場。

三、英文發明摘要：

A HEMT comprising a plurality of active semiconductor layers formed on a substrate. Source electrode, drain electrode, and gate are formed in electrical contact with the plurality of active layers. A spacer layer is formed on at least a portion of a surface of said plurality of active layers and covering the gate. A field plate is formed on the spacer layer and electrically connected to the source electrode, wherein the field plate reduces the peak operating electric field in the HEMT.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

10	高電子移動性電晶體 (HEMT)
20	源電極
22	汲電極
24	閘極
28	閘電極
32	匯流排
34	導電路徑

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明係關於電晶體，且特定言之係關於利用場板之電晶體。

【先前技術】

在 AlGa_N/Ga_N 半導體材料之製造中之改良已幫助推進 AlGa_N/Ga_N 電晶體之發展，諸如用於高頻、高溫及高功率應用之高電子移動性電晶體 (HEMT)。AlGa_N/Ga_N 具有大能帶隙、高峰值及飽和電子速度值 [B. Gelmont、K. Kim 及 M. Shur, Monte Carlo Simulation of Electron Transport in Gallium Nitride, J. Appl. Phys. 74, (1993), 第 1818-1821 頁]。AlGa_N/Ga_N HEMT 亦可具有超過 10^{13} cm^{-2} 之二維電子氣 (2DEG) 薄片密度及相對高電子移動性 (高達 $2019 \text{ cm}^2/\text{Vs}$) [R. Gaska 等人, Electron Transport in AlGa_N-Ga_N Heterostructures Grown on 6H-SiC Substrates, Appl. Phys. Lett. 72, (1998), 第 707-709 頁]。此等特點允許 AlGa_N/Ga_N HEMT 在射頻 (RF)、微波及毫米波頻率下提供非常高之電壓及高功率操作。

AlGa_N/Ga_N HEMT 已成長於藍寶石基板上且已展示 4.6 W/mm 之功率密度及 7.6 W 之總功率 [Y.F. Wu 等人, Ga_N-Based FETs for Microwave Power Amplification, IEICE Trans. Electron. E-82-C, (1999), 第 1895-1905 頁]。更近地，成長於 SiC 上之 AlGa_N/Ga_N HEMT 已展示在 8 GHz 下之 9.8 W/mm 之功率密度 [Y.F. Wu 等人, Very-High Power Density

AlGa_N/Ga_N HEMTs, IEEE Trans. Electron. Dev. 48, (2001), 第586-590頁], 及在9 GHz下之22.9 W之總輸出功率 [M. Micovic, 等人, AlGa_N/Ga_N Heterojunction Field Effect Transistors Grown by Nitrogen Plasma Assisted Molecular Beam Epitaxy, IEEE Trans. Electron. Dev. 48, (2001), 第591-596頁]。

Khan等人的美國專利第5,192,987號揭示了成長於緩衝器及基板上之基於Ga_N/AlGa_N之HEMT。其它AlGa_N/Ga_N HEMT及場效電晶體(FET)已描述於Gaska等人的High-Temperature Performance of AlGa_N/Ga_N HEFT's on SiC Substrates, IEEE電子裝置期刊(IEEE Electron Device Letters), 18, (1997), 第492-494頁中; 及描述於Ping等人的DC and Microwave Performance of High Current AlGa_N Heterostructure Field Effect Transistors Grown on P-type SiC Substrates, IEEE電子裝置期刊, 19, (1998), 第54-56頁中。此等裝置中之某些已展示高達67千兆赫之增益頻寬產物(f_T) [K. Chu等人 WOCSEMMAD, Monterey, CA(1998年2月)], 及在10 GHz下高達2.84 W/mm之高功率密度 [G. Sullivan等人, High Power 10-GHz Operation of AlGa_N HFET's in Insulating SiC, IEEE電子裝置期刊 19, (1998), 第198-200頁; 及Wu等人, High Al-Content AlGa_N/Ga_N MODFETs for Ultrahigh Performance, IEEE電子裝置期刊 19, (1998), 第50-53頁]。

電子捕集及在DC與RF特點之間所得的差異已為此等裝

置之效能中之限制因素。已成功使用氮化矽(SiN)鈍化以減輕此捕集問題從而導致在10 GHz下具有之10 W/mm以上之功率密度的高效能裝置。舉例而言，美國專利第6,586,781號揭示了用於在基於GaN之電晶體中降低捕集效應之方法與結構，該案之全文以引用的方式併入本文中。然而，由於存在於此等結構中之高電場，電荷捕集仍為一問題。

已使用場板以在微波頻率下增強基於GaN之HEMT之效能[參看 S Kamalkar及 U.K. Mishra, Very High Voltage AlGa_N/Ga_N High Electron Mobility Transistors Using a Field Plate Deposited on a Stepped Insulator, 固態電子學(Solid State Electronics) 45, (2001), 第1645-1662頁]。然而，此等方法已涉及連接至電晶體之閘極之場板，其中該場板在通道之汲極側之頂部上。此可導致顯著之場板(FP)-汲極間電容，且該場板連接至閘極將額外之閘極-汲極間電容(C_{gd})添加至該裝置。此不僅可減少增益，而且亦可由於較差之輸入輸出隔離而導致不穩定。

【發明內容】

本發明提供具有連接至源電極之場板之電晶體，其中利用本發明之典型電晶體為HEMT。根據本發明之HEMT之一實施例包含形成於一基板上之複數個活性半導體層，其中在該複數個活性層中之兩者之間的異質界面處具有二維電子氣(2DEG)。源電極與汲電極以與2DEG接觸之方式形成，且一閘極形成於源電極與汲電極之間並在複數個活性層上。一分隔層形成於閘極與汲電極之間的複數個活性層之

表面之至少部分上。一場板形成於該分隔層上，其中至少一導電路徑將該場板電連接至源電極，該至少一導電路徑覆蓋小於閘極與源電極之間的所有最頂部表面之區域。

根據本發明之HEMT之另一實施例包含連續形成於一基板上之緩衝層及障壁層及在緩衝層與障壁層之間的異質界面處之二維電子氣(2DEG)。其包括均與2DEG進行歐姆接觸之源電極及汲電極，且在該源電極與汲電極之間的障壁層上包括一閘極。一分隔層覆蓋閘極與汲電極之間的障壁層之至少一部分。一場板被包括於與障壁層隔離之分隔層上且其自閘極向汲電極延伸距離 L_f 。該場板藉由至少一導電路徑而電連接至源電極，該導電路徑覆蓋小於閘極與源電極之間的所有最頂部層之區域。

根據本發明之HEMT之另一實施例包含形成於一基板上之複數個活性半導體層及在複數個活性層中之兩者之間的異質界面處之二維電子氣(2DEG)。其包括與2DEG接觸之源電極及汲電極。一閘極被包括於源電極與汲電極之間且在複數個活性層上。一場板自閘極之邊緣向汲電極延伸距離 L_f ，其中該場板與閘電極及活性層隔離。至少一導電路徑將場板電連接至源電極，其中該至少一導電路徑覆蓋小於閘極與源電極之間的所有最頂部表面之區域。

熟習此項技術者自以下詳細描述以及所附圖式將易瞭解本發明之此等及其它進一步特徵與優點。

【實施方式】

根據本發明之場板配置可與多種不同電晶體結構一起使

用。寬能帶隙電晶體結構通常包括一活性區域，其中金屬源電極與汲電極以與該活性區域電接觸之方式形成，及一閘電極形成於源電極與汲電極之間以用於調變活性區域內之電場。在活性區域上方形成一分隔層。該分隔層可包含一介電層或多個介電層之組合。一導電場板形成於該分隔層上方且自閘電極之邊緣向汲電極延伸距離 L_f 。

可將場板電連接至源電極。此場板配置可降低該裝置中之峰值電場從而導致增大之崩潰電壓及減少之捕集。電場之降低亦可產生諸如減少之漏電流及增強之可靠性的其它益處。藉由使場板電連接至源電極，由閘極連接場板所產生之減少之增益及不穩定性之狀況得到減少。當根據本發明來配置時，源極連接場板之屏蔽效應可減少 C_{gd} ，此增強了輸入輸出隔離。

可利用根據本發明之場板配置之電晶體之一類型為高電子移動性電晶體(HEMT)，其通常包括緩衝層及在該緩衝層上之障壁層。在緩衝層與障壁層之間的接面處形成二維電子氣(2DEG)層/通道。在源電極與汲電極之間的障壁層上形成一閘電極。

根據本發明，在障壁層上形成一分隔層從而覆蓋閘極與汲電極之間的障壁層之至少一部分，使得可在與障壁層電隔離之分隔層上形成一場板。在其它實施例中，分隔層亦可覆蓋閘極之全部或某些，使得場板可與閘極重疊同時保持與閘極及障壁層電隔離。在一較佳實施例中，分隔層覆蓋閘極及在閘極與源電極與汲電極之間的障壁層之表面。

分隔層可包括一介電層或多個介電層之組合。可使用諸如 SiN、SiO₂、Si、Ge、MgOx、MgNx、ZnO、SiNx、SiOx、其合金或層序列、或如下所述之磊晶材料之不同介電材料。

一導電場板形成於分隔層上且自閘極之邊緣向汲電極延伸距離 L_f ，其中該場板及閘電極通常形成於獨立之沉積步驟期間。亦將該場板電連接至源電極。

應瞭解當一元件或層被稱為"在另一元件或層上"、"連接至另一元件或層"、"耦接至另一元件或層"或"與另一元件或層接觸"時，其可直接在另一元件或層上、連接或耦接至另一元件或層，或與另一元件或層接觸，或可存在介入元件或層。相反，當一元件被稱為"直接在另一元件或層上"、"直接連接至另一元件或層"、"直接耦接至另一元件或層"或"與另一元件或層直接接觸"時，不存在介入元件或層。類似地，當第一元件或層被稱為"與第二元件或層電接觸"或"電耦合至第二元件或層"時，存在允許在第一元件或層與第二元件或層之間電流流動之電路徑。該電路徑可包括電容器、耦合電感器及/或甚至在導電元件之間不需直接接觸而允許電流流動之其它元件。

圖1與2展示根據本發明之基於氮化物之HEMT 10之一實施例，其包含基板12，該基板包括碳化矽、藍寶石、尖晶石 (spinel)、ZnO、矽、氮化鎵、氮化鋁或任何其它能夠支持Ⅲ族氮化物材料之成長之材料。在某些實施例中，基板12可包含可自 NC. Durham 之 Cree, Inc. 購得之半絕緣 4H-SiC。

可在基板12上形成晶核層14以減少HEMT 10中之基板12與下一層之間的晶格失配。晶核層14應近似為1000埃(Å)厚，雖然可使用其它厚度。晶核層14可包含多種不同材料，其中一適當材料為 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($0 \leq z \leq 1$)。可使用諸如金屬氧化物化學氣相沉積(MOCVD)、氮化物氣相磊晶法(HVPE)或分子束磊晶法(MBE)之已知半導體成長技術在基板12上形成晶核層14。

晶核層14之形成可視用於基板12之材料而定。舉例而言，在多種基板上形成晶核層14之方法被教示於美國專利第5,290,393號及第5,686,738號中，各專利案以如同本文中完全陳述之引用的方式併入。在碳化矽基板上形成晶核層之方法揭示於美國專利第5,393,993號、第5,523,589號及第5,739,554號中，各專利案以如同本文完全陳述之引用的方式併入本文中。

HEMT 10進一步包含形成於晶核層14上之高電阻率緩衝層16，其中適當之緩衝層16由諸如 $\text{Al}_x\text{Ga}_y\text{In}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $x+y \leq 1$)之III族氮化物材料製成。在根據本發明之另一實施例中，緩衝層16包含近似2 μm 厚之GaN層，其中該層之部分摻雜Fe。

障壁層18形成於緩衝層16上，使得將緩衝層16被夾於障壁層18與晶核層14之間。緩衝層16與障壁層18中之每一者可包含經摻雜或未經摻雜之III族氮化物材料。障壁層18可包含諸如InGaN、AlGaN、AlN或其組合物之不同材料之一或多層。在一實施例中，障壁層18包含0.8 nm之AlN及22.5

nm之 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($x \approx 0.195$ ，如由光致發光所量測)。例示性結構說明於美國專利第6,316,793號、第6,586,781號、第6,548,333號及美國公開專利申請案第2002/0167023號與第2003/00020092號中，各專利案以如同本文完全陳述之引用的方式併入。其它基於氮化物之HEMT結構被說明於美國專利第5,192,987號與第5,296,395號中，各專利案以如同本文完全陳述之引用的方式併入本文中。可使用用以成長晶核層14之相同方法來製造緩衝層16與障壁層18。在緩衝層16與障壁層18之間的異質界面處形成二維電子氣(2DEG)層/通道17。在HEMT之活性區域以外藉由臺面蝕刻或離子佈植(ion implantation)來達成該等裝置間之電隔離。

形成通過障壁層18進行歐姆接觸之金屬源電極20與汲電極22，且在源電極20與汲電極22之間的障壁層18上形成閘極24。當以適當程度偏壓閘電極24時電流可通過感應於緩衝層16與障壁層18之間的異質界面處之二維電子氣(2DEG)17在源電極20與汲電極22之間流動。在以上引用之專利案與公告案中詳細描述了源極歐姆接觸20與汲極歐姆接觸22之形成。

源電極20與汲電極22可由包括(但不限於)鈦、鋁、金或鎳之合金之不同材料製成。閘極24亦可由包括(但不限於)鎳、金、鉑、鈦、鉻、鈦與鎢之合金、或矽化鉑之不同材料製成。閘極24可具有多種不同長度，其中一較佳閘極長度(L_g)為近似0.5微米。如圖1中最佳展示，閘極24連接至閘電極28並在閘電極28處與其接觸。如下所述，在根據本發明之

其它電晶體實施例中，閘極24可至少部分凹陷於障壁層18中。

可在閘極24上及閘極24與源電極20與汲電極22之間的障壁層18之表面上形成非導電分隔層26，儘管如上所述該分隔層可覆蓋較少區域。分隔層26可包含諸如介電質之非導電材料之層。或者，其可包含介電質之若干不同層或介電層之組合。該分隔層可具有多種不同厚度，其中一適當範圍之厚度為近似0.05至2微米。

當在裝置金屬化之前形成分隔層26時，分隔層26可包含諸如Ⅲ族氮化物材料之磊晶材料，該Ⅲ族氮化物材料具有諸如Al、Ga或In之合金之不同的Ⅲ族元素，其中一適當分隔層材料為 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)。在障壁層18之磊晶成長之後，可使用相同磊晶成長方法來成長分隔層26。接著蝕刻分隔層26，使得可以與緩衝層18及2DEG 17接觸之方式適當形成閘極24、源電極20與汲電極22。接著可將場板沉積於閘極24與汲電極22之間的分隔層上。在場板重疊閘極之彼等實施例中，應至少部分地在閘極上方包括介電材料之額外分隔層以將閘極與場板隔離。

在閘極24與汲電極22之間的分隔層26上形成場板30，其中場板30為非常接近閘極24但不與其重疊。保留閘極24與場板之間的間隔(L_{gf})，且該間隔應足夠寬以與場板30隔離，同時應足夠小以最大化由場板30提供之場效應。若 L_{gf} 太寬，則可降低場效應。在根據本發明之一實施例中， L_{gf} 應為近似0.4微米或更小，儘管亦可使用更大及更小之間隔。

場板30可自閘極24之邊緣延伸不同距離 L_f ，其中 L_f 之距離之適當範圍為近似0.1至2微米。場板30可包括多種使用標準金屬化方法沉積之不同導電材料，其中一適當材料為金屬或金屬之組合。在根據本發明之一實施例中，場板30包含鈦/金或鎳/金。

場板30電連接至源電極20，且圖1展示了可根據本發明使用之兩種連接結構，儘管亦可使用其它連接結構。導電匯流排32可形成於分隔層26上以在場板30與源電極20之間延伸。可使用不同數目之匯流排32，儘管匯流排之數目愈大，可由匯流排引入之不當電容愈大，且匯流排32應覆蓋小於閘極24與源電極20之間的全部最頂部表面之區域。匯流排應具有足夠之數目以使得電流自源電極20有效延展至場板30中，同時不覆蓋HEMT之太多活性區域，其中匯流排32之適當數目為二。

場板30或者可通過在HEMT 10之活性區域、場板及源電極20以外延伸之導電路徑34來電連接至源電極20。如圖1中所示，路徑34在與閘電極28相對之側處之HEMT之活性區域以外延伸。在根據本發明之替代性實施例中，導電路徑可在閘電極28之側上的HEMT 10之活性區域以外延伸，或HEMT 10可包括兩個或兩個以上在HEMT 10之相同側或不同側上延伸之導電路徑。

在場板30之沉積及其連接至源電極20之後，該活性結構可由諸如氮化矽之介電鈍化層(未圖示)覆蓋。在以上引用之專利案與公告案中詳細描述了形成介電鈍化層之方法。

圖3與4展示了根據本發明之HEMT 40之另一實施例，其具有類似於圖1與2之HEMT 10中之彼等特徵的多種特徵。使用相同參考數字以用於該等類似特徵，且藉由以上特徵之描述等同於HEMT 40之瞭解，可引入該等特徵而不需充分描述。

HEMT 40包含基板12、晶核層14、緩衝層16、2DEG 17、障壁層18、源電極20、汲電極22、閘極24、分隔層26及閘電極28。HEMT 40亦包含形成於主要在閘極24與汲電極22之間的分隔層26上而且與閘極24之一部分重疊之場板42。對於圖1與2中之HEMT 10， L_{gf} 小，其可表示在製造期間之某些困難。藉由使場板42與閘極24重疊，可製造HEMT 40而不需符合 L_{gf} 之公差。然而，場板42之重疊區可引入額外之不當電容。在判定使用場板30還是使用場板42時，必須使使用場板42製造之簡易與由場板30提供之減少之電容平衡。

HEMT 40亦包含匯流排44或導電路徑46以將場板42電連接至源電極20。在場板42之沉積及其連接至源電極20之後，活性結構亦可由諸如氮化矽之介電鈍化層(未圖示)覆蓋。

圖5展示了將不具有場板之基於GaN之HEMT之操作特點與具有場板連接閘極及場板連接源極之HEMT之操作特點比較之表50。在具有閘極長度(L_g)=0.5微米、場板長度(L_f)=1.1微米及裝置寬度(w)=500微米之HEMT上進行測試。具有源極連接場板之HEMT展示了改良之最大穩定增益(MSG)與減少之反向功率傳輸(S_{12})。與無場板裝置相比較，

具有閘極連接場板之HEMT之 S_{12} 在4 GHz下增加了71%，而具有源極連接場板之裝置之 S_{12} 實際上減少了28%。與無場板裝置相比較，後者之 S_{12} 之減少歸因於由接地場板引起之法拉第(Faraday)屏蔽效應。結果，在4 GHz下，源極連接場板之裝置展示高於無場板裝置1.3 dB之MSG及高於閘極連接場板裝置5.2 dB之MSG。在較高偏壓下可維持源極連接場板裝置之此優勢。在4 GHz下大訊號效能之特點在於負載推挽功率量測(load-pull power measurement)。在48 V及以上，閘極連接場板之裝置與源極連接場板之裝置在輸出功率與功率附加效率(PAE)方面均優於無場板裝置，同時源極連接場板之裝置一直登記為比閘極連接場板之裝置高5-7 dB之大訊號增益。

圖6為展示閘極連接場板之裝置之效能的圖表60，及圖7為展示源極連接場板之裝置之效能的圖表70。兩個場板裝置能夠在118 V dc偏壓下操作，其中使調整最優化以用於3 dB壓縮(P_{3dB})下之增益、PAE與輸出功率之最佳組合。在兩個裝置產生近似20 W/mm之功率密度時，源極連接場板裝置提供7 dB之較高相關聯增益。藉由所達成之在4 GHz下之21 dB之大訊號增益及所估計之224 V之電壓擺動，電壓頻率增益之產物接近10 kV-GHz。

根據本發明之源極連接場板配置可用於除彼等上述以外之多種不同HEMT。舉例而言，圖8展示了根據本發明之HEMT 80之另一實施例，其具有類似於HEMT 10與40中之彼等特徵之多種特徵，其包括基板12、晶核層14、緩衝層

16、2DEG 17、障壁層 18、源電極 20及汲電極 22。然而，HEMT 80具有特定用以高頻操作之伽瑪(Γ)形閘極 82。閘極長度(L_g)為判定裝置之速度之重要裝置尺寸之一，且對於較高頻率之裝置，閘極長度較短。較短之閘極長度可導致可消極影響高頻操作之高電阻。T閘極通常用於高頻操作中，但達成具有T閘極之場板之良好耦合置放可為困難的。

伽瑪閘極 82提供低閘極電阻且允許閘極佔據面積之受控界定。分隔層 84被包括以覆蓋伽瑪閘極 82及伽瑪閘極 82與源電極 20與汲電極 22之間的障壁層 18之表面。在伽瑪閘極 82之水平部分與分隔層 84之頂部之間可保留一間隔。HEMT 80亦包括在與該伽瑪閘極 82重疊之分隔層 84上之場板 86，其中場板 86較佳沉積於伽瑪閘極 82之不具有水平懸伸區之側上。此配置允許場板 86與其下方之活性層之間的緊密置放及有效耦合。在其它伽瑪閘極實施例中，可將場板配置為類似於場板 86，但並非與閘極重疊，在閘極之邊緣與場板之間可存在一類似於圖 2 中所示之間隔 L_{gf} 之間隔。

場板 86可以多種不同方式電連接至源電極 20。由於閘極 82之水平區之下表面與分隔層 84之間的間隔，在場板 86與源電極 20之間直接提供導電路徑可為困難的。實情為，導電路徑可包括於場板 86與源電極 20之間，即在 HEMT 80之活性區域以外延伸。或者，可由分隔層 84完全覆蓋伽瑪閘極 82，其中該閘極之水平區下方之間隔被填充。接著，導電路徑可在分隔層 84上自場板 86直接延伸至源電極。接著，該活性結構可由介電鈍化層(未圖示)覆蓋。

圖9展示了根據本發明之另一亦可用源極連接場板配置之HEMT 90。HEMT 90亦具有類似於圖1-4中之HEMT 10與40中之彼等特徵之多種特徵，其包括基板12、晶核層14、緩衝層16、2DEG 17、障壁層18、源電極20及汲電極22。然而，閘極92凹陷於障壁層18中且由分隔層94覆蓋。在其它實施例中，閘極之底面可僅部分地凹陷，或閘極之不同部分可在障壁層18中凹陷至不同深度。場板96被配置於分隔層94上且電連接至源電極20，且該活性結構可由介電鈍化層(未圖示)覆蓋。

以上實施例提供寬能帶隙電晶體，特定言之提供在微波與毫米波頻率下具有改良之功率之HEMT。由於較高之輸入輸出隔離，所以HEMT展示同時之高增益、高功率及更穩定操作。可將該結構擴大至較大尺寸以用於在較低頻率下之高壓應用。

儘管已參考本發明之某些較佳組態相當詳細地描述了本發明，其它版本亦為可能的。場板配置可用於多種不同裝置中。場板亦可具有多種不同形狀且可以多種不同方式連接至源電極。本發明之精神及範疇不應限於以上描述之本發明之較佳版本。

【圖式簡單說明】

圖1為根據本發明之HEMT之一實施例之平面圖；

圖2為圖1中之HEMT之截面圖；

圖3為根據本發明之HEMT之另一實施例之平面圖；

圖4為圖3中之HEMT之截面圖；

圖5為比較根據本發明之HEMT與沒有場板之HEMT及具有閘極連接場板之HEMT比較之操作特點之表；

圖6為展示具有閘極連接場板之HEMT之操作特點的圖；

圖7為一展示具有源極連接場板之HEMT之操作特點的圖；

圖8為根據本發明之具有伽瑪形閘極之HEMT之截面圖；及

圖9為根據本發明之具有凹陷閘極之HEMT之截面圖。

【主要元件符號說明】

10、40、80、90	高電子移動性電晶體(HEMT)
12	基板
14	晶核層
16	緩衝層
17	二維電子氣(2DEG)
18	障壁層
20	源電極
22	汲電極
24、92	閘極
26、84、94	分隔層
28	閘電極
30、42、86、96	場板
32、44	匯流排
34、46	導電路徑
82	伽瑪閘極

七、申請專利範圍：

1. 一種電晶體，其包含：

複數個半導體層；

在該等半導體層上之源極電極及汲極電極；

一閘極，其在該源極電極及該汲極電極之間且在該等半導體層上；

一分隔層，其覆蓋於該閘極及該汲極電極間的該等半導體層之一表面之至少部分處，或覆蓋於該閘極及該源極電極間的該等半導體層之該表面之至少部分處；

一在該分隔層上之場板；及

一導電路徑，行進一由該等半導體區域所覆蓋之區域外部，以及在該場板及該源極電極之間以電連接該場板至該源極電極。

2. 如請求項1之電晶體，其進一步包含一閘極電極，其中該導電路徑在一相對於該閘極電極側行進至該等半導體層之外部。

3. 如請求項1之電晶體，其進一步包含一閘極電極，其中該導電路徑在該閘極電極之相同側上行進至在該等半導體層之外部。

4. 如請求項1之電晶體，其進一步包含一第二導電路徑，其電連接該場板至該源極電極且在相對於該導電路徑之一側上行進至由該等半導體層所覆蓋之該區域之外部。

5. 如請求項1之電晶體，其中該場板於該分隔層上自該閘極之一邊緣朝向該汲極電極延伸。

6. 如請求項1之電晶體，其中該分隔層至少部分地覆蓋該閘極及該場板而至少部分地與該閘極重疊且在該分隔層上自該閘極之一邊緣朝向該汲極電極延伸。
7. 如請求項1之電晶體，其中該等半導體層係以氮化鎵為基礎。
8. 如請求項1之電晶體，其中該分隔層包含一介電材料。
9. 如請求項1之電晶體，其中該閘極為伽瑪形狀。
10. 如請求項1之電晶體，其中該閘極至少部分地凹陷於該等半導體層中之一者中。
11. 如請求項1之電晶體，其中該場板降低該峰值操作電場。
12. 如請求項11之電晶體，其中峰值操作電場之該降低係增大崩潰電壓。
13. 如請求項11之電晶體，其中峰值操作電場之該降低係減少捕集。
14. 如請求項11之電晶體，其中峰值操作電場之該降低係減少漏電流。
15. 一種電晶體，其包含：
 - 在一緩衝層上之一障壁層；
 - 在該障壁層上之源極電極及汲極電極；
 - 一閘極，其在該障壁層上且在該源極電極及該汲極電極之間；
 - 一分隔層，其覆蓋於該閘極及該源極電極間的該緩衝層之至少一部分處，且覆蓋於該閘極及該汲極電極間的該障壁層之至少一部分處；及

一形成於該分隔層上之場板，該分隔層自該障壁層隔絕且在自該閘極向該汲電極延伸一距離 L_f ，該場板藉由至少一導電結構電連接至該源極電極，藉此在該閘極及該源極電極之間的一表面並未被該導電結構所覆蓋。

16. 如請求項15之電晶體，其中該至少一導電結構包含一或多個導電路徑，其行進至一被該緩衝層所覆蓋之區域的外部且在該場板及該源極電極之間。

17. 如請求項15之電晶體，該分隔層提供該緩衝層及該場板間的電隔離。

18. 如請求項15之電晶體，其中該分隔層包含一介電材料。

19. 如請求項15之電晶體，進一步包含一基板，其中該緩衝層及該障壁層係在該基板上。

20. 如請求項15之電晶體，由一鈍化層所覆蓋。

21. 如請求項15之電晶體，其中該場板降低該電晶體中之峰值操作電場。

22. 一種高電子移動性電晶體(HEMT)，其包含：

形成於一基板上之複數個活性半導體層；

一在該複數個活性層中之兩者之間的異質界面處之二維電子氣(2DEG)；

與該2DEG接觸所形成之源極電極與汲極電極；

一形成於該源極電極與該汲極電極之間且在該複數個活性層上之閘極；

一分隔層，其形成於該閘極和該汲極電極之間的該複數個活性層之表面之至少部分上；

一形成於該分隔層上之場板；及

至少一將該場板電連接至該源極電極之導電路徑，該至少一導電路徑覆蓋小於該閘極與該源極電極之間的所有最頂部表面上，其中該閘極為伽瑪形狀。

23. 一種電晶體，其包含：

一活性半導體層；

在該活性半導體層上之源極電極及汲極電極；

一在該活性半導體層上之閘極，其在該源極電極及該汲極電極之間，該閘極包含一垂直部分及一水平部分；

一在該閘極上之分隔層；及

一在該分隔層上之場板。

24. 如請求項23之電晶體，其中該場板電連接至該源極電極。

25. 如請求項23之電晶體，其中該場板與該閘極水平部分重疊。

26. 如請求項23之電晶體，其中該分隔層將該閘極自該場板電隔離。

27. 如請求項23之電晶體，其中該分隔層覆蓋在該閘極及該汲極電極間的該複數個活性半導體層之表面之至少部分。

28. 如請求項27之電晶體，其中場板與在該閘極及該汲極電極間的該等活性半導體層之該表面之一部分重疊。

29. 如請求項24之電晶體，其中該場板係藉由一導電結構而被連接至該源極電極。

30. 如請求項29之電晶體，其中該導電結構包含一或多個導

電匯流排，其行進經過該等活性半導體層。

31. 如請求項30之電晶體，其中該等導電匯流排覆蓋小於該閘極與該源極電極之間的所有該等活性半導體層上。
32. 如請求項30之電晶體，其中該導電匯流排係自該等活性半導體層被電隔離。
33. 如請求項29之電晶體，其中該導電結構包含一或多個導電路徑，其行進至該等活性半導體層外部。
34. 如請求項23之電晶體，包含一高電子移動性電晶體。
35. 一種高電子移動性電晶體(HEMT)，其包含：
 - 至少二個活性半導體層；
 - 一在至少二個活性半導體層間的界面上之二維電子氣(2DEG)；
 - 在該等活性半導體層上之源極電極與汲極電極；
 - 一在該源極電極與該汲極電極間之該等活性半導體層上之閘極，該閘極包含一垂直部分及一水平部分；
 - 一場板在該閘極上且自該閘極電隔離，其中該場板係電連接至該源極電極。
36. 如請求項35之HEMT，進一步包含一在該閘極和該場板之間的分隔層。
37. 如請求項35之HEMT，其中該場板與該閘極水平部分重疊。
38. 如請求項36之HEMT，其中該分隔層將該閘極自該場板電隔離。
39. 如請求項36之HEMT，其中該分隔層亦覆蓋在該閘極及該

汲極電極間之該至少二活性半導體層之表面之至少部分。

40. 如請求項39之HEMT，其中該場板與在該閘極及該汲極電極間之該至少二個活性半導體層之該表面之一部分重疊。

41. 如請求項35之HEMT，其中該場板係藉由一導電結構連接至該源極電極。

42. 如請求項41之HEMT，其中該導電結構包含一或多個導電匯流排，其行進經過該至少二個活性半導體層且自該至少二個活性半導體層電隔離。

43. 如請求項41之HEMT，其中該導電結構包含一或多個導電路徑，其行進至該至少二個活性半導體層外部。

44. 一種電晶體，其包含：

複數個活性半導體層；

在該複數個活性半導體層上之源極電極及汲極電極；

一閘極，其在該源極電極及該汲極電極間的該等活性半導體層上，其中該閘極凹陷於該等活性半導體層中；

一在該閘極上之分隔層；及

一在該分隔層上之場板，且電連接至該源極電極。

八、圖式：

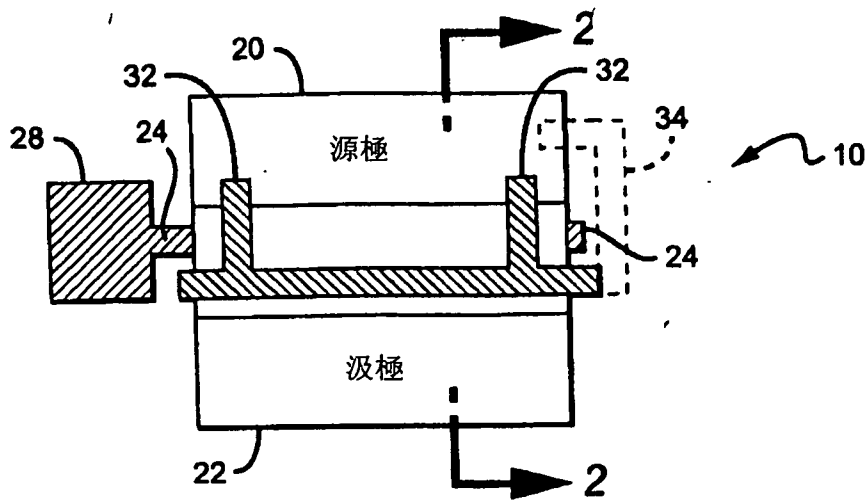


圖 1

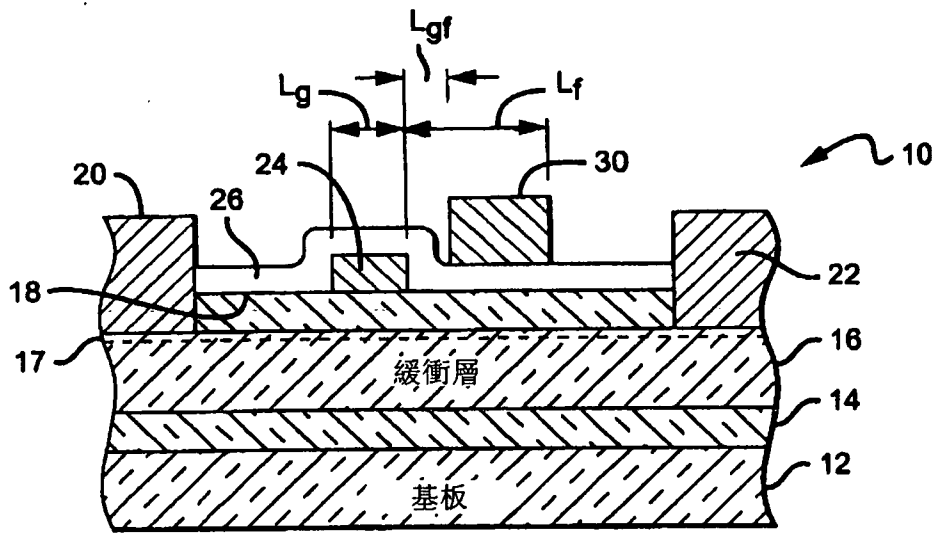


圖 2

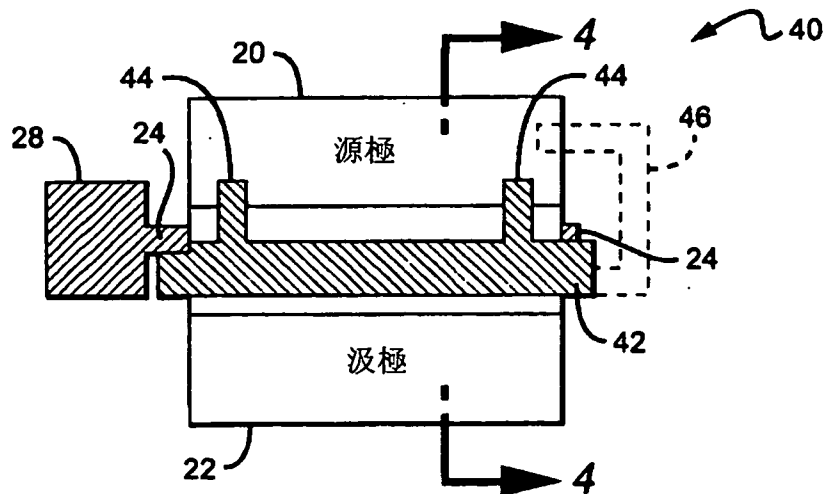


圖 3

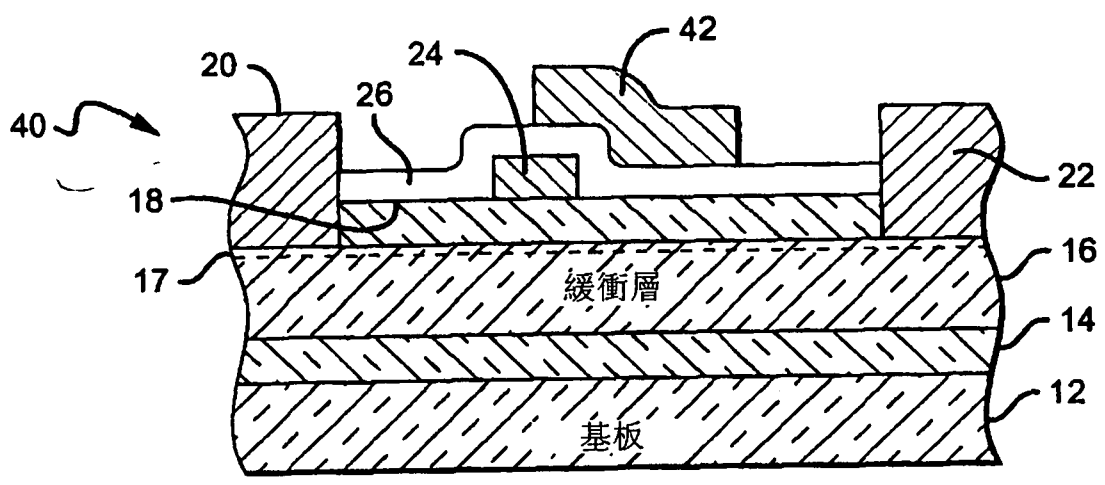


圖 4

50 ↗

	無場板	無場板連接閘極	場板連接源極
在 4 GHz 下之最大穩定增益 (dB)	18.6	14.7	19.9
S12 4 GHz	0.0795	0.136	0.0572
與無場板裝置相比較之反向功率傳輸 (%)	100%	171%	72%

圖 5

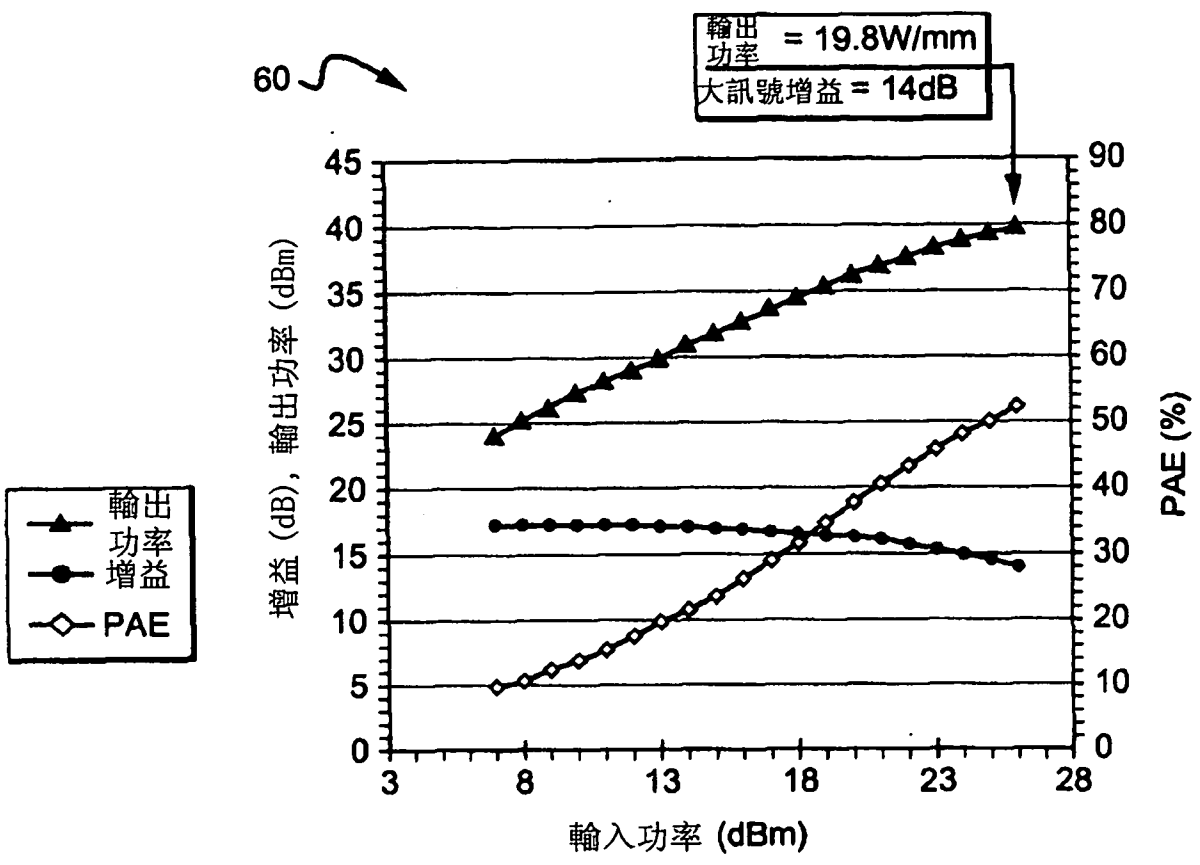


圖 6

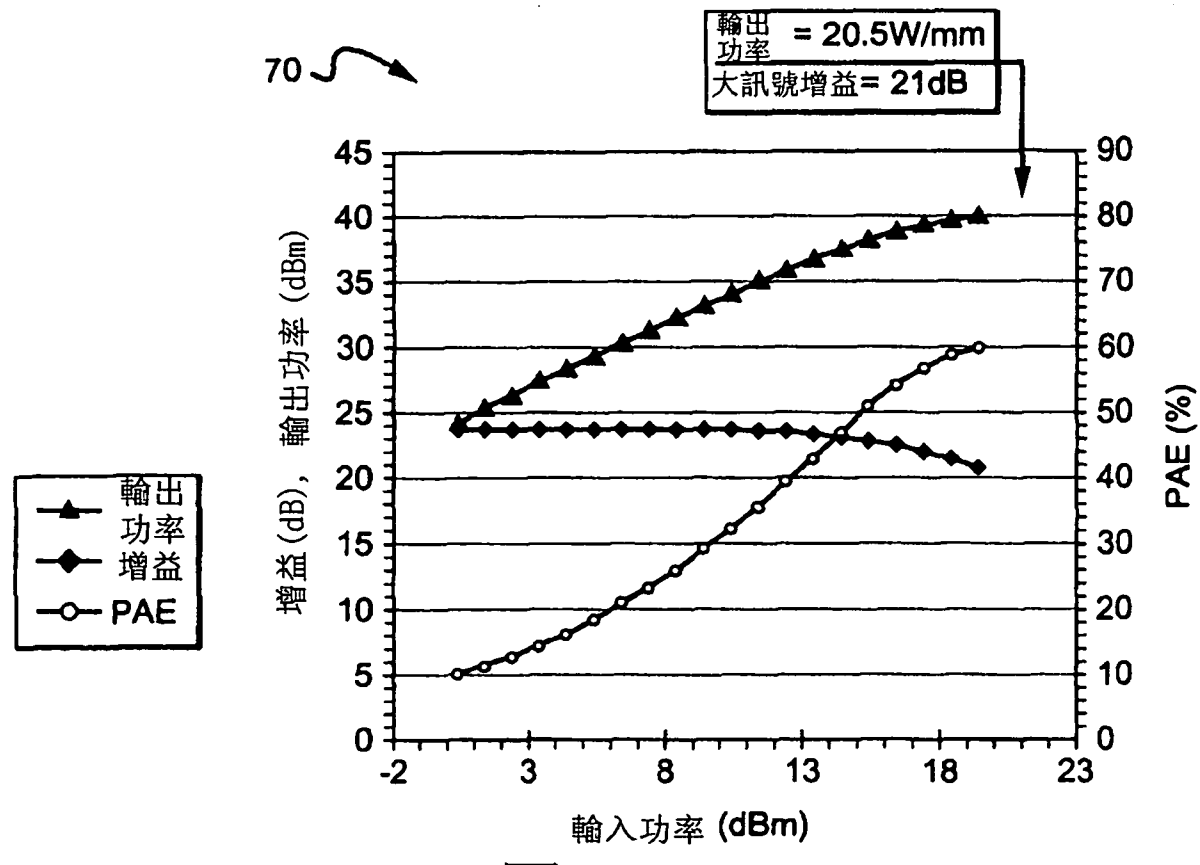


圖 7

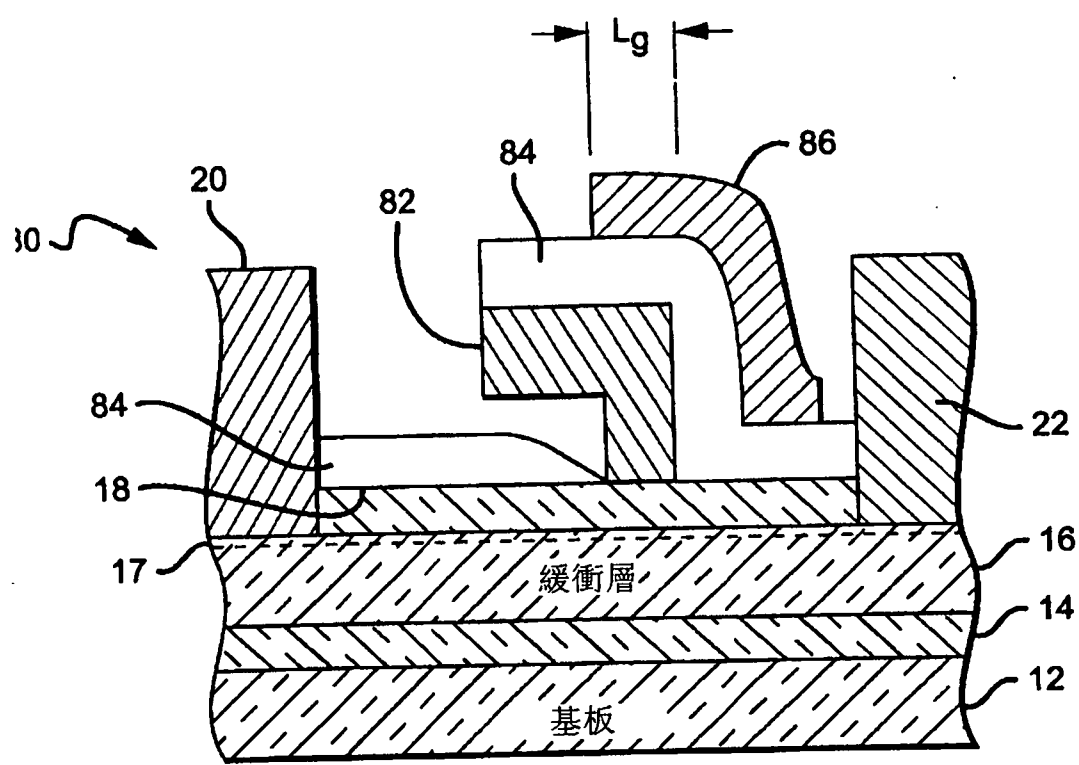


圖 8

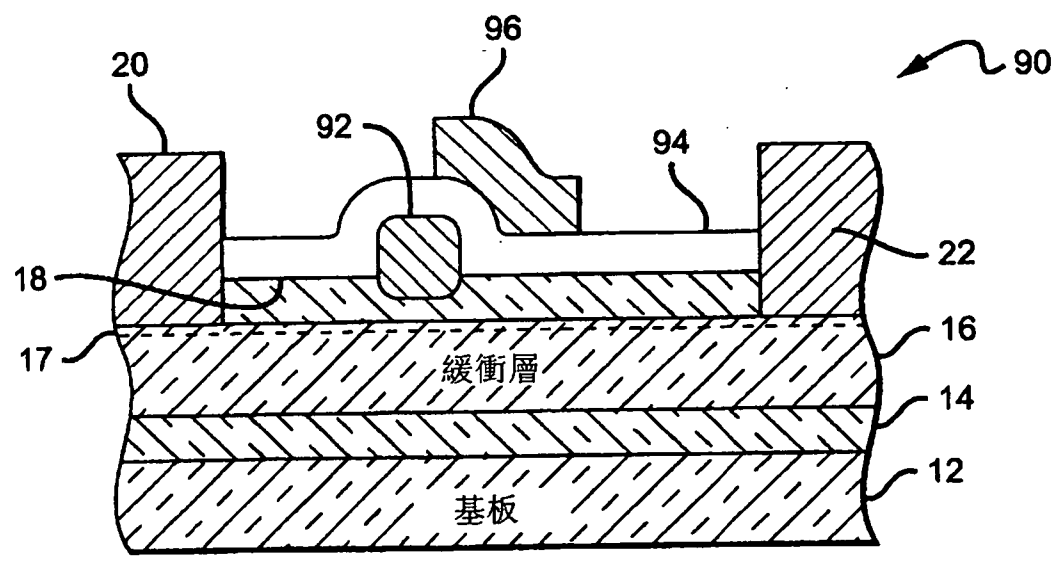


圖 9