



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 935988

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 05.05.80 (21) 2920814/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.06.82. Бюллетень № 22

Дата опубликования описания 18.06.82

(51) М. Кл.³

G 06 K 15/14

(53) УДК 681.327
(088.8)

(72) Авторы
изобретения

Е. Б. Волков, К. Д. Гузеев, В. И. Дегтярев,
Ю. П. Медников и А. М. Поликанов

(71) Заявитель

(54) УСТРОЙСТВО ДЛЯ УПРАВЛЕНИЯ РЕГИСТРАТОРОМ
ГРАФИЧЕСКОЙ ИНФОРМАЦИИ

1

Изобретение относится к автоматике и вычислительной технике, в частности к устройствам управления регистраторами графической информации с электрохимическим способом записи и может быть использовано для одновременного вывода большого числа параметров.

Известно устройство управления регистраторами графической информации, которое содержит регистры числа, дешифраторы, формирователи записи, элементы ИЛИ, блок синхронизации, блок масштабирования, блок записи и блок автоматической маркировки. В известном устройстве предусмотрен одновременный вывод нескольких параметров. Маркировка осуществляется при помощи записи графиков точками двух различной яркости. В этом случае линия графика состоит из повторяющихся комбинаций светлых и темных точек, а самой комбинации точек соответствует определенный номер графика [1].

2

Недостатком известного устройства является низкая надежность при регистрации и последующей дешифрации большого числа графиков.

Известно устройство, содержащее сдвиговой регистр, дешифратор, формирователи записи, реверсивный счетчик, блок сравнения, генератор импульсов, в котором при изменении информации линия графика не прерывается, а дополняется вертикальным рядом точек, заполняющих разрыв [2].

Однако у известного устройства низкая надежность регистрации при изменении значений сразу нескольких параметров, регистрируемых на одном носителе.

Цель изобретения - повышение надежности устройства.

Поставленная цель достигается тем, что в известное устройство управления регистратором, содержащее первый регистр, первый вход которого соединен с первым входом устройства и с первым входом первой схемы сравнения, второй

вход первого регистра соединен с вторым входом устройства, последовательно соединенные дешифратор и первый формирователь импульсов, введены второй формирователь импульсов, первый, второй и третий входы которого соединены соответственно с выходом первого регистра, с первым входом и с выходом первой схемы сравнения, последовательно соединенные первый распределитель импульсов, блок элементов задержки, блок памяти и элемент ИЛИ, причем вход первого распределителя импульсов соединен с первым входом первого регистра, входы второй группы блока памяти соединены с выходами первого распределителя импульсов, входы третьей группы блока памяти соединены с выходом первого регистра, с вторым входом первой схемы сравнения, выход элемента ИЛИ соединен с третьим входом первой схемы сравнения, выходы второго формирователя импульсов подключены к входам дешифратора.

Второй формирователь импульсов содержит сумматор, первый вход которого является первым входом второго формирователя импульсов, первый вход второго распределителя импульсов и вход счетчика является вторым входом второго формирователя импульсов, выход счетчика соединен с первым входом второго регистра, с вторым входом второго распределителя импульсов и с первым входом второй схемы сравнения, второй вход которой соединен с выходом второго регистра, второй вход которого соединен с первым выходом второго распределителя импульсов, второй выход которого является первым выходом второго формирователя импульсов, выход сумматора является вторым выходом второго формирователя импульсов, второй вход сумматора соединен с выходом второй схемы сравнения, а третий вход второго распределителя импульсов является третьим входом второго формирователя импульсов.

На фиг. 1 приведена структурная схема устройства; на фиг. 2 — структурная схема второго формирователя импульсов.

Устройство состоит из первого регистра 1, схемы сравнения 2, дешифратора 3, первого формирователя импульсов 4, распределителя импульсов 5, блока элементов задержки 6, блока памяти 7, элемента ИЛИ 8, второго формирователя импульсов 9, первого и второго входов устройства 10 и 11.

Второй формирователь импульсов 9 состоит из сумматора 12, второго распределителя импульсов 13, счетчика 14, второго регистра 15, второй схемы сравнения 16, первого, второго и третьего входов второго формирователя импульсов 17 — 19.

Распределитель импульсов 5 осуществляет формирование импульсов считывания информации, пришедшей в предыдущем периоде поступления из блока памяти 7, и через блок элементов задержки 6 — импульсов записи вновь поступившей информации. Второй формирователь импульсов 9 предназначен для автоматической маркировки графиков при изменении значений хотя бы одного из регистрируемых параметров.

Устройство работает следующим образом.

На второй вход 11 устройства, подключенный к внешнему источнику информации, периодически поступают текущие значения измеряемых параметров. В течение периода поступления информации значение каждого из регистрируемых параметров поступает один раз, причем все параметры поступают строго в определенной последовательности. Запись информации в регистр 1 производится импульсами синхронизации, поступающими по первому входу 10.

С выходов регистра 1 код параметра поступает на второй вход схемы сравнения 2, предназначенной для сравнения текущего значения параметра и его значения в предыдущем периоде. Последовательность считывания кодов параметров из блока памяти 7 задается первым распределителем импульсов 5. Считанный код через элемент ИЛИ 8 поступает на третий вход схемы сравнения 2.

В случае несравнения текущего значения параметра со считанным из блока памяти 7 с выхода схемы сравнения 2 при поступлении на первый вход импульса синхронизации выдается сигнал на третий вход второго формирователя импульсов 9.

Второй формирователь импульсов 9 синхронизируется импульсами и реализует в течение нескольких периодов поступления информации функцию маркировки графиков, а также передает значения параметров с выхода сумматора 12 на дешифратор 3 и управляет работой этого дешифратора с выхода второго распределителя импульсов 13. Количество рядов дешифратора определяется дискретностью регистрируемой информации.

Маркировка графиков осуществляется поочередно меткой определенной длины, четко различимой визуально и расположенной рядом с условным продолжением основной линии графика. Номер графика соответствует порядковому номеру метки при отсчете от начала маркировки.

С выхода дешифратора 3 коды параметров поступают на первый формирователь импульсов 4, который формирует импульсы соответствующей амплитуды и длительности и выдает их на регистратор графической информации.

После сравнения кодов первой схемой сравнения 2 текущее значение параметра записывается вновь в блок памяти 7, где хранится до следующего периода. Запись в блок памяти производится импульсом с выхода первого распределителя импульсов 5, прошедшим через блок элементов задержки 6.

Аналогично сравниваются коды и следующих параметров со значениями, которые они имели в предыдущем периоде.

Второй формирователь 9 работает следующим образом.

Импульсы синхронизации, сопровождающие приход очередного параметра, поступают со второго входа 18 на вход счетчика 14, при помощи которого формируется номер параметра. Код параметра с первого входа 17 поступает на первый вход сумматора 12, на второй вход которого поступает код, увеличивающий первое слагаемое на одну - две единицы младшего разряда (конкретное значение определяется конструктивным выполнением регистратора) и образующийся в результате прихода импульса со второй схемы сравнения 16 в младшие разряды второго слагаемого сумматора 12. На входы схемы сравнения 16 подаются коды с выхода счетчика 14 и с выхода регистра 15.

В момент изменения величины параметра на третий вход 19 поступает сигнал запуска автоматической маркировки. При этом второй распределитель импульсов 13 начинает вызывать импульсы записи кода во второй регистр 15. Первый импульс записи в регистр 15 поступает с приходом первого параметра и переписывает код номера параметра (для первого параметра код единицы) из счетчика 14 в регистр 15. Период поступления импульсов записи определяет длину выписываемой метки и составляет несколько периодов поступления информации. В течение этих нескольких периодов,

с приходом первого параметра, вторая схема сравнения 16 выдает импульс в младшие разряды второго слагаемого сумматора 12. На регистрацию поступает код параметра, увеличенный на одну - две единицы младшего разряда, в результате чего основная линия графика на ленте прерывается, а рядом с ее условным продолжением выписывается метка определенной длины.

Метка должна четко отличаться от линии графика. Так, при наибольшей различимой визуальной плотности регистрации - 3 точки на миллиметр, увеличенный код одного параметра следует подавать на регистрацию в течение 8 - 16 периодов поступления информации, после чего второй распределитель импульсов 13 выдает импульс записи в регистр 15 со вторым параметром. Процесс маркировки следующих параметров происходит аналогично.

Введение новых узлов и блоков позволяет повысить достоверность регистрации информации, увеличить количество одновременно регистрируемых параметров, сократить время анализа результатов регистрации и при заданном объеме регистрации уменьшить необходимое количество регистраторов.

Ф о р м у л а и з о б р е т е н и я

1. Устройство для управления регистратором графической информации, содержащее первый регистр, первый вход которого соединен с первым входом устройства и с первым входом первой схемы сравнения, второй вход первого регистра соединен с вторым входом устройства, последовательно соединенные дешифратор и первый формирователь импульсов, отличающееся тем, что, с целью повышения надежности устройства, в него введены второй формирователь импульсов, первый, второй и третий входы которого соединены соответственно с выходом первого регистра, с первым входом и с выходом первой схемы сравнения, последовательно соединенные первый распределитель импульсов, блок элементов задержки, блок памяти и элемент ИЛИ, причем вход первого распределителя импульсов соединен с первым входом первого регистра, входы второй группы блока памяти соединены с другими выходами первого распределителя импульсов, входы

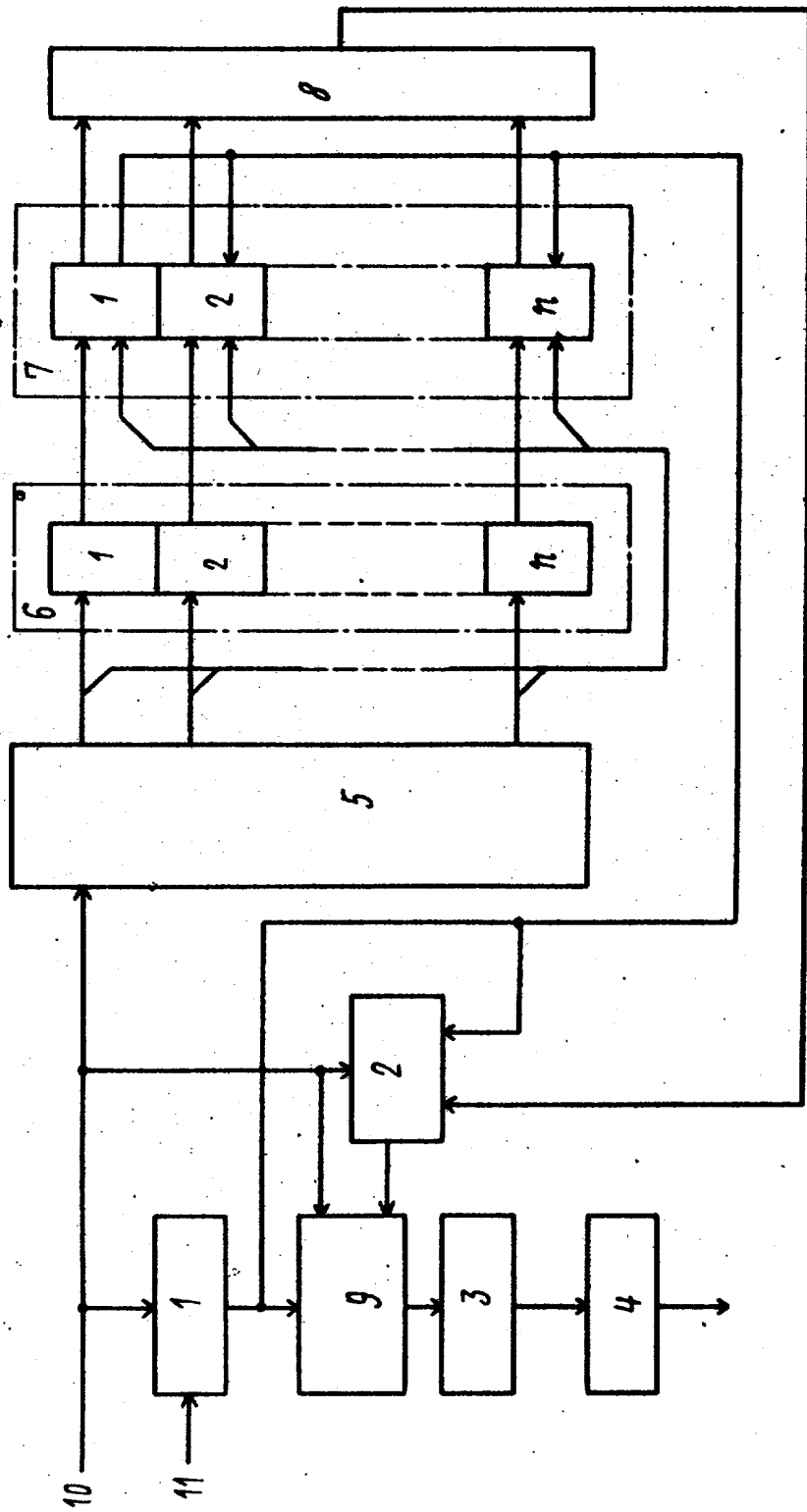
третьей группы блока памяти соединены с выходом первого регистра, с вторым входом первой схемы сравнения, выход элемента ИЛИ соединен с третьим входом первой схемы сравнения, выходы второго формирователя импульсов подсоединены к входам дешифратора.

2. Устройство по п. 1, отличающееся тем, что второй формирователь импульсов содержит сумматор, первый вход которого является первым входом второго формирователя импульсов, второй распределитель импульсов и счетчик, причем первый вход распределителя и вход счетчика являются вторым входом второго формирователя, выход счетчика соединен с первым входом второго регистра, с вторым входом второго распределителя импульсов и с первым входом второй схемы сравнения, второй вход ко-

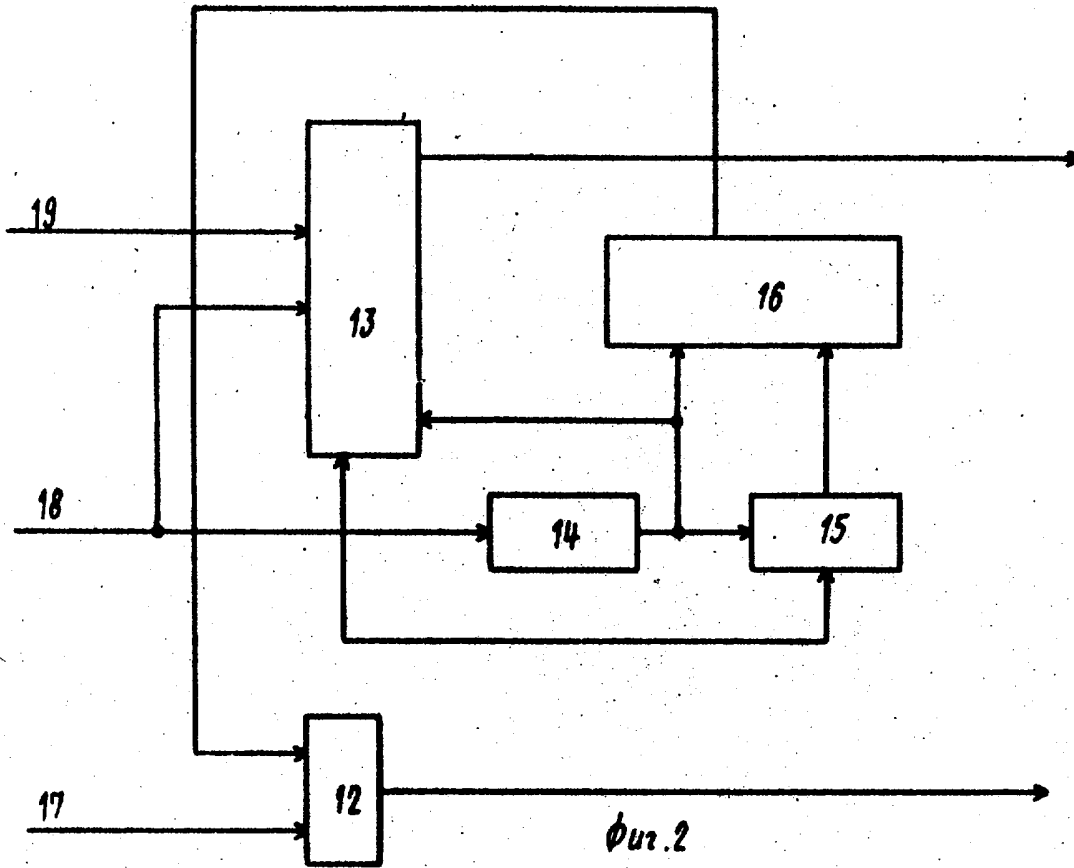
торой соединен с выходом второго регистра, второй вход которого соединен с первым выходом второго распределителя импульсов, второй выход которого является первым выходом второго формирователя импульсов, выход сумматора является вторым выходом второго формирователя импульсов, второй вход сумматора соединен с выходом второй схемы сравнения, а третий вход второго распределителя импульсов является третьим входом второго формирователя импульсов.

Источники информации,

- принятые во внимание при экспертизе
1. Авторское свидетельство СССР № 364003, кл. G 06 K 15/14, 1970.
 2. Авторское свидетельство СССР № 618763, кл. G 06 K 15/14, 1978 (прототип).



Фиг. 1



Редактор Т. Парфенова Составитель Н. Панфилов Корректор А. Гриценко
 Техред А. Бабинцев

Заказ 4215/54 Тираж 731 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4