

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月3日(03.10.2024)



(10) 国際公開番号

WO 2024/202681 A1

(51) 国際特許分類:

H01L 25/04 (2023.01) H01L 27/146 (2006.01)
H01L 23/36 (2006.01)

神奈川県厚木市旭町四丁目14番
1号 Kanagawa (JP).

(21) 国際出願番号: PCT/JP2024/005645

(22) 国際出願日: 2024年2月19日(19.02.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-055472 2023年3月30日(30.03.2023) JP

(72) 発明者: 安川 浩永 (YASUKAWA Hirohisa);
〒2430014 神奈川県厚木市旭町四丁目14
番1号 ソニーセミコンダクタソリューシ
ョンズ株式会社内 Kanagawa (JP).

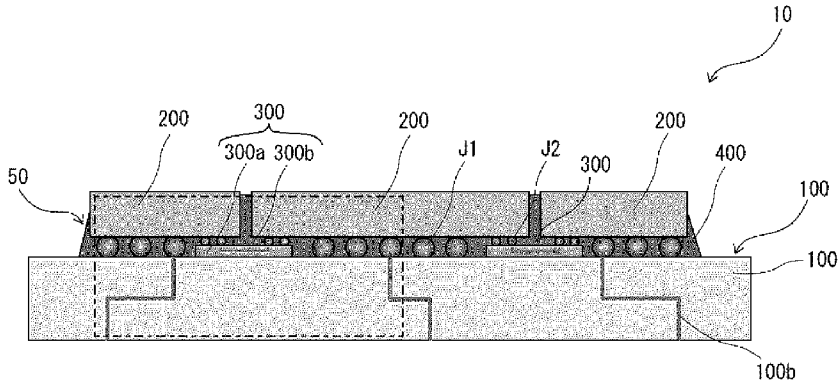
(74) 代理人: 渡邊 薫 (WATANABE Kaoru);
〒1080014 東京都港区芝四丁目10番5
号 オーキッドプレイス田町ビル6階 薫
風国際特許事務所 Tokyo (JP).

(71) 出願人: ソニーセミコンダクタソリューシ
ョンズ株式会社(SONY SEMICONDUCTOR SO-
LUTIONS CORPORATION) [JP/JP]; 〒2430014

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) Title: SUBSTRATE DEVICE, ELECTRONIC DEVICE, ELECTRONIC APPARATUS, METHOD FOR MANU-
FACTURING ELECTRONIC DEVICE, AND METHOD FOR MANUFACTURING ELECTRONIC APPARATUS

(54) 発明の名称: 基板装置、電子装置、電子機器、電子装置の製造方法及び電子機器の製造方法



(57) Abstract: Provided is a substrate device that has a wiring layer electrically connecting a plurality of dies, and with which it is possible to achieve an increase in productivity while suppressing deterioration of electric characteristics. A substrate device according to the present technology is provided with a wiring substrate, and a wiring layer which is provided so as to protrude from one surface of the wiring substrate and that electrically connects a plurality of dies. According to the substrate device of the present technology, it is possible to provide a substrate device that has a wiring layer electrically connecting a plurality of dies, and with which it is possible to achieve an increase in productivity while suppressing deterioration of electrical characteristics.

(57) 要約: 複数のダイを電氣的に接続する配線層を備える基板装置であって、電気特性の低下を抑制しつつ生産性を向上することができる基板装置を提供すること。本技術に係る基板装置は、配線基板と、前記配線基板の一面に突設され、複数のダイを電氣的に接続する配線層と、を備える。本技術に係る基板装置によれば、複数のダイを電氣的に接続する配線層を備える基板装置であって、電気特性の低下を抑制しつつ生産性を向上することができる基板装置を提供することができる。

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：基板装置、電子装置、電子機器、電子装置の製造方法及び電子機器の製造方法

技術分野

[0001] 本開示に係る技術（以下「本技術」とも呼ぶ）は、基板装置、電子装置、電子機器、電子装置の製造方法及び電子機器の製造方法に関する。

背景技術

[0002] 従来、配線基板のキャビティ内に配置されるブリッジ構造（配線層）を介して複数のダイを電氣的に接続する基板装置が知られている（例えば特許文献1、2参照）。

[0003] 従来の基板装置では、ブリッジ構造が、配線基板及び複数のダイとは別体（別部品）である。

先行技術文献

特許文献

[0004] 特許文献1：特開2021-153172号公報
特許文献2：特開2018-129528号公報

発明の概要

発明が解決しようとする課題

[0005] このため、従来の基板装置では、電気特性の低下を抑制しつつ生産性を向上することに関して改善の余地があった。

[0006] そこで、本技術は、複数のダイを電氣的に接続する配線層を備える基板装置であって、電気特性の低下を抑制しつつ生産性を向上することができる基板装置を提供することを主目的とする。

課題を解決するための手段

[0007] 本技術は、配線基板と、

前記配線基板の一面に突設され、複数のダイを電氣的に接続する配線層と、

を備える、基板装置を提供する。

前記一面は、平坦面であってもよい。

前記配線基板と前記複数のダイの各々とは第1接合部を介して接続され、前記配線層と前記複数のダイの各々とは第2接合部を介して接続されていてもよい。

前記第2接合部が前記第1接合部よりも小さくてもよい。

前記第1及び第2接合部の各々は、バンプであってもよい。

前記第1及び第2接合部は、金属接合部であってもよい。

前記第2接合部のピッチに対する前記第1接合部のピッチの比率は、2.0以上5.0以下であってもよい。

前記配線層は、少なくとも2つの前記ダイの平面配置に応じた平面視形状を有していてもよい。

前記平面視形状は、四角形、L字形、T字形、クロス形、U字形、曲線形又はこれらのうちの少なくとも2つの組み合わせであってもよい。

前記基板装置は、前記配線層を複数備えていてもよい。

前記配線層は、絶縁膜と、前記絶縁膜の内部に配置された配線と、を有し、前記絶縁膜は、誘電体材料からなってもよい。

前記配線基板は、基板と、前記基板の内部に配置された配線と、を有し、前記基板は、有機基板、FOWLP又はFOPLP、セラミック基板及びガラス基板のいずれかを含んでいてもよい。

前記複数のダイの前記配線基板側とは反対側の面上に跨って配置されたヒートスプレッドを更に備えていてもよい。

前記配線基板と前記複数のダイとの間の前記第1接合部の周辺、及び、前記配線層と前記複数のダイとの間の前記第2接合部の周辺にアンダーフィルが充填されていてもよい。 複数のダイと、配線基板と、前記配線基板の一面に

突設され、前記複数のダイのうち少なくとも2つを電氣的に接続する配線層とを含む基板装置と、を備えていてもよい。

本技術は、複数のダイと、

配線基板と、前記配線基板の一面に突設され、前記複数のダイのうち少なくとも2つを電氣的に接続する配線層とを含む基板装置と、

を含む、電子装置と、

前記電子装置が実装される回路基板と、

を備える、電子機器も提供する。

本技術は、配線基板上に配線層を凸状に形成する工程と、

複数のダイの各々と前記配線基板とを第1接合部を介して接続するとともに、前記複数のダイの各々と前記配線層とを第2接合部を介して接続する工程と、

を含む、電子装置の製造方法も提供する。

前記形成する工程は、感光性誘電体膜の面内方向の一部内に配線が形成された層を前記配線基板上に形成するサブ工程と、前記層から前記感光性誘電体膜の面内方向の他部をエッチングにより除去するサブ工程と、を含んでもよい。

前記形成する工程は、前記配線基板上に誘電体膜を積層するサブ工程と、前記誘電体膜をエッチングして溝を形成するサブ工程と、前記溝が形成された前記誘電体膜上に金属膜を形成するサブ工程と、前記金属膜を研削して配線を形成するサブ工程と、を含むサイクルを複数回繰り返してもよい。

本技術は、配線基板上に配線層を凸状に形成する工程と、

複数のダイの各々と前記配線基板とを第1接合部を介して接続するとともに、前記複数のダイの各々と前記配線層とを第2接合部を介して接続し、電子装置を生成する工程と、前記電子装置を回路基板に実装する工程と、

を含む、電子機器の製造方法も提供する。

図面の簡単な説明

[0008] [図1]本技術の一実施形態に係る電子装置の断面構成を概略的に示す図である。

[図2]本技術の一実施形態に係る電子装置の一部の断面構成を詳細に示す図である。

[図3]本技術の一実施形態に係る電子装置の平面構成を概略的に示す図である。

[図4]本技術の一実施形態に係る電子装置の凸状配線層付近の平面構成を詳細に示す図である。

[図5]ボール搭載法（その１）により異なるサイズのバンプを形成する方法について説明するための図である。

[図6]ボール搭載法（その２）により異なるサイズのバンプを形成する方法について説明するための図である。

[図7]ペースト印刷法により異なるサイズのバンプを形成する方法について説明するための図である。

[図8]メッキ法により異なるサイズのバンプを形成する方法について説明するための図である。

[図9]図 9 A は、本技術の一実施形態の実施例 1 に係る電子装置の平面構成を概略的に示す図である。図 9 B は、本技術の一実施形態の実施例 2 に係る電子装置の平面構成を概略的に示す図である。

[図10]図 10 A は、本技術の一実施形態の実施例 3 に係る電子装置の平面構成を概略的に示す図である。図 10 B は、本技術の一実施形態の実施例 4 に係る電子装置の平面構成を概略的に示す図である。

[図11]図 11 A は、本技術の一実施形態の実施例 5 に係る電子装置の平面構成を概略的に示す図である。図 11 B は、本技術の一実施形態の実施例 6 に係る電子装置の平面構成を概略的に示す図である。

[図12]図 1 の電子装置の製造方法の一例を説明するためのフローチャートである。

[図13]図13A及び図13Bは、それぞれ図1の電子装置の製造方法の工程毎の断面図である。

[図14]図14A及び図14Bは、それぞれ図1の電子装置の製造方法の工程毎の断面図である。

[図15]図15A及び図15Bは、それぞれ図1の電子装置の製造方法の工程毎の断面図である。

[図16]図16A及び図16Bは、それぞれ図1の電子装置の製造方法の工程毎の断面図である。

[図17]図17A及び図17Bは、それぞれ図1の電子装置の製造方法の工程毎の断面図である。

[図18]図1の電子装置の製造方法の工程毎の断面図である。

[図19]本技術の一実施形態に係る電子装置を備える電子機器の断面構成を概略的に示す図である。

[図20]図19の電子機器の製造方法の一例を説明するためのフローチャートである。

[図21]図21A及び図21Bは、それぞれ図19の電子機器の製造方法の工程毎の断面図である。

[図22]本技術の一実施形態の実施例7に係る電子装置の一部の断面構成を詳細に示す図である。

[図23]本技術の一実施形態の実施例8に係る電子装置の一部の断面構成を詳細に示す図である。

[図24]本技術の一実施形態の実施例9に係る電子装置の一部の断面構成を詳細に示す図である。

[図25]本技術の一実施形態の実施例10に係る電子装置の一部の断面構成を詳細に示す図である。

[図26]本技術の一実施形態の実施例11に係る電子装置の一部の断面構成を詳細に示す図である。

[図27]本技術の一実施形態の実施例12に係る電子装置の一部の断面構成を詳細に示す図である。

[図28]本技術の一実施形態に係る電子装置を備える電子機器の一例であるHPCの機能を示すブロック図である。

[図29]図28のノード（コンピューティングサーバ）の構成例を示す図である。

[図30]本技術の一実施形態に係る電子装置を備える電子機器が搭載された移動体を示す図である。

[図31]本技術の一実施形態に係る電子装置が備える基板装置の断面構成を概略的に示す図である。

[図32]図32A及び図32Bは、それぞれダマシンプロセスの工程毎の断面図及び平面図である。

[図33]図33A及び図33Bは、それぞれダマシンプロセスの工程毎の断面図及び平面図である。

[図34]図34A及び図34Bは、それぞれダマシンプロセスの工程毎の断面図及び平面図である。

[図35]図35A及び図35Bは、それぞれダマシンプロセスの工程毎の断面図及び平面図である。

[図36]図36A及び図36Bは、それぞれダマシンプロセスの工程毎の断面図及び平面図である。

[図37]本技術を適用した電子装置の使用例を示す図である。

[図38]本技術を適用した電子装置を備える電子機器の一例の機能ブロック図である。

[図39]車両制御システムの概略的な構成の一例を示すブロック図である。

[図40]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0009] 以下に添付図面を参照しながら、本技術の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有す

る構成要素については、同一の符号を付することにより重複説明を省略する。以下に説明する実施形態は、本技術の代表的な実施形態を示したものであり、これにより本技術の範囲が狭く解釈されることはない。本明細書において、本技術に係る基板装置、電子装置、電子機器、電子装置の製造方法及び電子機器の製造方法が複数の効果を奏することが記載される場合でも、本技術に係る基板装置、電子装置、電子機器、電子装置の製造方法及び電子機器の製造方法は、少なくとも1つの効果を奏すればよい。本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0010] また、以下の順序で説明を行う。

0. 導入

1. 本技術の一実施形態に係る電子装置及び該電子装置を備える電子機器

[0011] <0. 導入>

従来、配線基板のキャビティ内に配置されるブリッジ構造を介して、自由レイアウトされた複数のダイを電氣的に接続することにより、広帯域化・配線設計柔軟化・電力効率向上を図ることができる基板装置が知られている（例えば特許文献1、2参照）。

[0012] しかしながら、従来の基板装置では、配線基板とは別部品のブリッジ構造を配線基板のキャビティへ実装する工程が必要になることや、ブリッジ構造と配線基板との間の接続バンプが必要になることで寄生容量・抵抗が大きくなり電気特性の低下を招くというデメリットがある。

[0013] そこで、発明者は、鋭意検討の末、基板装置において、配線基板に凸状の配線層を一体に形成すること、すなわち配線基板の一面に配線層を突設させることにより、上記デメリットを解消することに成功した。さらに、発明者は、この新規知見が導入された基板装置の他、該基板装置を備える電子装置、該電子装置を備える電子機器も開発した。

[0014] 以下、本技術の一実施形態に係る電子装置及び該電子装置を備える電子機器について、図面を用いて詳細に説明する。以下では、便宜上、図1等の断面図における上方を上、下方を下として説明する。

[0015] < 1. 本技術の一実施形態に係る電子装置及び該電子装置を備える電子機器 >

[0016] ≪電子装置の構成≫

(全体構成)

図1は、本技術の一実施形態に係る電子装置10の断面構成を概略的に示す図である。図2は、本技術の一実施形態に係る電子装置10の一部の断面構成を詳細に示す図である。図2は、図1の一点鎖線で囲まれた部分を抜き出して詳細に示す図である。図3は、本技術の一実施形態に係る電子装置10の平面構成を概略的に示す図である。図4は、本技術の一実施形態に係る電子装置10の凸状配線層付近の平面構成を詳細に示す図である。図4は、図3の破線で囲まれた部分の一断面（横断面）を抜き出して詳細に示す図である。

[0017] 電子装置10-1は、一例として図1に示すように、基板装置50（図3参照）と、複数のダイ200とを備える。

[0018] ダイ200は、例えば撮像チップ、ロジックチップ、メモリチップ、CPUチップ、AIチップ、インターフェースチップ等のICチップ（集積回路が形成された半導体チップ）である。

[0019] 基板装置50は、一例として、配線基板100と、該配線基板100の一面（上面）に突設され、複数のダイ200を電氣的に接続する配線層300とを備える。配線層300は、配線基板100の一面（上面）に凸状に一体に形成されている。そこで、本明細書において、配線層300を「凸状配線層」とも呼ぶ。

[0020] 配線基板100の一面（上面）は、平坦面である。すなわち、配線基板100には従来のブリッジ構造が配置されるようなキャビティが形成されておらず、凸状配線層が該平坦面から上方に突出している。

[0021] ここでは、一例として、5つのダイ200が、図3に示すようなレイアウトで配置されている。すなわち、図3に示すように、5つのダイ200は、1つの大型のダイ200と、該ダイ200の周辺に配置された4つの小型のダイ200の各々が配線層300を介して電氣的に接続されている。すなわち、

基板装置 50 は、一例として、複数（例えば 4 つ）の凸状配線層を有している。

[0022] 図 1 に戻り、配線基板 100 と複数のダイ 200 の各々が第 1 接合部 J1 を介して接続され、配線層 300 と複数のダイ 200 の各々が第 2 接合部 J2 を介して接続されている。第 1 及び第 2 接合部 J1、J2 は、一例として、いずれも複数（多数）設けられている。

[0023] 第 1 及び第 2 接合部 J1、J2 の各々は、一例として bumps である。該 bumps は、例えば半田ボールである。第 2 接合部 J2 としての bumps は、第 1 接合部 J1 としての bumps よりも小さい。これにより、ダイ 200 間を接続する配線を高密度化でき且つ配線長を短くすることができる。

[0024] 配線基板 100 は、基板 100a と、該基板 100a の内部に配置された内部配線 100b とを有している。基板 100a は、一例として、例えば、繊維クロスに樹脂を含浸したプリプレグ、味の素ビルドアップフィルム（ABF、登録商標）、セラミック、ガラス、PI（Polyimide）、PBO（Polybenzoxazole）、SiO₂、SiN、SiON 等の誘電体材料からなる絶縁膜である。配線 100b は、例えば Al、Cu、W 等の金属からなる。図 2 に示すように、内部配線 100b は、横配線 100b1 及びビア 100b2 を含んで構成される。配線基板 100 は、一例として、基板 100a の厚さ方向の一部である層間絶縁膜及び横配線 100b1 が交互に積層された多層構造を有する。上下に隣接する横配線 100b1 同士がビア 100b2 を介して接続されている。

[0025] 各配線層 300 は、絶縁膜 300a と、絶縁膜 300a の内部に配置された内部配線 300b とを有する。絶縁膜 300a は、例えば PI（Polyimide）、PBO（Polybenzoxazole）、SiO₂、SiN、SiON 等の誘電体材料からなる絶縁膜である。内部配線 300b は、例えば Al、Cu、W 等の金属からなる。内部配線 300b は、横配線 300b1 及びビア 300b2 を含んで構成される。各配線層 300 は、一例として、絶縁膜 300a の厚さ方向の一部である層間絶縁膜及び横配線 300b1 が交互に

積層された多層構造を有する。上下に隣接する横配線 300b2 同士がビア 300b2 を介して接続されている。

[0026] 各ダイ 200 の下面の、配線基板 100 に対向する位置に設けられたダイ側接続端子 T21 と、配線基板 100 の上面の、ダイ側接続端子 T21 に対応する位置に設けられた基板側接続端子 T12 とが第 1 接合部 J1 を介して接続されている。ダイ側接続端子 T21 は、ダイ 200 の回路に接続されている。基板側接続端子 T12 は、配線基板 100 の内部配線 100b に接続されている。

[0027] 各ダイ 200 の下面の、配線層 300 に対向する位置に設けられたダイ側接続端子 T23 と、配線層 300 の上面の、ダイ側接続端子 T23 に対応する位置に設けられた配線層側接続端子 T32 とが第 2 接合部 J2 を介して接続されている。ダイ側接続端子 T23 は、ダイ 200 の回路に接続されている。配線層側接続端子 T32 は、配線層 300 の内部配線 300b に接続されている。

[0028] 基板 100a の上面の、配線層 300 が形成された領域には、基板側接続端子 T13 が設けられている。基板側接続端子 T13 は、配線基板 100 の内部配線 100b 及び配線層 300 の内部配線 300b に接続されている。

[0029] 基板 100a の下面には、回路基板 800（図 19 参照）に接続するための基板側接続端子 T10 が設けられている。基板側接続端子 T10 は、内部配線 100b に接続されている。基板 100a の下面には、基板側接続端子 T10 を露出させるようにソルダーレジスト 500 が設けられている。

[0030] 図 4 に示すように、凸状配線層は、一例として、平面視において約 2mm×6mm（X=2mm、Y=6mm）の矩形状である。凸状配線層の高さは、一例として、60μm～70μm である。

[0031] 第 2 接合部 J2 のピッチ（バンプピッチ）は、例えば 20μm 以上 50μm 以下（例えば 40μm）、第 1 接合部 J1 のピッチ（バンプピッチ）は 100μm 以上である。なお、凸状配線層のサイズや各バンプピッチはより小さくてもよいし、より大きくてもよい。いずれにしても、第 2 接合部 J2 のピッチに

対する第1接合部J1のピッチの比率は、2.0以上5.0以下であることが好ましい。

[0032] ここでは、凸状配線層のバンプレイアウトは表層配線で配線し易いように千鳥配置とされているが、例えば格子配置にしてもよい。また、凸状配線層は多層構造を有しているため、表層以外の例えば2層目、3層目を用いてダイ200同士を接続してもよい。

[0033] 配線基板100と複数のダイ200との間の第1接合部J1の周辺、及び、配線層300と複数のダイ200との間の第2接合部J2の周辺にアンダーフィル400が充填されている。これにより、各ダイ200の動作・停止に伴う温度ストレスに対するバンプ接続信頼性を向上させることができる。アンダーフィル400は、主にエポキシ樹脂を主剤として、線膨張係数の小さな酸化ケイ素等のフィラーを含有していてもよい。なお、電子装置10において、アンダーフィル400は必須ではない。

[0034] (第1及び第2接合部の形成法)

第1及び第2接合部J1、J2、すなわち異なるサイズのバンプを形成する手法は大別すると、ボール搭載法、ペースト印刷法、メッキ法の3種類がある。

[0035] 図5は、ボール搭載法(その1)により異なるサイズのバンプを形成する方法について説明するための図である。図5に示すボール搭載法では、基板S上に配置された、大きさが異なる複数種類(例えば2種類)の開口を有するメタルマスクMMの各開口内にブラシBを用いて該開口の大きさに対応するサイズの半田ボールSBを挿入することにより、基板S上に異なるサイズの半田バンプを形成する。

[0036] 図6は、ボール搭載法(その2)により異なるサイズのバンプを形成する方法について説明するための図である。図6に示すボール搭載法では、基板上に配置された、半田ボールマウンターの半田ボール搭載ヘッドから、大きさが異なる複数種類(例えば2種類)の開口を有するメタルマスクMMに対して該複

数種類の開口の各々の大きさに対応するサイズの半田ボールS Bを吐出することにより、基板上に異なるサイズの半田バンプを形成する。

[0037] 図7は、ペースト印刷法により異なるサイズのバンプを形成する方法について説明するための図である。図7に示すペースト印刷法では、大きさが異なる複数種類（例えば2種類）の開口を有するメタルマスクMMをマスクとして基板S上に半田ペーストS PをスキージS Qを用いて印刷してから、リフローすることにより、基板S上に異なるサイズの半田バンプを形成する。

[0038] 図8は、メッキ法により異なるサイズのバンプを形成する方法について説明するための図である。図8に示すメッキ法では、大きさが異なる複数種類（例えば2種類）の開口を有するフォトレジストP Rをマスクとして基板S上に電解メッキ法又は無電解メッキ法にて半田ペーストS Pを成長させてからリフローすることにより、基板S上に異なるサイズの半田バンプを形成する。

[0039] （配線層の平面視形状のバリエーション）

各配線層300は、例えば以下の実施例1～6のように、該配線層300に対応する少なくとも2つのダイ200の平面配置に応じた平面視形状を有することが好ましい。該平面視形状としては、例えば四角形、L字形、T字形、クロス形、U字形、曲線形又はこれらのうちの少なくとも2つの組み合わせが挙げられる。

[0040] （実施例1）

図9Aは、本技術の一実施形態の実施例1に係る電子装置10-1の平面構成を概略的に示す図である。電子装置10-1では、大型のダイ200と、その両側の各々に配置された2つの小型のダイ200の各々が、平面視四角形（平面視線形状）の配線層300を介して接続されている。ここでは、配線層300が合計4つ設けられている。

[0041] （実施例2）

図9Bは、本技術の一実施形態の実施例2に係る電子装置10-2の平面構成を概略的に示す図である。電子装置10-2では、平面視L字状に配置さ

れた複数（例えば3つ）の平面視矩形のダイ200が、平面視L字状の配線層300を介して接続されている。

[0042] （実施例3）

図10Aは、本技術の一実施形態の実施例3に係る電子装置10-3の平面構成を概略的に示す図である。電子装置10-3では、平面視T字状の間隙を形成するように配置された複数（例えば3つ）の平面視矩形のダイ200が、平面視T字状の配線層300を介して接続されている。

[0043] （実施例4）

図10Bは、本技術の一実施形態の実施例4に係る電子装置10-4の平面構成を概略的に示す図である。電子装置10-4では、平面視T字状に配置された（平面視U字状の間隙を形成するように配置された）複数（例えば4つ）の平面視矩形のダイ200が、平面視U字状の配線層300を介して接続されている。

[0044] （実施例5）

図11Aは、本技術の一実施形態の実施例5に係る電子装置10-5の平面構成を概略的に示す図である。電子装置10-5では、平面視クロス状の間隙を形成するように配置された（平面視正方格子状に配置された）複数（例えば4つ）の平面視正方形のダイ200が、平面視クロス状の配線層300を介して接続されている。

[0045] （実施例6）

図11Bは、本技術の一実施形態の実施例6に係る電子装置10-6の平面構成を概略的に示す図である。電子装置10-6では、平面視クロス状の間隙を形成するように配置された（平面視正方格子状に配置された）複数（例えば4つ）の平面視正方形のダイ200が、平面視で四方に凸の花びら状の配線層300を介して接続されている。

[0046] ≪基板装置及び電子装置の効果≫

以上説明した本技術の一実施形態に係る電子装置10（実施例1～6に係る電子装置10-1～10-6を含む）が備える基板装置50は、配線基板1

00と、配線基板100の一面に突設され、複数のダイ200を電氣的に接続する配線層300と、を備える。

[0047] この場合、配線層300を配線基板100へ実装する工程が不要であり、配線層300と配線基板100との間の接続バンプが不要であり寄生容量・抵抗が大きくなることを抑制できる。

[0048] 結果として、基板装置50によれば、複数のダイを電氣的に接続する配線層を備える基板装置であって、電気特性の低下を抑制しつつ生産性を向上可能な基板装置を提供することができる。

[0049] 本技術の一実施形態に係る電子装置10は、複数のダイ200と基板装置50とを備える。これにより、電気特性の低下を抑制しつつ生産性を向上可能な電子装置を提供することができる。

[0050] 《電子装置の製造方法》

以下、本技術の一実施形態に係る電子装置10（実施例1～6の電子装置10-1～10-6を含む）の製造方法について、図12のフローチャート等を参照して説明する。

[0051] 最初のステップS1では、支持基板700に配線基板100を接合する（図13A参照）。具体的には、支持基板700に配線基板100を剥離可能な接着剤600で貼り合わせる。接着剤600は、例えばレーザ剥離、機械剥離、熱剥離等の、配線基板100と支持基板700との間の接合を解除可能な剥離手法に用いられるものであればよい。

[0052] 次のステップS2では、配線基板100上に凸状配線層を形成する。具体的には、まず、感光性誘電体材料300aを配線基板100の全面に塗布して、露光及び現像にて凸状配線層のビアホール形成を行う（図13B参照）。次いで、シードスパッタによりシード層150を形成する（図14A参照）。シード層150の材料は、例えばチタン銅合金（Ti/Cu）等である。次いで、凸状配線層の1層目のビア300b2及び横配線300b1を再配線層（RDL: Redistribution Layer）メッキ工程により形成する。その後、シード層150の不要部分をエッチングで除去する（図1

4 B 参照)。以後、感光性誘電体材料 300 a m、ビア 300 b 2 及び横配線 300 b 1 を形成する工程を繰り返し行い、多層構造の配線層を形成する (図 15 A 参照)。次いで、感光性誘電体材料 300 a m の全面にレジスト R を塗布して、露光及び現像にて凸状配線層が形成される領域を覆うレジスト R 以外のレジスト R を除去する (図 15 B 参照)。次いで、レジスト R をマスクとして、凸状配線層の感光性誘電体材料 300 a m 以外の感光性誘電体材料 300 a m をエッチングにより除去する (図 16 A 参照)。次いで、凸状配線層上のレジスト R を除去する (図 16 B 参照)。

[0053] 次のステップ S 3 では、複数のダイ 200 を実装する (図 17 A 参照)。具体的には、例えばマスリフロー又は熱圧着 (TCB: Thermal Compression Bonding) にて、各ダイ 200 と配線基板 100 とを第 1 接合部 J 1 を介して接合し、且つ、各ダイ 200 と配線層 300 とを第 2 接合部 J 2 を介して接合する。

[0054] 次のステップ S 4 では、アンダーフィル 400 を充填する (図 17 B 参照)。具体的には、配線基板 100 と複数のダイ 200 との間の第 1 接合部 J 1 の周辺、及び、配線層 300 と複数のダイ 200 との間の第 2 接合部 J 2 の周辺にアンダーフィル 400 を充填する。

[0055] 最後のステップ S 5 では、支持基板 700 を除去する (図 18 参照)。具体的には、支持基板 700 を配線基板 100 から剥離する。

[0056] なお、凸状配線層の絶縁膜 300 a には、感光性誘電体材料に代えて非感光性誘電体材料を用いてもよい。この場合、凸状配線層の内部配線 300 b の形成をダマシンプロセスで行うことができるが、メッキ法よりも微細配線形成 (L/S (Line and Space) = $1/1\mu\text{m}$ 以下) が可能になる。また、凸状配線層の絶縁膜 300 a にガラス材料を用いてもよい。この場合は、凸状配線層とダイ 200 との線膨張係数のミスマッチが小さくなり、バンプ接続信頼性が向上する効果がある。以下、感光性誘電体材料を用いる電子装置 10 の製造方法を「製造方法 1」と呼び、非感光性誘電体材料を用いる電子装置 10 の製造方法を「製造方法 2」と呼ぶ。

[0057] ≪電子装置の製造方法の効果≫

以上説明した電子装置 10（実施例 1～6 の電子装置 10-1～10-6 を含む）の製造方法は、配線基板 100 上に配線層 300 を凸状に形成する工程と、複数のダイ 200 の各々と配線基板 100 とを第 1 接合部 J1 を介して接続するとともに、複数のダイ 200 の各々と配線層 300 とを第 2 接合部 J2 を介して接続する工程と、を含む。

[0058] 電子装置 10 の製造方法によれば、配線基板 100 へ配線層 300 を実装する必要がないので、生産性を向上することができる。

[0059] 電子装置 10 の製造方法 1 は、配線基板 100 上に配線層 300 を凸状に形成する工程が、感光性誘電体膜（感光性誘電体材料 300a m）の面内方向の一部内に内部配線 300b が形成された層を配線基板 100 上に形成するサブ工程と、該層から感光性誘電体膜（感光性誘電体材料 300a m）の面内方向の他部をエッチングにより除去するサブ工程と、を含む。

[0060] 電子装置 10 の製造方法 2 は、配線基板 100 上に配線層 300 を凸状に形成する工程が、配線基板 WB 上に誘電体膜 DF（非感光性誘電体材料）を積層するサブ工程（図 32A の断面図及び図 32B の平面図参照）と、該誘電体膜 DF をエッチングして溝 T を形成するサブ工程（図 33A の断面図及び図 33B の平面図参照）と、該溝 T が形成された誘電体膜 DF 上に金属膜 MF を形成するサブ工程（図 34A の断面図及び図 34B の平面図参照）と、金属膜 MF を研削して（図 35A の断面図及び図 35B の平面図参照）金属配線（MW）を形成するサブ工程（図 36A の断面図及び図 36B の平面図参照）と、を含むサイクル（ダマシンプロセス）を複数回繰り返す。

[0061] ≪電子機器の構成≫

図 19 は、本技術の一実施形態に係る電子装置 10 を備える電子機器 1 の断面構成を概略的に示す図である。

[0062] 電子機器 1 は、図 19 に示すように、電子装置 10 と、該電子装置 10 が実装される回路基板 800 とを備える。

[0063] 電子装置 10 と回路基板 800 とが、第 3 接合部 J 3 を介して電氣的に接続されている。第 3 接合部 J 3 は、例えば半田バンプである。なお、第 3 接合部 J 3 は、電子装置 10 の構成要素であってもよいし、構成要素でなくてもよい。

[0064] 《電子機器の製造方法》

以下、電子機器 1 の製造方法について、図 20 のフローチャート等を参照して説明する。

[0065] 図 20 のステップ S 11 ～ステップ S 15 は、図 12 のステップ S 1 ～ステップ S 5 と同様である。

[0066] 最後のステップ S 16 では、電子装置 10 を回路基板 800 に実装する。具体的には、先ず、電子装置 10 の基板側接続端子 T 10 に第 3 接合部 J 3 となる半田ボールを搭載する（図 21 A 参照）。次いで、例えばマスリフロー又は熱圧着（TCB: Thermal Compression Bonding）にて、電子装置 10 と回路基板 800 とを第 3 接合部 J 3 を介して電氣的に接続する（図 21 B 参照）。

[0067] 《電子機器及び該電子機器の製造方法の効果》

以上説明した本技術の一実施形態に係る電子装置 10 を備える電子機器 1 は、電子装置 10 と該電子装置 10 が実装される回路基板 800 とを備える。これにより、電気特性の低下を抑制しつつ生産性を向上可能な電子機器を提供することができる。

[0068] 本技術に係る電子機器 1 の製造方法は、配線基板 100 上に配線層 300 を凸状に形成する工程と、複数のダイ 200 の各々と配線基板 100 とを第 1 接合部 J 1 を介して接続するとともに、複数のダイ 200 の各々と配線層 300 とを第 2 接合部 J 2 を介して接続し、電子装置 10 を生成する工程と、電子装置 10 を回路基板 800 に実装する工程と、を含む。

[0069] 電子機器 1 の製造方法によれば、配線基板 100 へ配線層 300 を実装する必要がないので、生産性を向上することができる。

[0070] （実施例 7）

図22は、本技術の一実施形態の実施例7に係る電子装置10-7の一部の断面構成を詳細に示す図である。図22に示す電子装置10-7は、配線基板100の基板100aが有機基板を含む。電子装置10-7によれば、基板100aが有機基板を含むため、低コスト化を図ることができる。

[0071] (実施例8)

図23は、本技術の一実施形態の実施例8に係る電子装置10-8の一部の断面構成を詳細に示す図である。図23に示す電子装置10-8では、配線基板100の基板100aがFOWLP (Fan Out Wafer Level Package) 又はFOPLP (Fan Out Panel Level Package) を含む。電子装置10-8の製造方法は、配線基板100に凸状配線層を形成する工程以降の製造工程が、図12に示す製造方法と同様である。

[0072] 電子装置10-8は、配線基板100上及び配線層300上に跨って配置されたダイ200に加えて、配線基板100の内部に配置されたダイ200（「内部ダイ」とも呼ぶ）を備える。内部ダイは、内部配線100bに接続されている。電子装置10-8によれば、ダイ200を配線基板100に内蔵することができるので、該ダイ200間の配線長を短くして電気特性を向上することができる、且つ、小型化を図ることができる。

[0073] (実施例9)

図24は、本技術の一実施形態の実施例9に係る電子装置10-9の一部の断面構成を詳細に示す図である。図24に示す電子装置10-9では、配線基板100の基板100aがセラミック基板を含む。電子装置10-9の製造方法は、配線基板100に凸状配線層を形成する工程以降の製造工程が、図12に示す製造方法と同様である。電子装置10-9によれば、基板100aがセラミック基板を含むため、高熱伝導率、低熱膨張係数、低誘電率、耐薬品性に優れる。

[0074] (実施例10)

図25は、本技術の一実施形態の実施例10に係る電子装置10-10の一部の断面構成を詳細に示す図である。図25に示す電子装置10-10では、配線基板100の基板100aがガラス基板（例えばホウ珪酸ガラス）を含む。電子装置10-10の製造方法は、配線基板100に凸状配線層を形成する工程以降の製造工程が、図12に示す製造方法と同様である。電子装置10-10によれば、配線基板100の基板100aがガラス基板（例えばホウ珪酸ガラス）を含むため、耐熱性、耐衝撃性に優れる。また、電子装置10-10によれば、基板100aに含まれるガラス基板（例えばホウ珪酸ガラス）は熱膨張係数がシリコンに近い（シリコン：2.4ppm/K、ホウ珪酸ガラス：3.2～3.8ppm/K）ため、第1及び第3接合部J1、J3の接続信頼性が向上する。

[0075]（実施例11）

図26は、本技術の一実施形態の実施例11に係る電子装置10-11の一部の断面構成を詳細に示す図である。図26に示す電子装置10-11では、第1及び第2接合部の各々は、金属接合部である。電子装置10-11において、第1及び第2接合部の各々は、例えばCu-Cu接合部である。

[0076] 以下、Cu-Cuハイブリッドボンディングを行う方法について説明する。まず、Cuからなるダイ側接続端子T21、T23の表面（下面）に、プラズマCVDでSiO₂膜450を形成して、CMP（Chemical Mechanical Polishing）にて平坦化する。配線基板100に凸状配線層が設けられた基板装置50に、表面（上面）の凹凸が無くなるように熱硬化性樹脂460を塗布してBステージ（半硬化状態）でCMPにて平坦化する。その後、アニーリング（200℃～300℃）を行い、ダイ側接続端子T21と基板側接続端子T12とを金属接合（固相拡散）させ、且つ、ダイ側接続端子T23と配線層側接続端子T32とを金属接合（固相拡散）させる。このアニーリングにより、ダイ200に形成されたSiO₂膜450と接合する、基板装置50に形成された熱硬化性樹脂460はCステージ（完全硬化状態）になる。以上のように、ダイ200と基板装置50とが金属接合で接

合されるため、接続バンプが不要であり、配線インダクタンス、配線抵抗が小さくなることで、電気特性が向上する効果がある。

[0077] なお、基板装置 50 に形成される熱硬化性樹脂 460 は、ダイ 200 との接合前に C ステージしておいてもよい。また、ダイ 200 と接続される、基板装置 50 の表面の樹脂材料は、熱硬化性樹脂に限らず、例えば熱可塑性樹脂、感光性誘電体材料、非感光性誘電体材料のいずれかであってもよい。

[0078] (実施例 12)

図 27 は、本技術の一実施形態の実施例 12 に係る電子装置 10-12 の一部の断面構成を詳細に示す図である。

[0079] 電子装置 10-12 は、複数のダイ 200 の配線基板 100 側とは反対側の面上に跨って配置されたヒートスプレッド 1100 を更に備える。これにより、各ダイ 200 からの効率的な熱拡散を行うことが可能になる。

[0080] ダイ 200 とヒートスプレッド 1100 との間に熱界面材料 1400 (TIM: Thermal Interface Material) を挟むことにより、界面の接触熱抵抗を下げることができる。TIM として、アルミナ (Al_2O_3)、窒化アルミ (AlN)、液体金属 (ガリウム、ガリウム合金) 等が挙げられる。

[0081] ヒートスプレッド 1100 は、配線基板 100 に支持部材 1200 を介して支持されている。支持部材 1200 の下端は、配線基板 100 に接着剤 1300 で固定されている。

[0082] 以上説明した一実施形態に係る電子装置 10 及びその実施例 1~12 に係る電子装置 10-1~10-12 の構成の一部を相互に矛盾しない範囲で組み合わせてもよい。また、電子装置 10 におけるダイ 200 及び凸状配線層の各々の形状、大きさ、個数等は、適宜変更可能である。例えば電子装置 10 におけるダイ 200 の個数は 2 つ以上であればよく、凸状配線層の個数は 1 つ以上であればよい。

[0083] (HPC)

図28は、一実施形態に係る電子装置10（例えば実施例1～12に係る電子装置10-1～10-12）を備える電子機器の一例であるHPC（ハイパフォーマンスコンピューティング）の機能を示すブロック図である。図29は、図28のノード（コンピューティングサーバ）の構成例を示す図である。

- [0084] HPCに用いられる電子装置10は、例えばCPU（Central Processing Unit）、GPU（Graphics Processing Unit）、FPGA（Field Programmable Gate Array）等のハードウェアを構成する。
- [0085] HPCの機能は、コンピューティングサーバ（図29参照）、ネットワーク、データストレージに大別される。コンピューティングサーバ、ネットワーク及びデータストレージの少なくとも1つを実現するために電子装置10が使用されうる。
- [0086] HPCアーキテクチャを構築するために、図28に示すように、クラスタを構成する複数（例えば数台～数千台）のコンピューティングサーバがネットワーク接続される。クラスタは、複数ある。クラスタの各コンピューティングサーバは、ノードと呼ばれる。クラスタの各ノードは互いに並行して動作するため、処理速度が向上し、HPCを実現できる。ソフトウェアプログラムとアルゴリズムは、クラスタ内のサーバ上で同時に実行される。クラスタがデータストレージにネットワーク接続され、出力が取得される。これらのコンポーネントがシームレスに動作し、様々なタスクを実行する。
- [0087] HPCが最大限のパフォーマンスで動作するには、各コンポーネントが他のコンポーネントと同じ速度を維持する必要がある。例えば、データストレージは、処理されるとすぐにコンピューティングサーバとの間でデータのフィードと取り込みを実行できる必要がある。同様に、ネットワークは、コンピューティングサーバとデータストレージとの間の高速データ転送をサポートできる必要がある。HPCのコンポーネントに電子装置10（実施例1～12の電子

装置 10-1～10-12を含む)を用いることにより、これらの性能を得ることが可能となる。

[0088] (移動体への応用)

本開示に係る技術(本技術)は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0089] 図30は、本技術の一実施形態に係る電子装置10(実施例1～12の電子装置10-1～10-12を含む)を備える電子機器が搭載された移動体の一例である自動車を示す図である。電子装置10は、例えば自動車のセンシングユニットの構成部品として使用される。当該センシングユニットは、例えば自動運転制御に用いられる。

[0090] (電子機器の使用例)

図37は、本技術に係る基板装置、電子装置又は電子機器が固体撮像装置(イメージセンサ)の少なくとも一部を構成する場合の使用例を示す図である。イメージセンサの少なくとも一部を構成する場合とは、例えば、複数のダイ200が、固体撮像素子が搭載された撮像チップ、ロジックチップ、メモリチップ、AIチップ、インターフェースチップ等を含む場合である。

[0091] 本技術の一実施形態に係る電子装置10(例えば実施例1～12に係る電子装置1～12)、該電子装置10が有する基板装置50、該電子装置10を備える電子機器は、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングするさまざまなケースに使用することができる。すなわち、図37に示すように、例えば、鑑賞の用に供される画像を撮影する鑑賞の分野、交通の分野、家電の分野、医療・ヘルスケアの分野、セキュリティの分野、美容の分野、スポーツの分野、農業の分野等において用いられる装置に使用することができる。

- [0092] 具体的には、鑑賞の分野においては、例えば、デジタルカメラやスマートフォン、カメラ機能付きの携帯電話機等の、鑑賞の用に供される画像を撮影するための装置に、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。
- [0093] 交通の分野においては、例えば、自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置に、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。
- [0094] 家電の分野においては、例えば、ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、テレビ受像機や冷蔵庫、エアコンディショナ等の家電に供される装置で、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。
- [0095] 医療・ヘルスケアの分野においては、例えば、内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置に、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。
- [0096] セキュリティの分野においては、例えば、防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置に、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。
- [0097] 美容の分野においては、例えば、肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープ等の、美容の用に供される装置に、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。
- [0098] スポーツの分野において、例えば、スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置に、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。
- [0099] 農業の分野においては、例えば、畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置に、本技術に係る基板装置、電子装置、電子機器のいずれかを使用することができる。

[0100] 次に、本技術に係る基板装置、電子装置、電子機器の使用例を具体的に説明する。例えば、本技術に係る基板装置、電子装置、電子機器は、固体撮像装置501の少なくとも一部として、例えばデジタルスチルカメラやビデオカメラ等のカメラシステムや、撮像機能を有する携帯電話など、撮像機能を備えたあらゆるタイプの電子機器に適用することができる。図38に、その一例として、電子機器510（カメラ）の概略構成を示す。この電子機器510は、例えば静止画または動画を撮影可能なビデオカメラであり、固体撮像装置501と、光学系（光学レンズ）502と、シャッタ装置503と、固体撮像装置501およびシャッタ装置503を駆動する駆動部504と、信号処理部505とを有する。

[0101] 光学系502は、被写体からの像光（入射光）を固体撮像装置501の画素領域へ導くものである。この光学系502は、複数の光学レンズから構成されていてもよい。シャッタ装置503は、固体撮像装置501への光照射期間および遮光期間を制御するものである。駆動部504は、固体撮像装置501の転送動作およびシャッタ装置503のシャッタ動作を制御するものである。信号処理部505は、固体撮像装置501から出力された信号に対し、各種の信号処理を行うものである。信号処理後の映像信号Doutは、メモリなどの記憶媒体に記憶されるか、あるいは、モニタ等に出力される。

[0102] （本技術を適用した基板装置、電子装置、電子機器の他の使用例）

本技術に係る基板装置、電子装置、電子機器は、例えば、TOF（Time Of Flight）センサなど、光を検出する他の電子機器の少なくとも一部へ適用することもできる。TOFセンサへ適用する場合は、例えば、直接TOF計測法による距離画像センサ、間接TOF計測法による距離画像センサへ適用することが可能である。直接TOF計測法による距離画像センサでは、フォトンの到来タイミングを各画素において直接時間領域で求めるため、短いパルス幅の光パルスを送信し、高速に応答する受信機で電气的パルスを生成する。その際の受信機に本開示を適用することができる。また、間接TOF

法では、光で発生したキャリアの検出と蓄積量が、光の到来タイミングに依存して変化する半導体素子構造を利用して光の飛行時間を計測する。

[0103] 図39は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0104] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図39に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(interface)12053が図示されている。

[0105] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0106] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグラмп等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

- [0107] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。
- [0108] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。
- [0109] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。
- [0110] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

- [0111] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。
- [0112] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12020 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。
- [0113] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 39 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。
- [0114] 図 40 は、撮像部 12031 の設置位置の例を示す図である。
- [0115] 図 40 では、車両 12100 は、撮像部 12031 として、撮像部 12101、12102、12103、12104、12105 を有する。
- [0116] 撮像部 12101、12102、12103、12104、12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。撮

像部 12101 及び 12105 で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0117] なお、図 40 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112, 12113 は、それぞれサイドミラーに設けられた撮像部 12102, 12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0118] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよい、位相差検出用の画素を有する撮像素子であってもよい。

[0119] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0120] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュー

タ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0121] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[0122] 以上、本開示に係る技術（本技術）が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部１２０３１等に適用され得る。具体的には、本開示の固体撮像装置１１１は、撮像部１２０３１に適用することができる。撮像部１２０３１に本開示に係る技術を適用することにより、歩留まりを向上させ、製造に係るコストを低減させることが可能となる。

[0123] また、本技術は、以下のような構成をとることもできる。

（１）配線基板と、

前記配線基板の一面に突設され、複数のダイを電氣的に接続する配線層と、

を備える、基板装置。

(2) 前記一面は、平坦面である、(1)に記載の基板装置。

(3) 前記配線基板と前記複数のダイの各々とは第1接合部を介して接続され、

前記配線層と前記複数のダイの各々とは第2接合部を介して接続されている、(1)又は(2)に記載の基板装置。

(4) 前記第2接合部が前記第1接合部よりも小さい、(3)に記載の基板装置。

(5) 前記第1及び第2接合部の各々は、バンプである、(3)又は(4)に記載の基板装置。

(6) 前記第1及び第2接合部は、金属接合部である、(3)～(5)のいずれか1つに記載の基板装置。

(7) 前記第2接合部のピッチに対する前記第1接合部のピッチの比率は、2.0以上5.0以下である、(3)～(6)のいずれか1つに記載の基板装置。

(8) 前記配線層は、少なくとも2つの前記ダイの平面配置に応じた平面視形状を有している、(1)～(7)のいずれか1つに記載の基板装置。

(9) 前記平面視形状は、四角形、L字形、T字形、クロス形、U字形、曲線形又はこれらのうちの少なくとも2つの組み合わせである、(8)に記載の基板装置。

(10) 前記配線層を複数備える、(1)～(9)のいずれか1つに記載の基板装置。

(11) 前記配線層は、

絶縁膜と、

前記絶縁膜の内部に配置された配線と、

を有し、

前記絶縁膜は、誘電体材料からなる、(1)～(10)のいずれか1つに記載の基板装置。

(12) 前記配線基板は、

基板と、

前記基板の内部に配置された配線と、

を有し、

前記基板は、有機基板、FOWLP又はFOPLP、セラミック基板及びガラス基板のいずれかを含む、(1)～(11)のいずれか1つに記載の基板装置。

(13) 前記複数のダイの前記配線基板側とは反対側の面上に跨って配置されたヒートスプレッドを更に備える、(1)に記載の基板装置。

(14) 前記配線基板と前記複数のダイとの間の前記第1接合部の周辺、及び、前記配線層と前記複数のダイとの間の前記第2接合部の周辺にアンダーフィルが充填されている、(3)～(13)のいずれか1つに記載の基板装置。

(15) 複数のダイと、

配線基板と、前記配線基板の一面に突設され、前記複数のダイのうち少なくとも2つを電氣的に接続する配線層とを含む基板装置と、

を備える、電子装置。

(16) 複数のダイと、

配線基板と、前記配線基板の一面に突設され、前記複数のダイのうち少なくとも2つを電氣的に接続する配線層とを含む基板装置と、

を含む、電子装置と、

前記電子装置が実装される回路基板と、

を備える、電子機器。

(17) 配線基板上に配線層を凸状に形成する工程と、

複数のダイの各々と前記配線基板とを第1接合部を介して接続するとともに、前記複数のダイの各々と前記配線層とを第2接合部を介して接続する工程と、

を含む、電子装置の製造方法。

(18) 前記形成する工程は、

感光性誘電体膜の面内方向の一部内に配線が形成された層を前記配線基板上に形成するサブ工程と、

前記層から前記感光性誘電体膜の面内方向の他部をエッチングにより除去するサブ工程と、

を含む、(17)に記載の電子装置の製造方法。

(19) 前記形成する工程は、

前記配線基板上に誘電体膜を積層するサブ工程と、

前記誘電体膜をエッチングして溝を形成するサブ工程と、

前記溝が形成された前記誘電体膜上に金属膜を形成するサブ工程と、

前記金属膜を研削して配線を形成するサブ工程と、

を含むサイクルを複数回繰り返す、(17)に記載の電子装置の製造方法。

(20) 配線基板上に配線層を凸状に形成する工程と、

複数のダイの各々と前記配線基板とを第1接合部を介して接続するとともに、前記複数のダイの各々と前記配線層とを第2接合部を介して接続し、電子装置を生成する工程と、前記電子装置を回路基板に実装する工程と、

を含む、電子機器の製造方法。

符号の説明

[0124] 1 : 電子機器

10、10-1、10-2、10-3、10-4、10-5、10-6、
10-7、10-8、10-9、10-10、10-11、10-12 : 電子装置

50 : 基板装置

100 : 配線基板

100a : 基板

100b : 内部配線（配線）

200 : ダイ

300 : 配線層

300a : 絶縁膜

300b : 内部配線（配線）

400 : アンダーフィル

J1 : 第1接合部

J2 : 第2接合部

請求の範囲

- [請求項1] 配線基板と、
前記配線基板の一面に突設され、複数のダイを電氣的に接続する配線層と、
を備える、基板装置。
- [請求項2] 前記一面は、平坦面である、請求項1に記載の基板装置。
- [請求項3] 前記配線基板と前記複数のダイの各々が第1接合部を介して接続され、
前記配線層と前記複数のダイの各々が第2接合部を介して接続されている、請求項1に記載の基板装置。
- [請求項4] 前記第2接合部が前記第1接合部よりも小さい、請求項3に記載の基板装置。
- [請求項5] 前記第1及び第2接合部の各々は、バンプである、請求項3に記載の基板装置。
- [請求項6] 前記第1及び第2接合部は、金属接合部である、請求項3に記載の基板装置。
- [請求項7] 前記第2接合部のピッチに対する前記第1接合部のピッチの比率は、2.0以上5.0以下である、請求項3に記載の基板装置。
- [請求項8] 前記配線層は、少なくとも2つの前記ダイの平面配置に応じた平面視形状を有している、請求項1に記載の基板装置。
- [請求項9] 前記平面視形状は、四角形、L字形、T字形、クロス形、U字形、曲線形又はこれらのうちの少なくとも2つの組み合わせである、請求項8に記載の基板装置。
- [請求項10] 前記配線層を複数備える、請求項1に記載の基板装置。
- [請求項11] 前記配線層は、
絶縁膜と、
前記絶縁膜の内部に配置された配線と、
を有し、

前記絶縁膜は、誘電体材料からなる、請求項 1 に記載の基板装置。

[請求項12] 前記配線基板は、
基板と、
前記基板の内部に配置された配線と、
を有し、
前記基板は、有機基板、F O W L P 又は F O P L P、セラミック基板及びガラス基板のいずれかを含む、請求項 1 に記載の基板装置。

[請求項13] 前記複数のダイの前記配線基板側とは反対側の面上に跨って配置されたヒートスプレッドを更に備える、請求項 1 に記載の基板装置。

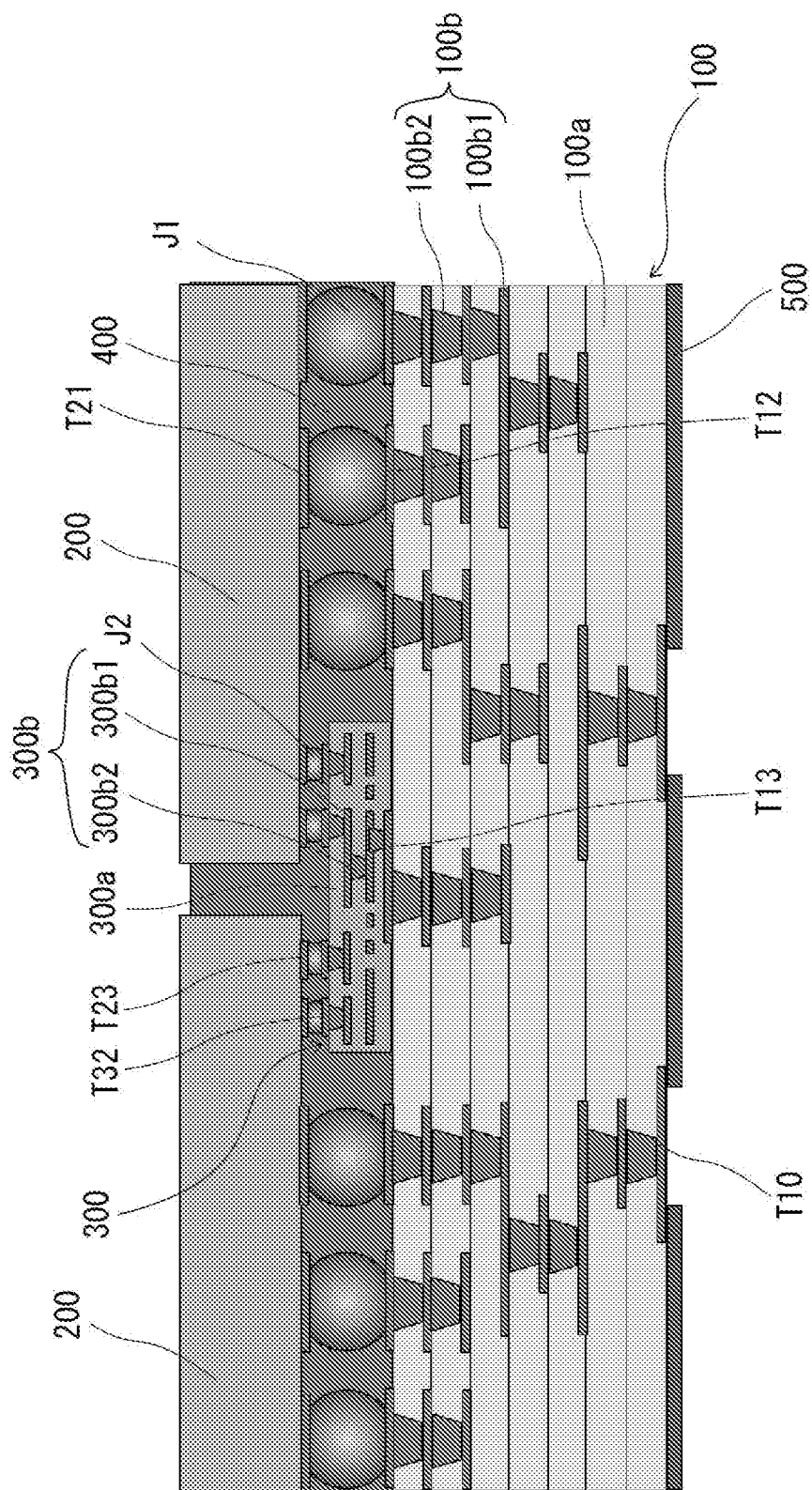
[請求項14] 前記配線基板と前記複数のダイとの間の前記第 1 接合部の周辺、及び、前記配線層と前記複数のダイとの間の前記第 2 接合部の周辺にアンダーフィルが充填されている、請求項 3 に記載の基板装置。

[請求項15] 複数のダイと、
配線基板と、前記配線基板の一面に突設され、前記複数のダイのうち少なくとも 2 つを電氣的に接続する配線層とを含む基板装置と、
を備える、電子装置。

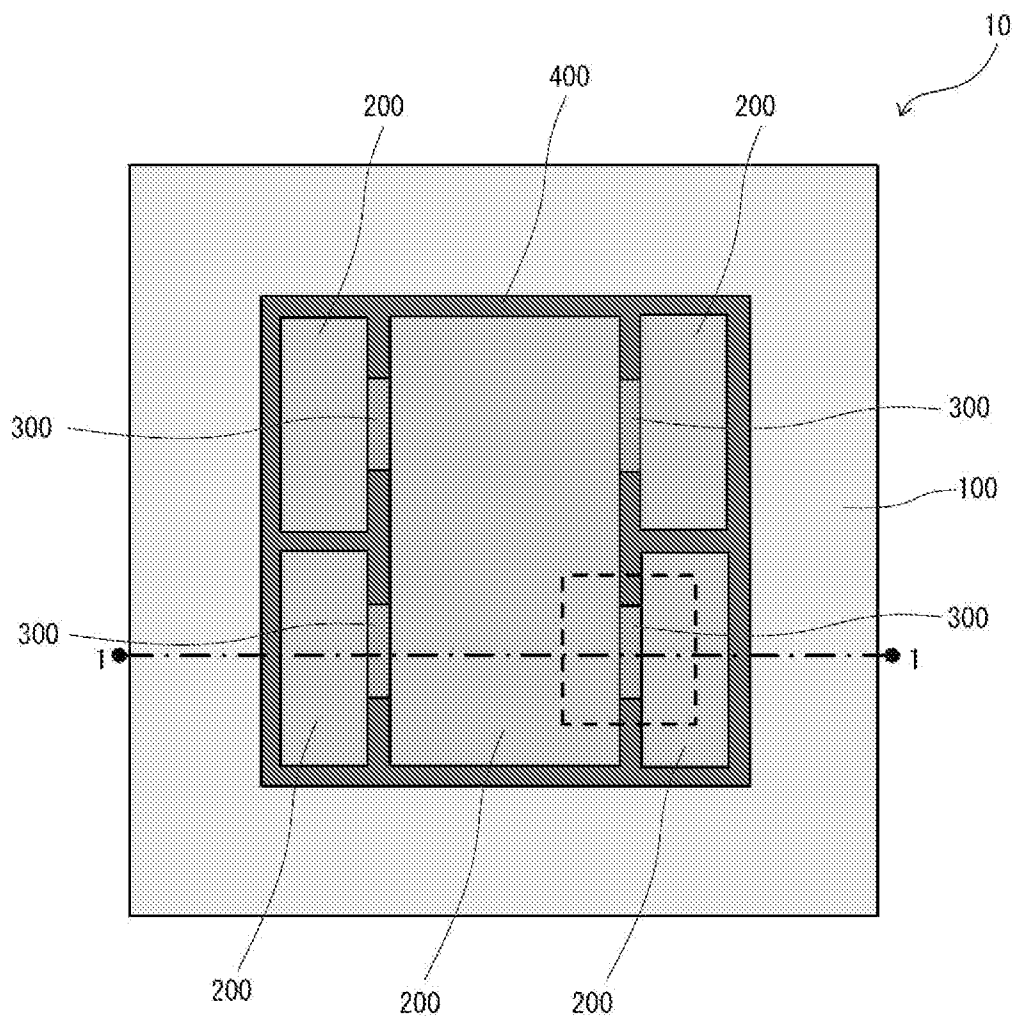
[請求項16] 複数のダイと、
配線基板と、前記配線基板の一面に突設され、前記複数のダイのうち少なくとも 2 つを電氣的に接続する配線層とを含む基板装置と、
を含む、電子装置と、
前記電子装置が実装される回路基板と、
を備える、電子機器。

- [請求項17] 配線基板上に配線層を凸状に形成する工程と、
複数のダイの各々と前記配線基板とを第1接合部を介して接続するとともに、前記複数のダイの各々と前記配線層とを第2接合部を介して接続する工程と、
を含む、電子装置の製造方法。
- [請求項18] 前記形成する工程は、
感光性誘電体膜の面内方向の一部内に配線が形成された層を前記配線基板上に形成するサブ工程と、
前記層から前記感光性誘電体膜の面内方向の他部をエッチングにより除去するサブ工程と、
を含む、請求項17に記載の電子装置の製造方法。
- [請求項19] 前記形成する工程は、
前記配線基板上に誘電体膜を積層するサブ工程と、
前記誘電体膜をエッチングして溝を形成するサブ工程と、
前記溝が形成された前記誘電体膜上に金属膜を形成するサブ工程と、
前記金属膜を研削して配線を形成するサブ工程と、
を含むサイクルを複数回繰り返す、請求項17に記載の電子装置の製造方法。
- [請求項20] 配線基板上に配線層を凸状に形成する工程と、
複数のダイの各々と前記配線基板とを第1接合部を介して接続するとともに、前記複数のダイの各々と前記配線層とを第2接合部を介して接続し、電子装置を生成する工程と、
前記電子装置を回路基板に実装する工程と、
を含む、電子機器の製造方法。

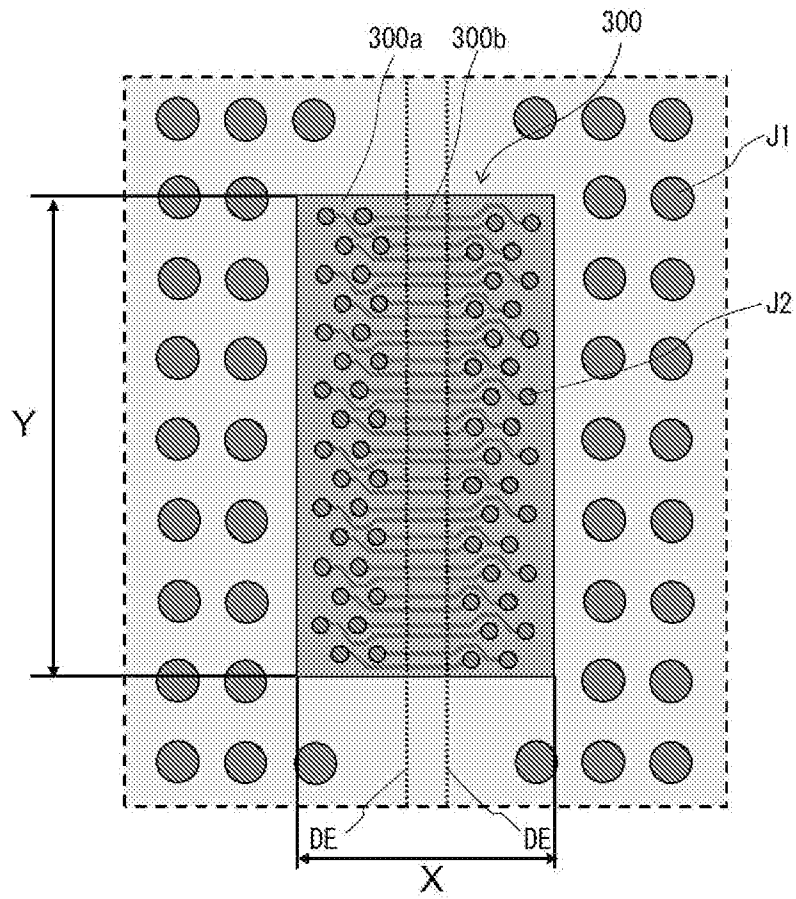
[図 2]



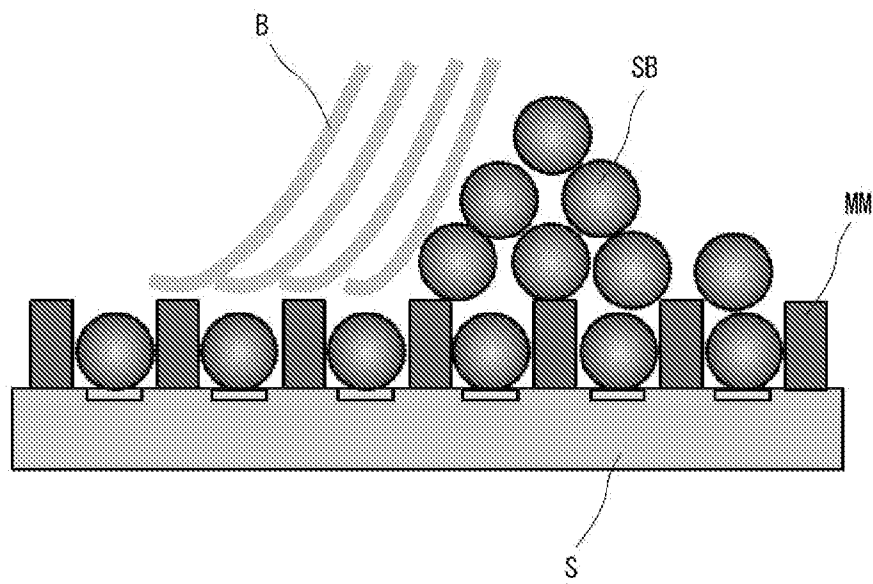
[3]



[4]

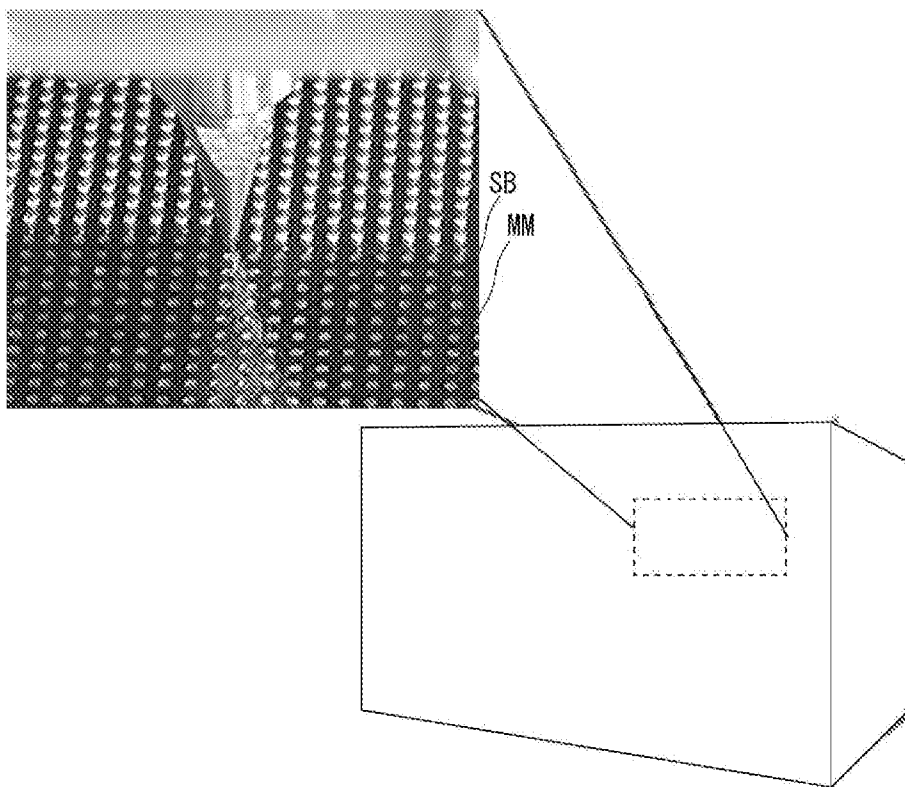


[5]

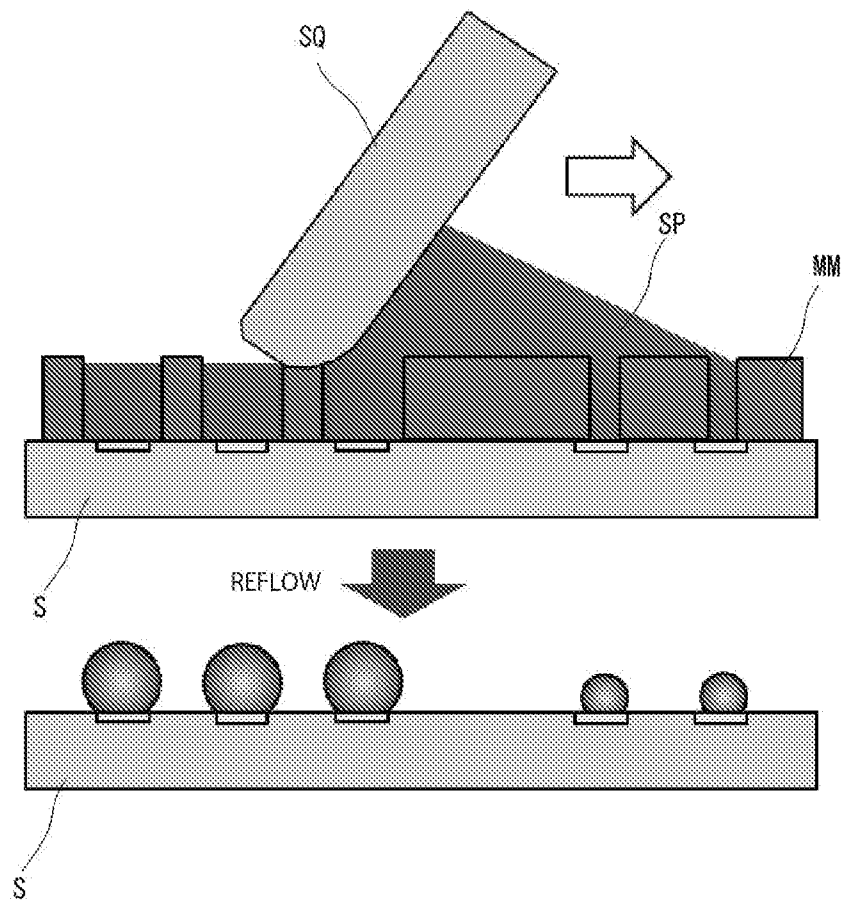


[図 6]

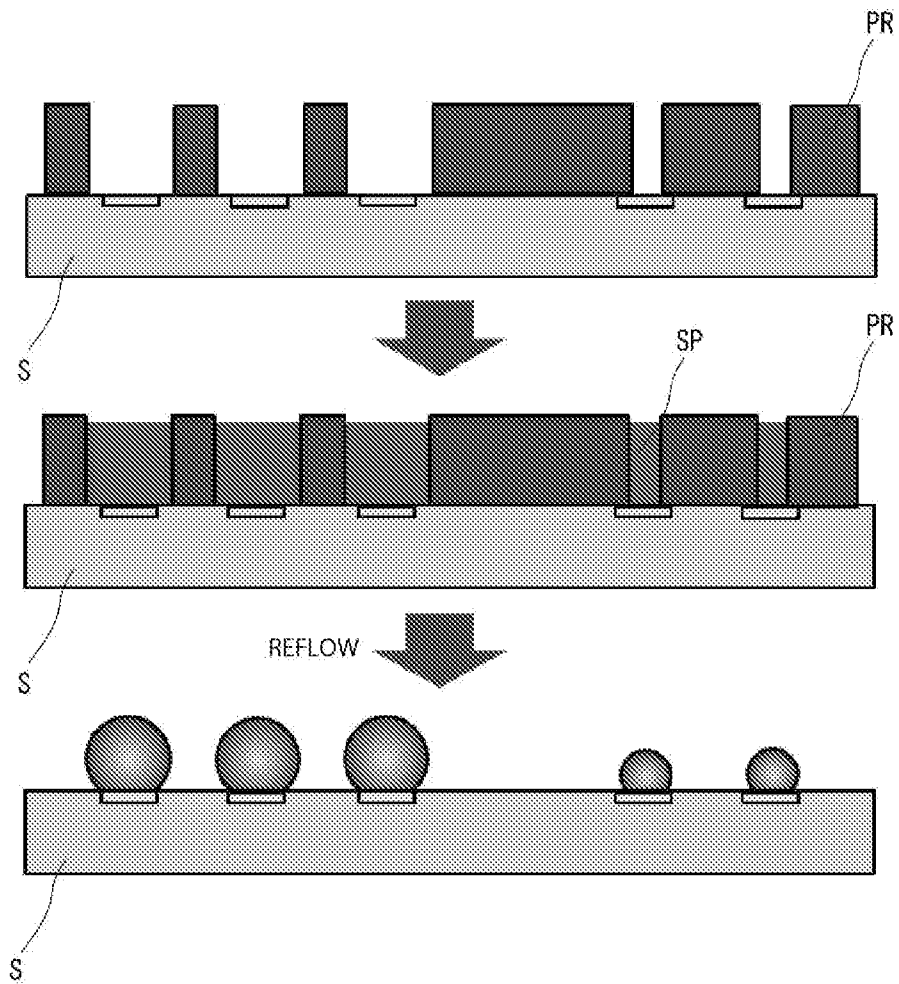
半田ボールマウンター



[7]

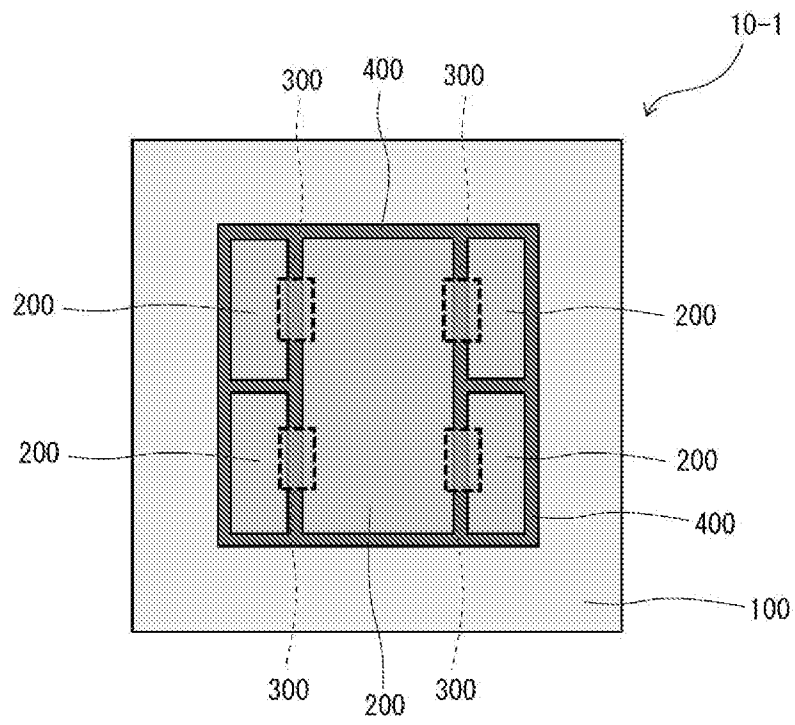


[8]

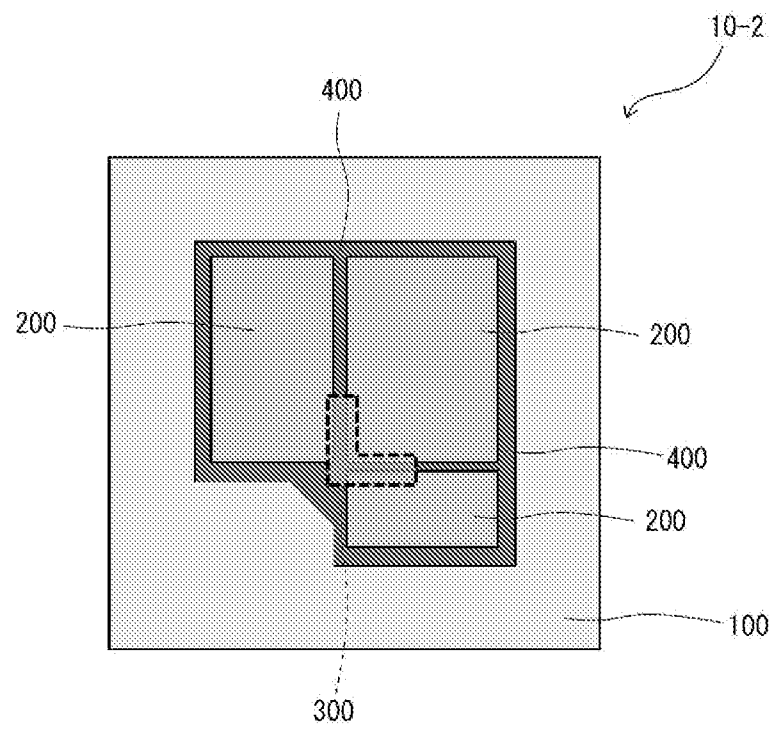


[9]

A

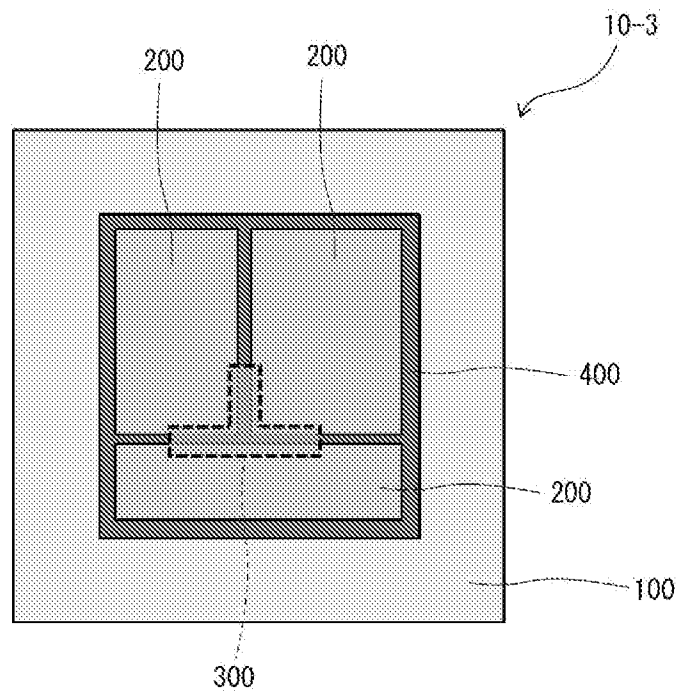


B

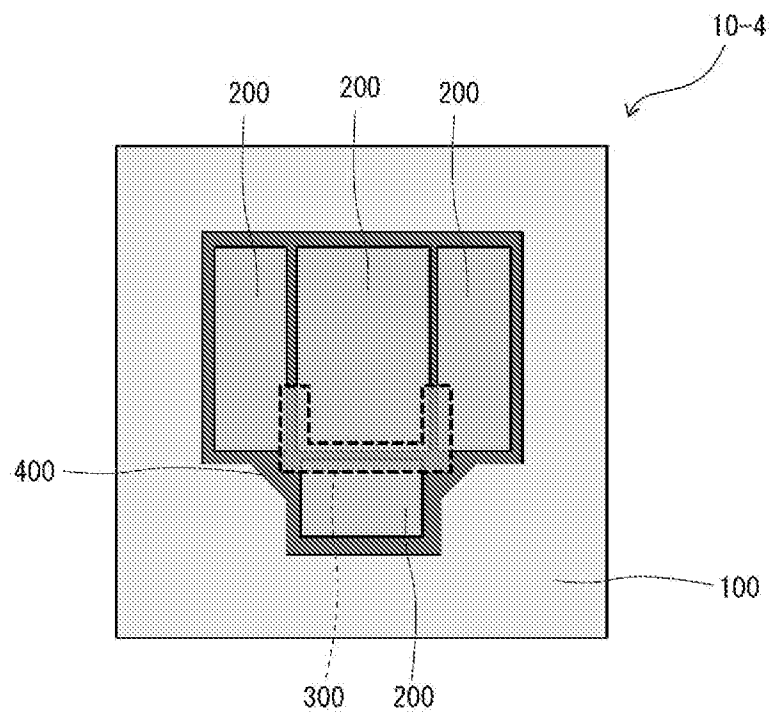


[10]

A



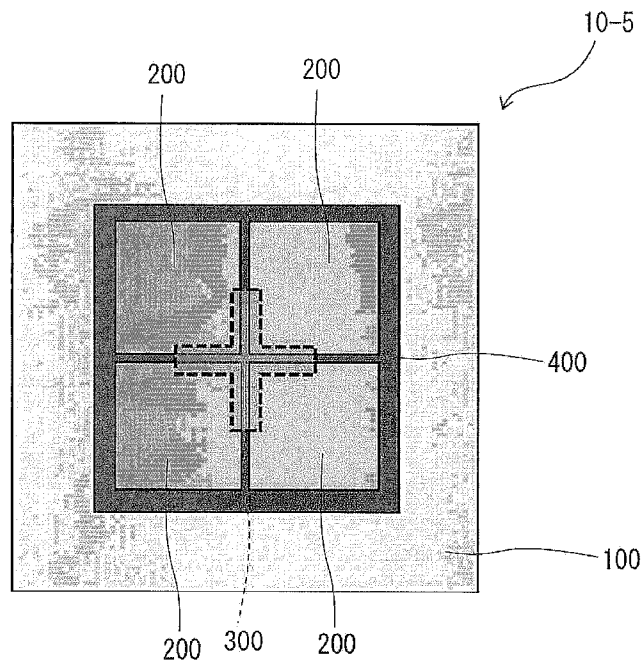
B



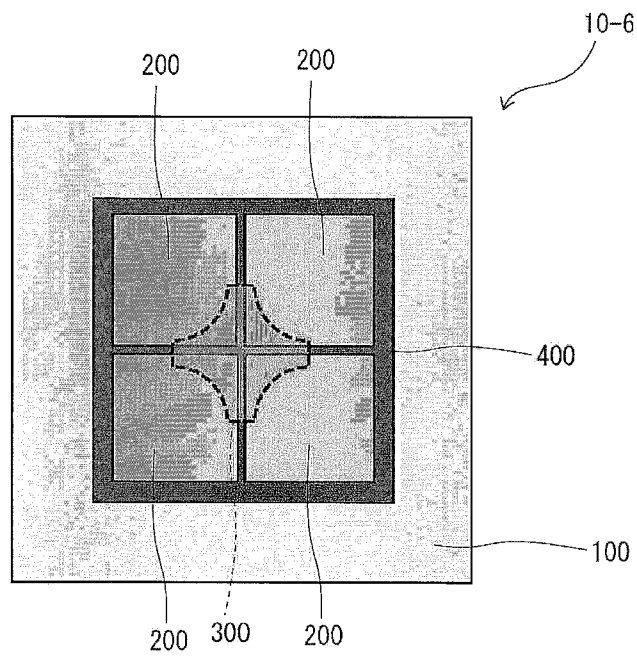
[図 11]

規則 91,
22. 02. 2024

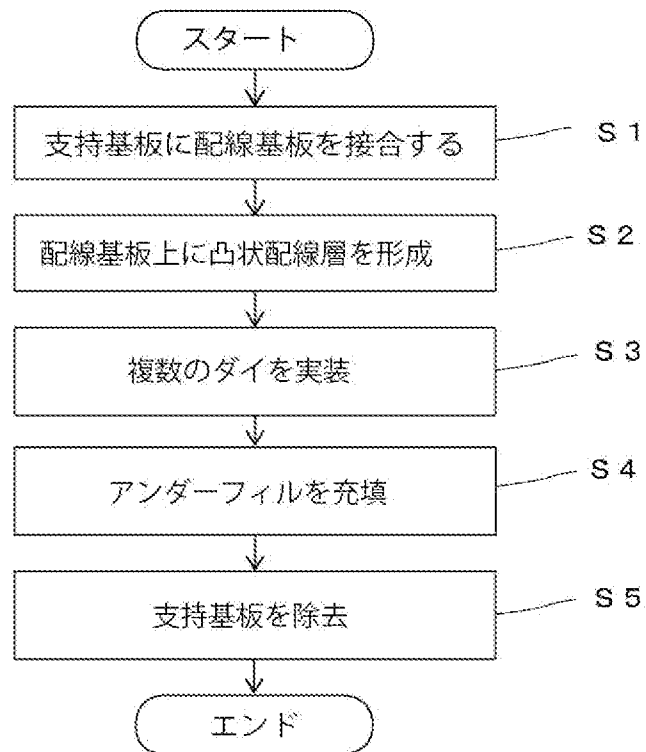
A



B

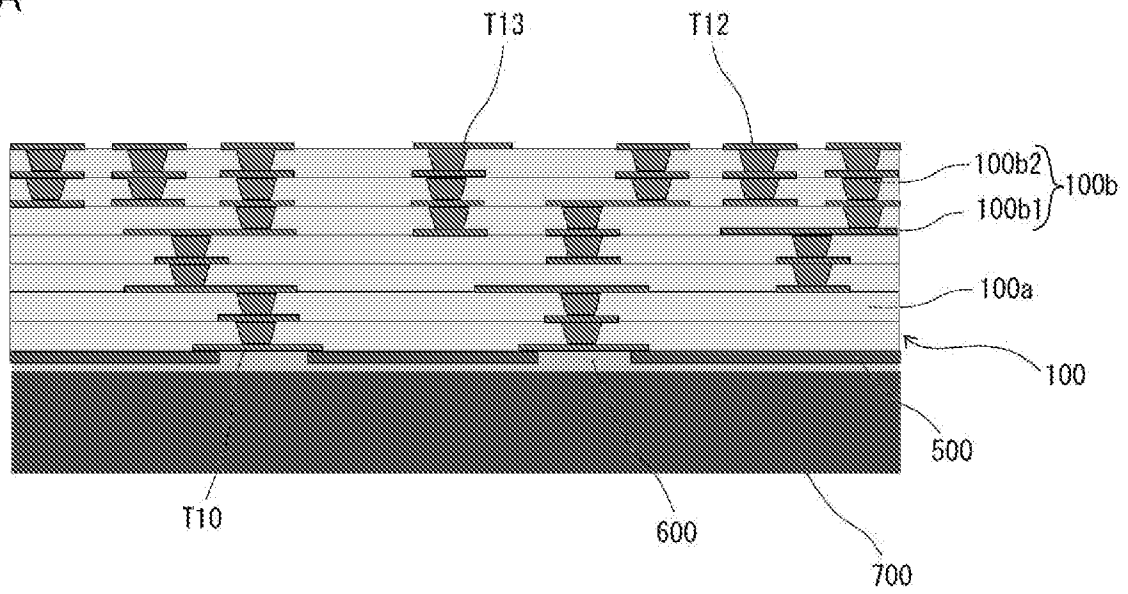


[図 12]

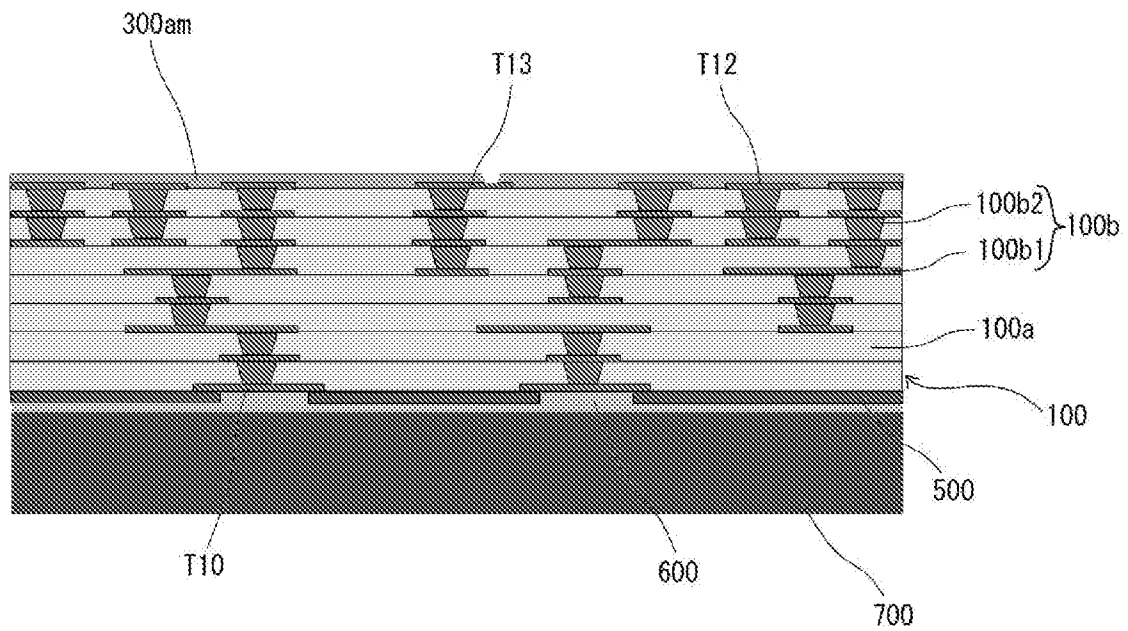


[13]

A

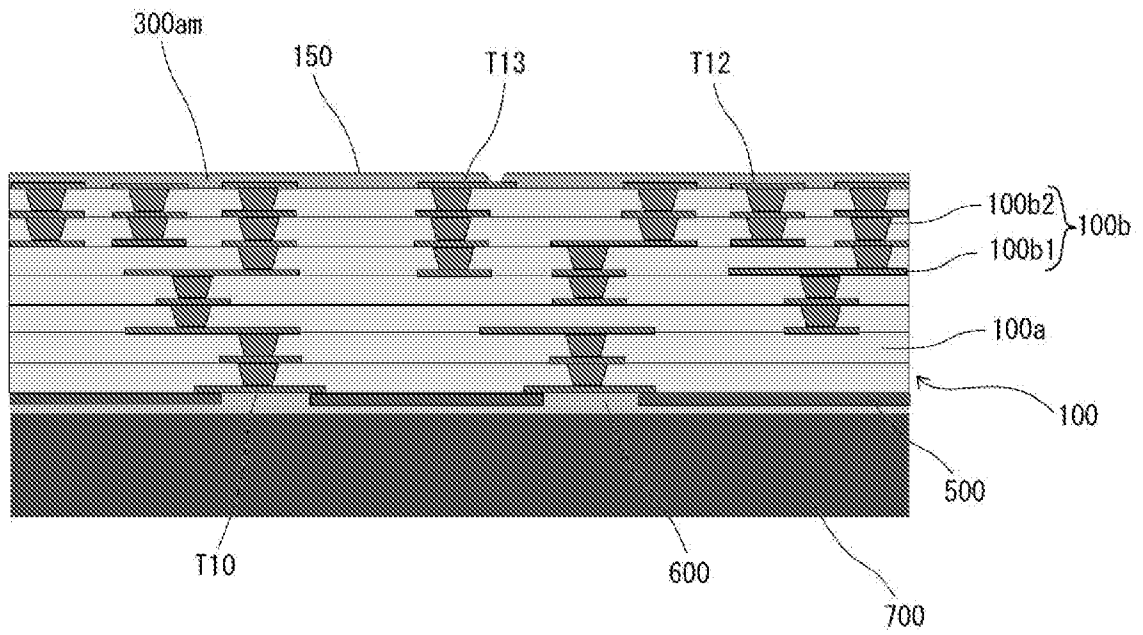


B

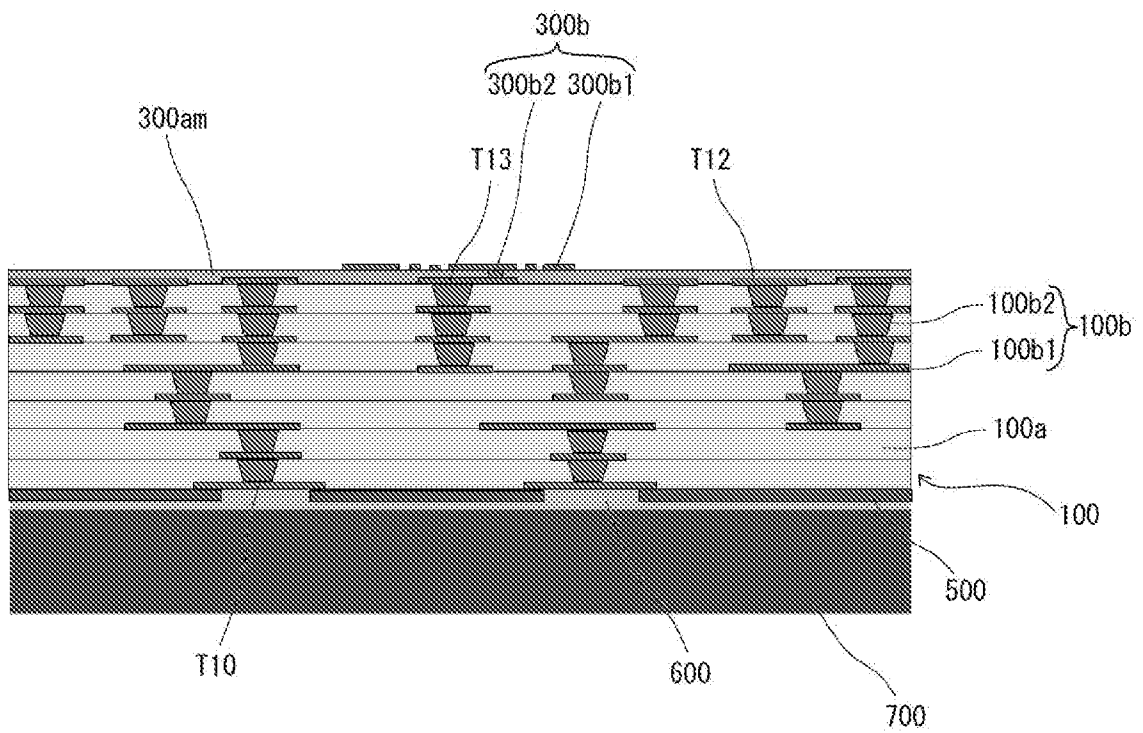


[図 14]

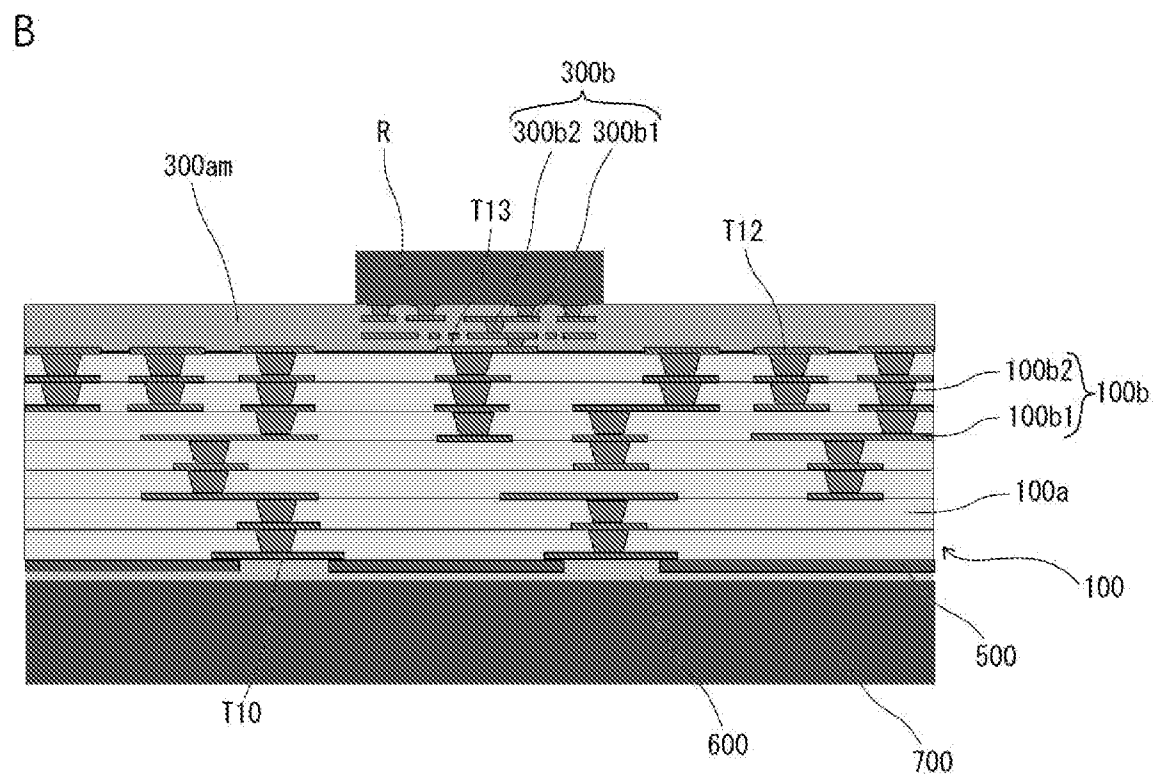
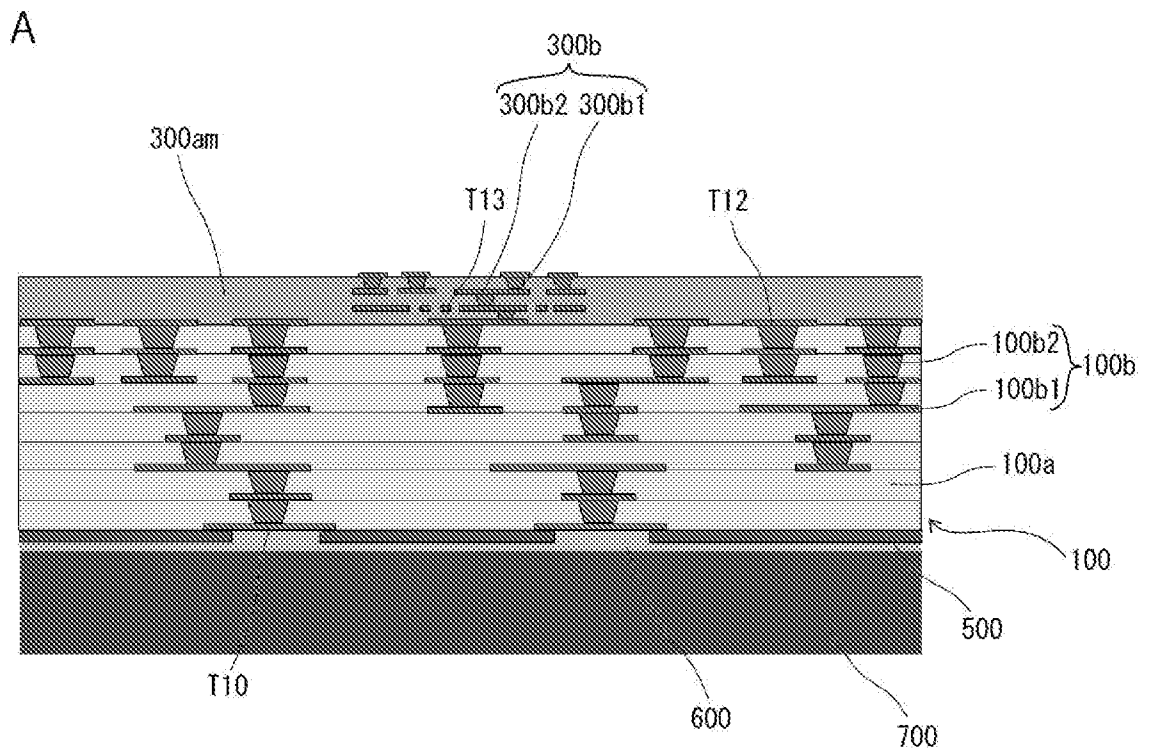
A



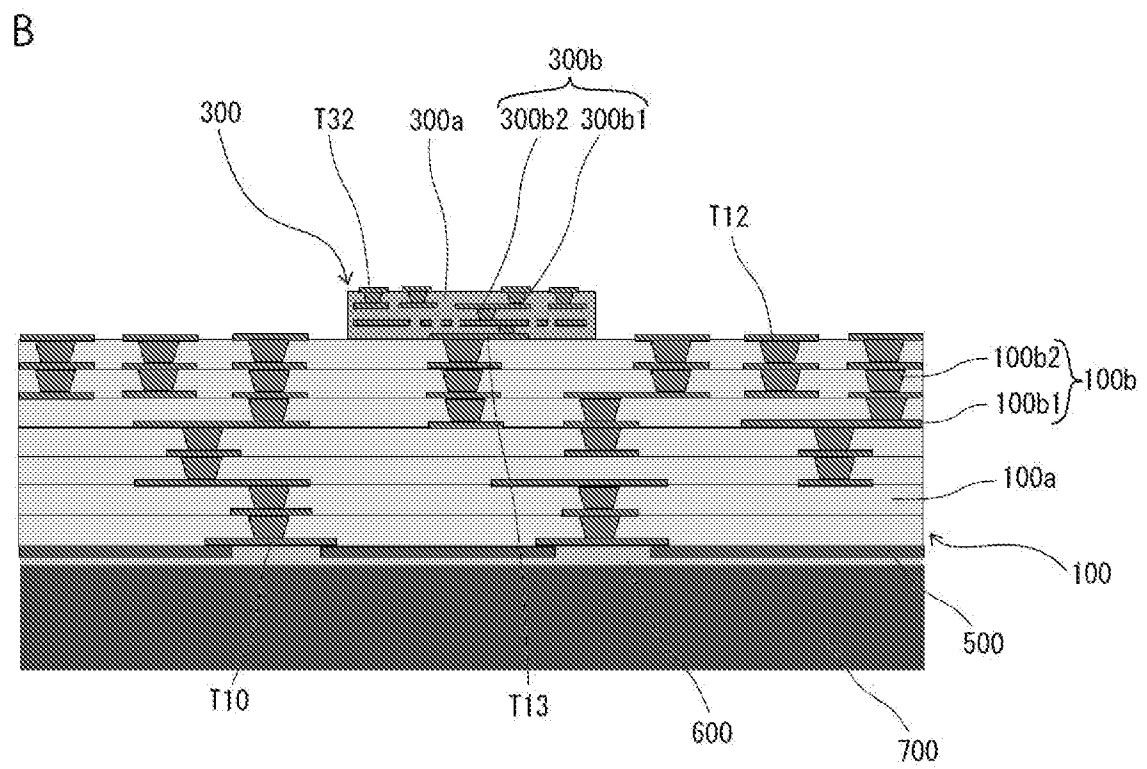
B



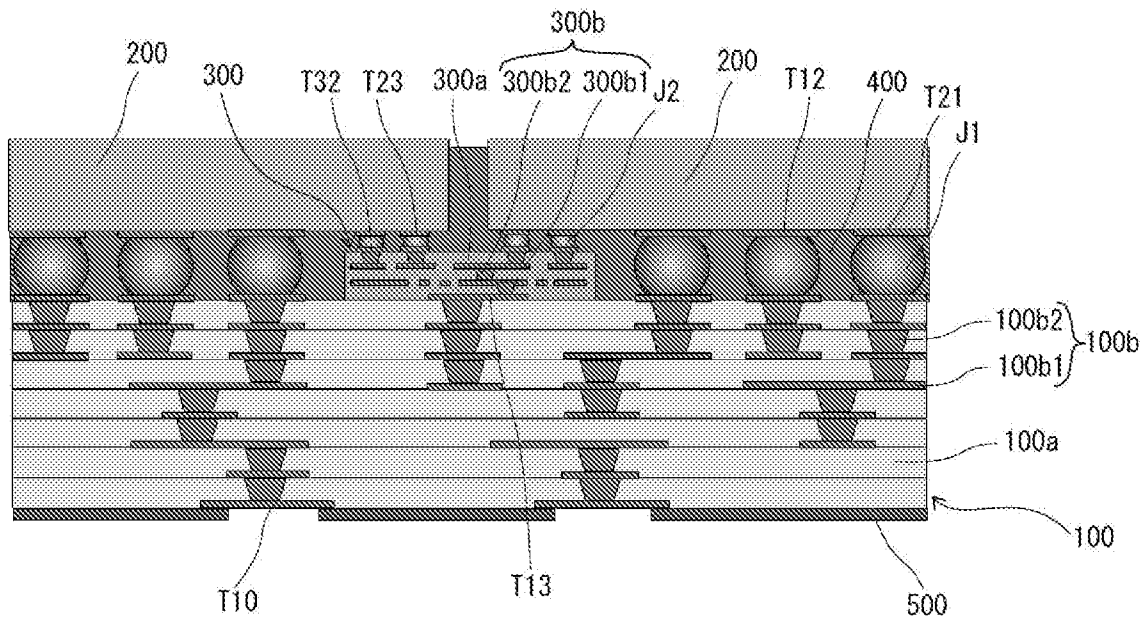
[15]



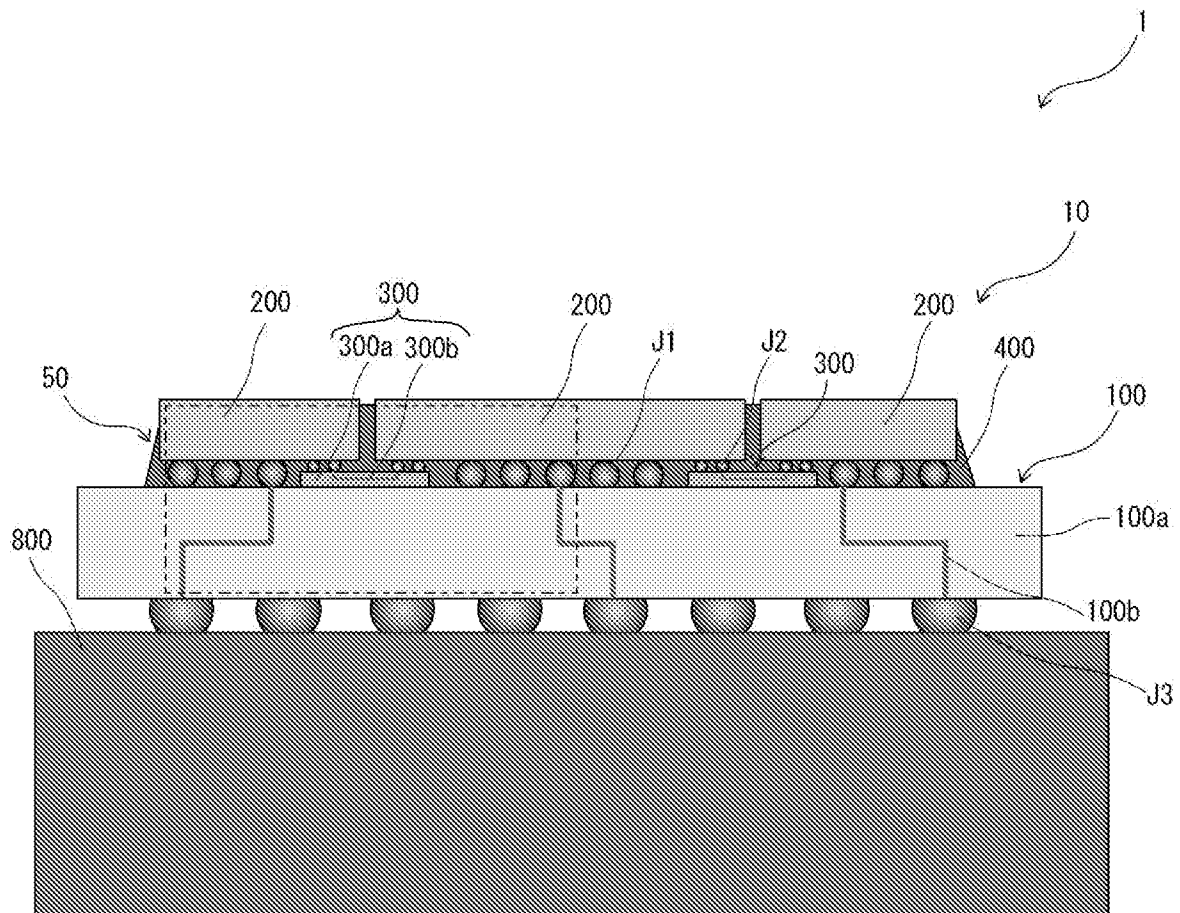
A



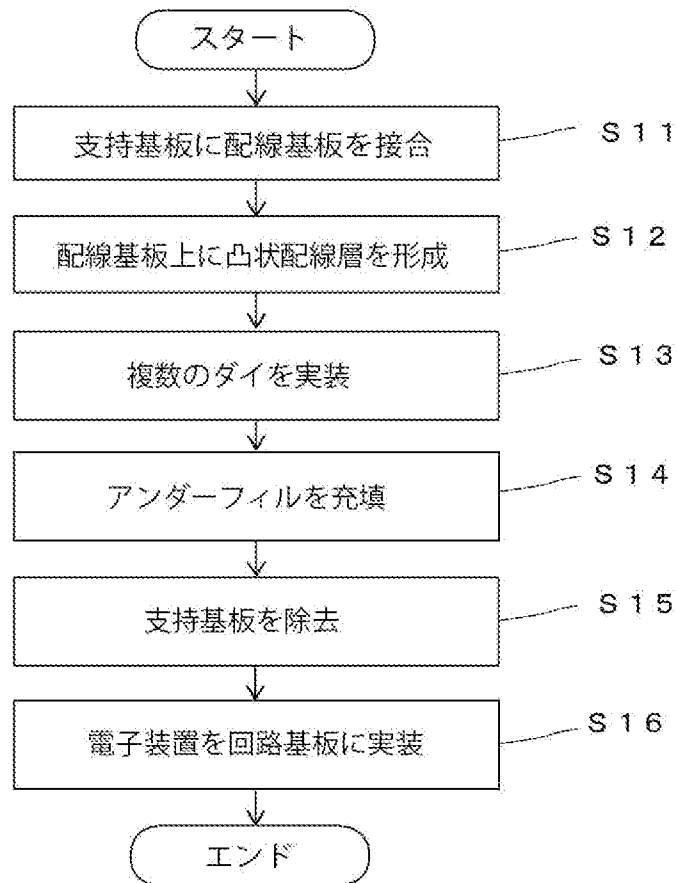
[18]



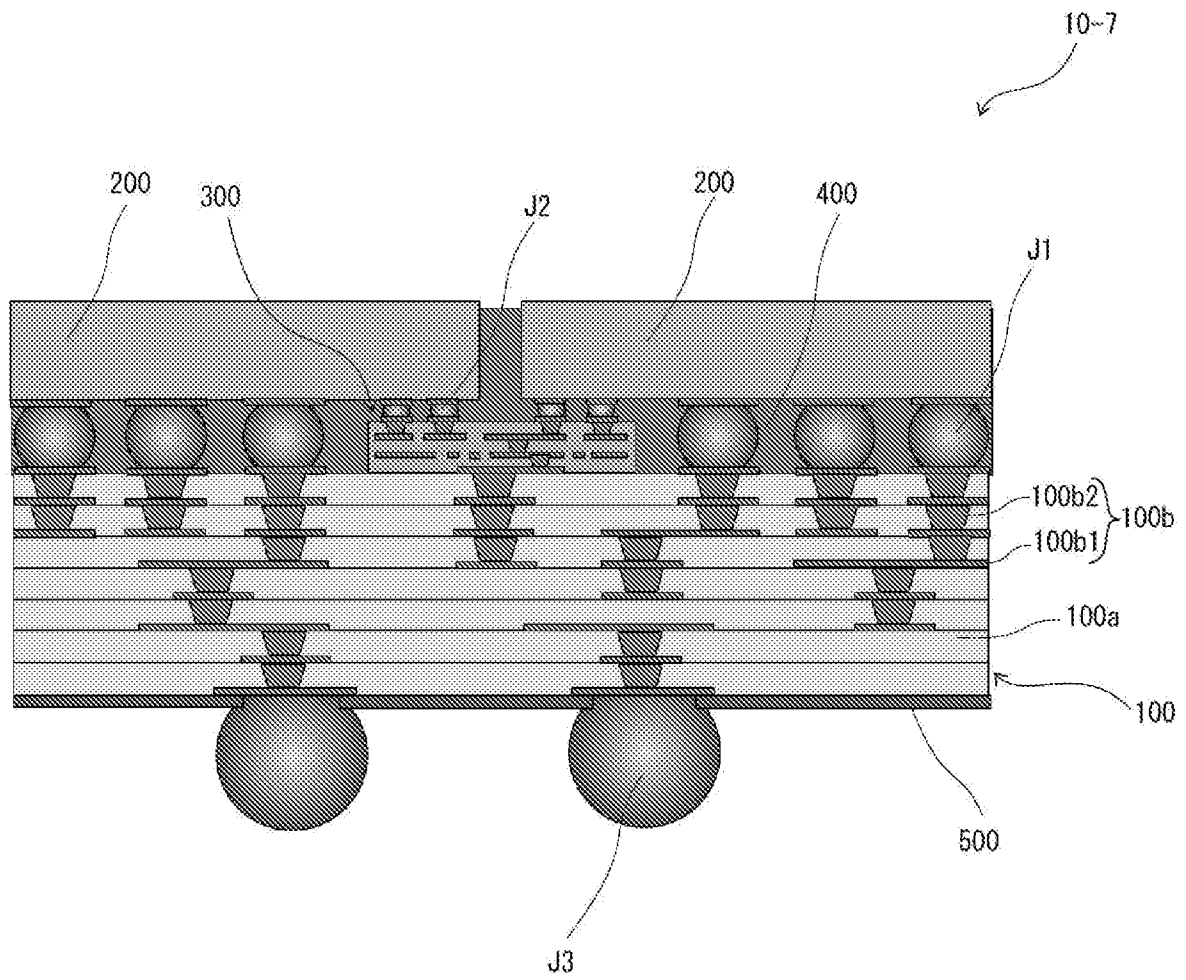
[19]



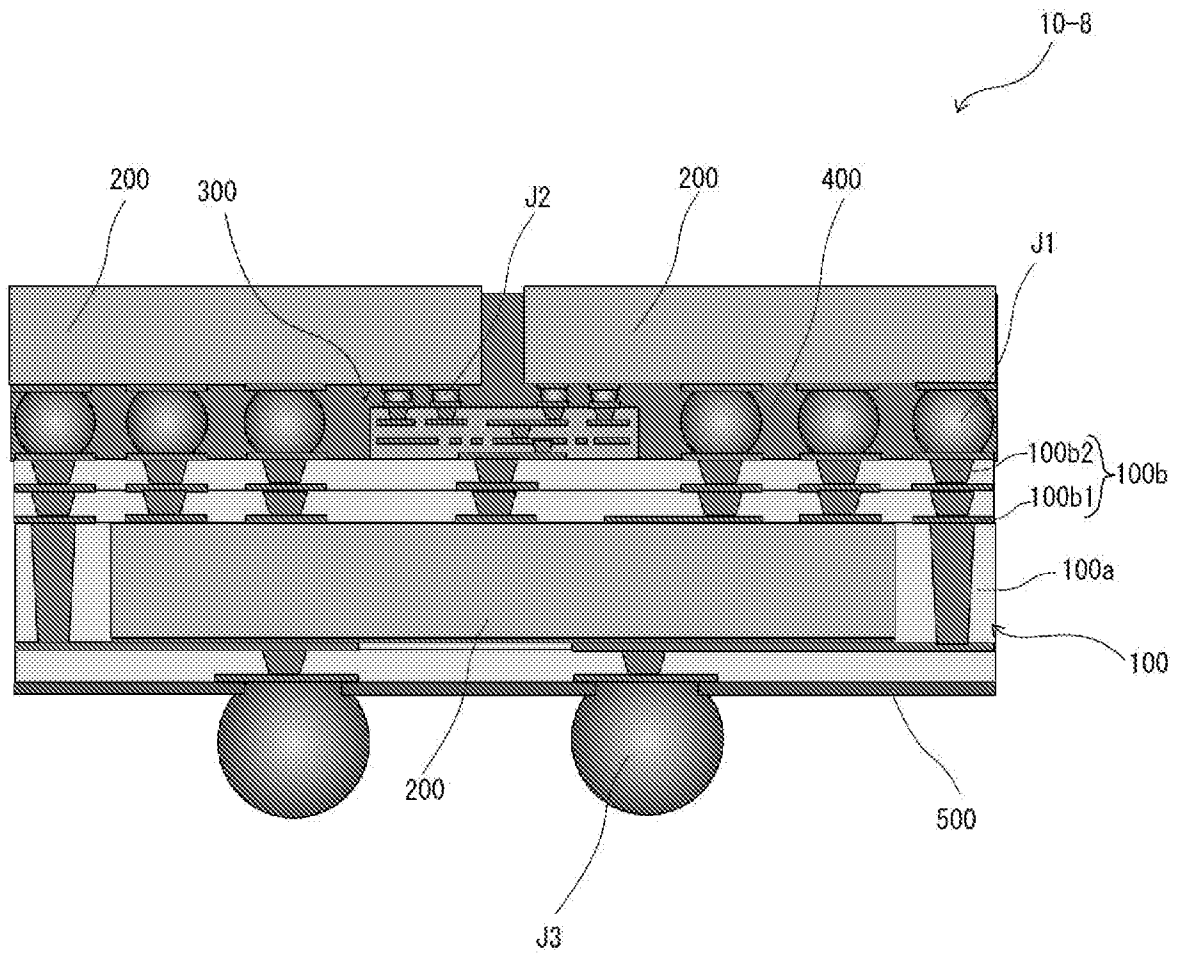
[図 20]



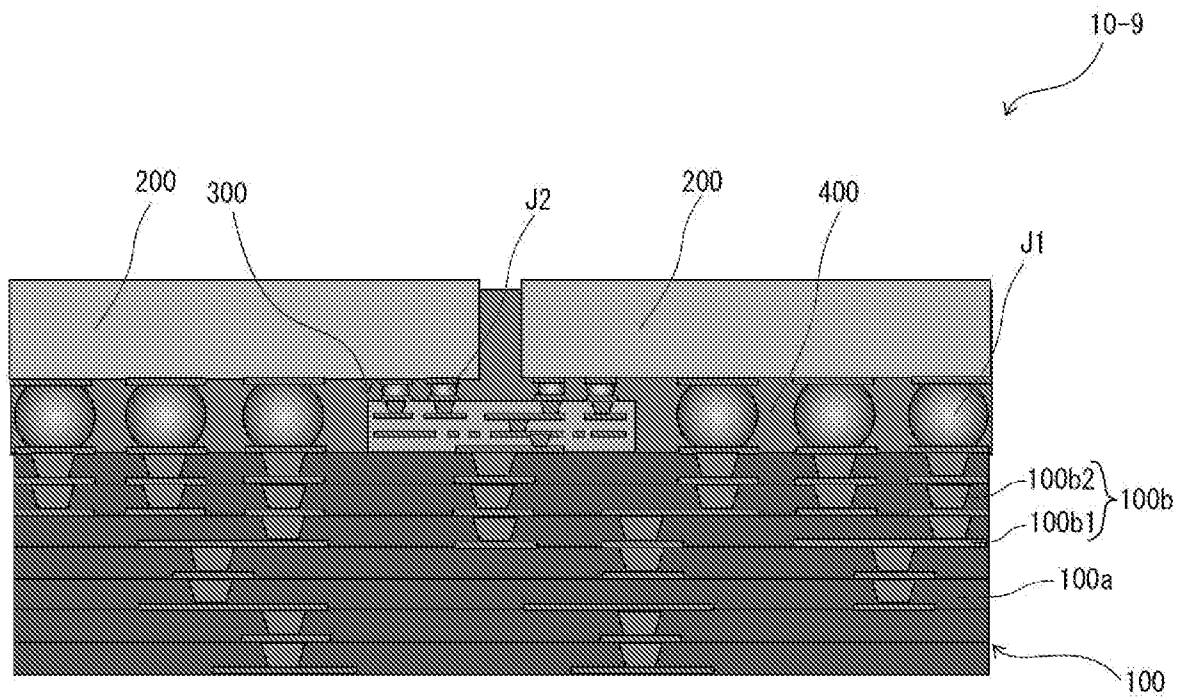
[図 22]



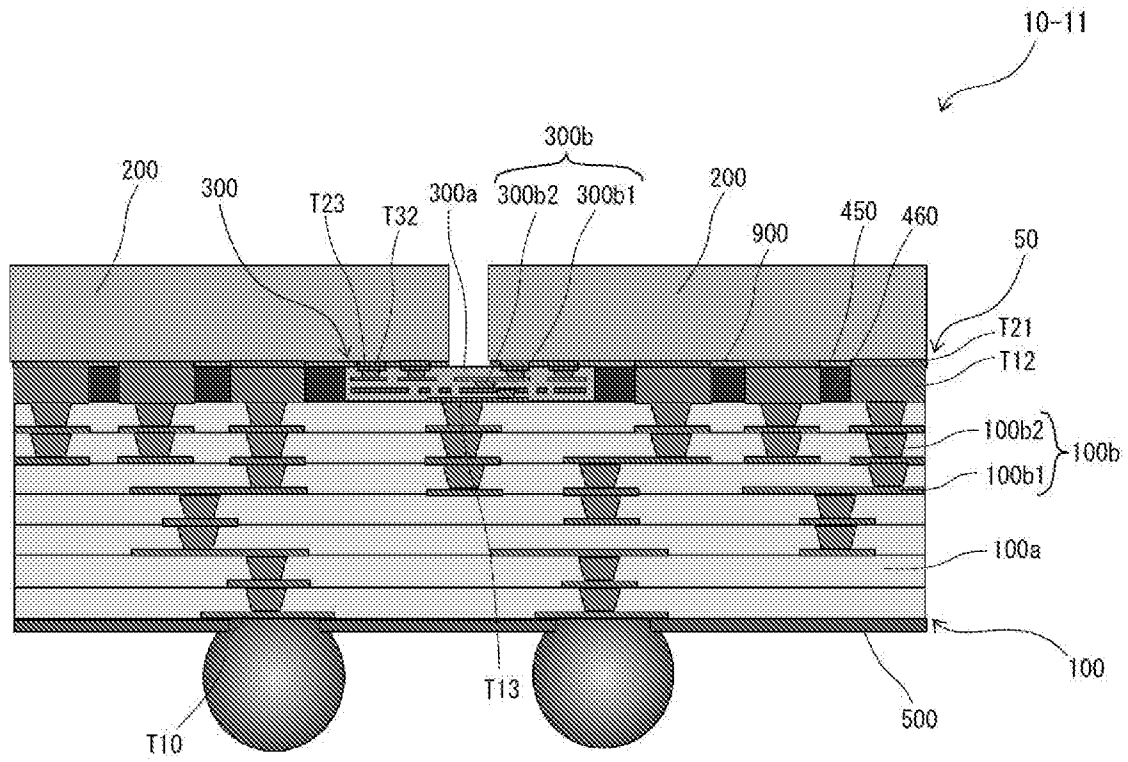
[図 23]



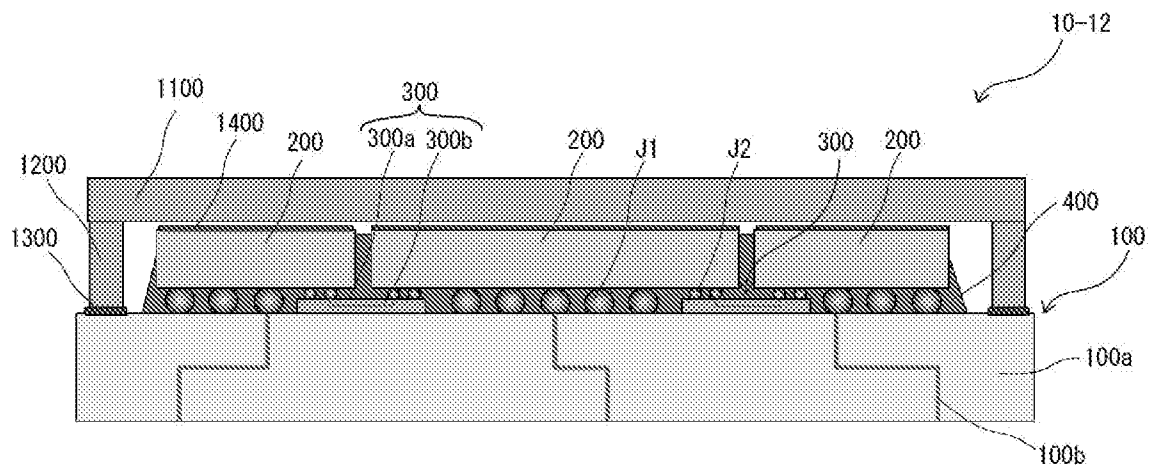
[図 24]



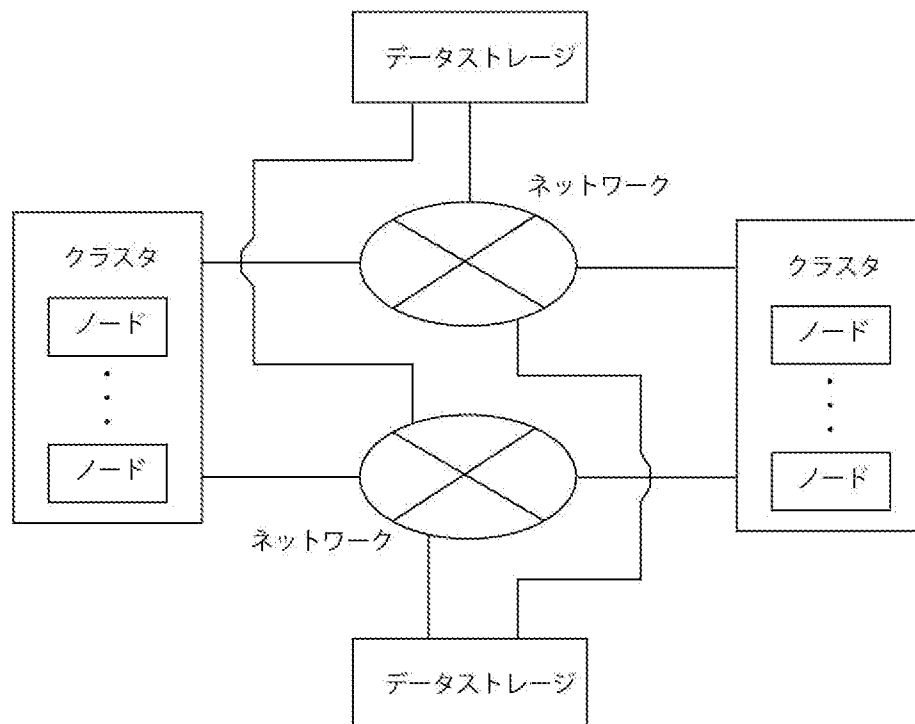
[26]



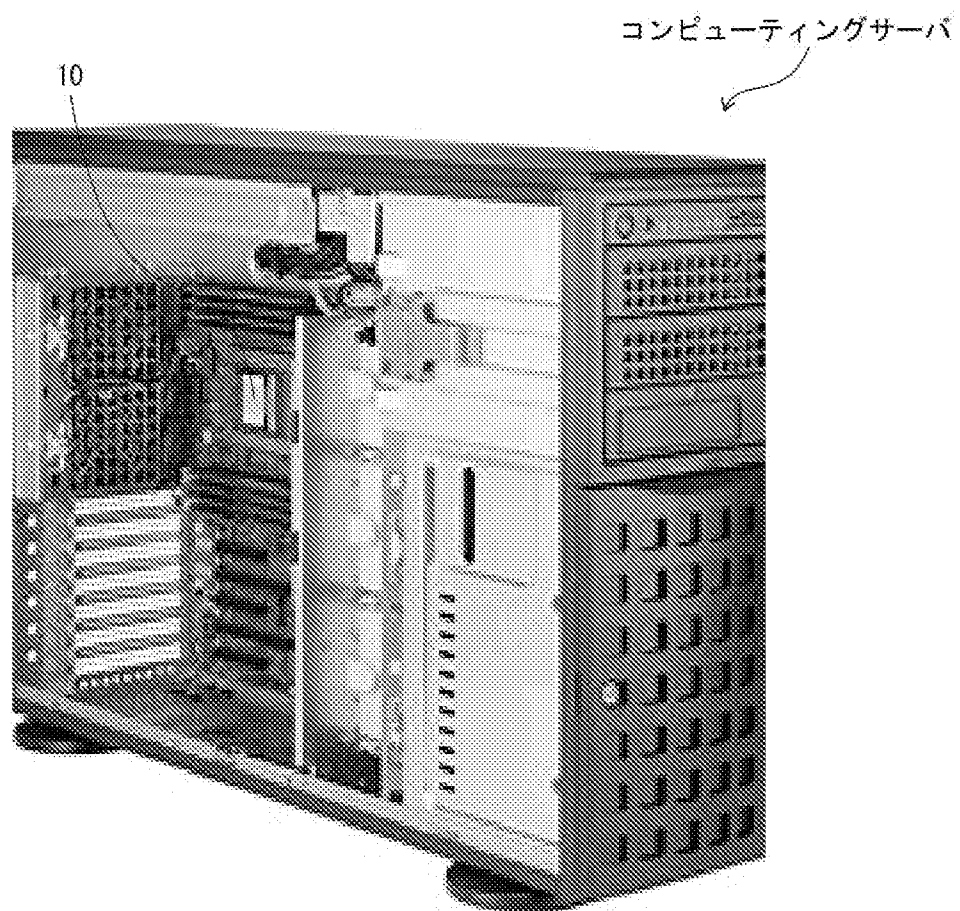
[27]



[図 28]



[図 29]

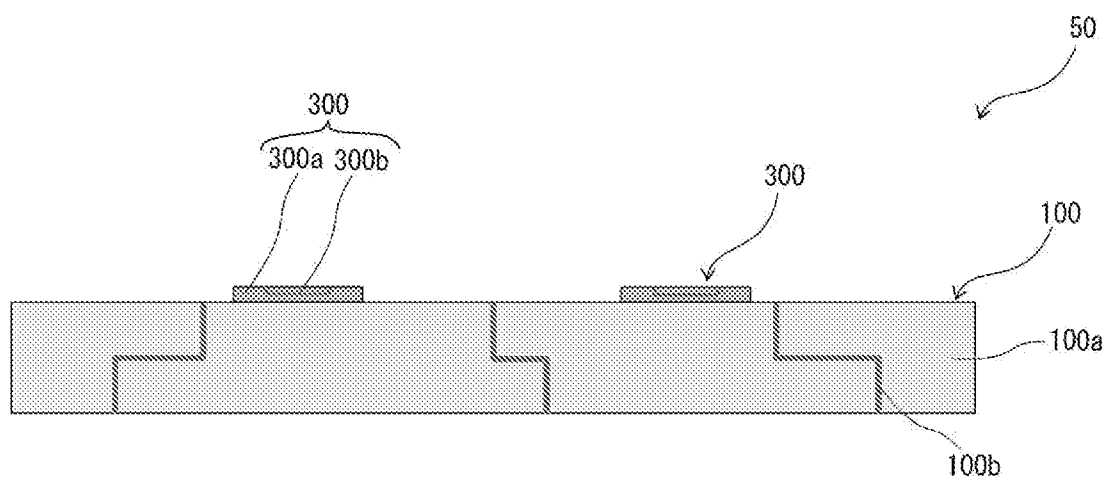


[図 30]

移動体

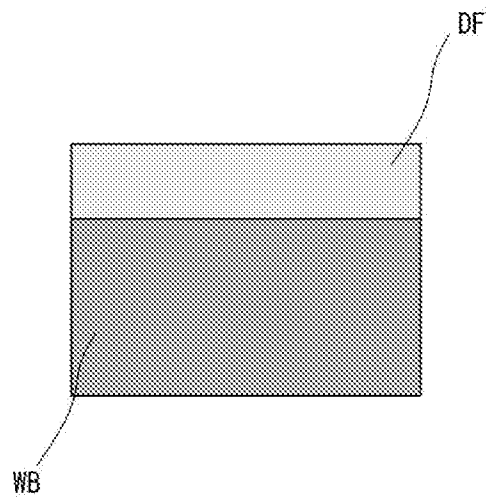


[31]

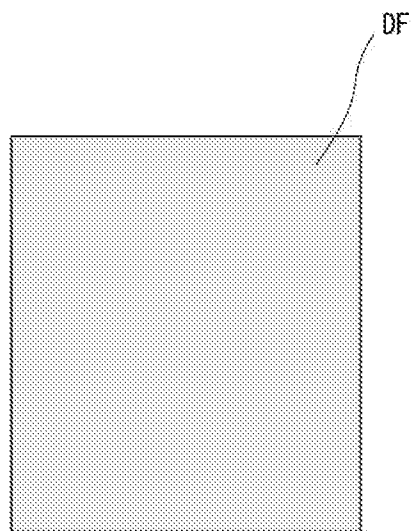


[32]

A

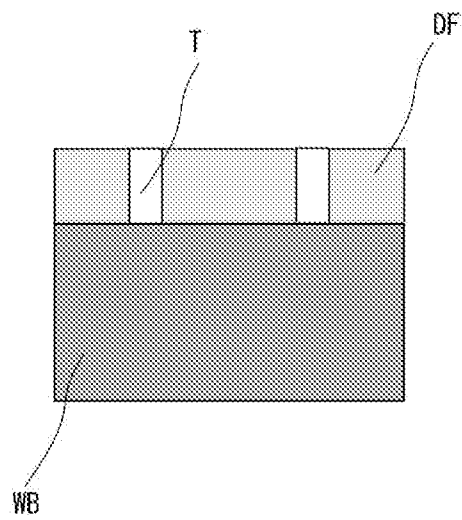


B

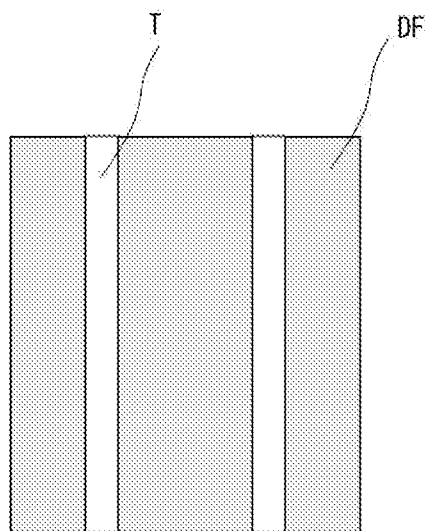


[33]

A

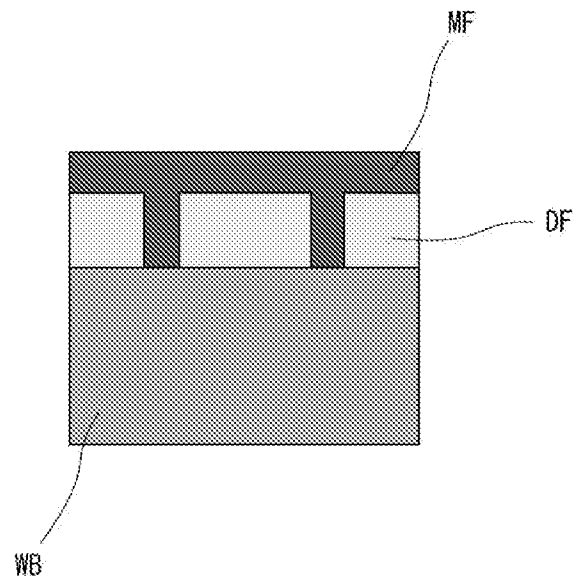


B

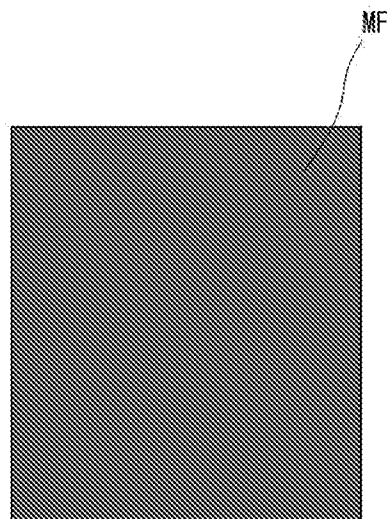


[34]

A

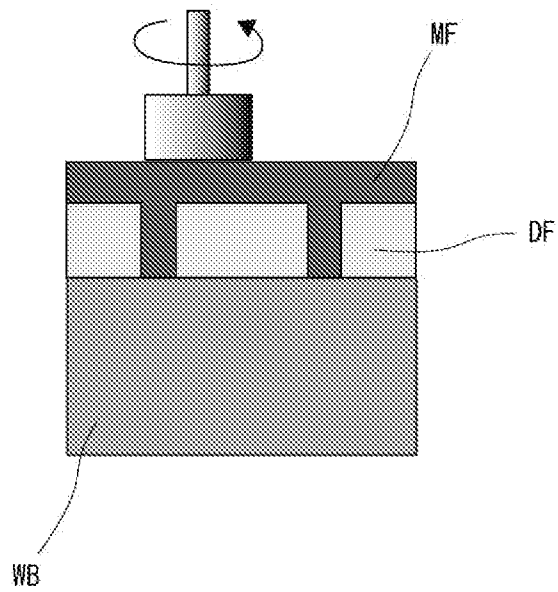


B

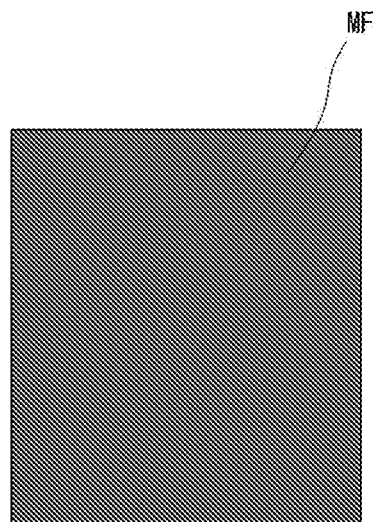


[35]

A

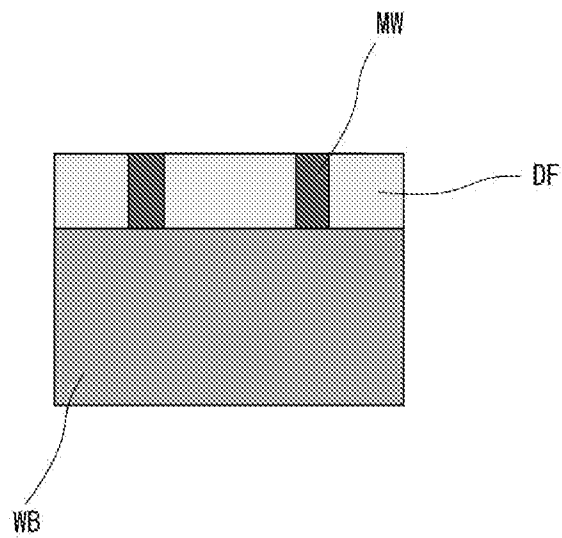


B

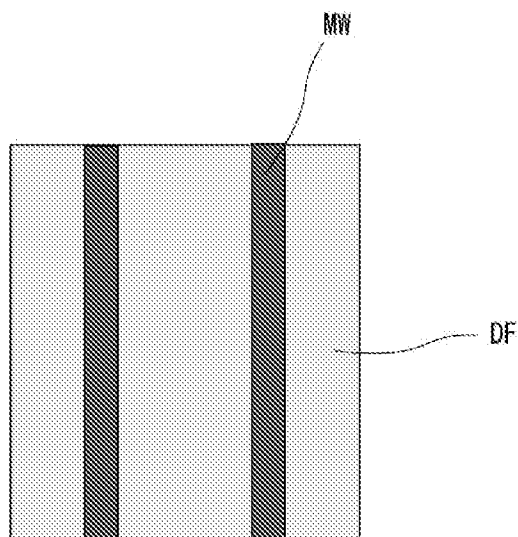


[36]

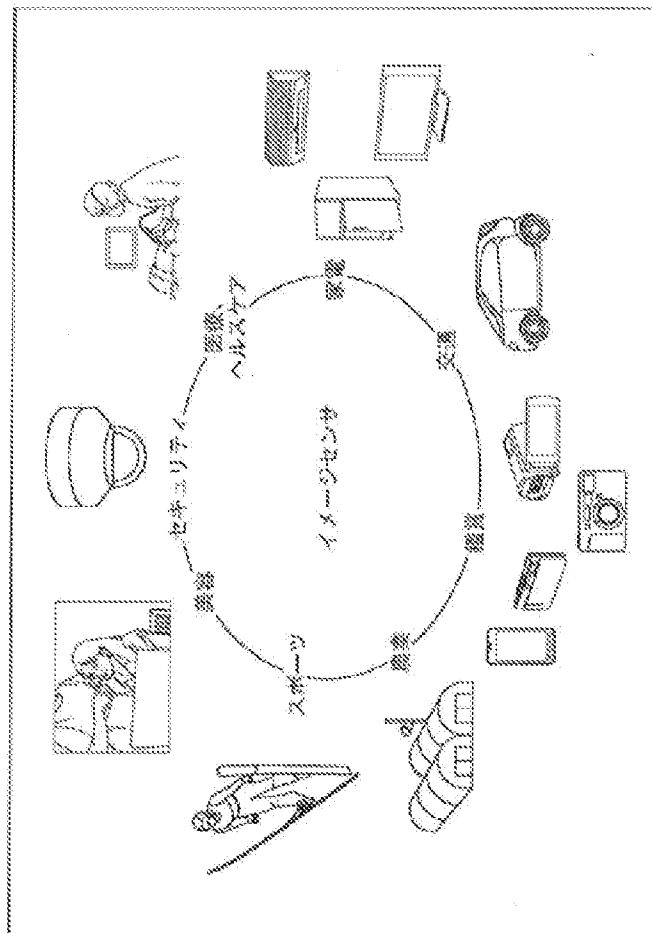
A



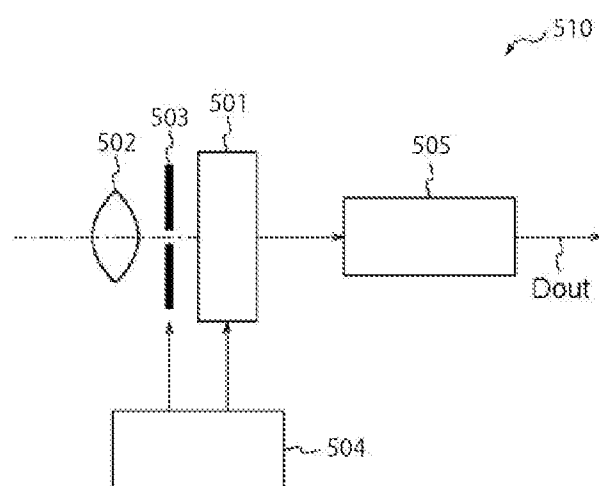
B



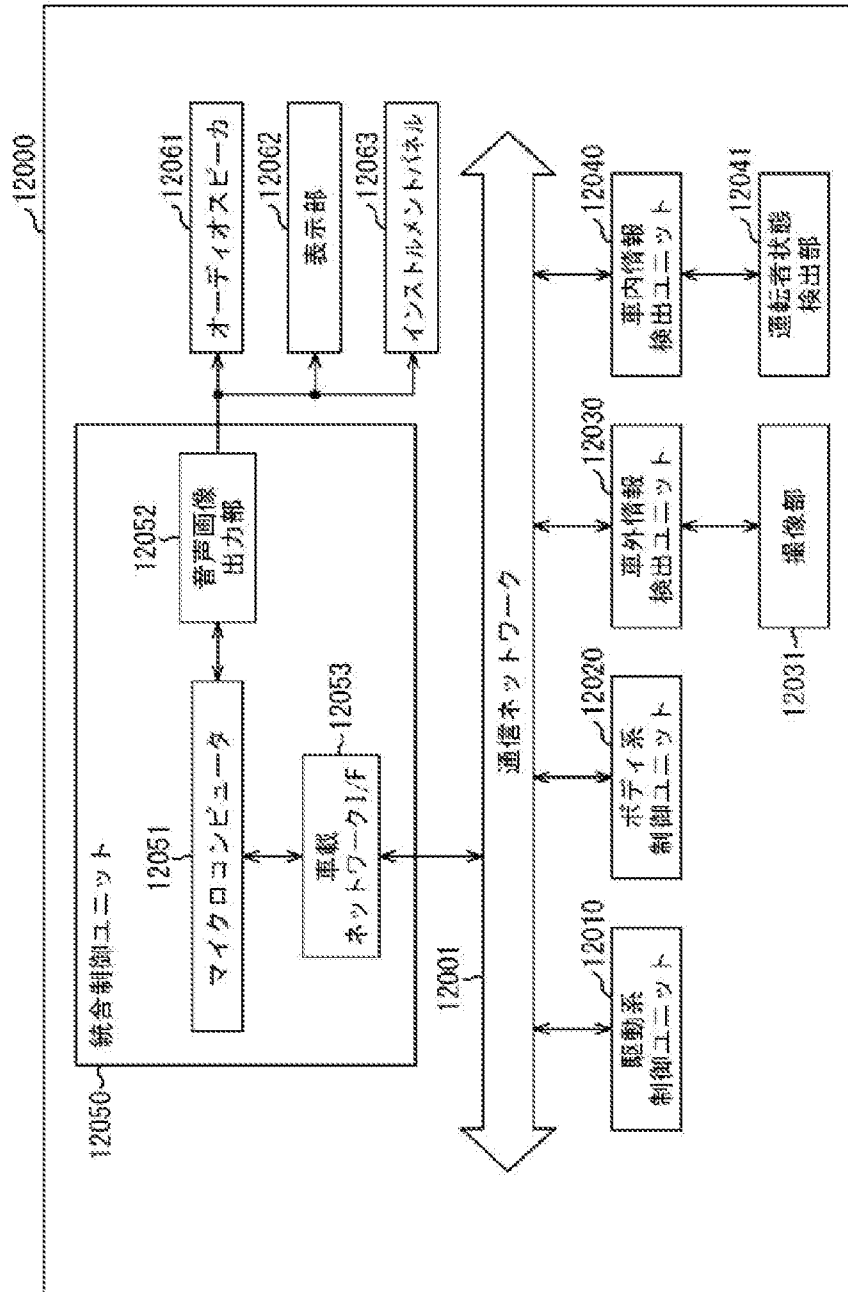
[図 37]



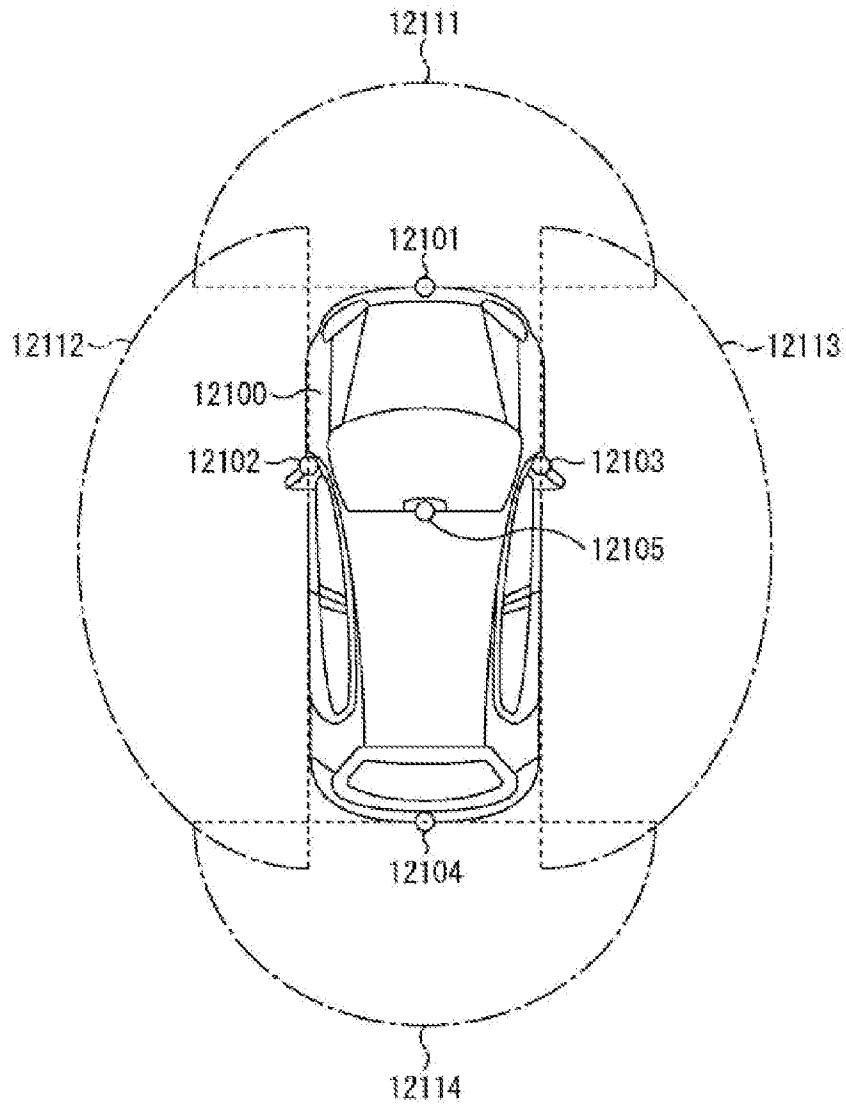
[38]



[図 39]



[図 40]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/005645

A. CLASSIFICATION OF SUBJECT MATTER H01L 25/04 (2023.01)i; H01L 23/36 (2006.01)i; H01L 27/146 (2006.01)i FI: H01L25/04 Z; H01L27/146 F; H01L27/146 D; H01L23/36 Z According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L25/04; H01L23/36; H01L27/146 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	US 2020/0219816 A1 (INTEL CORPORATION) 09 July 2020 (2020-07-09) paragraphs [0029]-[0107], fig. 1-27	1-5, 7-16 6 17-20
X A	JP 2022-550707 A (INTERNATIONAL BUSINESS MACHINES CORPORATION) 05 December 2022 (2022-12-05) paragraphs [0001], [0030]-[0105], fig. 1-8	1-3, 5-6, 8-12, 14-16 4, 7, 13, 17-20
X A	JP 2021-153172 A (INTEL CORPORATION) 30 September 2021 (2021-09-30) paragraphs [0001], [0031]-[0053], fig. 3-8	1, 3, 5, 8-9, 11, 15-17, 20 2, 4, 6-7, 10, 12-14, 18-19
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 16 April 2024		Date of mailing of the international search report 07 May 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2020/0227401 A1 (INTEL CORPORATION) 16 July 2020 (2020-07-16)	6
A	paragraph [0087], fig. 21	1-5, 7-20
A	JP 2014-140022 A (INTEL CORPORATION) 31 July 2014 (2014-07-31)	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2024/005645

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	2020/0219816	A1	09 July 2020	WO 2019/132964 A1 paragraphs [0029]-[0107], fig. 1-27 CN 111133574 A	
JP	2022-550707	A	05 December 2022	US 2021/0098349 A1 paragraphs [0001], [0101]-[0177], fig. 1-8 GB 2603345 A WO 2021/059052 A1 CN 114342072 A	
JP	2021-153172	A	30 September 2021	US 2021/0305132 A1 paragraphs [0001], [0031]-[0053], fig. 3-8 DE 102020131442 A1 CN 113451255 A KR 10-2021-0119277 A	
US	2020/0227401	A1	16 July 2020	WO 2019/132971 A1 paragraph [0087], fig. 21	
JP	2014-140022	A	31 July 2014	US 2014/0174807 A1 EP 2747136 A1 KR 10-2014-0080427 A CN 104037161 A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01L 25/04(2023.01)i; H01L 23/36(2006.01)i; H01L 27/146(2006.01)i
FI: H01L25/04 Z; H01L27/146 F; H01L27/146 D; H01L23/36 Z

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））
H01L25/04; H01L23/36; H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922 - 1996年

日本国公開実用新案公報

1971 - 2024年

日本国実用新案登録公報

1996 - 2024年

日本国登録実用新案公報

1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2020/0219816 A1 (INTEL CORPORATION) 09.07.2020 (2020 - 07 - 09) 段落[0029]-[0107], 図1-27	1-5, 7-16
Y		6
A		17-20
X	JP 2022-550707 A (インターナショナル・ビジネス・マシーンズ・コーポレーション) 05.12.2022 (2022 - 12 - 05) 段落[0001], [0030]-[0105], 図1-8	1-3, 5-6, 8-12, 14-16
A		4, 7, 13, 17-20
X	JP 2021-153172 A (インテル・コーポレーション) 30.09.2021 (2021 - 09 - 30) 段落[0001], [0031]-[0053], 図3-8	1, 3, 5, 8-9, 11, 15-17, 20
A		2, 4, 6-7, 10, 12-14, 18-19

☒ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

16. 04. 2024

国際調査報告の発送日

07. 05. 2024

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

小池 英敏 5D 8396

電話番号 03-3581-1101 内線 3514

様式 PCT/ISA/210（第2ページ）（2022年7月）

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	US 2020/0227401 A1 (INTEL CORPORATION) 16.07.2020 (2020 - 07 - 16)	6
A	段落[0087], 図21	1-5, 7-20
A	JP 2014-140022 A (インテル・コーポレーション) 31.07.2014 (2014 - 07 - 31)	1-20

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/005645

引用文献			公表日	パテントファミリー文献			公表日
US	2020/0219816	A1	09.07.2020	WO	2019/132964	A1	
				段落[0029]-[0107], 図1-27			
				CN	111133574	A	

JP	2022-550707	A	05.12.2022	US	2021/0098349	A1	
				段落[0001], [0101]-[0177], 図1-8			
				GB	2603345	A	
				WO	2021/059052	A1	
				CN	114342072	A	

JP	2021-153172	A	30.09.2021	US	2021/0305132	A1	
				段落[0001], [0031]-[0053], 図3-8			
				DE	102020131442	A1	
				CN	113451255	A	
				KR	10-2021-0119277	A	

US	2020/0227401	A1	16.07.2020	WO	2019/132971	A1	
				段落[0087], 図21			

JP	2014-140022	A	31.07.2014	US	2014/0174807	A1	
				EP	2747136	A1	
				KR	10-2014-0080427	A	
				CN	104037161	A	
