



(12) 发明专利

(10) 授权公告号 CN 101529730 B

(45) 授权公告日 2013. 07. 17

(21) 申请号 200780038922. X

(22) 申请日 2007. 08. 30

(30) 优先权数据

11/550, 534 2006. 10. 18 US

(85) PCT申请进入国家阶段日

2009. 04. 17

(86) PCT申请的申请数据

PCT/US2007/077169 2007. 08. 30

(87) PCT申请的公布数据

W02008/048744 EN 2008. 04. 24

(73) 专利权人 飞思卡尔半导体公司

地址 美国得克萨斯

(72) 发明人 马希布尔·拉赫曼

约翰·J·帕克斯

詹姆斯·J·里凯斯

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 刘光明 穆德骏

(51) Int. Cl.

H04B 1/66 (2006. 01)

(56) 对比文件

US 2005/0123036 A1, 2005. 06. 09,

US 6370244 B1, 2002. 04. 09,

WO 2006/012271 A1, 2006. 02. 02,

US 2005/0123036 A1, 2005. 06. 09,

H. Elhallabi, M. Sawan. HIGH FREQUENCY
AND HIGH Q CMOS GM-C BANDPASS FILTER
WITH AUTOMATIC ON-CHIP TUNING.

《Microelectronics, 2001. ICM 2001
Proceedings》. 2001,

审查员 张劲松

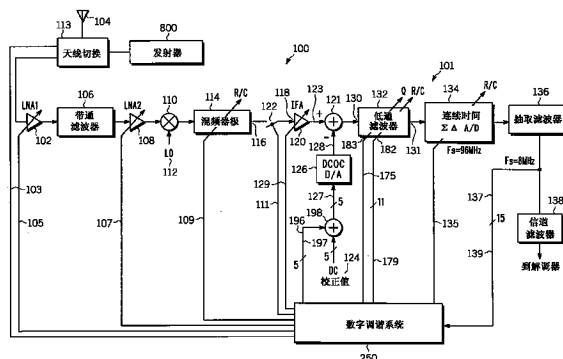
权利要求书1页 说明书10页 附图8页

(54) 发明名称

控制模拟滤波器的带宽

(57) 摘要

一种用于改变模拟滤波器 (132) 的截止频率的数字调谐系统 (250) 包括数字合成器 (292 和 294), 用于在增加滤波器的品质因数之后产生被施加到滤波器的输入的双音调校准信号 (196)。所述滤波器包括至少一个 R/C 电路, 该 R/C 电路具有用于改变品质因数的两个电阻器 (304 和 306) 以及用于改变截止频率的电容器阵列 (308 和 310)。当通过多个电容设置来顺序调试滤波器时由两个离散傅里叶变换单频率功率检测电路 (253 和 254) 来测量滤波器对每个音调 (405 和 407) 的幅度响应 (409 和 411) 的振幅。对于每个电容设置来说, 通过将滤波器对每个音调的响应之间的差与预选值相比较来选择 R/C 电路的最优电容。



1. 在无线设备中,一种用于获得模拟滤波器的期望带宽的方法,所述模拟滤波器具有输入、输出、带宽确定组件和品质因数,所述方法包括以下步骤:

a) 基于从模拟滤波器的设计计算出的模拟滤波器在第一频率和更高的第二频率中每一频率处的理想响应,预先确定模拟滤波器在所述第一频率处的幅度响应的振幅与模拟滤波器在所述第二频率处的幅度响应的另一振幅之间的差;

b) 将模拟滤波器的所述品质因数从常规Q增加到高Q以在所述第一频率和所述第二频率之间的峰化频率处产生峰值响应;

c) 将所述带宽确定组件的值顺序地设置为多个值之一,并且,当所述带宽确定组件被设置为每个值时:

c1) 同时向模拟滤波器的所述输入施加所述第一频率处的第一输入信号和所述第二频率处的第二输入信号,由此在模拟滤波器的所述输出处产生幅度响应,并且

c2) 计算在所述第一频率处的幅度响应的振幅和在所述第二频率处的幅度响应的振幅之间的差;

d) 将在步骤c中计算的多个差中的每个差与预先确定的差相比较以获得多个误差,其中,每个误差代表在步骤c中计算的每个差与所述预先确定的差之间的数值间距;

e) 基于所述多个误差,从所述多个值中选择一个值作为所述带宽确定组件的最优值,所选择的一个值是与最小误差相关联的所述带宽确定组件的值;以及

f) 将所述带宽确定组件的值设置为所选择的一个值,以便当所述品质因数处于常规Q时获得所述模拟滤波器的期望带宽。

2. 如权利要求1所述的方法,包括在步骤c)之前衰减无线设备中除模拟滤波器之外的位置处出现的信号的步骤,以避免干扰用于获得模拟滤波器的期望带宽的方法。

3. 如权利要求1所述的方法,包括在步骤e)之后将所述模拟滤波器的品质因数返回为所述常规Q的步骤。

4. 如权利要求1所述的方法,其中所述带宽确定组件为电容器并且最优值为最优电容。

5. 如权利要求1所述的方法,其中所述带宽确定组件为电阻器并且最优值为最优电阻。

6. 如权利要求1所述的方法,其中所述带宽确定组件具有标称值和实际值,并且其中所述实际值受下述的一个或多个的影响:制造工艺变化、操作温度、以及操作电压。

7. 如权利要求6所述的方法,其中所述无线设备包括另一级,所述另一级包括具有标称值和实际值的另一组件,并且其中所述另一组件的实际值成比例地受下述的一个或多个的影响:制造工艺变化、操作温度、以及操作电压。

8. 如权利要求7所述的方法,包括基于针对所述模拟滤波器的带宽确定组件所选择的最优值来针对所述无线设备的所述另一级中的所述另一组件选择比例值。

控制模拟滤波器的带宽

技术领域

[0001] 本发明总体上涉及模拟滤波器,并且更具体地涉及使用数字电路来调谐模拟滤波器。

背景技术

[0002] 连续时间、或模拟滤波器常常用在诸如蜂窝电话之类的无线设备中。典型情况下,模拟滤波器及其它电路,包括接收器或发射器处于使用互补金属氧化物半导体 (CMOS) 技术所制造的单个集成电路上。模拟滤波器包括影响所述模拟滤波器的带宽的组件,包括电阻器和电容器。集成电路制造或加工过程可能导致这种组件的实际值偏离它们的标称值 30% 那么多,这可以导致带宽变化 50% 那么多。带宽变化还可能由温度或电压变化引起。模拟滤波器的带宽变化可能导致在无线设备的接收和发射信号路径中的显著性能劣化。在接收信号路径中,基带模拟滤波器的带宽变化导致下述方面的性能劣化:静态灵敏度、存在干扰的情况下的灵敏度、接收器三阶截取点、抗混叠性能和误差向量幅度 (EVM)。在发射信号路径中,基带模拟滤波器的带宽变化导致 EVM、相邻信道泄漏率和静态 / 瞬态功率屏蔽性能的性能劣化。

[0003] 带宽跟踪精度和性能对在宽带码分多址 (WCDMA 或 3G) 和高速下行链路分组接入 (HSDPA 或 3.5G) 接收器中保持必须的 0.1% 比特误差率 (BER)、5% EVM、干扰抑制、和模拟到数字 (A/D) 抗混叠保护是必要的。在已知的 3G 和 3.5G 收发器中,由于达 12.5% 的大的接收器带宽跟踪误差使 0.1% BER 灵敏度劣化 0.5 分贝 (dB),并且使 EVM 从 2% 劣化到 8.4%。

[0004] 跟踪回路通常用于改变模拟滤波器的 R/C 滤波器参数。跟踪回路跟踪组件值中可能发生的变化。由于伪随机校准信号变化以及由于跟踪回路收敛所需的长期平均使得一些已知方法的跟踪精度是有限的。使用伪随机校准信号的已知方法的整个校准时间大约为 10 毫秒,这么长是很不利的。不管已知方法的长校准时间,由于伪随机信号的变化,已知方法也很难实现高校准精度。

[0005] 其它已知的带宽跟踪技术集中于主 - 从跟踪原理。这种技术使用被配置为振荡器的滤波器级,所述振荡器具有与主滤波器的部分中所使用的电路完全相同的拓扑。任何制造过程和 / 或温度变化应当以相同的量影响主滤波器和从属电路。该技术本质上在从属部分周围建立锁相环并且通过调谐主滤波器的所有电阻器 (或电容器) 来将振荡器的振荡 (或滤波器的相位差) 始终保持为接近稳定值。这种技术依赖于主滤波器和从属电路的各个部分之间的匹配。然而,精确匹配并不总是可能的,这是因为主滤波器占用与振荡器所占用的不同的晶片部分,并且缺乏匹配导致跟踪精度的性能劣化。

[0006] 其它已知的设计使用带内音调 (tone) 和带边音调来调谐滤波器。在这种设计中,带内音调提供测量带边音调的基准。这种设计要求额外的时间,这是因为由于信号不以复合格式存在所以要求独立的、非同时的测量。此外,因为滤波器的幅度响应的斜率低,所以损失了校正精度。另外,当滤波器在频率上被调谐到较低时,带边校准信号的幅度下降,进一步降低了分辨率。

[0007] 一些已知的电阻器 / 电容器 (R/C) 调谐系统使用专用的模拟振荡器, 其跟踪要求调谐的 R/C 时间常数级 (双二阶 (biquad) 和混频器极 (mixer pole))。使用比较器输出来测量振荡器的 R/C 时间常数, 所述比较器输出会强迫调谐系统的控制逻辑来检查数字计时器的值并且确定振荡器的 R/C 时间常数是否被最优地调谐。根据 R/C 时间常数是否太慢、太快或在容差内, 数字累积器分别被减小、增大或保持不变。不利地是, 要求专用的模拟电路来执行 R/C 时间常数测量, 并且所要求的模拟电路的复杂度比数字电路更加关键。模拟电路的增加不利地增加了设计时间、晶片面积和电流消耗 (current drain)。

[0008] 已知的数字跟踪方法使用快速傅里叶变换 (FFT) 方法来用于功率检测; 然而, FFT 方法不利地导致大量的硬件成本和电流消耗。

[0009] 此外, 所有已知的方法缺乏对有源滤波器的品质因数 (Q) 的任何动态控制来改进跟踪性能。

附图说明

[0010] 图 1 是包括具有模拟滤波器的接收器的收发器的一部分以及用于调谐所述模拟滤波器的数字调谐系统的简化功能框图;

[0011] 图 2 示出了图 1 的数字调谐系统的简化功能框图;

[0012] 图 3 是图 1 的模拟滤波器的示意图;

[0013] 图 4 是在 R/C 校准期间和在正常接收器操作期间图 1 的模拟滤波器的幅度响应的图表;

[0014] 图 5 是图 1 的模拟滤波器的一族幅度响应的图表;

[0015] 图 6 是用于操作图 1 的数字调谐系统的方法的流程图;

[0016] 图 7 示出了图 1 的数字调谐系统的示例性仿真结果; 以及

[0017] 图 8 是包括发射器模拟滤波器的发射器的一部分的简化功能框图, 以及用于调谐所述发射器模拟滤波器的数字调谐系统的简化功能框图。

具体实施方式

[0018] 图 1 是收发器 100 的简化功能框图, 包括一部分零 IF 或基带接收器 101。在示例性实施例中, 收发器 100 是移动或无线电话。接收器 101 包括通过天线切换 113 耦合到天线 104 的第一低噪声放大器 (LNA) 102、耦合到第一 LNA 的带通滤波器 106、耦合到所述带通滤波器的第二 LNA 108、耦合到本地振荡器 112 和第二 LNA 的混频器 (mixer) 110、以及耦合到所述混频器的混频器极 114。混频器极 114 具有输出 116, 该输出 116 经由开关 122 耦合到基带或中频放大器 (IFA) 120 的输入 118。IFA 120 具有输出 123。数字 DC 校正 124 经由五比特连接件 (coupling) 127 被插入到 DC 偏移校正 (DCOC) 数模 (D/A) 转换器 126 的输入中。DCOC D/A 转换器 126 的输出信号为 dcoc_dac_out 128。如在下面更完整地解释地, 依照本发明将 DC 校正 124 与双音调训练或校准信号 196 合并。IFA 120 的输出 123 和 DCOC D/A 转换器 126 的 dcoc_dac_out 128 在加法器 121 处被合并并且被馈送入基带连续时间或模拟滤波器 132 的输入 130 中。模拟滤波器 132 是低通滤波器并且包括至少一个带宽确定 R/C 电路。模拟滤波器 132 的输出 131 耦合到连续时间 $\Sigma \Delta$ A/D 转换器 134, 在示例性实施例中其具有 96MHz 的采样频率。A/D 转换器 134 耦合到抽取滤波器 (decimation

filter) 136, 该抽取滤波器以较低的采样频率消除假信号。在示例性实施例中较低的采样频率为 8MHz。抽取滤波器耦合到信道滤波器 138。信道滤波器 138 耦合到解调器 (未示出)。发射器 800 也耦合到天线切换 113。用于控制或调谐模拟滤波器 132 的带宽频率的数字跟踪或调谐系统 250 耦合到接收器 101。数字调谐系统 250 经由连接件 103、105、107、109、111、129、135、137、175、179 和 197 耦合到接收器 101。

[0019] 图 2 示出了数字调谐系统 250 的简化功能框图。数字调谐系统 250 包括从接收器 101 接收信号的数字增益归一化电路 252。来自接收器 101 的信号是 cap_tune_din 139, 其是来自抽取滤波器 136 的输出。接收器 101 的抽取滤波器 136 经由 15 比特连接件 137 耦合到数字调谐系统 250 的归一化电路 252。归一化电路 252 经由 8 比特连接件与 400kHz DFT 单频率仓功率检测电路 254 并联地耦合到 200kHz 离散傅里叶变换 (DFT) 单频率仓 (bin) 功率检测电路 253。200kHz DFT 单频率仓功率检测电路 253 和 400kHz DFT 单频率仓功率检测电路 254 都分别耦合到线性到 dB 标度转换电路 255 和 256。固定增益 258 和线性到 dB 标度转换电路 256 的输出耦合到加法器 260, 该加法器 260 将较大的增益信号 262 作为其输出。较大的增益信号 262 和来自线性到 dB 标度转换电路 255 的输出被馈送到加法器 264 中。较大的增益信号 262 在被馈送到加法器 264 的输入之前被置为负。加法器 264 的输出信号为 cap_tune_pow_diff 266。cap_tune_pow_diff 266 是在 200kHz 的响应的功率估计和 400kHz 的响应的功率估计之间的差。cap_tune_pow_diff 266 是以分贝测量的值。加法器 264 的输出耦合到幅度电路 268 的输入, 所述幅度电路 268 将误差值 270 作为其输出, 该误差值 270 为其输入的绝对值。幅度电路 268 的输出耦合到最小误差搜索控制单元 272 的输入。最小误差搜索控制单元 272 包括在其所耦合到的系统控制器 274 的控制下的组合和时序逻辑电路。在示例性实施例中, 系统控制器 274 为微处理器。最小误差搜索控制单元 272 的输出经由四比特连接件 271 耦合到复用器 276 的输入 265。最小误差搜索控制单元 272 输出四比特值, 该四比特值表示模拟滤波器 132 的至少一个 R/C 电路的最优电容设置。扫描发生器 278 经由四比特连接件 273 耦合到复用器 276 的另一输入 267。在闭环训练或校准时段期间, 扫描发生器 278 逐步调试模拟滤波器 132 的每个可能的 R/C 设置, 而 A/D 转换器 134 的 R/C 设置被保持在标称设置上。在示例性实施例中, A/D 转换器 134 的标称设置是最大电容以防止 A/D 转换器 134 削波。扫描发生器 278 输出从二进制“0000”到二进制“1011”的四比特值序列。复用器 276 的输出 269 经由四比特连接件 275 耦合到温度计编码电路 281。复用器 276 在其所耦合到的系统控制器 274 的控制之下。在闭环校准时段期间, 复用器 276 的输出信号为来自扫描发生器 278 的输出信号。在依照本发明由数字调谐系统 250 确定最优电容设置之后, 来自复用器 276 的输出信号为来自最小误差搜索控制单元 272 的输出。复用器 276 的输出信号为 cap_tune_setting 280。cap_tune_setting 280 是从二进制“0000”到二进制“1011”的四比特值。cap_tune_setting 280 的每个值表示模拟滤波器 132 的 R/C 电路的电容设置。来自温度计编码电路 281 的输出 277 经由十一比特连接件 179 耦合到模拟滤波器 132 的 ctune 输入 182。温度计编码电路 281 将四比特 cap_tune_setting 280 映射或转换成十一比特连接件 179 上的控制信号。

[0020] 系统控制器 274 经由连接件 175 耦合到模拟滤波器 132 的 Q_tune 输入 183。系统控制器 274 还经由连接件 103、105、107、109、111 和 129 分别耦合到天线切换 113、第一 LNA 102、第二 LNA 108、混频器极 114、开关 122 和 IFA 120。数字调谐系统 250 还包括产生

200kHz 音调 405 的 200kHz 音调数字合成器 292 和产生 400kHz 音调 407 的 400kHz 音调数字合成器 294(参见图 4)。系统控制器 274 经由连接件 117 和 119 分别耦合到 200kHz 音调合成器 292 和 400kHz 音调合成器 294。在加法器 295 处合并 200kHz 音调 405 和 400kHz 音调 407。来自加法器 295 的输出信号为双音调校准信号 196。来自加法器 295 的输出经由 5 比特连接件 197 耦合到另一加法器 198 的输入。在加法器 198 中将双音调校准信号 196 与 DC 校正值 124 合并。可选择地,双音调校准信号 196 在与 DC 校正值 124 合并之前被缩放。数字调谐系统 250 通过 DCOC D/A 转换器 126 将校准信号 196 施加到模拟滤波器 132 的输入 130。因为通过已经存在于接收器 101 中的 DCOC D/A 转换器 126 将校准信号 196 插入到接收器 101 中,所以不要求额外的 D/A 转换器。数字调谐系统 250 在接收器 101 的上电序列期间操作。作为选择,数字调谐系统 250 在接收器 101 不接收任何信号的时段期间操作。

[0021] 在示例性实施例中,整个接收器 101 和整个数字调谐系统 250,包括影响带宽频率的模拟滤波器 132 和电阻器及电容器,处于使用互补金属氧化物半导体 (CMOS) 技术制造的单个集成电路上。在示例性实施例中,接收器 101 的操作频率范围近似为 800-2000MHz。

[0022] 图 3 是模拟滤波器 132 的示意图。模拟滤波器 132 包括用于改变模拟滤波器的 Q 的装置。用于改变模拟滤波器的 Q 的装置包括低电阻器 304、高电阻器 306 以及用于将所述低电阻器和高电阻器之一切换到至少一个 R/C 电路中的一个的装置。在示例性实施例中,模拟滤波器 132 是包括双二阶级 302 的有源滤波器。双二阶级 302 包括至少一个运算放大器。在示例性实施例中,有源滤波器是二阶的、Tow-Thomas 滤波器。Tow-Thomas 有源滤波器的操作和双二阶级 302 的操作对有源滤波器领域内的普通技术人员来说是公知的;因此,不会进一步详细描述它们。

[0023] 模拟滤波器 132 的至少一个 R/C 电路中的每个包括多个带宽确定组件。在示例性实施例中,带宽确定组件包括可切换电容器的第一阵列 308 和可切换电容器的第二阵列 310。可切换电容器的第一阵列 308 与具有第一时间常数的第一 R/C 电路相关联,并且可切换电容器的第二阵列 310 与具有第二时间常数的第二 R/C 电路相关联。第一 R/C 电路和第二 R/C 电路中的每个还分别包括不可切换电容器 309 和 311。任何时候,在模拟滤波器 132 中使用低电阻器 304 和高电阻器 306 之一。使用低电阻器 304 使低通滤波器在低 Q 或常规模式下操作。使用高电阻器 306 使低通滤波器在高 Q 或调谐模式下操作。在示例性实施例中,低 Q 模式的品质因数为 1.0,并且高 Q 模式的品质因数为 1.7。由在 Q_tune 输入 183 处的信号来控制被选择在模拟滤波器 132 中使用的电阻器(低电阻器 304 或高电阻器 306)。在示例性实施例中,可切换电容器的第一阵列 308 包括十一(11)个电容器,C1_0 到 C1_10,每个电容器具有相等的第一值,和十一(11)个开关,S1_0 到 S1_10,用于将相关联的电容器,C1_0 到 C1_10,分别连接到模拟滤波器 132 的第一 R/C 电路。在示例性实施例中,可切换电容器的第二阵列 310 包括十一(11)个电容器,C2_0 到 C2_10,每个电容器具有相等的第二值,和十一(11)个开关,S2_0 到 S2_10,用于将相关联的电容器 C2_0 到 C2_10 分别连接到模拟滤波器 132 的第二 R/C 电路。所选择的第一阵列 308 的第一电容是 C1_0、C1_0+C1_1、C1_0+C1_1+C1_2、C1_0+C1_1+C1_2+C1_3... 等之一的电容。类似地,所选择的第二阵列 310 的第二电容是 C2_0、C2_0+C2_1、C2_0+C2_1+C2_2、C2_0+C2_1+C2_2+C2_3... 等之一的电容。在第一阵列 308 中所选择的第一电容与在第二阵列 310 中所选择的第二电容相关联。第一阵列 308 和第二阵列 310 被结合在一起使得在 ctune 输入 182 处的单个信号

cap_tune_setting 280 选择从第一阵列 308 中选择出的第一电容和从第二阵列 310 中选择出的第二电容来用于模拟滤波器 132 的 R/C 电路中。十一比特连接件 179 中的每个比特激活与每个阵列 308 和 310 中的每个电容器相关联的开关之一。

[0024] 图 4 是幅度响应（以分贝为单位）相对频率（以赫兹为单位）的图表 401。图 4 示出了在 R/C 校准期间的模拟滤波器 132 的代表性幅度响应 402 和在常规接收操作期间模拟滤波器的代表性幅度响应 403。模拟滤波器 132 还具有相位响应（未示出）。幅度是功率的平方根。以下，术语“响应”将意指“幅度响应”。图 4 图解示出了当模拟滤波器处于高 Q 模式而不是低 Q 模式下时调谐模拟滤波器 132 的优点。将模拟滤波器 132 置于高 Q 模式有利地在响应曲线 402 中产生高峰值。在高 Q 响应 402 中，在靠近高峰值的频率曲线的斜率显著地大于在相同频率下低 Q 响应 403 中曲线的斜率。双音调校准信号 196 包括 200kHz 音调 405 和 400kHz 音调 407。选择校准信号 196 的双音调 405 和 407 使得它们位于模拟滤波器 132 的截止频率的任一侧的频率处。在示例性实施例中，在常规操作模式期间模拟滤波器 132 的 -3dB 带宽为 350kHz。在校准模式期间模拟滤波器 132 的 -3dB 带宽近似为 460kHz。在示例性实施例中，校准音调 405 和 407 的精确频率是与系统时钟之一整除（integer-division）相关的频率。然而，通常，较低的频率音调 405 应当不低于 150kHz 并且不高于 250kHz，并且较高的频率音调 407 应当不低于 350kHz 并且不高于 450kHz，以供在校准模式期间具有 460kHz 的截止频率的模拟滤波器 132 使用。

[0025] 在图 4 中垂直线表示的 200kHz 音调 405 和 400kHz 音调 407 均匀地落在处于高 Q 模式下的模拟滤波器 132 的响应 402 的高峰值的每一侧。当在高 Q 模式下调谐模拟滤波器 132 时存在两个效果。第一效果是对于每个调谐步骤响应 402 改变的量。按功率来测量响应 402。作为将滤波器置于高 Q 模式的结果，对于给定的频率变化来说，发生有利的较大的功率变化。因为音调 405 和 407 的频率位于响应曲线 402 的高斜率或陡峭部分上，所以对于给定的频率变化来说，发生较大的功率变化。另一方面，当模拟滤波器 132 处于低 Q 模式下时，对于给定的频率变化来说，发生较小的功率变化。第二效果是当调谐模拟滤波器 132 时，200kHz 音调 405 的响应 409 的功率变化在相对于 400kHz 音调 407 的响应 411 的功率变化的相反方向上移动，使得在每个调谐步骤加重响应之间的差。这两个效果有益地有助于解决音调 405 和 407 各自的响应 409 和 411 之间的任何模糊度。数字调谐系统 250 从音调 405 和 407 之间的多个绝对差中选择一个绝对差。由数字调谐系统 250 使用双音调 405 和 407 而不是一个音调还去除了存在于模拟滤波器 132 中的任何增益变化。增益变化部分地由零件变化和 / 或诸如温度之类的环境引起。任何增益变化将会以近似相同的量影响每个音调 405 和 407 各自的响应 409 和 411。因此，增益的存在和增益的量都无助于音调 405 和 407 各自的响应 409 和 411 之间的差，或者绝对差。

[0026] 现在参照图 1 和 4，在启用闭环校准过程之前，在 IFA 120 的输入 118 处的信号被充分衰减，使得它不干扰数字调谐系统 250 的性能。通过将天线切换 113、第一 LNA 102、第二 LNA 108 和混频器 110 以及混频器极 114 置于最小增益状态并且通过断开到 IFA 120 的输入 118 的连接来实现衰减。在闭环校准过程期间，系统控制器 274 将 IFA 120 置于最大增益固定设置（在示例性实施例中为 12dB 固定增益设置）。另外，模拟滤波器 132 被置于产生响应 402 的高 Q 模式中。高 Q 模式允许将音调 405 和 407 同时施加在较陡峭斜坡的两侧的频率上，其中由响应 402 的高峰值导致所述较陡峭斜坡。同时施加音调 405 和 407 导

致更快速且更准确的跟踪性能。在常规接收器操作期间,低 Q 代表性响应 403 用来实现较平坦的带内响应以及改进的带外选择性性能。

[0027] 在闭环校准时段期间,200kHz 音调 405 和 400kHz 音调 407 被合并,选择性地被缩放,被添加到 DC 校正 124,并且被施加到用于给定 I/Q 正交信道的 DCOC D/A 转换器 126。当模拟滤波器处于高 Q 模式下时,传递音调 405 和 407 穿过模拟滤波器 132。在通过模拟滤波器 132 过滤了音调 405 和 407 之后,校准信号 196 通过 A/D 转换器 134 被处理并且被抽取滤波器 136 向下抽取至较低的采样率。然后由归一化电路 252 对较低采样率信号进行适当地归一化。归一化电路 252 的输入信号为 cap_tune_din 139,其具有 15 比特的动态范围。在数字增益归一化之后,来自归一化电路 252 的输出信号具有 8 比特动态范围。动态范围的减小使数字调谐电路 250 所需要的硬件最小化。

[0028] 来自归一化电路 252 的输出信号被馈送到两个单频率仓 DFT 功率检测电路 253 和 254 以分别检测 200kHz 音调 405 和 400kHz 音调 407 的幅度。在检测幅度之后,结果被转换为分贝标度以允许在不执行任何高代价的除法操作的情况下比较所产生的幅度。以分贝为单位的固定增益被添加到 400kHz 音调 407 的测量幅度,使得对于理想情况来说,其幅度被归一化为等于 200kHz 音调 405 的测量幅度,即在模拟滤波器 132 的响应中没有带宽误差。设计者预先知道模拟滤波器 132 的极点 (pole) 和频率响应。因此,当模拟滤波器理想地执行时,设计者知道 400kHz 音调 407 的模拟滤波器 132 响应相对 200kHz 音调 405 的模拟滤波器响应的预期差,以分贝为单位。在示例性实施例中,设计者知道 400kHz 音调 407 的模拟滤波器 132 的理想响应比 200kHz 音调 405 的模拟滤波器的响应少 2.5dB。因此,在示例性实施例中,数字调谐电路 250 向 400kHz DFT 仓 254 的输出 257 增加 2.5dB 的固定增益。通常,对于其它实施例来说,增加不同的固定增益量。在图 4 中所示出的 400kHz 音调 407 的模拟滤波器 132 的响应 411 比 200kHz 音调 405 的模拟滤波器的响应 409 少 2.5dB;因此响应 402 是最佳响应。

[0029] 在归一化之后,使用加法器 264 来比较两个 DFT 单频率仓的测量幅度以计算误差信号的幅度。幅度电路 268 的输出是数字调谐系统 250 中的误差信号。对于理想情况来说,误差信号的幅度为零。从而,闭环校准过程包括通过所有其可能的电阻器和 / 或电容器设置来逐步调试模拟滤波器 132,继而选择反映最低误差测量的 cap_tune_setting 280。闭环校准过程设法确定在模拟滤波器 132 中的多个电容器值中的哪个电容器值提供了示例性实施例的模拟滤波器的理想性能所预期的 2.5dB 差。作为选择,闭环校准过程设法确定在模拟滤波器 132 中的多个电容器值中提供最接近示例性实施例的模拟滤波器的理想性能所预期的 2.5dB 差的电容器值。

[0030] 图 5 是幅度响应 (以分贝为单位) 相对频率 (以赫兹为单位) 的对数的图表 500。图 5 示出了模拟滤波器 132 的一族 501 十二 (12) 个典型高 Q 响应和一族 503 十二 (12) 个典型低 Q 响应。每个响应的形状取决于 cap_tune_setting 280 的值。在示例性实施例中,每族 501 和 503 中的响应的数目等于模拟滤波器 132 的每个 R/C 电路中的电容器的数目。通常,每族 501 和 503 中的响应的数目等于可由数字调谐系统 250 控制的模拟滤波器 132 的频率确定组件的数目。

[0031] 图 6 是依照本发明用于操作数字调谐系统 250 的方法的流程图 600。所述方法包括以下步骤。在步骤 601,运行闭环 DC 校正算法,并且保持 DC 校正 124。在 Rahman 等人的美

国专利 No. 6, 560, 447 中描述了可以用于接收器 101 的 DC 校正算法的示例, 所述美国专利于 2003 年 5 月 6 日公布, 题目为 DC OFFSET CORRECTION SCHEME FOR WIRELESS RECEIVERS, 并且被转让与本申请的受让人, 在此通过引用完全并入。由系统控制器 274 控制的以下动作在步骤 602 进行: 将天线切换 113、第一 LNA 102、第二 LNA 108 和混频器级置于最小增益状态; 通过断开到 IFA 120 的输入 118 的连接来禁用混频器极 114 的输出 116; 将模拟滤波器 132 设置为高 Q 模式; 将 A/D 转换器 134 的 R/C 设置置为标称设置; 并且在闭环校准时段期间保持标称设置。在步骤 603, 误差值 270 被设置为最大设置。在步骤 604, 系统控制器 274 激活 200kHz 和 400kHz 数字合成器 292 和 294。在步骤 605, 应用 R/C 设置。在步骤 606, 使用释抑 (hold off) 时段 240, 以允许与模拟滤波器 132 的新滤波器带宽设置相关联的瞬变稳定。在示例性实施例中, 释抑时段 240 为 10 微秒。在此稳定时段之后, 在步骤 607 在可编程积分时段 242 内来测量双音调 405 和 407 之间的功率差。可编程积分时段 242 一般被选择为双音调 405 和 407 的周期时段的公倍数。通常, 可编程积分时段 242 大约为双音调校准信号 196 的较低音调的十 (10) 个周期。在示例性实施例中, 可编程积分时段 242 为 50 微秒。有益地是, 整个校准时间, 即闭环 R/C 调谐算法的完成时间仅仅近似为 720 微秒。

[0032] 接下来, 在步骤 608, 最小误差搜索控制单元 272 将当前测量的误差幅度与先前误差幅度相比较。如果当前误差幅度小于先前存储的误差幅度, 并且在步骤 609, 如果尚未达到最终的 R/C 设置状态, 那么在步骤 610, 最小误差搜索控制单元 272 利用前者的内容来更新后者的内容, 并且当前的 R/C 设置被保存为最优的 R/C 设置。另一方面, 如果达到最终的 R/C 设置, 那么在步骤 611, 系统控制器 274 禁用校准音调合成器 292 和 294。再次参照步骤 608, 如果当前误差幅度不小于先前存储的误差幅度, 那么在步骤 615, 更新 R/C 设置, 并且流程返回到步骤 605。对于每个可能的 R/C 设置继续该过程, 直到完成最后的 R/C 设置步骤。接下来, 在步骤 612, 最小误差搜索控制单元 272 对模拟滤波器 132 应用最优的 R/C 设置。在步骤 613, 用于其它接收器级和 A/D 转换器 134 的 R/C 设置从属于该最优的 R/C 设置。最后在步骤 614, 当使带外选择性最大化的同时在常规接收器操作期间模拟滤波器 132 的 Q 被设置为低 Q 模式以使带内峰化最小化。

[0033] 在针对模拟滤波器 132 实现了最优的 R/C 设置之后, 其它基带接收器块, 包括 A/D 转换器 134 及其它无源或有源滤波器级, 从属于最优的 R/C 设置。在示例性实施例中, A/D 转换器 134 具有一个或多个电容器阵列 (未示出), 所述电容器经由连接件 135 从属于最优的 R/C 设置。在 A/D 转换器 134 中的每个电容器阵列中电容器的数目不必等于模拟滤波器 132 中的阵列 308 或 310 中电容器的数目。在其它接收器块中从属电容器的电容不必为与模拟滤波器中电容器的最优电容值相同的值, 所述其它接收器块中从属电容器的电容值从属于模拟滤波器 132 的最优电容设置。然而, 对于 cap_tune_setting 280 中的每个变化来说, 在其它接收器块中从属电容器的电容的确具有与模拟滤波器 132 中电容器值的百分比变化相同的值的百分比变化。此外, 在其它接收器块中可以从属电阻而不是电容。在所有情况下, 系统控制器 274 被预编程以选择其它接收器块中从属组件 (电阻和 / 或电容) 的适当值。在另一实施例中 (未示出), 发射器 800 中的 R/C 组件值也从属于从接收器 101 中的模拟滤波器 132 所导出的最优设置, 尽管所述最优设置是基于接收器的组件而不是发射器的组件。

[0034] 图 7 示出了数字调谐系统 250 的示例性仿真结果。图 7 的 S1 曲线示出了模拟信号 `dcoc_dac_out` 128 的时域曲线。S1 曲线的纵轴表示毫伏,并且横轴表示时间。图 7 的 S2 曲线示出了数字信号 `cap_tune_din` 139 的时域曲线。S2 曲线的纵轴表示有符号的小数数字值,其中整个范围为 ± 1 ,并且横轴表示时间。`cap_tune_din` 139 是数字调谐系统 250 的数字输入信号。图 7 的 S3 曲线示出了数字信号 `cap_tune_pow_diff` 266 的时域曲线。S3 曲线的纵轴表示分贝,并且横轴表示时间。S3 曲线示出了依照本发明方法的每个步骤的误差信号的幅度(以分贝为单位)。在该方法的第八步骤期间出现的最小误差信号在 S3 曲线上被示为从左边数的第八个设置。图 7 的 S4 曲线示出了针对该方法的每个步骤数字信号 `cap_tune_setting` 280 的时域曲线。S4 曲线的纵轴表示电容器阵列设置,并且横轴表示时间。在示例性实施例中,设置的最大数目为十二(12)。依照本发明,第八设置被选择为在图 7 中所示出的示例性仿真的最优设置,这是因为在第八设置,数字调谐系统 250 稳定在反映最小误差幅度的状态。设置的数目等于在正被调谐的模拟滤波器 132 的 R/C 电路(多个)中带宽确定电容器或电阻器(一起被称为“组件”)的数目。带宽确定组件的数目由每个元件的制造容差(make-tolerance)加上调谐模拟滤波器 132 可能达到的绝对精度来确定。在示例性实施例中,带宽确定组件的数目为十二(12),它们中的十一(11)个是可切换的;然而,本发明同样适用于使用更多或更少的带宽确定组件数目。

[0035] 本发明的数字调谐系统 250 包括更精确的 R/C 跟踪算法,其实现了比没有使用专用模拟电路的所有已知跟踪方法的运行时间更短的运行时间。本发明的优点包括动态控制模拟滤波器 132 的 Q,使用双音调用于校准信号 196,并且使用 DFT 方法来用于 R/C 跟踪数字测量和控制。本发明的 DFT 方法改进了性能,即无失配问题,并且在较高密度 CMOS 工艺中使晶片面积最小化。与从使用快速傅里叶变换(FFT)来计算平均功率的方法导致的较大晶片面积相比较,本发明的较小晶片面积减少了制造成本并且导致明显较少的电流消耗。在本发明的数字调谐系统 250 中,利用 Goertzel 滤波器来实现两个 DFT 仓中的每一个。本发明使用的 Goertzel 滤波器只要求三次乘法,而已知的 FFT 方法不利地要求 $(N/2) \log_2(N)$ 次复数乘法。利用本发明的两点 DFT 方法,幅度只被计算至两个仓;而利用已知的 N 点 FFT 方法,幅度被计算至 N,其中 N 大于 2。使用 DFT 方法允许数字调谐系统 250 比已知的跟踪方法更迅速地计算平均功率。

[0036] 有益地是,依照本发明的数字调谐系统 250 在较高密度的 CMOS 型技术中引起可忽略的晶片面积增加以及可忽略的电流消耗增加。与使用模拟电路的一些已知跟踪电路不同,依照本发明的数字调谐系统 250 使用数字硬件。由本发明使用的所要求的数字电路的复杂度与已知方法所使用的模拟电路的复杂度相比较不关键。模拟电路的减少有益地减少了设计时间、晶片面积和电流消耗。

[0037] 与一些已知的跟踪电路不同,依照本发明的数字调谐系统 250 不使用伪随机信号。相反,依照本发明的数字调谐系统 250 使用两个固定频率(200kHz 和 400kHz)音调,其有益地没有任何偏差。比已知的跟踪电路显著地减少了用于实现跟踪的时间,这是因为在数字调谐系统 250 计算平均功率的每个场合,它都在具有固定频率的较小带宽上这样做。

[0038] 本发明通过使用低成本和实用的数字方法调谐电容器阵列来实现高性能带宽跟踪。本发明使用高性能数字测量和控制方法来跟踪接收器带宽误差达 $< 6\%$ 的校正精度,同时使采用互补金属氧化物半导体(CMOS)技术的晶片面积和电流消耗最小化。对于 3G 和

3. 5G 操作模式, 校正精度不会劣化 0.1% BER 灵敏度级并且实现 < 5% EVM。本发明帮助提供 < 5% 接收器 EVM 性能, 其被期望支持高数据速率 HSDPA 情况, 并且本发明保留了接收器灵敏度要求。数字调谐系统 250 向在模拟滤波器 132 的理想目标截止频率的 4% 内的双二阶和混频器极提供后调谐精度。利用数字调谐系统 250, 由温度和电压变化 (在接收器 101 的指定电压和温度操作范围内) 所引起的模拟滤波器 132 的截止频率的变化不超过 1.5%。

[0039] 图 8 是包括发射器模拟滤波器 832 的发射器 800 的简化功能框图, 以及用于控制所述发射器模拟滤波器的带宽频率的发射器数字调谐系统 850 的简化功能框图。发射器 800 是基带或直接启动 (direct-launch) 发射器。发射器 800 包括 D/A 转换器 830、发射器模拟滤波器 832、混频器 835 和本地振荡器 840。在混频器 835 处将来自发射器模拟滤波器 832 的输出信号与来自本地振荡器 840 的信号合并。来自混频器 835 的输出信号被馈送到可变增益放大器 (VGA) 860 中。来自 VGA 860 的输出被馈送到功率放大器 870 中。来自功率放大器 (PA) 870 的输出耦合到天线切换 113 或直接耦合到天线。通过包括复用器 820 来修改发射器 800 以适应发射器数字调谐系统 850。复用器 820 通过选择线 817 耦合到发射器数字调谐系统 850。在常规数据传输操作期间, 发射数据 810 被馈送到复用器 820 的第一输入 851 中。校准信号 196 被馈送到复用器 820 的第二输入 852 中。在执行发射闭环校准过程之前, VGA 860 和 PA 870 被置于最小增益状态以确保不发射校准信号 196, 这是因为这种传输可能会成为其它设备的干扰源。在发射闭环校准过程期间, 发射器数字调谐系统 850 的系统控制器将发射器模拟滤波器置于高 Q 模式中, 并且选择复用器 820 的第二输入 852 来将校准信号 196 馈送到 D/A 转换器 830 中。来自 D/A 转换器 830 的输出信号被馈送到发射器模拟滤波器 832 的输入中。接下来, 发射器数字调谐系统 850 的系统控制器启用闭环 R/C 调谐过程。发射器数字调谐系统 850 包括反馈 A/D 转换器 845, 该反馈 A/D 转换器 845 将在发射器模拟滤波器 832 的输出处的模拟信号 871 转换为数字形式。作为选择, 在半双工收发器 (未示出) 中, 在半双工收发器的接收器中使用的 A/D 转换器 (诸如 A/D 转换器 134) 被重新使用作为半双工收发器的发射器中的反馈 A/D 转换器 845。在发射器 800 中 R/C 组件的值从属于从发射器模拟滤波器 832 的最优设置导出的最优设置, 而不是从属于从接收器 101 中的模拟滤波器 132 的最优设置导出的最优设置。发射器数字调谐系统 850 及其相关联的方法基本上与接收器 101 的数字调谐系统 250 和相关联的方法类似; 因此, 不进一步详细描述发射器数字调谐系统及其相关联的方法。

[0040] 虽然上面已经结合具体设备描述了本发明的原理, 不过应当清楚地理解本描述只是示例而非对本发明范围的限制。例如, 尽管示例性实施例使用相同值的电容器阵列来控制滤波器的截止频率, 不过作为选择本发明使用不同值的电容器阵列来控制滤波器的截止频率。尽管示例性实施例使用电容器阵列来控制滤波器的截止频率, 不过作为选择本发明使用电阻器网络或电容器和电阻器的组合来控制滤波器的截止频率。尽管示出了示例性实施例供具有双二阶级的有源滤波器使用, 不过本发明同样适用于供没有双二阶级的有源滤波器使用。尽管示例性实施例被示为供有源滤波器使用, 不过本发明同样适用于供无源滤波器使用。尽管示例性实施例是二阶低通滤波器, 不过本发明同样适用于其它阶的低通滤波器。尽管示例性实施例被示为供低通滤波器使用, 不过本发明同样适用于高通或带通滤波器使用, 并且在这种情况下, 相应地调节双音调校准信号的频率。示例性实施例使用具有零 IF 或基带接收器的本发明; 然而, 本发明还可以用于非常低频 -IF 接收器中, 在这种

情况下模拟滤波器可能会是带通滤波器而不是低通滤波器。尽管在使用互补金属氧化物半导体 (CMOS) 技术制造的单个集成电路上示出示例性实施例, 不过本发明还可以用在使用其它制造技术制造的单个集成电路上。尽管示例性实施例示出了在相同的单个集成电路上的模拟滤波器和数字调谐系统, 不过本发明同样适用于在独立集成电路上的模拟滤波器和数字调谐系统。

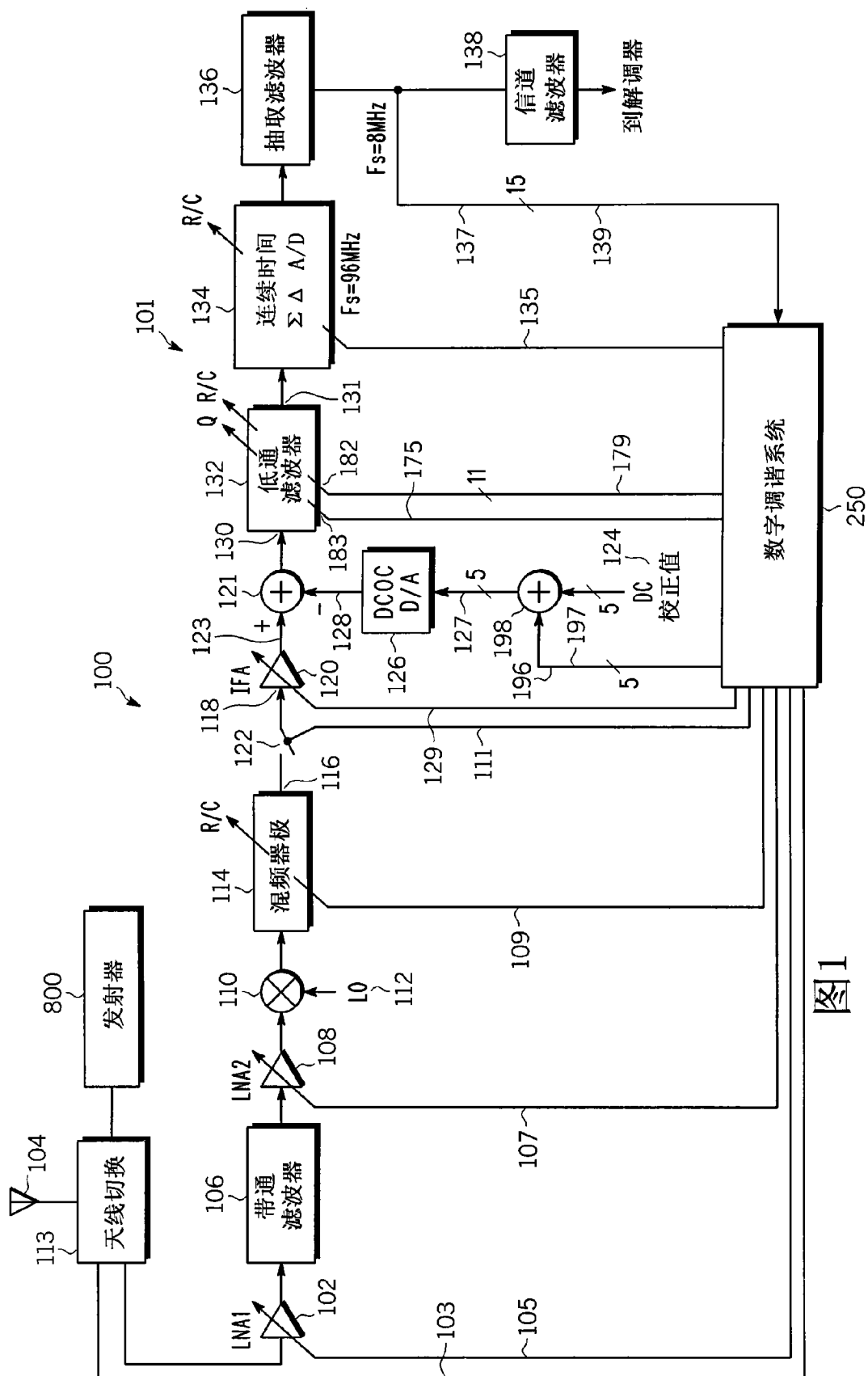
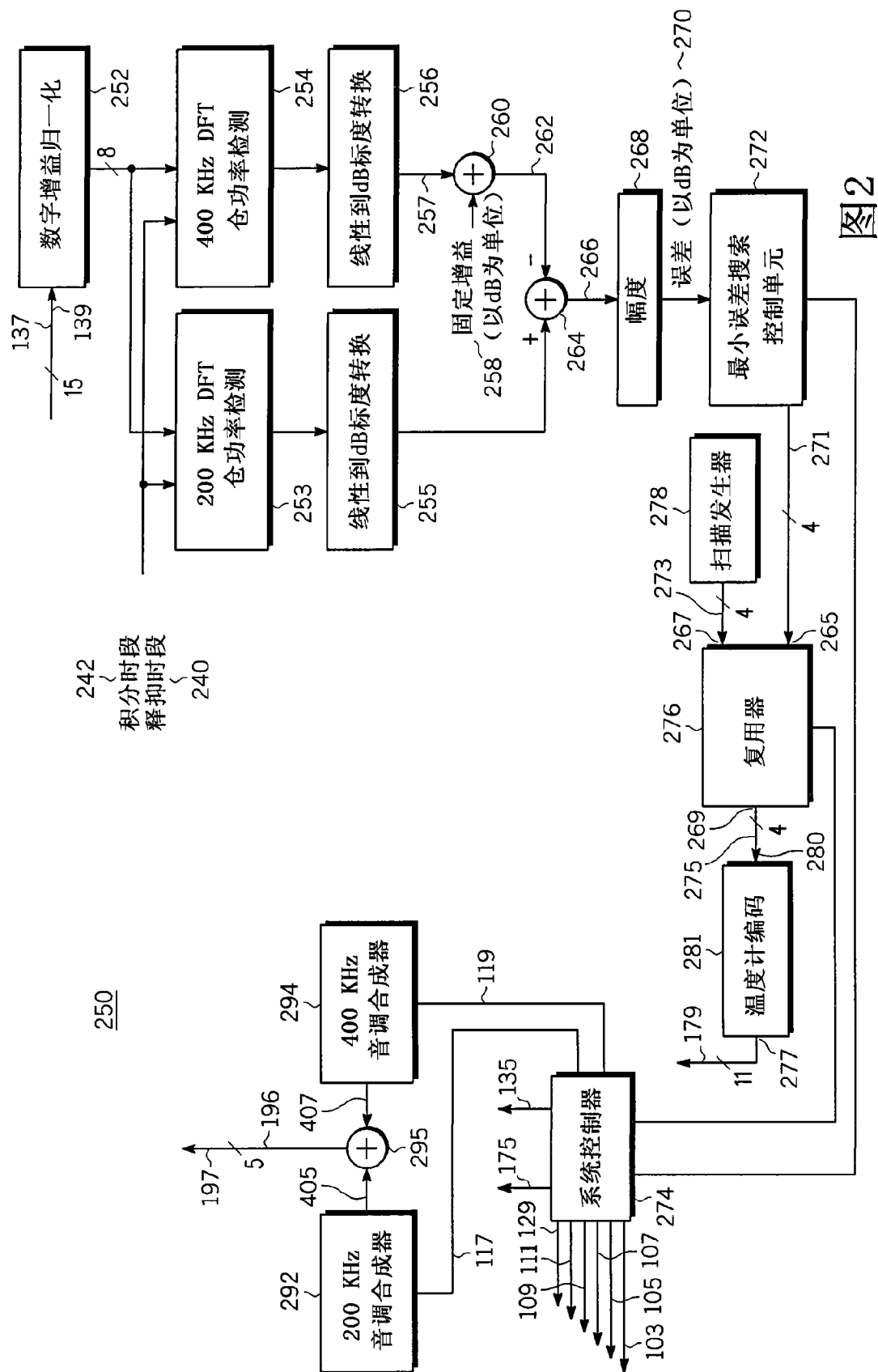
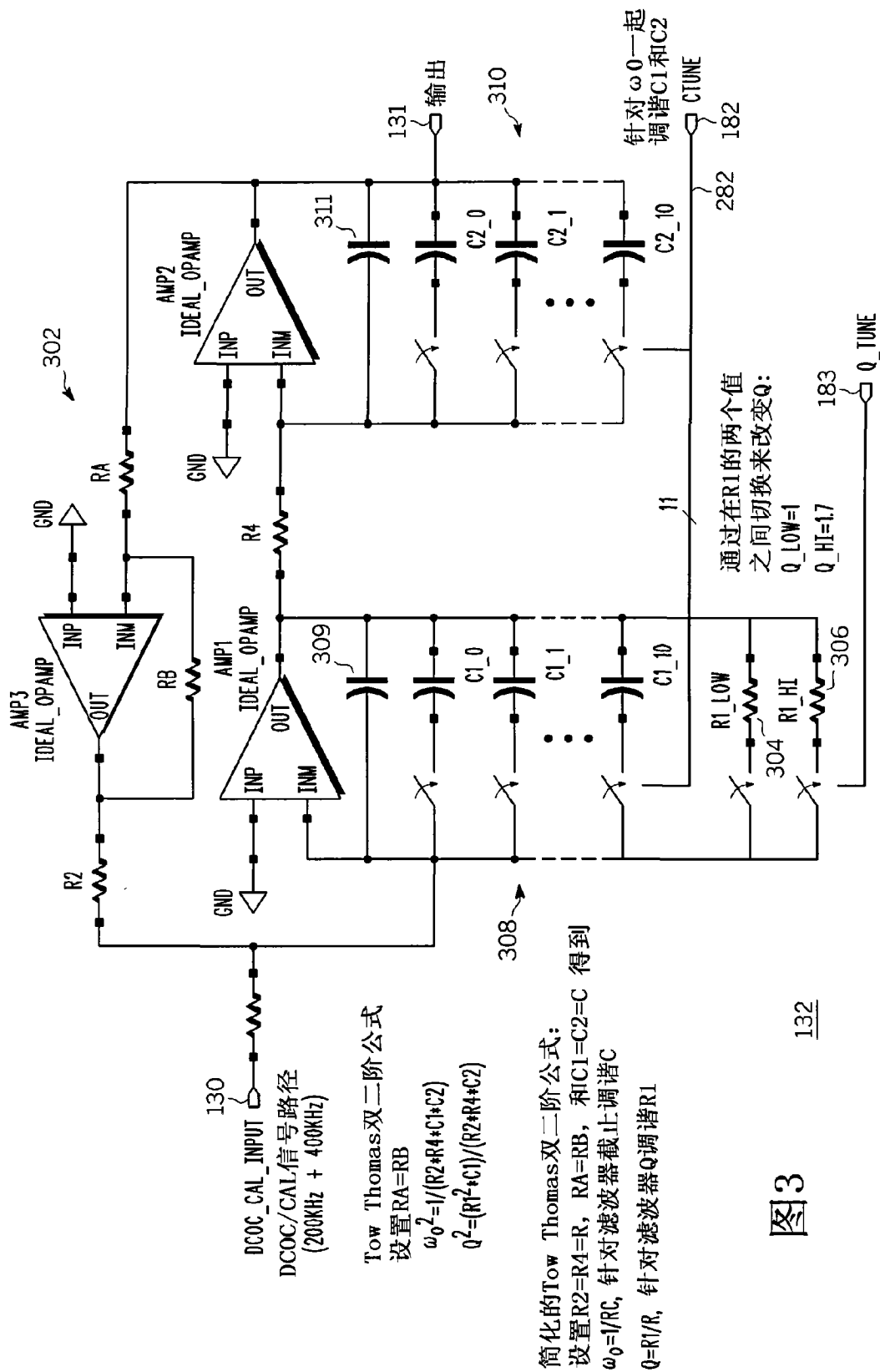
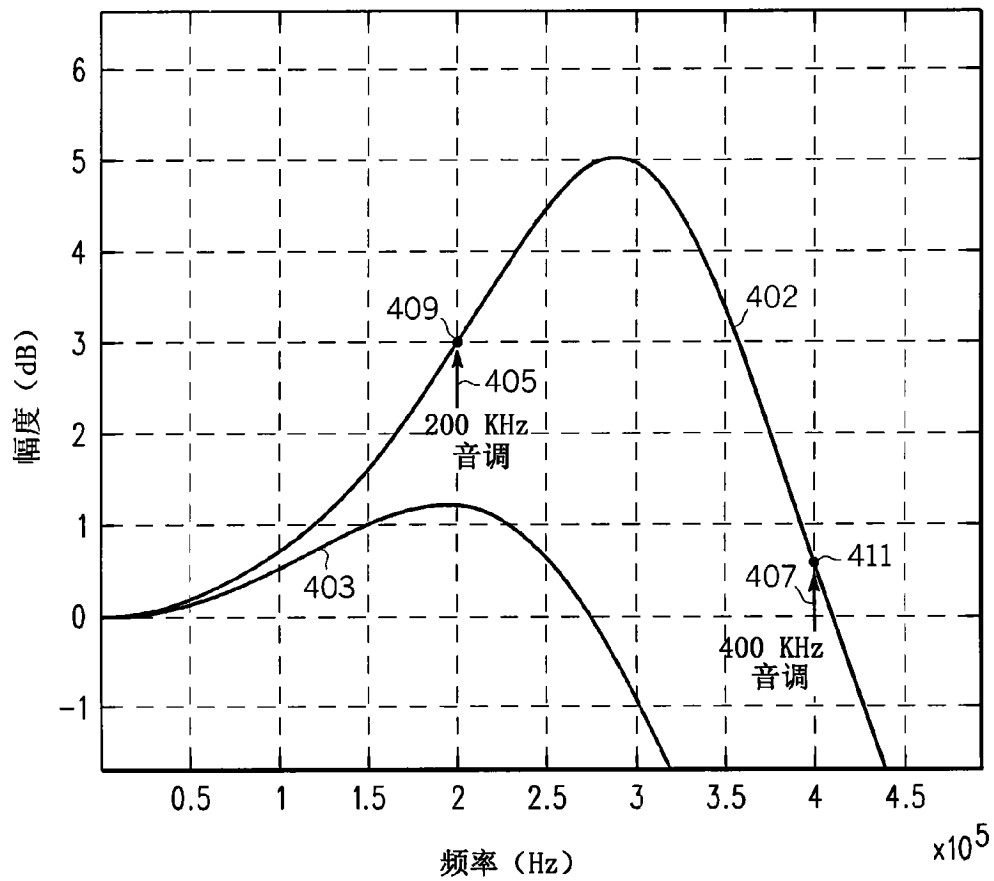


图1



2
图





401

图 4

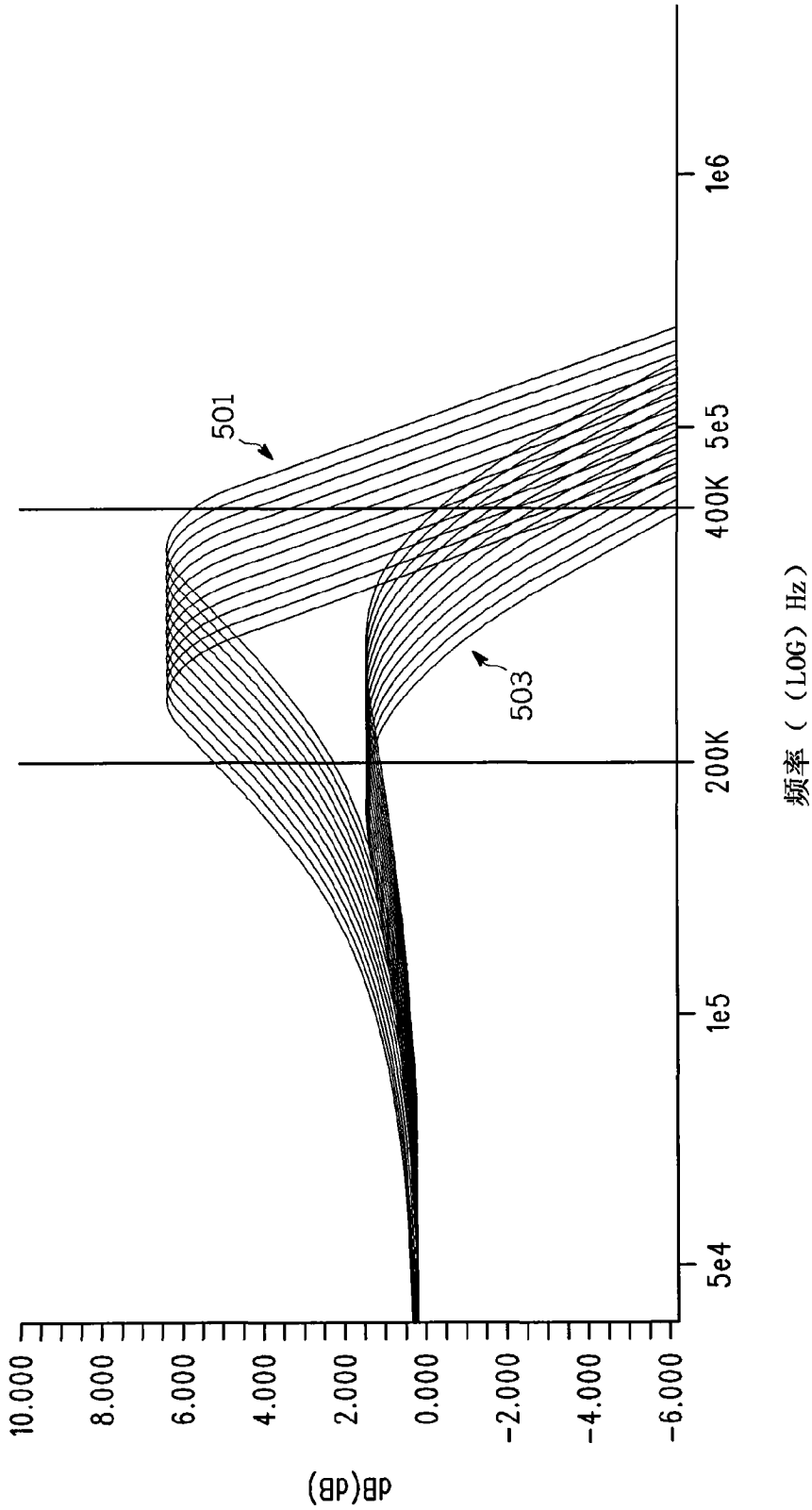


图5

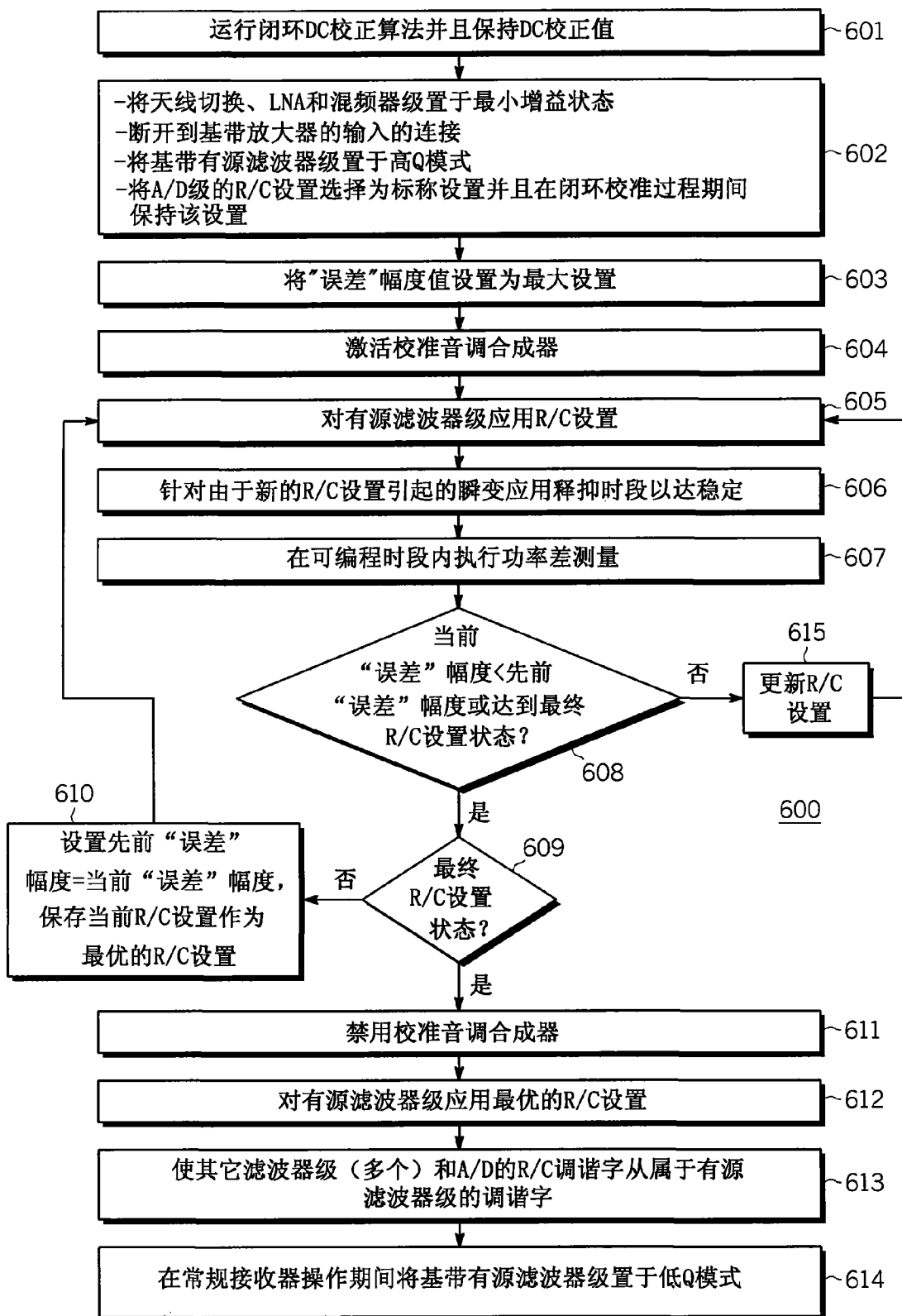


图 6

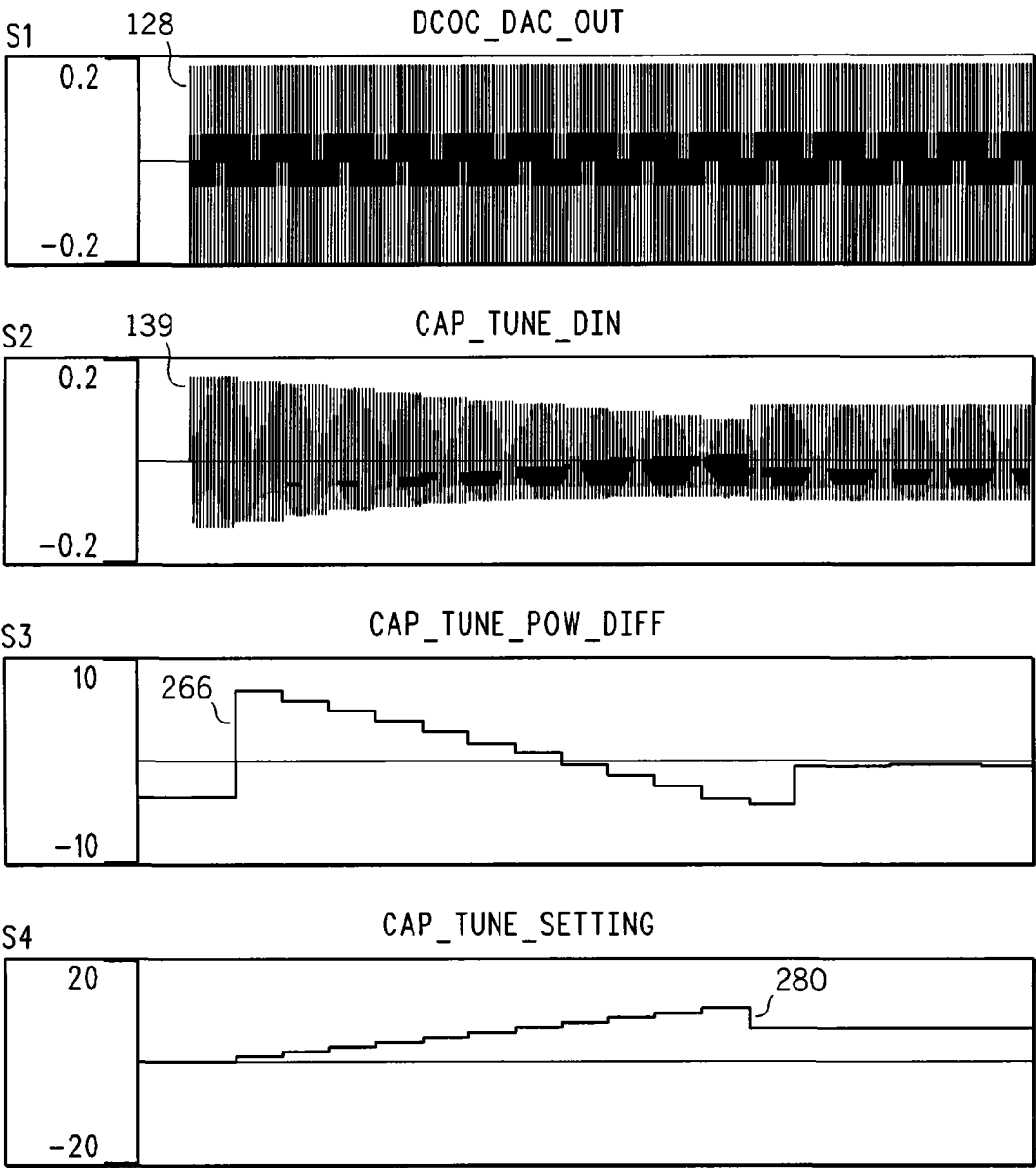


图 7

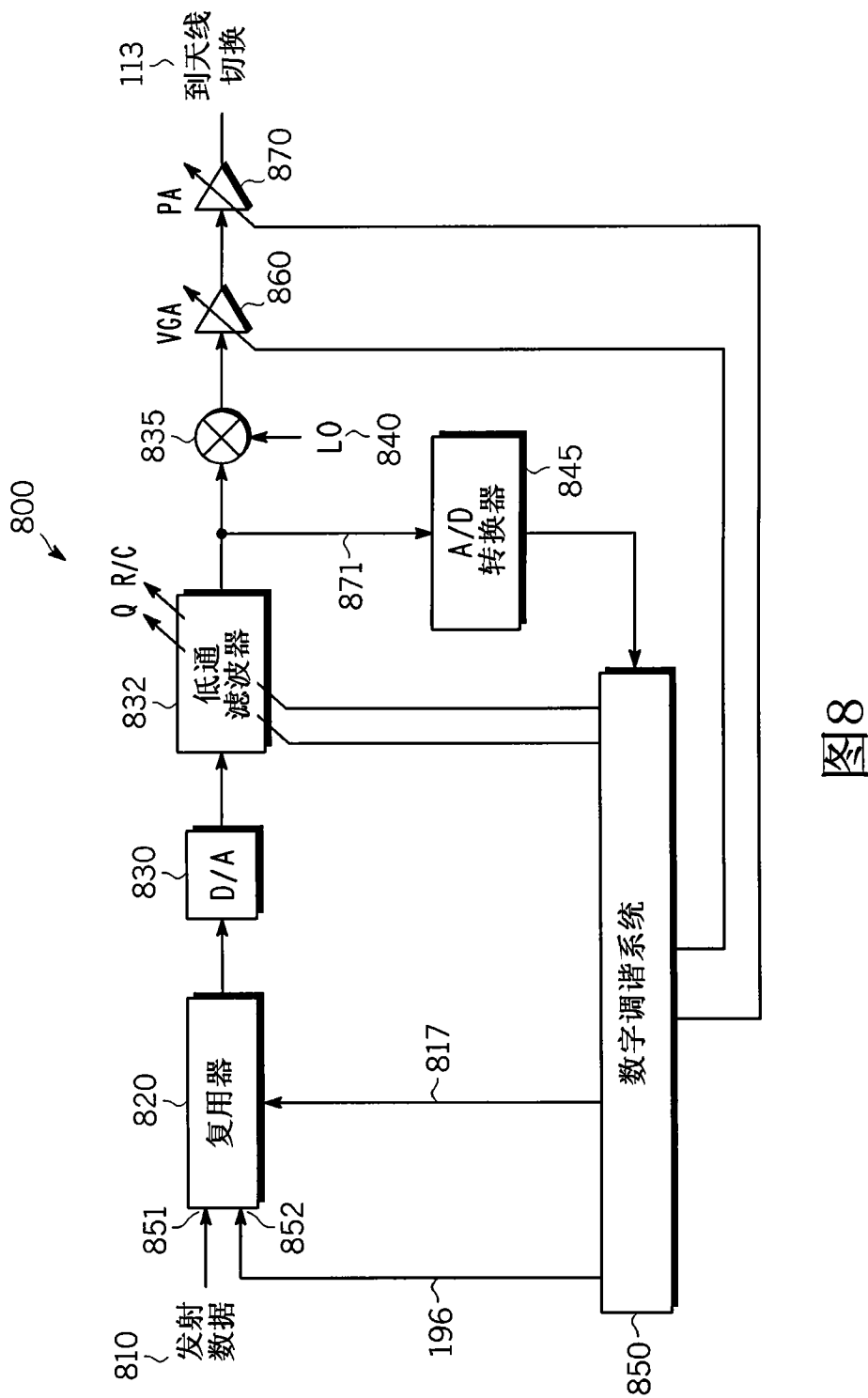


图8