



(12) 发明专利

(10) 授权公告号 CN 103529727 B

(45) 授权公告日 2016. 04. 06

(21) 申请号 201310426698. 9

审查员 周武

(22) 申请日 2013. 09. 17

(73) 专利权人 杭州电子科技大学

地址 310018 浙江省杭州市下沙高教园区 2 号大街

(72) 发明人 钱正洪 白茹 朱华辰

(74) 专利代理机构 杭州君度专利代理事务所 (特殊普通合伙) 33240

代理人 杜军

(51) Int. Cl.

G05B 19/042(2006. 01)

(56) 对比文件

CN 1244017 A, 2000. 02. 09,

CN 102227777 A, 2011. 10. 26,

US 2004105301 A1, 2004. 06. 03,

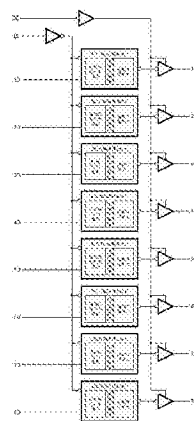
权利要求书1页 说明书2页 附图3页

(54) 发明名称

一种具有非易失性锁存功能的多通道数据缓冲接口芯片

(57) 摘要

本发明涉及一种具有非易失性锁存功能的多通道数据缓冲接口芯片。目前的芯片在掉电时将丢失所存储的信息,不利于掉电后系统的恢复,还可能引起系统的错误。本发明中的每一个数据通道由信号输入端、非易失性磁锁存隔离耦合单元和三态门数据输出端组成,其中非易失性磁锁存隔离耦合单元包括磁场信号产生电路和磁敏感存储单元,磁场信号产生电路和磁敏感存储单元由绝缘间隔层电气隔离。本发明不仅具有体积小、速度快的特性,而且兼具非易失性的锁存功能和数据隔离耦合功能。



1. 一种具有非易失性锁存功能的多通道数据缓冲接口芯片,其特征在于:每一个数据通道由信号输入端、非易失性磁锁存隔离耦合单元和三态门数据输出端组成,其中非易失性磁锁存隔离耦合单元包括磁场信号产生电路和磁敏感存储单元,磁场信号产生电路和磁敏感存储单元由绝缘间隔层电气隔离;

所述的磁敏感存储单元与信号输入端通过磁场进行信号传输;

所述的磁敏感存储单元所存储的数据随着输入信号的变化而改变,当外部掉电时,磁敏感存储单元将会锁存掉电时的数据而不丢失;

所述的磁敏感存储单元的状态数据在信号输出使能端处于有效状态时被输出;

该接口芯片具有非易失性数据锁存和信号隔离耦合双重功能。

2. 根据权利要求 1 所述的多通道数据缓冲接口芯片,其特征在于:磁敏感存储单元为基于各向异性磁阻材料制成的电阻或由电阻组成的电桥。

3. 根据权利要求 1 所述的多通道数据缓冲接口芯片,其特征在于:磁敏感存储单元为基于巨磁电阻材料制成的电阻或由电阻组成的电桥。

4. 根据权利要求 1 所述的多通道数据缓冲接口芯片,其特征在于:磁敏感存储单元为基于磁隧道结材料制成的电阻或由电阻组成的电桥。

一种具有非易失性锁存功能的多通道数据缓冲接口芯片

技术领域

[0001] 本发明属于数据缓冲接口芯片技术领域,涉及一种具有非易失性锁存功能的多通道数据信号接口芯片。

背景技术

[0002] 多通道三态数据缓冲接口芯片可广泛应用于计算机网络接口、数据传输、电信、传感器、仪器、移动电子和医疗设备等领域。典型的带锁存功能的8位三态数据缓冲接口芯片(TI公司产品)如图1所示。当LE处于高电平时,锁存器的输出状态将跟随信号的输入。当LE处于低电平时,锁存器将输入数据的状态锁存并输出。OE用于控制8位三态门,当OE为高电平时,三态门为高阻态,当OE为低电平时,三态门为导通态。

[0003] 但该类芯片在使用中存在两方面的缺陷:1)在掉电时将丢失所存储的信息,不利于掉电后系统的恢复,还可能引起系统的错误;2)在信号的输入和输出之间未进行电气隔离,输入设备和输出设备的电位差异引起的地回路电流及伴生噪声有可能引起数据传输错误。

发明内容

[0004] 本发明针对现有技术的不足,提供了一种具有非易失性锁存功能的多通道数据缓冲接口芯片。

[0005] 本发明解决技术问题所采取的技术方案为:

[0006] 每一个数据通道由信号输入端、非易失性磁锁存隔离耦合单元和三态门数据输出端组成,其中非易失性磁锁存隔离耦合单元包括磁场信号产生电路和磁敏感存储单元,磁场信号产生电路和磁敏感存储单元由绝缘间隔层电气隔离。

[0007] 所述的磁敏感存储单元与信号输入端通过磁场信号进行数据传输。

[0008] 所述的磁敏感存储单元所存储的数据随着输入信号的变化而改变,当外部掉电时,磁敏感存储单元将会锁存掉电时的数据而不丢失。

[0009] 所述的磁敏感存储单元的状态数据(“0”或“1”),在信号输出使能端处于有效状态时被输出。

[0010] 所述的接口芯片具有非易失性数据锁存和信号隔离耦合双重功能。

[0011] 所述的磁敏感存储单元,可以是基于各向异性磁阻、巨磁电阻、磁隧道结材料制成的电阻或由其电阻组成的电桥。

[0012] 本发明所述的多通道数据信号接口芯片,数据通道数目可以是单个数据通道,也可以是多个数据通道(如4通道、8通道、16通道等)。

[0013] 本发明所涉及的具有非易失性锁存隔离耦合功能的多通道数据缓冲接口芯片,克服了现有多通道三态数据缓冲接口芯片的不足,不仅具有体积小、速度快的特性,而且兼具非易失性的锁存功能和数据隔离耦合功能,及国防工业中抗辐射要求。

附图说明

- [0014] 图 1 为带锁存功能的 8 位三态数据缓冲接口芯片示意图；
- [0015] 图 2 为具有非易失性磁锁存隔离耦合功能的多通道数据缓冲接口芯片示意图；
- [0016] 图 3 为磁锁存隔离耦合单元的基本功能框图；
- [0017] 图 4 为磁敏感存储单元 :a) 低阻态, b) 磁存储特性, c) 高阻态。

具体实施方式

[0018] 以下结合附图对本发明作进一步说明。

[0019] 本发明所述的多通道数据信号接口芯片(以 8 通道为例)原理示意图如图 2 所示。每一个数据通道由信号输入端、非易失性磁锁存隔离耦合单元、三态门数据输出端组成,其中非易失性磁锁存隔离耦合单元是由磁场信号产生电路、以及与磁场信号产生电路之间被绝缘介质电气隔离的磁敏感单元所组成,绝缘介质可以是真空、绝缘气体,也可以是无机绝缘材料,也可以是有机绝缘材料。

[0020] 非易失性磁锁存隔离耦合单元的作用是对输入数据信号进行隔离耦合和数据锁存。当 LE 处于低电平时,非易失性磁锁存隔离耦合单元将输入数据的状态锁存并输出。OE 用于控制 8 位三态门,当 OE 为高电平时,三态门处于高阻态,当 OE 为低电平时,三态门处于导通态,锁存单元的数据将向外部输出。

[0021] 非易失性磁存储隔离耦合单元的基本功能如图 3 所示。数据信号首先通过 V/I 转化电路转换为电流信号,并驱动线圈产生信号磁场;产生的信号磁场的方向决定磁存储单元的状态;存储单元中的信息被后续电路读出、处理并输出

[0022] 本发明所述的具有非易失性锁存功能的多道数据隔离耦合接口芯片研制的一个关键是设计和制备基于磁敏感存储单元,这需要考虑磁敏感存储单元的尺寸效应、存储机制、稳定性以及“读”“写”方法。磁敏感材料在被刻蚀成微米量级甚至亚微米量级的电阻存储单元后,由于尺寸效应,其性能与未刻蚀的纳米薄膜材料有很大不同。所述的磁敏感存储单元,可以是基于各向异性磁阻、巨磁电阻、磁隧道结材料制成的电阻或由其电阻组成的电桥。以巨磁电阻(GMR)或磁隧道结(MTJ)存储单元为例,其电阻单元工作原理如图 4 所示,被钉扎层的磁化方向通过与反铁磁钉扎层的交换耦合作用固定在长轴方向(x 轴方向)。而自由层的磁化方向没被固定,可随不同方向的信号磁场作用下在长轴方向的正向和反向进行磁化翻转。电阻的阻值随自由层磁化方向的翻转在高阻态和低阻态之间切换,从而实现存储单元的“0”和“1”状态切换。

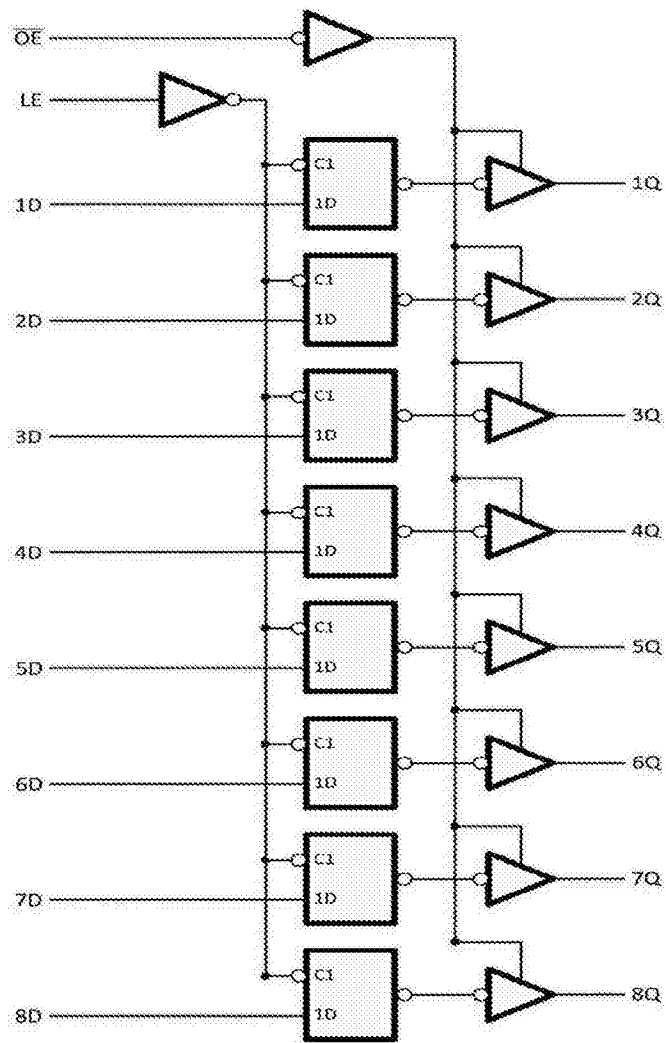


图 1

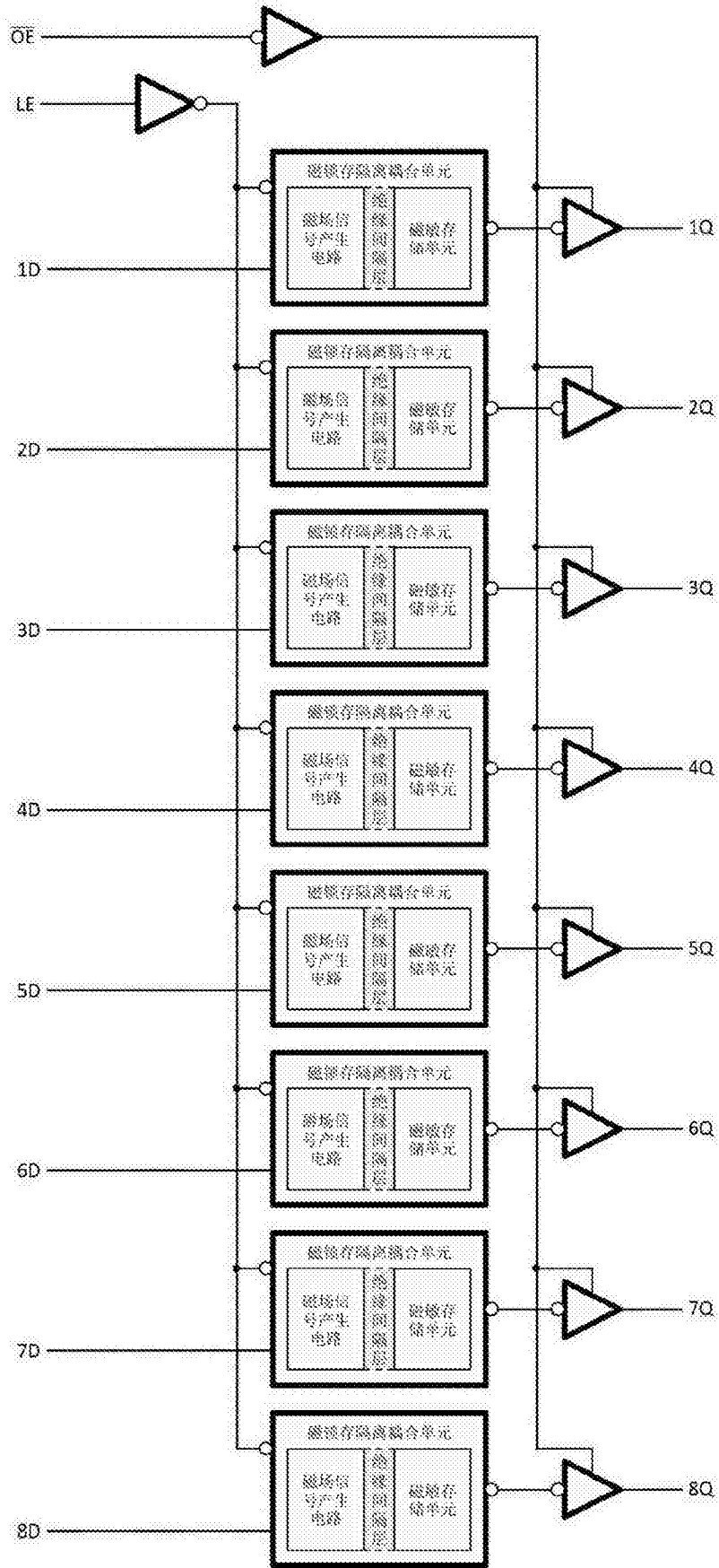


图 2

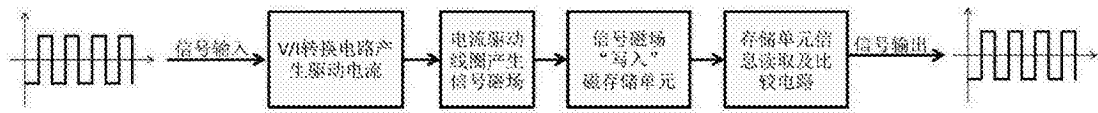


图 3

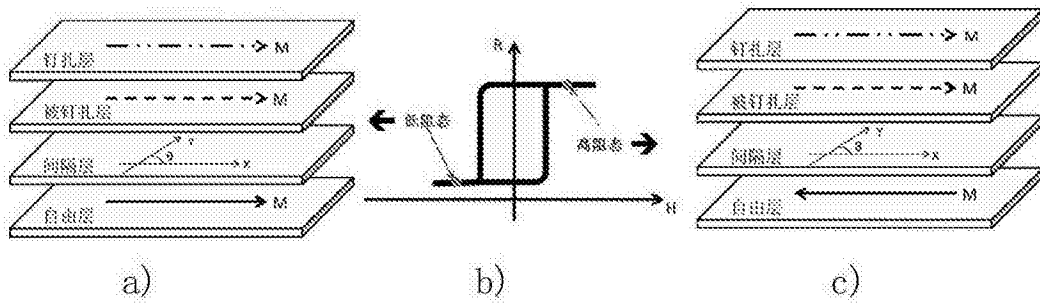


图 4