

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5091962号
(P5091962)

(45) 発行日 平成24年12月5日(2012.12.5)

(24) 登録日 平成24年9月21日(2012.9.21)

(51) Int.Cl. F I
B 8 1 B 7/02 (2006.01) B 8 1 B 7/02

請求項の数 3 (全 10 頁)

(21) 出願番号	特願2010-46561 (P2010-46561)	(73) 特許権者	000003078 株式会社東芝
(22) 出願日	平成22年3月3日(2010.3.3)		東京都港区芝浦一丁目1番1号
(65) 公開番号	特開2011-177861 (P2011-177861A)	(74) 代理人	100083806 弁理士 三好 秀和
(43) 公開日	平成23年9月15日(2011.9.15)	(74) 代理人	100100712 弁理士 岩▲崎▼ 幸邦
審査請求日	平成23年3月23日(2011.3.23)	(74) 代理人	100095500 弁理士 伊藤 正和
		(74) 代理人	100101247 弁理士 高橋 俊一
		(74) 代理人	100098327 弁理士 高松 俊雄

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

ドライバICと、

前記ドライバIC上に設けられる有機絶縁膜と、

前記有機絶縁膜上に、前記有機絶縁膜よりも薄く形成される無機絶縁膜と、

前記無機絶縁膜上に形成され、その内部にMEMS素子を中空に封止する中空封止構造体と、

前記有機絶縁膜と前記無機絶縁膜とを貫通して形成される貫通孔と、

前記貫通孔に充填されて、前記ドライバICに形成される外部電極と前記MEMS素子とを電氣的に接続する導電性部材と、

を備えることを特徴とする半導体装置。

【請求項 2】

前記貫通孔は、前記無機絶縁膜の開口よりも前記有機絶縁膜の開口が小さくなるように開孔されることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記貫通孔には前記無機絶縁膜が形成されることを特徴とする請求項 2 に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に関する。

【背景技術】

【0002】

近年、様々な分野において半導体装置が使用されている。特に、半導体装置が搭載される機器の小型化が進むにつれて、半導体装置の小型化も要求されている。このような要求を満たすために、チップを平面に置くのではなく幾重にも積み重ねて1つの半導体装置として形成する。

【0003】

このような、いわゆる集積回路においては、積層されたチップ間の導通を図る必要がある。以下の特許文献1には、積層されたチップ間の導通を図るために貫通電極を設けた半導体デバイスパッケージ構造体について開示されている。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-166752号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した特許文献1には以下に示す半導体装置は示されていない。

【0006】

20

すなわち、近年、多くの分野において種々のマイクロマシンが用いられている。これに伴って、いわゆるMEMS (Micro Electro Mechanical Systems) 技術と言われる微細加工技術が進展している。そして、この技術を使用して製造されたMEMS装置を基板上に接続した半導体装置も開発されている。このような半導体装置の場合、MEMS装置を駆動するためのドライバICが形成された基板上に層間絶縁膜を形成して、その上にMEMS装置が形成される。

【0007】

但し、特に高周波信号を処理するMEMS装置を含む半導体装置の場合、その高周波特性を維持するために基板(ドライバIC)とMEMS装置との間には十分な距離が必要とされる。そのため、層間絶縁膜としてテトラエトキシシラン(TEOS)が用いられる場合、例えば、10 μ m以上となるようにこのTEOS膜を厚く形成して、基板とMEMS装置との距離を確保している。

30

【0008】

しかしながら、MEMS装置の特性を発揮させるためにはできるだけ基板から離れた位置に形成する必要があるものの、必要とされる層間絶縁膜の成膜には時間が掛かる。また、基板とMEMS装置との間の導通を図るために貫通電極を設けなければならないが、この層間絶縁膜に貫通孔を形成するのは時間的にはもちろん、コストや製造工程の増加といった好ましくない状況が生じうる。

【0009】

本発明は上記課題を解決するためになされたものであり、本発明の目的は、MEMS装置が備える性能を十分に発揮しうる装置構成を採用しつつ、徒らに製造工程数が増加することを防止し、製造時間の短縮を図ることができる半導体装置を提供することである。

40

【課題を解決するための手段】

【0010】

本発明の実施の形態に係る特徴は、半導体装置において、ドライバICと、前記ドライバIC上に設けられる有機絶縁膜と、前記有機絶縁膜上に、前記有機絶縁膜よりも薄く形成される無機絶縁膜と、前記無機絶縁膜上に形成され、その内部にMEMS素子を中空に封止する中空封止構造体と、前記有機絶縁膜と前記無機絶縁膜とを貫通して形成される貫通孔と、前記貫通孔に充填されて、前記ドライバICに形成される外部電極と前記MEMS素子とを電氣的に接続する導電性部材と、を備える。

50

【発明の効果】

【0011】

本発明によれば、MEMS装置が備える性能を十分に発揮しうる装置構成を採用しつつ、徒らに製造工程数が増加することを防止し、製造時間の短縮を図ることができる半導体装置を提供することができる。

【図面の簡単な説明】

【0012】

【図1】本発明の第1の実施の形態に係る半導体装置の全体構成を示す断面図である。

【図2】本発明の第1の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

10

【図3】本発明の第1の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図4】本発明の第1の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図5】本発明の第1の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図6】本発明の第1の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図7】本発明の第1の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

20

【図8】本発明の第2の実施の形態に係る半導体装置の全体構成を示す断面図である。

【図9】本発明の第2の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図10】本発明の第2の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図11】本発明の第2の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図12】本発明の第2の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図13】本発明の第2の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

30

【図14】本発明の第2の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【図15】本発明の第2の実施の形態に係る半導体装置の製造方法を説明するワークの断面図である。

【発明を実施するための形態】

【0013】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0014】

(第1の実施の形態)

40

図1は、本発明の第1の実施の形態に係る半導体装置1の全体構成を示す断面図である。半導体装置1は、基板2上に有機絶縁膜3、無機絶縁膜4がそれぞれ形成され、さらに無機絶縁膜4の上に、その内部にMEMS素子5を中空に封止する中空封止構造体6が形成されている。有機絶縁膜2と無機絶縁膜3には、両者を貫通して貫通孔7が形成されている。この貫通孔7に導電性部材8が充填されることで、基板2に形成される電極とMEMS素子5とが電氣的に接続される。また、導電性部材8には、外部電極9が接続され、この外部電極9を介して、半導体装置1は他の機器と電氣的に接続される。中空封止構造体6や導電性部材8と外部電極9との接続部分は、ソルダレジスト10によって封止されている。

【0015】

50

基板 2 は、例えばシリコン単結晶からなる基材 2 a を主体に形成されている。基材 2 a の主面にはトランジスタ、抵抗、容量等の素子が配設されるとともに、素子間を結線する配線が配設され、集積回路が構築されている。図 1 においては、これら集積回路をまとめて配線層 2 b として表わしている。配線層 2 b の主面には、配線層 2 b と電氣的に接続され、外部と接続するための信号電極 2 c が複数形成されている。基板 2 は、上述した構成であり、全体としてドライバ IC としての役割を果たす。

【 0 0 1 6 】

基板 2 上（主面側）には、有機絶縁膜 3 が形成されている。上述したように、基板（ドライバ IC）2 と後述する MEMS 素子 5 との間が離れている程、高周波特性をより良い状態に保つことが可能となる。一方で、MEMS 素子 5 を含む中空封止構造体 6 を形成するためには、無機絶縁膜 4 が必須となる。そのため、これまではこの無機絶縁膜を厚く形成することで、基板（ドライバ IC）2 と MEMS 素子 5 との間の距離を確保していた。

10

【 0 0 1 7 】

しかしながら、上述したように、無機絶縁膜を厚く形成するには時間もコストも掛かってしまうことから、半導体装置の製造効率やタクトタイム等を考慮すると半導体装置の製造に当たっては実際的ではない。

【 0 0 1 8 】

そこで、本発明では、基板（ドライバ IC）2 と MEMS 素子 5 との間の距離を確保するために形成に時間やコストの掛かる無機絶縁膜ではなく、より短時間、安価に形成することのできる有機絶縁膜を採用している。一方で、この有機絶縁膜 3 上に必要とされる厚み分の無機絶縁膜 4 を形成することで、MEMS 素子 5 を含む中空封止構造体 6 を形成するためには、無機絶縁膜 4 が必須であるとの条件を充足させることとしている。

20

【 0 0 1 9 】

有機絶縁膜 3 には、後述する貫通孔 7 が形成されるため、この貫通孔 7 の形成に容易な、例えば、フォトリソグラフィでパターニング可能な感光性ポリマーが好適に採用される。感光性ポリマーとしては、例えば、ポリイミド（polyimide）樹脂、PBO（poly-phenylene-benzobisoxazole）樹脂、低誘電率（例えば、誘電率 3 以下）のフッ素系樹脂を挙げることができる。さらには、有機絶縁膜 3 上には、無機絶縁膜 4 を介して中空封止構造体 6 が形成されるが、この中空封止構造体 6 の形成時の熱負荷に耐えうる高耐熱性が必要とされる。さらには、アウトガスの発生が少なく、低吸湿な感光性ポリマーであればなお良い。

30

【 0 0 2 0 】

有機絶縁膜 3 は、スピンコートやスプレーコート、或いは印刷法を用いて基板（ドライバ IC）2 上に形成される。形成される厚みは、MEMS 素子 5 の特性を考慮して、例えば、5 μm 以上、好適には 10 μm 以上である。

【 0 0 2 1 】

有機絶縁膜 3 上には、無機絶縁膜 4 が形成される。無機絶縁膜 4 としては、例えば、上述した TEOS 膜の他、SiOF 膜（フッ素添加シリコン酸化膜）、SiOC 膜（炭素含有シリコン酸化膜）が好適に用いられる。無機絶縁膜 4 は、CVD（chemical vapor deposition）法、PE-CVD（plasma-enhanced chemical vapor deposition）法、或いは、PVD（physical vapor deposition）法等を用いて成膜される。この無機絶縁膜 4 は、中空封止構造体 6 を形成するに必要な膜であり、例えば、1 μm ないし 3 μm の厚みをもって形成される。

40

【 0 0 2 2 】

無機絶縁膜 4 上には、一般的な MEMS 工程により MEMS 素子 5 が形成され、中空封止構造体 6 により中空に封止されている。なお、MEMS 素子 5 の形成工程内には、例えばフォトリソグラフィを用いたレジストの酸素プラズマアッシング工程や剥離液処理工程といった工程が含まれる。但し、有機絶縁膜 3 は無機絶縁膜 4 によって覆われているため、MEMS 素子 5 の形成がなされてもダメージを受けることはない。

【 0 0 2 3 】

50

有機絶縁膜 3 及び無機絶縁膜 4 を貫通するように貫通孔 7 が形成されている。貫通孔 7 には、導電性部材 8 が充填されて基板（ドライバ IC）2 と MEMS 素子 5、及び外部電極 9 とを電氣的に接続する。従って貫通孔 7 は、基板（ドライバ IC）2 側の有機絶縁膜 3 と無機絶縁膜 4 とにそれぞれ開口を備える。これらの開口は、無機絶縁膜 4 の開口よりも有機絶縁膜 3 の開口が小さくなるように形成されており、無機絶縁膜 4 の開口から有機絶縁膜 3 の開口へ向けて窄まるような形状とされている。なお、第 1 の実施の形態においては、貫通孔 7 の表面にも無機絶縁膜 4 が形成されている。導電性部材 8 としては、例えば、銅（Cu）が好適に使用される。

【0024】

外部電極 9 には、例えば錫銀（Sn - Ag）はんだを好適に使用することができる。なお、外部電極 9 は、この錫銀はんだに限定されるものではなく、それ以外の 2 元系合金や 3 元系合金、若しくは鉛フリーはんだを使用してもよい。

【0025】

次に、図 2 ないし図 7 を使用し、上述の半導体装置 1 の製造方法を説明する。まず最初に、図 2 に示す基板 2 を準備する。この基板（ドライバ IC）2 は、基材 2 a の主面に集積回路、集積回路の素子間を結線する配線といった配線層 2 b、信号電極 2 c が既に製造された状態である。すなわち、基板（ドライバ IC）2 は、半導体製造プロセスにおいてダイシング工程前の前処理プロセスの大半が終了したシリコンウエハ状態である。なお、ダイシング工程後においては、基板（ドライバ IC）2 は、細分化され、半導体装置 1 になる。

【0026】

引き続き、図 3 に示すように、まず基板（ドライバ IC）2 上に有機絶縁膜 3 を、例えばスピコート法によって形成する。成膜の厚みは、上述したように例えば、5 μm 以上、好適には 10 μm 以上である。但し、シリコンウエハの反りを抑制するために、シリコンウエハの全面に成膜するのではなく、ダイサーによって切断される領域であるダイシングストリートの部分は除いてパターンニングする。その後、フォトリソグラフィーによって貫通孔 7 を形成する。

【0027】

図 4 に示すように、貫通孔 7 が形成された有機絶縁膜 3 上に、例えば PE - CVD 法を用いて無機絶縁膜 4 を成膜する。成膜される厚みは、上述したように、例えば、3 μm 程度である。但し、この無機絶縁膜 4 は、中空封止構造体 6 を形成するために必要なため形成されることから、少なくとも中空封止構造体 6 の形成の際必要とされる厚みが形成されれば良い。

【0028】

無機絶縁膜 4 が形成された状態では、貫通孔 7 の表面にも成膜される。また、有機絶縁膜 3 が基板（ドライバ IC）2 と接する部分に形成される開口部にも無機絶縁膜 4 が成膜される。

【0029】

この状態で、無機絶縁膜 4 上に MEMS 素子 5 を含む中空封止構造体 6 を形成する（図 5 参照）。従って、中空封止構造体 6 が形成される周囲には、無機絶縁膜 4 によって覆われた貫通孔 7 が存在している。なお、この中空封止構造体 6 の形成工程については、既知の事柄であることからここでは説明を省略する。

【0030】

そして、図 6 に示すように有機絶縁膜 3 が基板（ドライバ IC）2 と接する部分に形成される開口部における無機絶縁膜 4 を削り、基板（ドライバ IC）2 の信号電極 2 c が現われるようにする。この部分が無機絶縁膜 4 に覆われたままでは、貫通孔 7 に導電性部材 8 を充填しても基板（ドライバ IC）2、MEMS 素子 5 及び外部電極 9 との間の導通を確保することができないからである。また、MEMS 素子 4 に繋がる開口部 7 a も併せて開口する。

【0031】

その上で、ソルダレジスト10を例えば、スピンコート法によって塗布する。この工程によって、中空封止構造体6等が封止される。さらに、フォトリソグラフィーによってパターンングをして導電性部材8上のソルダレジスト10を剥離し、その部分に外部電極9を形成する。

【0032】

外部電極9は、リフロー処理を行い、溶融、凝固させることにより、図1に示すように、球体に成型される。これによって、外部電極9と導電性部材8とは電氣的に接続しかつ機械的に接合することができる。これらの工程を経ることによって、図1に示すような半導体装置1が製造される。

【0033】

以上説明したように、ドライバIC(基板)上にMEMS素子を含む中空封止構造体を形成してなる半導体装置において、MEMS素子の高周波特性を發揮、維持させるためにはドライバICとMEMS素子との距離を確保すること必要とされる。また、中空封止構造体の形成に当たっては、無機絶縁膜の成膜が必要である。これらの要求を満たすために、これまでとは異なり無機絶縁膜によってドライバICとMEMS素子との間の距離を確保するのではなく、この役割を有機絶縁膜に担わせることによって、製造時間、工程数の短縮、コストの低減を図ることが可能となる。また、有機絶縁膜上に無機絶縁膜を成膜することで、中空封止構造体の形成も阻害されない。

【0034】

従って、MEMS装置が備える性能を十分に發揮しうる装置構成を採用しつつ、徒らに製造工程数が増加することを防止し、製造時間の短縮を図ることができる半導体装置を提供することができる。

【0035】

(第2の実施の形態)

次に本発明の第2の実施の形態について説明する。なお、第2の実施の形態において、上述の第1の実施の形態において説明した構成要素と同一の構成要素には同一の符号を付し、同一の構成要素の説明は重複するので省略する。

【0036】

本発明の第2の実施の形態における半導体装置11は、図8に示されているように、貫通孔7の表面に無機絶縁膜4が成膜されていない点において、第1の実施の形態にて説明した半導体装置1と相違する。

【0037】

このような特徴を備える半導体装置11は、その製造工程も半導体装置1と相違するため、以下、図9ないし図15を参照しつつ説明する。なお、図2を示して説明したように、基材2aの主面に集積回路、集積回路の素子間を結線する配線といった配線層2b、信号電極2cが既に製造された状態の基板(ドライバIC)2を用意するのは第1の実施の形態における半導体装置1と同様である。

【0038】

まず、図9に示すように、基板(ドライバIC)2上に有機絶縁膜3を、例えばスピンコート法によって形成するとともに、フォトリソグラフィーによって貫通孔7を形成する。有機絶縁膜3の厚みは、上述したように例えば、5 μ m以上、好適には10 μ m以上である。但し、半導体装置11の性能だけではなく、後述するような有機絶縁膜3上に導電性部材8を形成した後に研削することを考慮して有機絶縁膜3の厚みが決定される。

【0039】

その後、図10に示すように、貫通孔7を充填するとともに、有機絶縁膜3の全面に導電性部材8を形成する。なお、「全面」とは表わしているがここでもダイシングストリートの領域は除いて導電性部材8が形成される。

【0040】

そして、図11に示すように、基板(ドライバIC)2の主面に形成された導電性部材8側から貫通孔7に充填された導電性部材8のみが有機絶縁膜3と面一となって残るよう

10

20

30

40

50

に平坦化処理（研削）を行う。この際、導電性部材 8 の周囲は有機絶縁膜 3 が現われている。

【 0 0 4 1 】

図 1 2 に示すように、有機絶縁膜 3 と導電性部材 8 とが面一になった面上に、例えば P E - C V D 法を用いて無機絶縁膜 4 を成膜する。成膜される厚みは、上述したように、例えば、3 μ m 程度である。但し、この無機絶縁膜 4 は、中空封止構造体 6 を形成するために必要なため形成されることから、少なくとも中空封止構造体 6 の形成の際必要とされる厚みがあれば良い。

【 0 0 4 2 】

この状態で、無機絶縁膜 4 上に M E M S 素子 5 を含む中空封止構造体 6 を形成する（図 1 3 参照）。貫通孔 7 は無機絶縁膜 4 によって覆われているため、中空封止構造体 6 は、無機絶縁膜 4 に覆われた基板（ドライバ I C）2 上に形成される。なお、この中空封止構造体 6 の形成工程については、既知の事柄であることからここでは説明を省略する。

【 0 0 4 3 】

そして、図 1 4 に示すように貫通孔 7 の領域を覆う無機絶縁膜 4 を開口し、貫通孔 7、すなわち導電性部材 8 が現われるようにする。この部分が無機絶縁膜 4 に覆われたままでは、貫通孔 7 に導電性部材 8 を充填しても基板（ドライバ I C）2、M E M S 素子 5 及び外部電極 9 との間の導通を確保することができないからである。また、M E M S 素子 4 に繋がる開口部 7 a も併せて開口する。

【 0 0 4 4 】

開口された無機絶縁膜 4 を埋めるとともに、M E M S 素子 5 とも接続することが可能となるよう導電性部材 8 を形成する（図 1 5 参照）。

【 0 0 4 5 】

その上で、ソルダレジスト 1 0 を例えば、スピンコート法によって塗布する。この工程によって、中空封止構造体 6 等が封止される。さらに、フォトリソグラフィによってパターンングをして導電性部材 8 上のソルダレジスト 1 0 を剥離し、その部分に外部電極 9 を形成する。

【 0 0 4 6 】

外部電極 9 は、リフロー処理を行い、溶融、凝固させることにより、図 8 に示すように、球体に成型される。これによって、外部電極 9 と導電性部材 8 とは電気的に接続しかつ機械的に接合することができる。これらの工程を経ることによって、図 8 に示すような半導体装置 1 1 が製造される。

【 0 0 4 7 】

以上説明したように、ドライバ I C（基板）上に M E M S 素子を含む中空封止構造体を形成してなる半導体装置において、M E M S 素子の高周波特性を発揮、維持させるためにはドライバ I C と M E M S 素子との距離を確保すること必要とされる。また、中空封止構造体の形成に当たっては、無機絶縁膜の成膜が必要である。これらの要求を満たすために、これまでとは異なり無機絶縁膜によってドライバ I C と M E M S 素子との間の距離を確保するのではなく、この役割を有機絶縁膜に担わせることによって、製造時間、工程数の短縮、コストの低減を図ることが可能となる。また、有機絶縁膜上に無機絶縁膜を成膜することで、中空封止構造体の形成も阻害されない。

【 0 0 4 8 】

また、本発明の第 2 の実施の形態における半導体装置 1 1 では、上述したように、中空封止構造体 6 を形成する際、その形成される領域周辺はすべて無機絶縁膜 4 が成膜されて平坦な状態とされており、周囲に貫通孔 7 のような開口は形成されていない。従って、第 1 の実施の形態にて説明した半導体装置 1 の場合と比べて、周囲の開口を気にすることなく中空封止構造体 6 の形成を行うことができる。

【 0 0 4 9 】

従って、M E M S 装置が備える性能を十分に発揮しうる装置構成を採用しつつ、徒らに製造工程数が増加することを防止し、製造時間の短縮を図ることができる半導体装置を提

10

20

30

40

50

供することができる。

【0050】

なお、半導体装置11の製造に当たっては、上述した第2の実施の形態にて説明した製造方法ではなく、以下に説明する方法でも製造することができる。

【0051】

すなわち、基板(ドライバIC)2上に有機絶縁膜3を形成した後、すぐに貫通孔7を設けるのではなく、有機絶縁膜3上に無機絶縁膜4を成膜し、さらに中空封止構造体6まで形成してしまう。

【0052】

その後、フォトリソグラフィを用いて有機絶縁膜3、無機絶縁膜4の両者を併せて開口し、貫通孔7を形成する。その上で、この貫通孔7に導電性部材8を充填し、ソルダレジスト10の塗布、外部電極9の形成を経て半導体装置11を製造する。

【0053】

このような製造の流れを採用しても半導体装置11を製造することができる。

【0054】

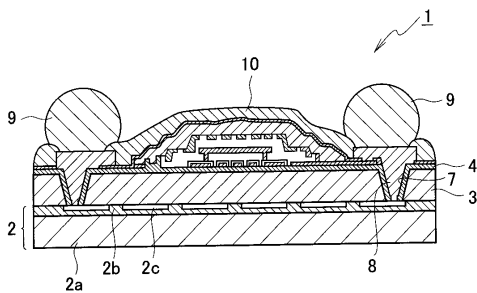
なお、この発明は、上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施の形態に開示されている複数の構成要素を適宜組み合わせることにより種々の発明を形成できる。例えば、実施の形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施の形態に亘る構成要素を適宜組み合わせてもよい。

【符号の説明】

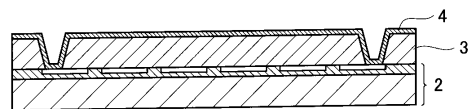
【0055】

1...半導体装置、2...基板(ドライバIC)、2a...基材、2b...配線層、2c...信号電極、3...有機絶縁膜、4...無機絶縁膜、5...MEMS素子、6...中空封止構造体、7...貫通孔、8...導電性部材、9...外部電極、10...ソルダレジスト、11...半導体装置

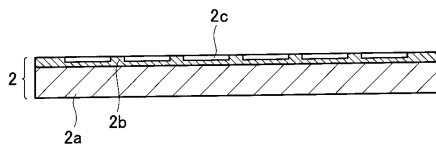
【図1】



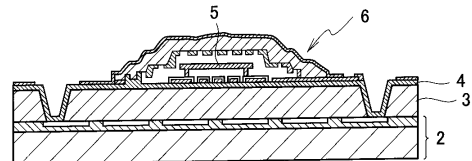
【図4】



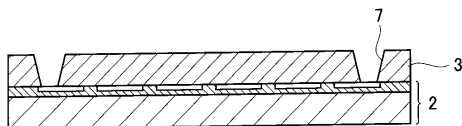
【図2】



【図5】



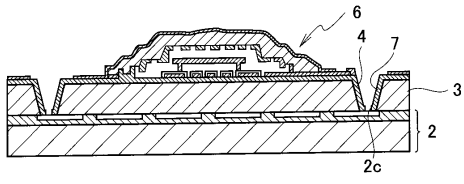
【図3】



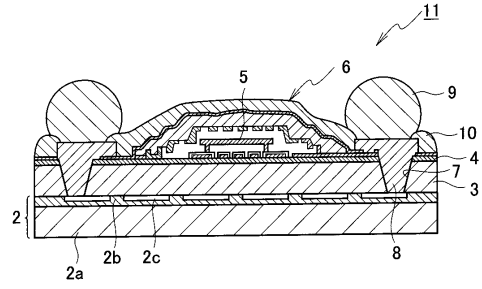
10

20

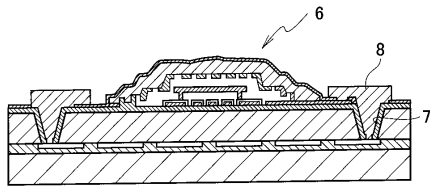
【図 6】



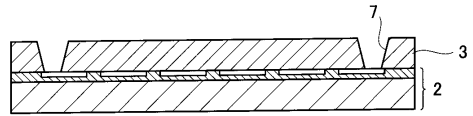
【図 8】



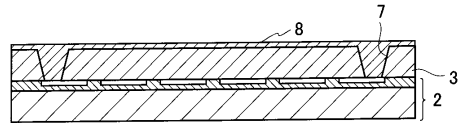
【図 7】



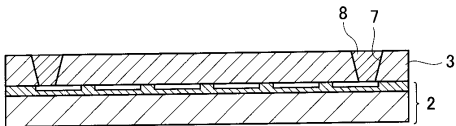
【図 9】



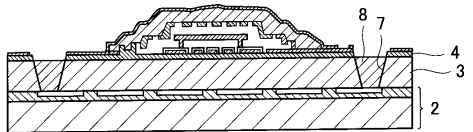
【図 10】



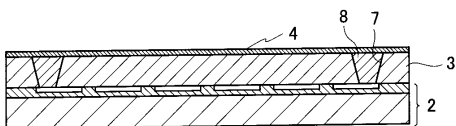
【図 11】



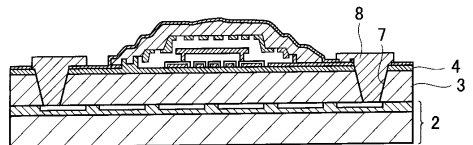
【図 14】



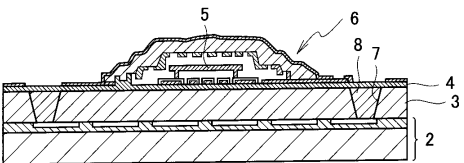
【図 12】



【図 15】



【図 13】



フロントページの続き

- (72)発明者 小幡 進
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 十河 敬寛
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 浅野 佑策
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 宮城 武史
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 馬場 進吾

- (56)参考文献 特開2006-210530(JP,A)
特開2009-279733(JP,A)
特開2000-150510(JP,A)
国際公開第2008/148654(WO,A2)
特開2008-166752(JP,A)
国際公開第2005/104248(WO,A1)
特開2008-078475(JP,A)

- (58)調査した分野(Int.Cl., DB名)
B81B 7/02