[19] 中华人民共和国国家知识产权局

[51] *Int. Cl*[7]
H04L 12/28
G11B 20/10

[12] 发明专利申请公开说明书

[21] 申请号 01803033.5

[43] 公开日 2003 年 1 月 22 日

[11] 公开号 *CN* 1393084*A*

[22] 申请日 2001.8.21 [21] 申请号 01803033.5

[30] 优先权

[32] 2000.8.21 [33] *JP* [31] 249761/2000

[86] 国际申请 *PCT/JP*01/07158 2001.8.21

[87] 国际公布 *WO*02/17568 日 2002.2.28

[85] 进入国家阶段日期 2002.6.5

[71] 申请人 索尼公司

地址 日本东京都

[72] 发明人 安藤裕司

[74] 专利代理机构 北京市柳沈律师事务所

代理人 马 莹 邵亚丽

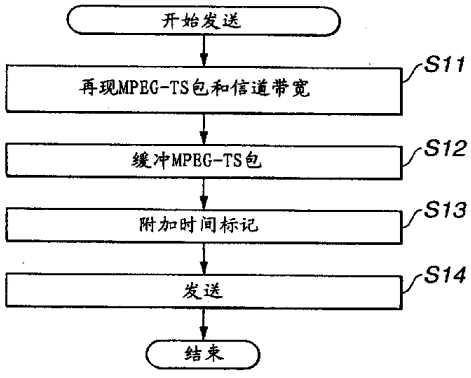
权利要求书 4 页 说明书 15 页 附图 8 页

按照条约第 19 条的修改 4 页

[54] 发明名称 数据流处理装置和方法以及程序存储介质

[57] 摘要

本发明提供一种数据流处理装置，其记录经过网络提供的数据流。从记录介质中读出 *MPEG2* 部分 *TS* 和信道带宽信息，并根据读出的信道带宽信息固定 *IEEE* 1394 串行数据总线的带宽。将读出的 *MPEG2 – TS* 包进行缓冲，并根据解码的 *PCR* 在缓冲的时间段内产生时间标记。接着，将其中存储有该时间标记的首标附加到每个 *MPEG2 – TS* 包，以便产生源包，并通过利用经固定的 *IEEE* 1394 串行数据总线的带宽将源包发送到其它电子装置。



ISSN1008-4274

1.一种数据流处理器，该数据流处理器记录经过网络提供的数据流，该装置包括:

用于接收经过网络提供的和对应于该网络的发送包的部件;

用于提取对应于来自已经由接收部件接收的发送包的预定数据流的数据包的部件;

用于将由提取部件所提取的数据包记录到记录介质的第一部件;

用于获取关于由网络中的发送包共享的带宽的信息的部件;以及

用于使由获取部件获取的带宽的信息，与该数据流相关并将其记录到记录介质的第二部件。

2.根据权利要求1所述的装置，其中该网络是IEEE 1394串行数据总线，以及

其中该发送包是源包。

3.根据权利要求1所述的装置，其中该数据流是MPEG2部分传输流。

4.根据权利要求1所述的装置，还包括:

用于检测数据流传输速率最大值的部件;以及

第二记录部件可适于将由检测部件检测的数据流传输速率最大值作为带宽信息记录到记录介质中。

5.根据权利要求1所述的装置，还包括:

用于通过利用已由提取部件提取的数据包复原数据流的部件;以及

用于对已由复原部件复原的数据流进行解码的部件。

6.根据权利要求1所述的装置，还包括:

用于读出在记录部件中记录的数据包的第一部件;

用于读出在记录部件中记录的带宽信息的第二部件;

用于从第一读出部件读出的数据包中提取时间信息的部件;

用于根据提取部件提取的时间信息计算与所有数据包分别相对应的时间标记的部件;

用于产生对应于其上附加有时间标记的数据包的网络的发送包的部件;

用于根据由第二读出部件读出的带宽信息固定网络的带宽的部件;以及

用于通过利用由固定部件固定的网络带宽向任何其它电子装置发送发生

部件产生的发送包的部件。

7.根据权利要求 6 所述的装置，其中该计算部件与在一段信息和下一段信息之间的时间段的均匀时间片的时间标记相关联。

8.一种用于在数据流记录器中记录经过网络提供的数据流的数据流处理方法，该方法包括:

接收经过网络提供的和对应于该网络的发送包的步骤;

提取对应于来自已经由接收步骤接收的发送包的预定数据流的数据包的步骤;

将由提取步骤所提取的数据包记录到记录介质的第一步骤;

获取关于由网络中的发送包共享的带宽的信息的步骤;以及

使由获取步骤获取的带宽的信息与该数据流相关联并将其记录到记录介质的第二步骤。

9. 一种用于使数据流记录器能够执行用于记录经过网络提供的数据流的数据流处理程序的程序存储介质，该程序包括:

接收经过网络提供的和对应于该网络的发送包的步骤;

提取对应于来自已经由接收步骤接收的发送包的预定数据流的数据包的步骤;

将由提取步骤所提取的数据包记录到记录介质的第一步骤;

获取关于由网络中的发送包共享的带宽的信息的步骤;以及

使由获取步骤获取的带宽的信息与该数据流相关联并将其记录到记录介质的第二步骤。

10.一种数据流处理器，该数据流处理器从记录介质读出数据流并经过网络将其发送到任何其它电子装置，该装置包括:

用于从记录介质读出数据包的第一部件;

用于从记录介质读出带宽信息的第二部件;

用于从由第一读出部件读出的数据包提取时间信息的部件;

用于根据由提取部件提取的时间信息计算与所有数据包分别相对应的时间标记的部件;

用于产生对应于其上附加有时间标记的数据包的网络的发送包的部件;

用于根据由第二读出部件读出的带宽信息固定网络的带宽的部件;以及

用于通过利用由固定部件固定的网络带宽向任何其它电子装置发送发生

部件产生的发送包的部件。

11. 根据权利要求 10 所述的装置，其中该计算部件将时间标记与在一段信息和下一段信息之间的时间段的均匀时间片相对应。

12. 根据权利要求 10 所述的装置，其中该网络是 IEEE 1394 串行数据总线，以及

其中该发送包是源包。

13. 根据权利要求 10 所述的装置，其中该数据流是 MPEG2 部分传输流。

14. 根据权利要求 10 所述的装置，还包括用于检测数据流传输速率最大值的部件；以及第二记录部件可以适于将由检测部件检测的传输速率最大值作为带宽信息记录在记录介质。

15. 根据权利要求 10 所述的装置，还包括：

用于通过利用由提取部件提取的数据包复原数据流的部件；以及

用于对由复原部件复原的数据流解码的部件。

16. 一种在数据流处理器中使用的数据流处理方法，该数据流处理器从记录介质读出数据流，并将其经过网络发送到另一个电子装置，该方法包括：

从记录介质读出数据包的第一步骤；

从记录介质读出带宽信息的第二步骤；

从已经由第一读出步骤读出的数据包中提取时间信息的步骤；

根据在提取步骤中提取的时间信息计算与所有数据包相对应的时间标记的步骤；

产生与其上带有时间标记的数据包的网络相对应的发送包的步骤；

根据在第二读出步骤中读出的带宽信息固定网络带宽的步骤；

通过利用在固定步骤固定的网络带宽向其它电子装置发送在发生步骤中产生的发送包的步骤。

17. 一种用于使数据流记录器能够执行用于记录经过网络提供的数据流的数据流处理程序的程序存储介质，该程序包括：

从记录介质读出数据包的的弟一步骤；

从记录介质读出带宽信息的第二步骤；

从已经由第一读出步骤读出的数据包中提取时间信息的步骤；

根据在提取步骤中提取的时间信息计算与所有数据包相对应的时间标记的步骤；

产生与其上带有时间标记的数据包的网络相对应的发送包的步骤;

根据在第二读出步骤中读出的带宽信息固定网络带宽的步骤;

通过利用在固定步骤固定的网络带宽向其它电子装置发送在发生步骤中产生的发送包的步骤。

数据流处理装置和方法以及程序存储介质

技术领域

本发明涉及一种数据流处理装置和方法以及程序(program)存储介质，更具体地说，本发明涉及适用于记录 MPEG2(运动图像专家组)部分传输流(partial transport stream)和为了再现或发送而读出 MPEG2 部分传输流的这样一种数据流处理装置和方法以及程序存储介质。

背景技术

在数字 CS(通信卫星)广播和数字 BS(广播卫星)广播中，利用 MPEG2 法将多个节目(所谓的广播节目)编码并对其进行时分多路转换，以便提供作为广播信号发送的 MPEG2 传输流(下文将称为 MPEG2-TS)。

下面参照图 1A 和 1B，解释以 MPEG2-TS 多路转换的 MPEG2 部分 TS。某些接收器例如适合于接收这种广播信号的机顶盒(STB)，从如图 1A 中所示的所接收的MPEG2-TS中提取作为对应于从如图1B中所示任选节目的数据的MPEG2部分传输流，并将其经过 IEEE(电气和电子工程师协会)1394 串行数据总线发送到另一个电子装置。

应指出，其中的 MPEG2-TS 已重复插入在用于解码器的称为“PCR(节目时钟基准)”的时间标记的一个小于 100 毫秒的周期中。一 PCR 包括: 一 program_clock_reference_base 和一 program_clock_reference_extension，它们被记录在 MPEG2-TS 包的适应字段中。时间标记 PCR 代表一 program_clock_reference_base 中的最后一位(bit)到达的时间。已规定 PCR 到达时间的允许误差应为±500 纳秒，以及按 300ppm(百万分率)的分辨率，该定义 PCR 的系统时钟应为 27 兆赫。

为了经过 IEEE 1394 串行数据总线发送 MPEG2 部分 TS，使用一种称为“等时转移(transfer)”方法。

在该等时转移中，在发送和接收侧的每个 IEEE 1394 接口具有一同步时

钟(循环计时器)，和将根据产生的时间标记附加到MPEG2-TS包，以校正接收侧的接收定时。

图2表示一由其中存有时间标记的源包首标、同步字节和MPEG2-TS包组成的源包的格式。该时间标记由一指示循环计时器的13位的cycle_count，以及一指示预定延迟时间的12位的cycle_offset代表，其添加到该cycle_count。

图3A到3D表示一沿IEEE 1394串行数据总线发送MPEG2部分TS的时间。

如在图3A中所示，对应于从MPEG2-TS提取的节目的MPEG2部分TS按不均匀的间隔安排由MPEG2-TS组成。将一源包首标附加到MPEG2-TS包，以便产生一源包，该源包首标中存有作为由包含在发送侧IEEE 1394接口中的循环计时器记数的时间的时间标记，并将其添加预定的延迟时间。

如在图3B中所示，将源包按照规则的间隔按IEEE 1394中所规定的时间从发送侧发送。以此发送的源包是由沿IEEE 1394串行数据总线或类似总线按不规则的时间到达接收侧的发送延迟引起的，如图3C中所示。

然而，在接收侧，由于源包一旦平滑(smooth)存储在缓冲器中，则由该时间标记规定的时间取出，复原在图3A中所示的MPEG2部分TS，如图3D中所示。

通常，将存储在每个源包中的和沿上述IEEE 1394串行数据总线发送的MPEG2部分TS接收并记录在记录介质例如磁带、磁盘等中。此外，将这种MPEG2部分TS从该记录介质读出和沿IEEE 1394串行数据总线发送。

在常规装置中，为保留MPEG2部分TS包的定时，将MPEG2部分TS包以及存储在MPEG2部分TS包中的源包的源包首标记录在记录介质中，或者将根据与源包首标同步振荡的时钟、与包含在MPEG2部分TS中的PCR同步振荡的时钟或独特振荡的时钟的时间标记附加在MPEG2部分TS包中并记录在记录介质中。

例如在具有可以为解码按任选速率读出位流的硬盘的个人计算机中或在AV硬盘记录器中，相应于在组合在解码器中的缓冲器的位流的填充程度从记录介质中读出位流，因此位流将不会使缓冲器上溢或下溢。因此为了重现仅将MPEG2部分TS包计时。相反，在将计时(timing)信息记录在MPEG2部分TS包中的情况下，需要一种消除该定时信息和仅提取MPEG2部分TS包的机构。

率最大值作为带宽信息记录到记录介质中。

此外，上述数据流处理器可以包括：用于通过利用已经由提取部件提取的数据包复原数据流的部件；以及用于对已由复原部件复原的数据流解码的部件。

根据本发明的上述数据流处理器还可以包括：用于读出在记录部件中记录的数据包的第一部件；用于读出在记录部件中记录的带宽信息的第二部件；用于从第一读出部件读出的数据包中提取时间信息的部件；用于根据提取部件提取的时间信息计算与所有数据包分别相对应的时间标记的部件；用于产生对应于其上附加有时间标记的数据包的网络的发送包的部件；用于根据由第二读出部件读出的带宽信息固定网络的带宽的部件；以及用于通过利用由固定部件固定的网络带宽向任何其它电子装置发送发生部件产生的发送包的部件。

在上述数据流处理器中，上述计算部件可以具有对应于在一段信息和下一段信息之间的时间段的均匀时间片的时间标记。

此外，通过提供一种在数据流处理器中使用的数据流处理方法可以达到上述目的，该数据流处理器记录经过网络提供的数据流，该方法包括步骤：接收经过网络提供的和对应于网络的该发送包的步骤；提取对应于来自已经由接收步骤接收的发送包的预定数据流的数据包的步骤；将由提取步骤所提取的数据包记录到记录介质的第一步骤；获取关于由网络中的发送包共享的带宽的信息的步骤；以及使由获取步骤获取的带宽的信息与该数据流相关并将其记录到记录介质的第二步骤。

此外，通过提供一种用于使数据流记录器能够执行用于记录经过网络提供的数据流的数据流处理程序的程序存储介质可以达到上述目的，该程序包括：接收经过网络提供的和对应于网络的该发送包的步骤；提取对应于来自已经由接收步骤接收的发送包的预定数据流的数据包的步骤；将由提取步骤所提取的数据包记录到记录介质的第一步骤；获取关于由网络中的发送包共享的带宽的信息的步骤；以及使由获取步骤获取的带宽的信息与该数据流相关并将其记录到记录介质的第二步骤。

另外，通过提供一种数据流处理器可以达到上述目的，该数据流处理器从记录介质读出数据流并经过网络将其发送到任何其它电子装置，该设备包括：用于从记录介质读出数据包的第一部件；用于从记录介质读出带宽信息

另一方面，为了沿 IEEE 1394 串行数据总线发送，读出其中记录有定时信息的 MPEG2 部分 TS 包，需要一种复原 MPEG2 部分 TS 包中的该定时的机构。

通常，为了复原 MPEG2 部分 TS 包中的该定时，需要一种测量和记录每个 MPEG2 部分 TS 包到达时间的的机构，以及在读出和发送时需要一种根据已附加到 MPEG2 部分 TS 包中的时间标记复原原有定时的机构。该记录介质还必须有记录时间标记的能力。

此外，在包含用于记录定时和复原所记录的定时的上述机构的某些装置中，一内部时钟测量包到达的时间和复原该定时。若利用这些相互连接的装置重复记录和再现，可以计算由于在内部时钟和 PCR 之间的精度的差别引起的误差。

此外，若沿 IEEE 1394 串行数据总线利用等时转移发送 MPEG2 部分 TS，将比在对应于一个节目的 MPEG2 部分 TS 中的经多路转换的 MPEG2-TS 包的传输速率足够宽的频带，固定(secure)在沿 IEEE 1394 串行数据总线。然而，发送 MPEG2 部分 TS 时的该平均传输速率可能窄于该固定的充分宽的频带，以及 IEEE 1394 串行数据总线的这种带宽加宽是无用的，因为不按任何恒定传输速率发送 MPEG2 部分 TS。

发明内容

因此，本发明的目的是克服现有技术的上述缺点，方法是通过记录 MPEG2 部分 TS 并将它们读出，以便沿预定的数据总线进行发送，而不需利用任何测量和记录 MPEG2 部分 TS 中的包的到达时间的机构。

通过提供一种数据流处理器可以达到上述目的，该数据流处理器记录经过网络提供的数据流，该装置包括：用于接收经过网络提供的和对应于该网络的发送包的部件；用于提取对应于来自已经由接收部件接收的发送包的预定数据流的数据包的部件；用于将由提取部件所提取的数据包记录到记录介质的第一部件；用于获取关于由网络中的发送包共享的带宽的信息的部件；以及用于使由获取部件获取的带宽的信息，与该数据流相关并将其记录到记录介质的第二部件。

根据本发明的上述数据流处理器还可以包括：用于检测数据流传输速率最大值的部件，以及第二记录部件可适于将由检测部件检测的数据流传输速

的第二部件；用于从由第一读出部件读出的数据包提取时间信息的部件；用于根据由提取部件提取的时间信息计算与所有数据包分别相对应的时间标记的部件；用于产生对应于其上附加有时间标记的数据包的网络的发送包的部件；用于根据由第二读出部件读出的带宽信息固定网络的带宽的部件；以及用于通过利用由固定部件固定的网络带宽向任何其它电子装置发送发生部件产生的发送包的部件。

在上述数据流处理器中，上述计算部件可以将时间标记与对应于在一段信息和下一段信息之间的时间段的均匀时间片相关。

上述数据流处理器还可以包括：用于检测数据流传输速率最大值的部件；以及第二记录部件可以适于将由检测部件检测的传输速率最大值作为带宽信息记录在记录介质。

此外，上述数据流处理器还可以包括：用于通过利用由提取部件提取的数据包复原数据流的部件；以及用于对由复原部件复原的数据流解码的部件。

此外，通过提供一种在数据流处理器中使用的数据流处理方法可以达到上述目的，该数据流处理器从记录介质读出数据流并将其经过网络发送到另一个电子装置，该方法包括：从记录介质读出数据包的第一步骤；从记录介质读出带宽信息的第二步骤；从已经由第一读出步骤读出的数据包中提取时间信息的步骤；根据在提取步骤中提取的时间信息计算与所有数据包相对应的时间标记的步骤；产生与其上带有时间标记的数据包的网络相对应的发送包的步骤；根据在第二读出步骤中读出的带宽信息固定网络带宽的步骤；通过利用在固定步骤固定的网络带宽向其它电子装置发送在发生步骤中产生的发送包的步骤。

另外，通过提供一种用于使数据流记录器能够执行用于记录经过网络提供的数据流的数据流处理程序的程序存储介质可以达到上述目的，该程序包括：

从记录介质读出数据包的第一步骤；从记录介质读出带宽信息的第二步骤；从已经由第一读出步骤读出的数据包中提取时间信息的步骤；根据在提取步骤中提取的时间信息计算与所有数据包相对应的时间标记的步骤；产生与其上带有时间标记的数据包的网络相对应的发送包的步骤；根据在第二读出步骤中读出的带宽信息固定网络带宽的步骤；通过利用在固定步骤固定的

网络带宽向其它电子装置发送在发生步骤中产生的发送包的步骤。

在根据本发明的第一数据流处理器、第一数据流处理方法和在第一程序存储介质中存储的程序中，接收经过网络提供的并与网络相对应的发送包，从所接收的发送包中提取与预定数据流相对应的数据包，将所提取的数据包记录在记录介质中。此外，获取关于由在网络中的数据包共享的带宽的信息，以及使获取的带宽信息与数据流相关，并记录在记录介质中。

在根据本发明的第二数据流处理器、第二数据流处理方法和在第二程序存储介质中存储的程序中，从记录介质中读出数据包，从记录介质中读出带宽信息。从读出的数据包中提取时间信息，根据提取的时间信息计算与所有数据包相对应的时间标记。此外，产生与其上带有时间标记的数据包的网络相对应的发送包；根据读出的带宽信息固定网络带宽；通过利用固定的网络带宽向其它电子装置发送所产生的发送包。

附图说明

图 1A 和 1B 解释在 MPEG2-TS 中经多路转换的 MPEG2 部分 TS;

图 2 表示沿 IEEE 1394 串行数据总线发送的源包的格式;

图 3A 和 3D 表示沿 IEEE 1394 串行数据总线发送的源包的时序;

图 4 是根据本发明的记录/再现发送器方块示意图;

图 5 是在记录/再现发送器中实现的记录操作的流程图;

图 6 是在记录/再现发送器中实现的发送操作的流程图;

图 7 解释由 IEEE 1394 接收器提供的 MPEG2 部分 TS;

图 8 解释由 IEEE 1394 发送器发送的 MPEG2 部分 TS;

图 9 是通用个人计算机方块示意图。

具体实施方式

下面参照图 4，其以方块示意图的形式表示作为本发明的一个实施例的记录/再现发送器。该记录/再现发送器从由机顶盒(下文称为“STB”)之类装置经过 IEEE 1394 串行数据总线提供的源包(具有形成与如在图 2 中所示的一个程序相对应的 MPEG2 部分 TS 的 MPEG2-TS 包)复原 MPEG2 部分 TS，该装置

接收 CS 数字广播数据，将其记录在记录介质(记录操作)，将其读出并进行解码(再现操作)，或者将其经过 IEEE 1394 串行数据总线发送到任何其它电子装置(发送操作)。

该记录/再现发送器包括 IEEE 1394 接收器 1。IEEE 1394 接收器 1 经过 IEEE 1394 串行数据总线连接到 STB 之类装置，以便分析从 STB 提供的处于图 3 中所示状态的源包，复原 MPEG2 部分 TS，如图 3D 中所示，并将其提供到 MPEG 解码器 2、MPEG TS 解码/读出器 3 和开关 4 中的 a 端。IEEE 1394 接收器 1 获取关于一经其接收源包的信道的带宽的信息，并将其提供到 MPEG TS 解码/读出器 3。

MPEG 解码器 2 对由 IEEE 1394 接收器 1 提供的 MPEG2 部分 TS 或者由 MPEG TS 解码/读出器 3 从记录介质 16 读出的 MPEG2 部分 TS 进行解码，并将因此获取的 AV 数据提供到上游侧(例如监视器)。应注意，由于已将来自 IEEE 1394 接收器 1 的 MPEG2 部分 TS 按一定时输入，经这样调节，使得在 MPEG 解码器 2 既不会产生上溢又不会产生下溢，可以精确地进行解码。此外，应注意，由于为了转移，在由 MPEG 解码器 2 请求时，以足够高的速度从 MPEG TS 解码/读出器 3 读出 MPEG2 部分 TS，由 MPEG TS 解码/读出器 3 从记录介质 16 读出的 MPEG2 部分 TS，可以将其精确地进行解码，即使没有记录原有的定时也是如此。

在记录操作中，MPEG TS 解码/读出器 3 将与从 IEEE 1394 接收器 1 提供的 MPEG2 部分 TS 一起形成的 MPEG2-TS 包，与输入定时无关地即以消除了包间的间隔的方式接连地记录到记录介质 16。MPEG TS 解码/读出器 3 为记录到记录介质 16 使由 IEEE 1394 接收器 1 提供的信道带宽信息与所记录的 MPEG2 部分 TS 相关，或者为记录到记录介质 16 使需记录的 MPEG2 部分 TS 的最大传输速率彼此相关，其中该最大传输速率是由最大值检测器 15 按照所需要的信道带宽信息提供的。

应注意，通过记录其中已写入信道带宽信息的包，可以在记录了所有的与 MPEG2 部分 TS 一起形成的 MPEG2-TS 包之后，记录该信道带宽信息或需要的信道带宽信息，作为 MPEG TS 的用户数据。

此外，在再现操作中，MPEG TS 解码/读出器 3 从记录介质 16 中读出 MPEG2 部分 TS 并将其提供到 MPEG 解码器 2。此外，在发送操作中，MPEG TS 解码/读出器 3 从记录介质 16 中读出 MPEG2 部分 TS 并将其提供到开关 4 中的 b 端，

以及还读出与在记录介质 16 中的 MPEG2 部分 TS 相关的记录的信道带宽信息并将其提供到 IEEE 1394 发送器 7。

开关 4 或者选择从 IEEE 1394 接收器 1 提供到开关 4 中的 a 端的 MPEG2 部分 TS，或者选择从 MPEG TS 解码/读出器 3 提供到开关 4 中的 b 端的 MPEG2 部分 TS，用以传送到开关 4 中的 b 端、解码器 8 和字节记录器 10。应注意，在如下的部分中，将从 IEEE 1394 接收器 1 提供到开关 4 中的 a 端的 MPEG2 部分 TS 称之为“实时的 MPEG2 部分 TS”，而将从 MPEG TS 解码/读出器 3 提供到开关 4 中的 b 端的 MPEG2 部分 TS 称之为“读出的 MPEG2 部分 TS”。

当将开关 4 置于 b 端时，开关 5 向缓冲器 6 提供该经过开关 4 提供的读出的 MPEG2 部分 TS。另一方面，当将开关 4 置于 a 端时，开关 5 与开关 4 排在一起以便断开。在这种情况下，缓冲器 6 没有输入。

缓冲器 6 将通过开关 4 或开关 5 提供的该读出的 MPEG2 部分 T 进行缓冲，调节其定时和将 MPEG2 部分 TS 逐个传送到 IEEE 1394 发送器 7。IEEE 1394 发送器 7 将从时间标记计算器 14 提供的其中已存储时间标记的首标附加到从缓冲器 6 逐个提供的 MPEG2-TS 包，并形成 MPEG2 部分 TS，以便产生在图 2 所示的源包，及将源包经过 IEEE 1394 串行数据总线发送到任何其它电子装置。

PCR 解码器 8 对从开关 4 提供的包含在 MPEG2 部分 TS(实时的和读出的 MPEG2 部分 TS)的 PCR 包进行检测和解码，以便将该 PCR 提供到 PCR 存储器 9 和 PCR 差编码器 11。PCR 解码器 8 还向字节记录器 10 和 13 提供检测 PCR 的信息。

PCR 存储器 9 将仅存储从 PCR 解码器 8 提供的一个 PCR。当从 PCR 解码器 8 向 PCR 存储器 9 提供一个新的 PCR(该新 PCR 下文将称之为 PCR’)时。其向 PCR 差编码器 11 和时间标记计算器 14 提供前一 PCR，然后用存储的数据更新该 PCR’。

字节计数器 10 对从开关 4 提供的在 MPEG2 部分 TS 中包含的 PCR 包(数据字节)之间的间隔进行计数，并根据来自 PCR 解码器 8 的 PCR 包检测信息，向速率计算器 12 提供一从与 PCR’相对应的 PCR 包的顶到与 PCR”(安排在该间隔中的第 n 个包)相对应的 PCR 包的间隔。

PCR 差编码器 11 计算从 PCR 解码器 8 提供的 PCR’与从 PCR 存储器 9 提供的 PCR”(先前的 PCR’)之间的差，并将该差提供到速率计算器 12。速率

计算器 12 根据从计数器 10 提供的在相邻 PCR’ 和 PCR” (安排在该间隔中的第 n 个包)之间的间隔的字节计数值，以及在从 PCR 差编码器 11 提供的相邻 PCR’ 与 PCR” 之间的差，计算从开关 4 向下游侧(transport _ rate(n))提供的 MPEG2 部分 TS 的传输速率，并将其提供到时间标记计算器 14 和最大值检测器 15。

字节计数器 13 对从缓冲器 6 向 IEEE 1394 发送器 7 提供的 MPEG2 部分 TS 的数据字节进行计数，并根据来自 PCR 解码器 8 的 PCR 包检测信息将包含在刚刚提供到 IEEE 1394 发送器 7 之前的 PCR 包的顶以及第 n 个包的顶之间的数据字节，作为字节计数值 k-k” 提供到时间标记计算器 14。

时间标记计算器 14 根据一周期计时器时钟(cycle _ time(n))、从 IEEE 1394 发送器 7 提供的偏移值(cycle _ offset(n)) 从速率计算器 12 提供的传输速率(transport _ rate(n))、从字节计数器 13 提供的字节计数值(字节计数值(k-k”))和从 PCR 存储器 9 提供的 PCR”，产生与第 n 个包相对应的时间标记，并将其提供到 IEEE 1394 发送器 7。

当将开关 4 置于 a 端时，最大值检测器 15 检测实时的 MPEG2 部分 TS 的传输速率最大值，并将其作为所需信道带宽提供到 MPEG TS 解码/读出器 3。

接着将说明记录/再现发送器的记录、再现和发送操作。

下面参照图 5 中的流程图，首先对从 STB 之类装置经过 IEEE 1394 串行数据总线提供的 MPEG2 部分 TS 进行记录的操作。

在图 5 中的流程图中的步骤 S1，IEEE 1394 接收器 1 分析从 STB 之类装置经过 IEEE 1394 串行数据总线提供的源包，复原 MPEG2 部分 TS 并将其提供到 MPEG TS 解码/读出器 3。IEEE 1394 接收器 1 还获取一已接收源包的信道的带宽，并将其提供到 MPEG TS 解码/读出器 3。

在步骤 S2,MPEG TS 解码/读出器 3 消除从 IEEE 1394 接收器提供的 1MPEG2 部分 TS 包之间的，即如图 3D 中所示的 MPEG2-TS 包之间的，不规则的间隔，并将该 MPEG2-TS 包记录在记录介质 16 中。

在步骤 S3，MPEG TS 解码/读出器 3 使从 IEEE 1394 接收器 1 提供的信道带宽信息与所记录的 MPEG2-TS 包相关并将其记录在记录介质 16 中。

如上所述,根据本发明的记录/再现发送器记录在源包首标中声明的时间标记，但是在记录操作中，消除与 MPEG2 部分 TS 一起形成的 MPEG2-TS 包之间的间隔，以便记录到记录介质 16 中。

应注意，记录了来自最大值检测器 15 的所需信道带宽信息而不是该信道带宽信息的情况下，则将开关 4 置于 a 端，用以将实时的 MPEG2 部分 TS 从 IEEE 1394 接收器 1 提供到 PCR 解码器 8 和字节计数器 10，由最大值检测器 15 检测由速率计算器 12 计算的实时的 MPEG2 部分 TS 的传输速率的最大值，并作为所需信道带宽提供到 MPEG TS 解码/读出器 3。此外，应注意，由于这时开关 5 是断开的，不将该实时的 MPEG2 部分 TS 经过 IEEE 1394 串行数据总线发送。

下面介绍再现操作。根据本发明的记录/再现发送器适于进行实时再现和读出/再现。

在实时再现操作中，MPEG 解码器 2 对来自 IEEE 1394 接收器 1 的 MPEG2 部分 TS 进行解码。在这种情况下，如上所述，由于其时间由 IEEE 1394 接收器 1 已经调节，提供到 MPEG 解码器 2 的 MPEG2 部分 TS 被精确地解码。

在读出/再现操作中，MPEG 解码器 2 对由 MPEG TS 解码/读出器 3 从记录介质 16 中读出的 MPEG2 部分 TS 进行解码。在这种情况下，MPEG 解码器 2 向 MPEG TS 解码/读出器 3 提出请求转移 MPEG-TS 包，当请求时 MPEG TS 解码/读出器 3 以足够高的速度从记录介质 16 中读出的 MPEG2 部分 TS。因此，精确地将 MPEG2 部分 TS 解码。

接着，下面参照图 5 中的流程图，将介绍从记录介质 16 中读出的 MPEG2 部分 TS 并将其经过 IEEE 1394 串行数据总线发送到任何其它电子装置的读出操作。应注意，假设记录介质 16 其中记录有相关的信道带宽信息。

在步骤 S11，MPEG TS 解码/读出器 3 从记录介质 16 中读出 MPEG2 部分 TS 并将其传送到开关 4 的 b 端。即，其从记录介质 16 中读出相关的信道带宽信息，并将其提供到 IEEE 1394 发送器 7。

在步骤 S12，IEEE 1394 发送器 7 根据从 MPEG TS 解码/读出器 3 提供的信道带宽信息固定 IEEE 1394 串行数据总线。

将开关 4 置于 b 端，与开关 4 连锁的开关 5 导通。因此，从 MPEG TS 解码/读出器 3 提供的 MPEG2 部分 TS 输入到缓冲器 6 进行缓冲，并提供到 PCR 解码器 8 和字节计数器 10。

下面将介绍在缓冲器 6 中将与 MPEG2 部分 TS 一起形成的 MPEG-TS 包进行缓冲的同时时间标记的产生。在继续进行进一步介绍之前，将介绍需在 MPEG2 解码器(安装在目的地电子装置)中实现的、按照标准化 MPEG2 系统流的

ISO-13818规定的MPEG-TS数据字节(它们的索引号为i)的到达时间t(i)的计算，ISO-13818 将MPEG2 数据流标准化。该到达时间 t(i) 由如下表达式(1)确定:

t(i)=(PCR(i")/system_clock_frequency)+((i - i")/transport_rate(i)) ……(1)

其中 i" 是包括刚好在索引号为i的数据字节之前的 PCR 的 program_clock_reference_base 中的最后位的数据字节的索引号，PCR(i")是一包括在索引号为 i" 的数据字节，以及为利用 program_clock_reference_base 和 program_clock_reference_extension 解码的系统时钟时间中的 PCR。

在以上表达式(1)中，transport_rate(i) 由如下表达式(2)确定:

transport_rate(i)= system_clock_frequency · (i - i")/ (PCR(i')- PCR (i")) ……(2)

其中 i' 是包括刚好在索引号为i的数据字节之前的 program_clock_reference_base 中的最后位的数据字节的索引号。因此，索引号 i 、i' 和 i" 的相互关系为 i" <i ≤i'。

因此,通过对来自包含在读出的MPEG2 部分 TS 中的 PCR 包的 PCR 进行解码，并将其纳入到表达式 (1)和(2)，可以对每个与 MPEG2 部分 TS 一起形成的 MPEG2-TS 包计时。

然而，这样产生的计时很可能与每个与(从 IEEE 1394 接收器 1 提供的)原有的MPEG2 部分 TS 一起形成的 MPEG2-TS 包不同。由于每个由按照上述计时的MPEG2-TS 包组成的MPEG2 部分 TS 与 MPEG2 系统流标准一致，然而，只要原有的MPEG2 部分 TS 是精确计时的，不会过流和下溢安装在目的地电子装置中 MPEG2 解码器的 STD 缓冲器。

接着介绍由 cycle_count(n)和 cycle_offset(n)组成的、并存储在第 n 个源包首标中的时间标记的计算。该 cycle_count(n)和 cycle_offset(n)如下表达式(3)和 (4)确定:

cycle_count(n)=(cycle_time(n)/3072) mod 8000 ……(3)

cycle_offset(n)=(cycle_time(n))mod 3072 ……(4)

其中 mod 是用于确定余数的算符。

应注意:

cycle_time(n)=T(n)*24576000-Offset ……(5)

Offset = cycle_time(0)-T(0)+Overall Delay) ……(6)

其中 cycle_time(0)是用于发送 MPEG2 部分 TS 的顶包的周期计时器的时钟值，T(0) 是 MPEG2 部分 TS 的顶包的时间，Overall Delay（整体延迟）是沿 IEEE 1394 串行数据总线延迟，为在缓冲器 6 中进行平滑所占时间(对于序列是固定的)。

cycle_time(n)是根据 PCR 唯一确定的。在实施发送时，将 Overall Delay 添加到组合在用于发送第一包的 IEEE 1394 发送器 7 中的周期计时器的时钟值。为了发送第二包和后续各包，可以将相同的 Overall Delay 添加到时钟值。

第 n 包的到达时间 T(m) 由应用表达式(1)到如下表达式(7)来确定:

T(n)=t(k)=PCR(k")/ system_clock_frequency+(k-k")/transport_rate(k) ……(7)

其中 k 是第 n 包的第一字节的索引号，k" 是包括刚好在第 n 包之前的 PCR 的 program_clock_reference_base 中的最后位的数据字节的索引号，PCR(k") 是刚好在第 n 包之前的 PCR。transport_rate(k)由应用表达式(2)到如下表达式(8) 确定:

transport_rate(k) =system_clock_frequency * (k'- k")/(PCR(k')-PCR(k")) ……(8)

其中 k' 包括刚好在第 n+1 包之后的 PCR 的 program_clock_reference_base 中的最后位的数据字节的索引号。

因此，索引号 k 、k' 和 k" 的相互关系为 k" <k ≤k'。

再次参照图 6 进行介绍。如先前已介绍的，时间标记计算器 14 产生时间标记。然而，为了产生第 n 包的时间标记，需要刚好在第 n 包之后(=PCR')的 PCR。因此，缓冲器 6 对包含在刚好在第 n 包之前(=PCR") 的 PCR 和其中已存储有 PCR' 的 PCR 包之间的包进行缓冲，缓冲时间段达到提供后者之时的时间。

在步骤 S13，IEEE 1394 发送器 7 将存储有从时间标记计算器 14 提供的时间标记的首标附加到每个与 MPEG2 部分 TS 一起形成的且逐个从缓冲器 6 提供的 MPEG2-TS 包上，以便产生图 2 中所示的源包。在步骤 S14，IEEE 1394 发送器 7 经过已在步骤 S2 中固定的 IEEE 1394 串行数据总线向任何其它电子装置发送源包。

正如前面已经介绍的，根据本发明的记录/再现发送器可以对记录在记录介质 16 中的 MPEG2 部分 TS 的 PCR 进行解码，根据该 PCR 产生关于源包的时间标记。

下面将提供到 IEEE 1394 接收器 1 的 MPEG2 部分 TS 和从 IEEE 1394 发送器 7 发送的 MPEG2 部分 TS 相互比较。如图 7 中所示，提供到 IEEE 1394 接收器 1 的 MPEG2 部分 TS 包括不规则间隔的包并且各包必须按相同的速率发送。为了沿 IEEE 1394 串行数据总线发送包，需要与用于原有 MPEG2-TS(在其中将多个节目例如广播信号多路转换)的相同的信道带宽。

另一方面，需由 IEEE 1394 发送器 7 发送的 MPEG2 部分 TS 可以利用比原有 MPEG2-TS 的窄的带宽沿 IEEE 1394 串行数据总线发送，因为如在图 8 中所示，在两个相邻 PCR 中的一个 PCR 与另一个 PCR 的传输速率是不同的，但是在一 PCR 内的各包(在这种情况下为第 n 包和第 n+3 包)的数据速率是不变的。

为了有效地利用上述特性，应将从最大值检测器 15 提供的所需信道带宽信息记录到记录介质 16 中，代替用在记录操作中的被记录的 MPEG2 部分 TS 的信道带宽信息。

在要进行再现操作时，若所需信道带宽信息记录在记录介质 16 中，则将不需要的信道带宽信息从 MPEG TS 解码/读出器 3 提供到 IEEE 1394 发送器 7，以便 IEEE 1394 发送器 7 根据所需信道带宽信息将 IEEE 1394 串行数据总线上的带宽固定。因此，当所需信道带宽(最大传输速率)窄于从 IEEE 1394 接收器 1 提供的信道带宽时，可以防止 IEEE 1394 串行数据总线上的多余带宽的固定度。

在上述部分中，已经对于一按 MPEG2 法编码的且沿 IEEE 1394 串行数据总线发送的 AV 数据的实施例介绍了本发明。然而，应注意，本发明还可应用于由所选择的其它方法编码的、沿所选择的数据总线或网络的数据发送。

应注意，可以利用硬件也可以利用软件实现上述的系列操作。为了利用软件实现该操作，可以将形成该软件的程序安装在组合到专用硬件内的一专用计算机中，或者可以从程序记录介质将各种程序安装在一通用个人计算机中，或者能够执行各种功能的类似装置中。

参照图 9，该图以方块示意图的形式表示一通用个人计算机的结构示例。该通用个人计算机包括 CPU(中央处理单元)21，一输入/输出接口 25 经过总线 24 连接到其上。连接到输入/输出接口 25 的输入单元 26 由输入装置例如

键盘、鼠标组成，一显示单元 27 显示再现的图像，存储单元 28 由硬盘装置等组成，以便存储 MPEG2 部分 TS、信道带宽、所需信道带宽和程序，通信单元 29 与 IEEE 1394 接收器 1 及 IEEE 1394 发送器 7 相对应，驱动器 30 向程序存储介质写入数据或从程序存储介质读出数据。总线 24 具有 ROM(只读存储器) 22 和 RAM(随机存取存储器) 23。

用于存储程序的程序存储介质包括：磁盘 31(包括软盘)、包括光盘(CD-ROM，只读存储器型光盘) 32、 DVD(数字多用盘)、磁光盘 33(包括小型盘)或半导体存储器 34 在内的包介质，其分销到每个用户，用于保存程序和其中已具有程序，或者其中临时或永久存储程序的 ROM 或硬盘。按照需要通过电缆或无线通信媒体经过例如路由器、调制解调器之类的接口将程序存储在程序存储介质中，该无线通信媒体例如局域网、因特网或数字卫星广播。

将通过由驱动器读出的使个人计算机能够实现上述操作的程序，从程序存储介质提供到个人计算机，并安装到一组合到存储单元 28 中的硬盘驱动器。将这样安装到存储单元 28 中的程序从存储单元 28 中安装到 RAM23，然后在 CPU 21 的控制下执行，其中 CPU 21 响应于提供到输入单元 26 的用户命令进行操作。

应注意，在本说明书中，声明存储在程序存储介质的程序的步骤当然包括按照规定的操作程序的时间顺序实现的操作，以及并不总是按照任何时间顺序而是并行或单独实现的操作。

此外，用在本说明书中的术语“系统”是指多个装置的组合。

工业应用

如上所述，在根据本发明的第一数据流处理器、第一数据流处理方法和存储在第一存储介质中的程序中，接收经过网络提供的和对应于该网络的发送包，从接收的发送包中提取与预定的数据流相对应的数据包并将所提取的数据包记录到记录介质中。此外，获取关于由网络中的发送包共享的带宽的信息，以及使获取的带宽的信息与该数据流相关并将其记录到记录介质中。因此，能够通过在具有保存能力的记录介质中进行复原来发送的数据流。

此外，在根据本发明的第二数据流处理器、第二数据流处理方法和存储在第二存储介质中的程序中，从记录介质中读出数据包，还从记录介质中读

出带宽信息。此外，从读出的数据包提取时间信息，根据提取的时间信息计算与所有数据包分别相对应的时间标记。此外产生对应于其上附加有时间标记的数据包的网络的发送包。根据读出的带宽信息固定网络的带宽。因此，能够复原在记录介质中记录的数据流，并通过利用固定的网络带宽将其发送到任何其它电子装置。

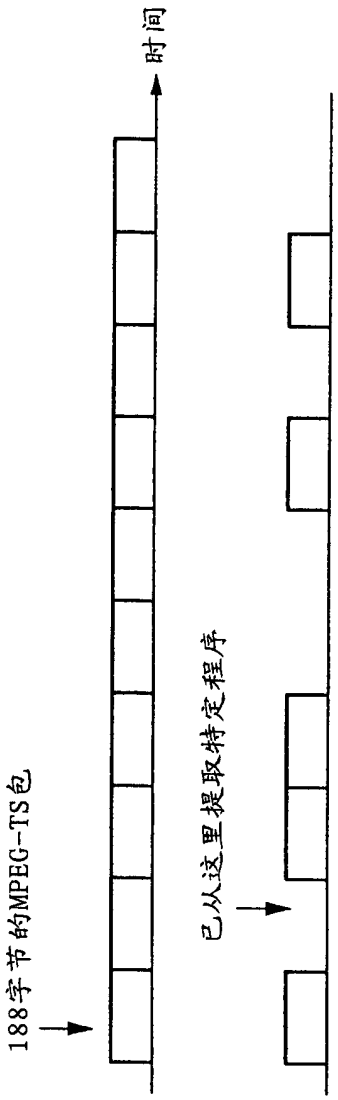


图 1A 图 1B

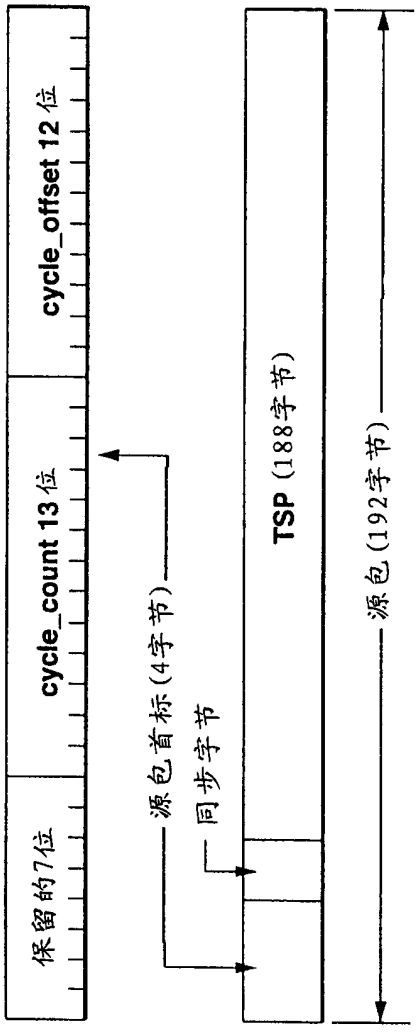

保留的7位
cycle_count 13 位
cycle_offset 12 位
源包首标(4字节)
同步字节
TSP (188字节)
源包(192字节)
cycle_count 以3072 cycle_offsets 转移，为8000的余数
cycle_offset 周期定时器的时钟(24.576MHz)为3072的余数

图 2

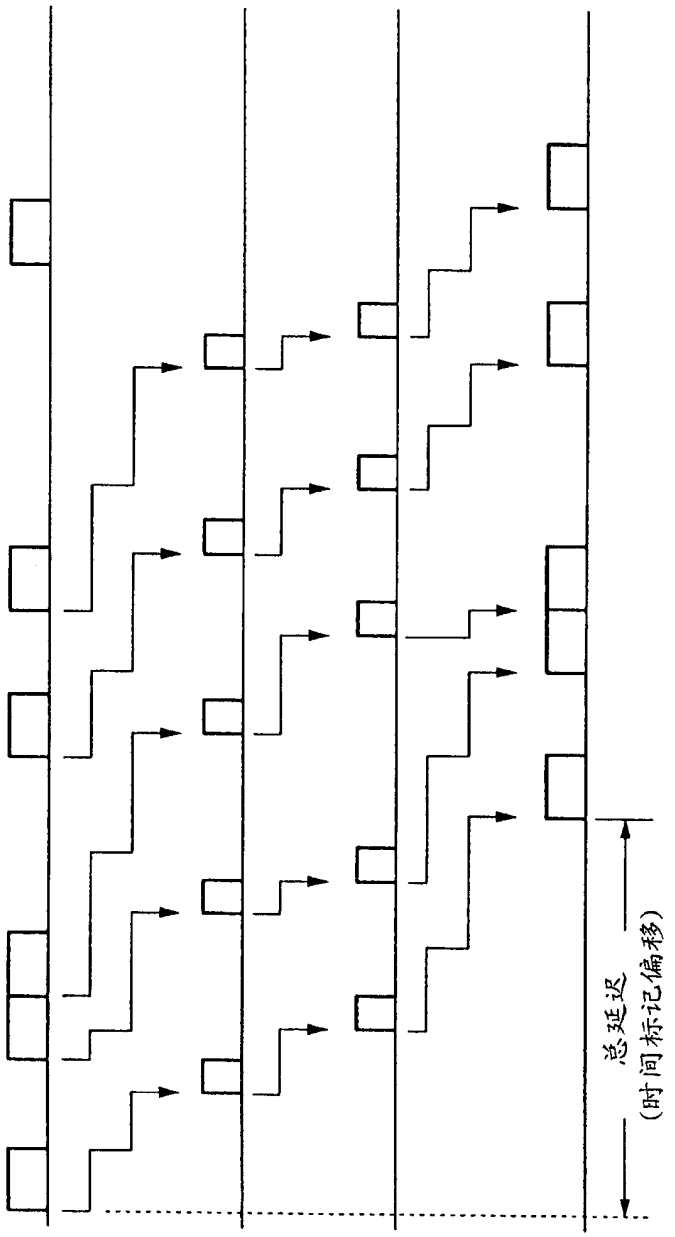


图 3A

图 3B

图 3C

图 3D

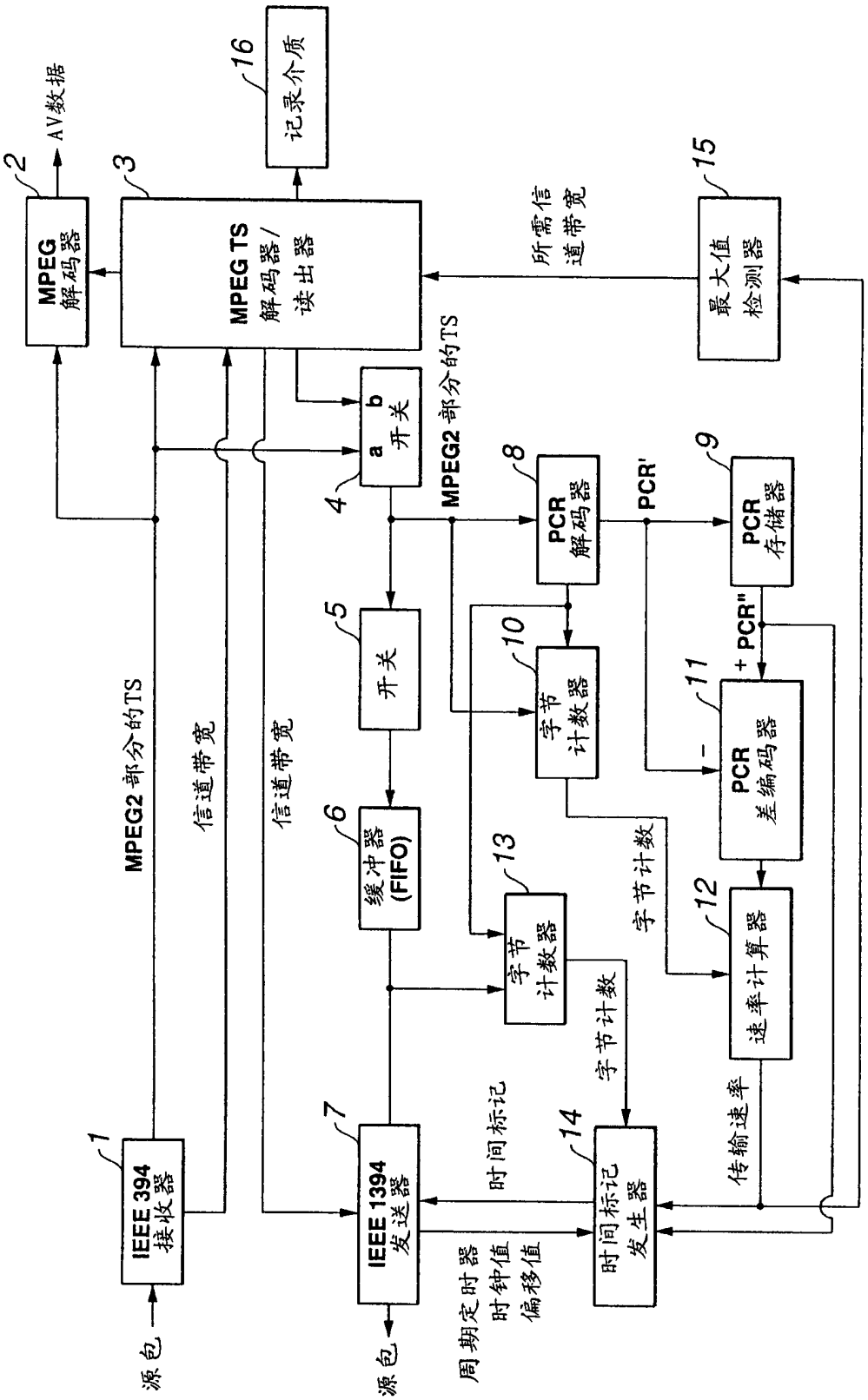

MPEG 解码器
AV数据
MPEG TS 解码器/读出器
记录介质
所需信道带宽
最大值检测器
a b 开关
MPEG2 部分的TS
PCR 解码器
PCR'
PCR 存储器
开关
字节计数器
+ PCR"
PCR 差编码器
缓冲器 (FIFO)
字节计数器
字节计数
速率计算器
IEEE 1394 接收器
IEEE 1394 发送器
时间标记
时间标记发生器
传输速率
源包
周期定时器
时钟值
偏移值
MPEG2 部分的TS
信道带宽
信道带宽

图 4

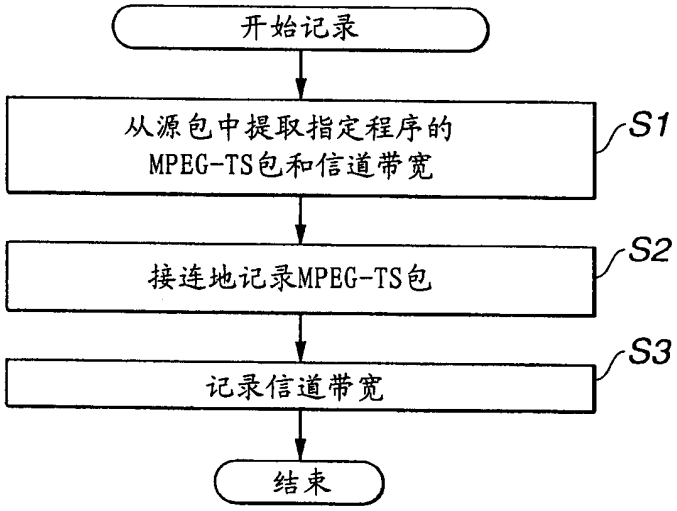

开始记录
从源包中提取指定程序的
MPEG-TS包和信道带宽
S1
接连地记录MPEG-TS包
S2
记录信道带宽
S3
结束

图 5

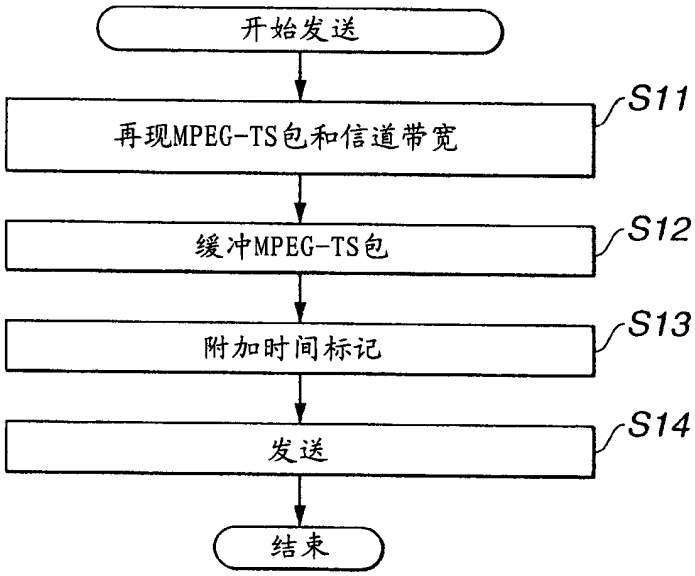

开始发送
再现MPEG-TS包和信道带宽
S11
缓冲MPEG-TS包
S12
附加时间标记
S13
发送
S14
结束

图 6

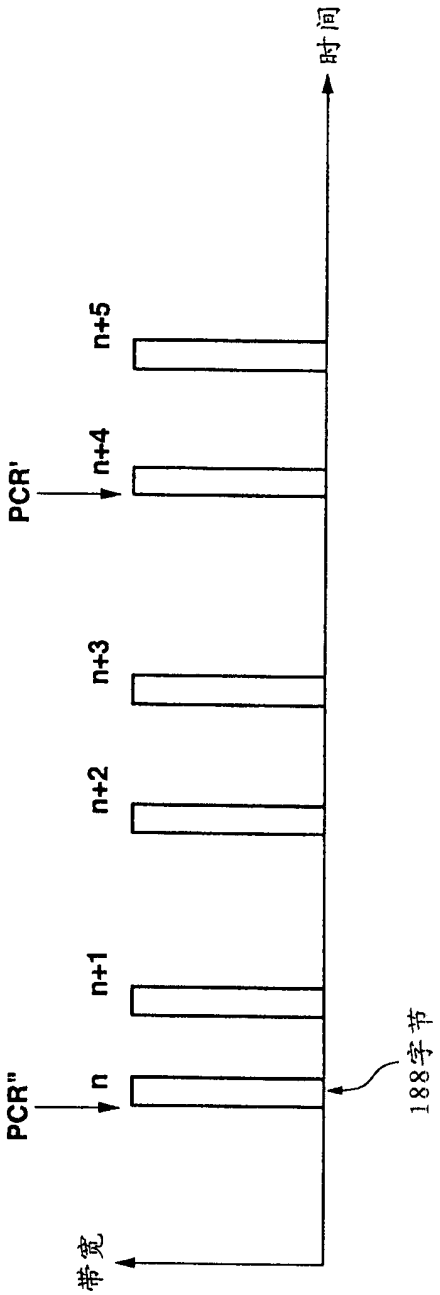


图 7

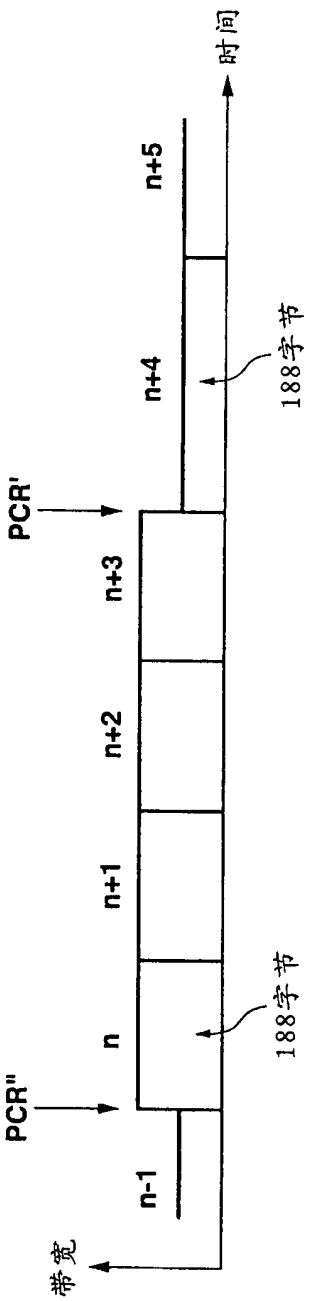


图 8

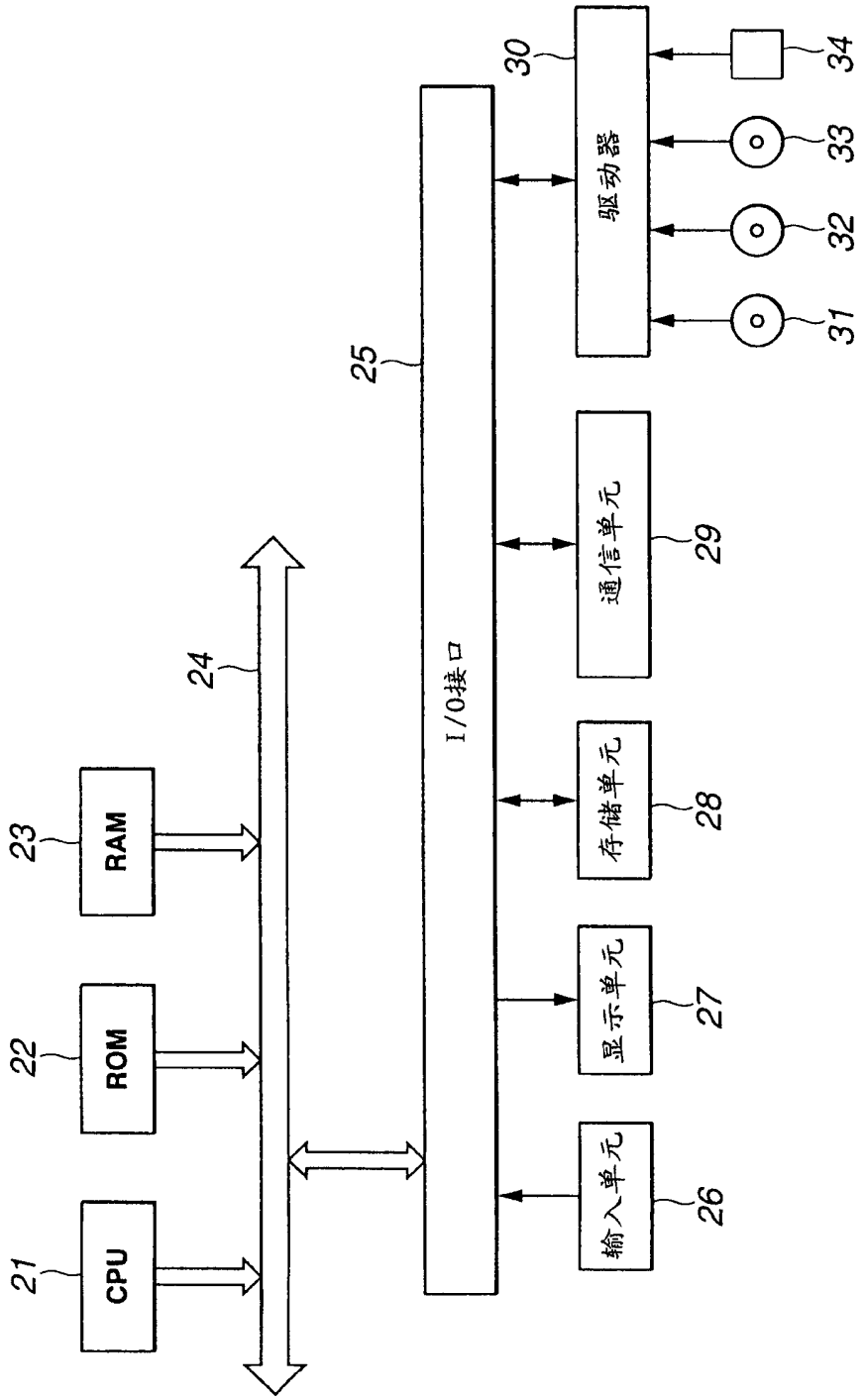

CPU
ROM
RAM
21
22
23
24
25
I/O接口
输入单元
显示单元
存储单元
通信单元
驱动器
26
27
28
29
30
31
32
33
34

图 9

1.一种数据流处理器，该数据流处理器记录经过网络提供的数据流，在该数据流中以在一预定时间内的时间段插入有时间信息，该装置包括:

用于接收数据流的部件，在该数据流中添加了每个包的时间标记;

用于将数据包记录到预定的记录介质的第一部件，在该数据包中已经从包括该数据流的传送包中移入了时间标记;

2.一种数据流处理器，该数据流处理器记录经过网络提供的数据流，在该数据流以在一预定时间内的时间段插入有时间信息，该装置包括:

用于接收数据流的部件，在该数据流中添加了每个包的时间标记;

用于从数据流提取与预定程序相对应的部分数据流的部件，其中将由接收部件所接收的多个程序已时分多路转换到该数据流中，以及

用于将数据包记录到预定的记录介质的第一部件，在该数据包中已经从包括与预定程序相对应的部分数据流的传送包中移入了时间标记。

3.根据权利要求2所述的装置，还包括:

获取关于由网络中的数据流共享的带宽的信息的部件;以及

用于使由获取部件获取的带宽的信息与该数据流相关并将其记录到记录介质的第二部件。

4.根据权利要求2所述的装置，还包括:

用于检测部分数据流传输速率最大值的部件；以及

用于将由检测部件检测的数据流传输速率最大值作为带宽信息记录到记录介质中的第二记录部件。

5.根据权利要求2所述的装置,其中该网络是IEEE 1394串行数据总线,

其中该数据流是MPEG2部分传输流;

其中该发送包是源包；以及

其中该部分数据流是MPEG2部分传输流。

6.根据权利要求2所述的装置，还包括:

用于读出在记录部件中记录的数据包的第一部件;

用于从第一读出部件读出的数据包中提取时间信息的部件;

用于根据提取部件提取的时间信息计算与所有数据包分别相对应的时间标记的部件；以及

用于产生对应于其上附加有时间标记的数据包的网络的发送包的部件;

7.根据权利要求4所述的装置，还包括:

用于读出记录在记录介质中的带宽信息的第二部件;

用于根据由第二读出部件读出的带宽信息固定网络的带宽的部件;以及

用于通过利用由固定部件固定的网络带宽向任何其它电子装置发送发生部件产生的发送包的部件。

8.根据权利要求6所述的装置，其中计算部件将时间标记与在一段信息和下一段信息之间的时间段的均匀时间片相关联。

9.一种数据流处理方法，用于记录经过网络提供的数据流，在该数据流以在一预定时间内的时间段插入有时间信息，该方法包括:

接收数据流的步骤，在该数据流中添加每个包的时间标记;

提取对应于来自由接收步骤接收的数据流的预定程序的部分数据流的步骤，其中多个程序经时分多路转换到该数据流中;

将数据包记录到预定记录介质的第一步骤，其中该数据包中已从包括与预定节目相对应的传送包的部分数据流中移入了时间标记;

检测部分数据流的传输速率最大值的步骤;以及

使传输速率最大值与作为带宽信息的部分流相关并将其记录到记录介质的第二步骤。

10.一种用于使数据流记录器能够执行数据流处理程序的程序存储介质，按照该程序记录数据流，其中在该数据流中以在一预定时间内的时间段插入有经过网络提供的时间信息，该程序包括:

接收数据流的步骤，在该数据流中添加每个包的时间标记;

提取对应于来自由接收步骤接收的数据流的预定程序的部分数据流的步骤，其中多个程序已时分多路转换到该数据流中;

将数据包记录到预定记录介质的第一步骤，该数据包中已从包括与预定节目相对应的传送包的部分数据流中移入了时间标记;

检测部分数据流传输速率最大值的步骤;以及

使传输速率最大值与作为带宽信息的该部分数据流相关，并记录在记录介质的第二步骤。

11. 一种数据流处理器，该数据流处理器从记录介质中读出数据流，并将其经过网络发送到任何其它电子装置，该装置包括:

用于从记录介质中读出包括数据流的数据包的第一部件;

用于通过检测一个其中插入时间信息的包，从第一读出部件读出的数据包中提取时间信息的部件;

用于根据时间信息提取部件提取的时间信息，计算与所有数据包分别相对应的时间标记的部件; 以及

用于产生对应于其上附加有时间标记的数据包的网络的发送包的部件;

12. 根据权利要求 11 所述的装置，还包括:

用于读出记录在记录介质中的带宽信息的第二部件;

用于根据由第二读出部件读出的带宽信息固定网络的带宽的部件;以及

用于通过利用由固定部件固定的网络带宽向任何其它电子装置发送发生部件产生的发送包的部件。

13. 根据权利要求 11 所述的装置，其中计算部件将时间标记与对应在一段信息和下一段信息之间的时间段的均匀时间片相关联。

14. 根据权利要求 11 所述的装置，其中计算部件根据用于发送的周期计时器，计算其上已添加延迟时间的时间标记。

15. 根据权利要求 11 所述的装置，其中该网络是 IEEE 1394 串行数据总线，以及

其中该发送包是源包。

16. 根据权利要求 11 所述的装置，其中该数据流是 MPEG2 部分传输流。

17. 一种在数据流处理器中使用的数据流处理方法，该数据流处理器从记录介质读出数据流并将其经过网络发送到另一个电子装置，该方法包括:

从记录介质读出数据包的第一步骤;

通过检测一个其中插入时间信息的包，从第一读出步骤读出的数据包中提取时间信息的步骤;

根据时间信息提取步骤提取的时间信息，计算与所有数据包分别相对应的时间标记的步骤; 以及

产生对应于其上附加有时间标记的数据包的网络的发送包的步骤;

读出记录在记录介质中的带宽信息的第二步骤;

根据由第二读出步骤读出的带宽信息固定网络的带宽的步骤;以及

通过利用由固定步骤固定的网络带宽向任何其它电子装置发送发生步骤产生的发送包的步骤。

18. 一种用于使数据流记录器能够执行数据流处理程序的程序存储介质，按照该程序从记录介质读出数据流并将其经过网络发送到另一个电子装置，该程序包括:

从记录介质读出数据包的第一步骤;

通过检测一个其中插入时间信息的包，从第一读出步骤读出的数据包中提取时间信息的步骤;

根据时间信息提取步骤提取的时间信息，计算与所有数据包分别相对应的时间标记的步骤;

产生对应于其上附加有时间标记的数据包的网络的发送包的步骤;

读出记录在记录介质中的带宽信息的第二步骤;

根据由第二读出步骤读出的带宽信息固定网络的带宽的步骤;以及

通过利用由固定步骤固定的网络带宽向任何其它电子装置发送发生步骤产生的发送包的步骤。