

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 18 年 10 月 5 日 (2006.10.5)

【公開番号】特開 2005-79441 (P2005-79441A)

【公開日】平成 17 年 3 月 24 日 (2005.3.24)

【年通号数】公開・登録公報 2005-012

【出願番号】特願 2003-310031 (P2003-310031)

【国際特許分類】

H 0 1 L 21/3205 (2006.01)

H 0 1 L 21/027 (2006.01)

H 0 1 L 21/768 (2006.01)

【F I】

H 0 1 L 21/88 K

H 0 1 L 21/30 5 7 7

H 0 1 L 21/90 C

【手続補正書】

【提出日】平成 18 年 8 月 21 日 (2006.8.21)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

(a) ウエハのエッジ近傍の第 1 の領域を覆う、第 1 のマスク層を形成する工程と、
 (b) 前記ウエハの前記第 1 の領域以外の第 2 の領域において、所定のパターンを形成するための第 2 のマスク層を形成する工程と、
 (c) 前記第 1 のマスク層および第 2 のマスク層をマスクとしてエッチング処理を施すことにより、前記ウエハの前記第 2 の領域のみに、前記所定のパターンよりなる凹部を形成する工程とを、
 備えていることを特徴とする半導体装置の製造方法。

【請求項 2】

(d) 前記ウエハに対してメッキ処理を施すことにより、前記凹部を充填するように導電性部材を形成する工程と、
 (e) 前記工程 (d) の後に、前記ウエハの表面上に対して研磨処理を施す工程とを、
 さらに備えている、
 ことを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】

前記工程 (a) は、
 (a - 1) 感光性材料を前記ウエハに対して形成する工程と、
 (a - 2) 前記感光性材料に対して周辺露光装置を用いた露光処理を施す工程と、
 (a - 3) 前記露光処理の後に、前記感光性材料に対して現像処理を施すことにより、
 前記第 1 のマスク層を形成する工程とを、
 備えていることを特徴とする請求項 1 または請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

(A) 前記工程 (a)、(b) および (c) を施すことにより、前記凹部として接続孔を形成する工程を、含んでいる、
 ことを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 5】

(B) 前記工程 (A) の後に、さらに前記工程 (a)、(b) および (c) を施すことにより、前記凹部として、前記接続孔に接続される溝を形成する工程を、さらに含んでいる、
ことを特徴とする請求項 4 に記載の半導体装置の製造方法。

【請求項 6】

前記工程 (B) の前に、前記接続孔を充填するように、前記ウエハに対して埋め込み材を形成する工程を、さらに備えており、
前記工程 (B) における、前記工程 (a) は、
前記埋め込み材から前記第 1 のマスク層を形成すると共に、前記接続孔内に存する前記埋め込み材の膜厚を所定の厚さに調整する工程である、
ことを特徴とする請求項 5 に記載の半導体装置の製造方法。

【請求項 7】

前記工程 (B) の前に、前記接続孔を充填するように、前記ウエハに対して感光性材料を形成する工程を、さらに備えており、
前記工程 (B) における、前記工程 (a) は、
前記感光性材料から前記第 1 のマスク層を形成すると共に、前記接続孔内に存する前記感光性材料の膜厚を所定の厚さに調整する工程である、
ことを特徴とする請求項 5 に記載の半導体装置の製造方法。

【請求項 8】

前記工程 (a)、(b) は、
(C) 前記ウエハに対して、感光性材料を形成する工程と、
(D) 前記感光性材料に対して前記所定のパターンを形成するための露光処理と周辺露光装置を用いた露光処理とを施す工程と、
(E) 前記露光処理の後に、前記感光性材料に対して現像処理を施すことにより、前記第 1 のマスク層と前記第 2 のマスク層とを同時に形成する工程とを、備えている、
ことを特徴とする請求項 1 または請求項 2 に記載の半導体装置の製造方法。

【請求項 9】

(a) ウエハのエッジ近傍の第 1 の領域を覆う、第 1 のマスク層を形成する工程と、
(b) 前記ウエハの片面の全面に、所定のパターンを形成するための第 2 のマスク層を形成する工程と、
(c) 前記第 1 のマスク層および第 2 のマスク層をマスクとしてエッチング処理を施すことにより、前記ウエハの前記第 1 の領域以外の片面の全面の領域に、前記所定のパターンよりなる凹部を形成する工程とを、
備えていることを特徴とする半導体装置の製造方法。

【請求項 10】

(d) 前記ウエハに対してメッキ処理を施すことにより、前記凹部を充填するように導電性部材を形成する工程と、
(e) 前記工程 (d) の後に、前記ウエハの表面上に対して研磨処理を施す工程とを、
さらに備えている、
ことを特徴とする請求項 9 に記載の半導体装置の製造方法。

【請求項 11】

前記工程 (a) は、
(a - 1) 感光性材料を前記ウエハに対して形成する工程と、
(a - 2) 前記感光性材料に対して周辺露光装置を用いた露光処理を施す工程と、
(a - 3) 前記露光処理の後に、前記感光性材料に対して現像処理を施すことにより、
前記第 1 のマスク層を形成する工程とを、
備えていることを特徴とする請求項 9 または請求項 10 に記載の半導体装置の製造方法。

【請求項 12】

(A) 前記工程 (a)、(b) および (c) を施すことにより、前記凹部として接続孔

を形成する工程を、含んでいる、
ことを特徴とする請求項 9 に記載の半導体装置の製造方法。

【請求項 13】

(B) 前記工程 (A) の後に、さらに前記工程 (a)、(b) および (c) を施すことにより、前記凹部として、前記接続孔に接続される溝を形成する工程を、さらに含んでいる、
ことを特徴とする請求項 12 に記載の半導体装置の製造方法。

【請求項 14】

前記工程 (B) の前に、前記接続孔を充填するように、前記ウエハに対して埋め込み材を形成する工程を、さらに備えており、
前記工程 (B) における、前記工程 (a) は、
前記埋め込み材から前記第 1 のマスク層を形成すると共に、前記接続孔内に存する前記埋め込み材の膜厚を所定の厚さに調整する工程である、
ことを特徴とする請求項 13 に記載の半導体装置の製造方法。

【請求項 15】

前記工程 (B) の前に、前記接続孔を充填するように、前記ウエハに対して感光性材料を形成する工程を、さらに備えており、
前記工程 (B) における、前記工程 (a) は、
前記感光性材料から前記第 1 のマスク層を形成すると共に、前記接続孔内に存する前記感光性材料の膜厚を所定の厚さに調整する工程である、
ことを特徴とする請求項 13 に記載の半導体装置の製造方法。

【請求項 16】

前記工程 (a)、(b) は、
(C) 前記ウエハに対して、感光性材料を形成する工程と、
(D) 前記感光性材料に対して前記所定のパターンを形成するための露光処理と周辺露光装置を用いた露光処理とを施す工程と、
(E) 前記露光処理の後に、前記感光性材料に対して現像処理を施すことにより、前記第 1 のマスク層と前記第 2 のマスク層とを同時に形成する工程とを、備えている、
ことを特徴とする請求項 9 または請求項 10 に記載の半導体装置の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

上記の目的を達成するために、本発明に係る請求項 1 に記載の半導体装置の製造方法は、(a) ウエハのエッジ近傍の第 1 の領域を覆う、第 1 のマスク層を形成する工程と、(b) 前記ウエハの前記第 1 の領域以外の第 2 の領域において、所定のパターンを形成するための第 2 のマスク層を形成する工程と、(c) 前記第 1 のマスク層および第 2 のマスク層をマスクとしてエッチング処理を施すことにより、前記ウエハの前記第 2 の領域のみに、前記所定のパターンよりなる凹部を形成する工程とを、備えている。

また、本発明に係る請求項 9 に記載の半導体装置の製造方法は、(a) ウエハのエッジ近傍の第 1 の領域を覆う、第 1 のマスク層を形成する工程と、(b) 前記ウエハの片面の全面に、所定のパターンを形成するための第 2 のマスク層を形成する工程と、(c) 前記第 1 のマスク層および第 2 のマスク層をマスクとしてエッチング処理を施すことにより、前記ウエハの前記第 1 の領域以外の片面の全面の領域に、前記所定のパターンよりなる凹部を形成する工程とを、備えている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【 0 0 1 4 】

本発明の請求項 1 に記載の半導体装置の製造方法は、(a) ウエハのエッジから所定の距離までの第 1 の領域を覆うような、第 1 のマスク層を形成する工程と、(b) 前記ウエハの前記第 1 の領域以外の第 2 の領域において、所定のパターンを形成するための第 2 のマスク層を形成する工程と、(c) 前記第 1 のマスク層および第 2 のマスク層をマスクとして、前記ウエハの表面内に前記所定のパターンを形成する工程とを、備えているので、第 1 の領域には如何なるパターンも形成されず、第 2 の領域にのみパターンが形成される。したがって、ウエハのエッジ付近の第 1 の領域において、如何なる塵や異物等も蓄積されることを防止することができる。

また、本発明の請求項 9 に記載の半導体装置の製造方法は、(a) ウエハのエッジ近傍の第 1 の領域を覆う、第 1 のマスク層を形成する工程と、(b) 前記ウエハの片面の全面に、所定のパターンを形成するための第 2 のマスク層を形成する工程と、(c) 前記第 1 のマスク層および第 2 のマスク層をマスクとしてエッチング処理を施すことにより、前記ウエハの前記第 1 の領域以外の片面の全面の領域に、前記所定のパターンよりなる凹部を形成する工程とを、備えているので、第 1 の領域には如何なるパターンも形成されず、第 2 のマスク層の形成領域にのみパターンが形成される。したがって、ウエハのエッジ付近の第 1 の領域において、如何なる塵や異物等も蓄積されることを防止することができる。