

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3565199号

(P3565199)

(45) 発行日 平成16年9月15日(2004.9.15)

(24) 登録日 平成16年6月18日(2004.6.18)

(51) Int.Cl.⁷

F I

H 0 4 B 1/707

H 0 4 J 13/00

D

H 0 4 B 7/26

H 0 4 B 7/26

B

請求項の数 39 (全 19 頁)

(21) 出願番号	特願2001-321568(P2001-321568)	(73) 特許権者	000004237
(22) 出願日	平成13年10月19日(2001.10.19)		日本電気株式会社
(65) 公開番号	特開2003-124847(P2003-124847A)		東京都港区芝五丁目7番1号
(43) 公開日	平成15年4月25日(2003.4.25)	(74) 代理人	100088959
審査請求日	平成14年9月17日(2002.9.17)		弁理士 境 廣巳
		(72) 発明者	大谷 拓也
			東京都港区芝五丁目7番1号 日本電気株式会社内
		審査官	高野 洋
		(56) 参考文献	特開2001-186056(JP, A)
			)
			特開2000-324016(JP, A)
			)
			最終頁に続く

(54) 【発明の名称】 CDMA受信装置、基地局、携帯端末、パス選定方法及びプログラム

(57) 【特許請求の範囲】

【請求項1】

電波伝播上の遅延プロファイルから復調対象のパスを選択するサーチャ回路と、該サーチャ回路が選択したパスを合成する R A K E 合成回路とを備えた C D M A 受信装置において、

前記サーチャ回路が、

パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とする C D M A 受信装置。

【請求項2】

請求項1記載の C D M A 受信装置に於いて、

前記サーチャ回路が、

電波伝播上の遅延プロファイルを測定する測定手段と、

該測定手段の測定結果に基づいて、パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記合成範囲内となるまで繰り返し行うパス選定回路とを備えたことを特徴とする C D M A 受信装置。

【請求項3】

請求項2記載の C D M A 受信装置において、

前記パス選定回路が、
前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象から外す構成を有することを特徴とするC D M A受信装置。

【請求項4】

請求項3記載のC D M A受信装置において、
前記パス選定回路が、
前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの内の、隣接する内側パスのレベルが低い方を選択対象から外す構成を有することを特徴とするC D M A受信装置。

10

【請求項5】

請求項2記載のC D M A受信装置に於いて、
前記パス選定回路が、前記両端のパスのレベルが同じ場合は、下記A～Gの処理を行う構成を有することを特徴とするC D M A受信装置。

A．両端のパスそれぞれについて、未処理の内側パスの内の、最も両端のパスに近い内側パスとの遅延時間差を求め、両者を比較する。

B．Aにおいて、両者が同一でないと判定した場合は、両端のパスの内の、遅延時間差が大きな方のパスを選択対象から外す。

C．Aにおいて、両者が同一であると判定した場合は、未処理の内側パスの内の、最も両端のパスに近い内側パスのレベルを比較する。

20

D．Cにおいて、両者が同一でないと判定した場合は、両端のパスの内の、内側パスのレベルが低い方のパスを選択対象から外す。

E．Cにおいて、両者が同一であると判定した場合は、次の内側パスがクロスするか否かを調べる。

F．Eにおいて、クロスしないと判定した場合は、次の内側パスを処理対象にしてAの処理を行う。

G．Eにおいて、クロスすると判定した場合は、選択対象として残っているパスの中から、合成範囲内に存在することになるパスを選択する。

【請求項6】

請求項2記載のC D M A受信装置に於いて、
前記パス選定回路が、

30

パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すレベル比較手段と、

選択対象として残ったパスの存在する範囲が、前記合成範囲内であるか否かを調べ、合成範囲内である場合は、前記残ったパスを前記R A K E合成回路の合成対象パスとし、合成範囲内でない場合は、前記レベル比較手段を動作させる範囲判定手段を備えたことを特徴とするC D M A受信装置。

【請求項7】

請求項6記載のC D M A受信装置に於いて、
前記両端のパスのレベルが等しい場合、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、遅延時間差の大きい方のパスを選択対象から外す遅延時間差比較手段を備えたことを特徴とするC D M A受信装置。

40

【請求項8】

請求項7記載のC D M A受信装置に於いて、
前記レベル比較手段が、
前記両端のパスの、隣接する内側パスとの遅延時間差が同一である場合、前記内側パスのレベルを比較し、前記両端のパスの内の、内側パスのレベルが低い方のパスを選択対象から外す構成を有することを特徴とするC D M A受信装置。

【請求項9】

請求項1記載のC D M A受信装置において、

50

前記サーチャー回路が、
前記パス測定範囲内に存在するレベルが閾値以上のパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とする C D M A 受信装置。

【請求項 10】

請求項 9 記載の C D M A 受信装置に於いて、
前記サーチャー回路が、
電波伝播上の遅延プロファイルを測定する測定手段と、
該測定手段の測定結果に基づいて、パス測定範囲内に存在するレベルが閾値以上のパスを選
10
定する閾値選定処理手段と、
該閾値選定処理手段で選定されたパスを対象にし、両端のパスの内のレベルが低い方のパス
を選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記合成範囲
内となるまで繰り返し行うパス選定回路とを備えたことを特徴とする C D M A 受信装置
。

【請求項 11】

請求項 10 記載の C D M A 受信装置において、
前記パス選定回路が、
前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側
パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象か
20
ら外す構成を有することを特徴とする C D M A 受信装置。

【請求項 12】

請求項 11 記載の C D M A 受信装置において、
前記パス選定回路が、
前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの
内の、隣接する内側パスのレベルが低い方を選択対象から外す構成を有することを特徴と
する C D M A 受信装置。

【請求項 13】

電波伝播上の遅延プロファイルから復調対象のパスを選択するサーチャー回路と、該サー
チャー回路が選択したパスを合成する R A K E 合成回路とを備えた基地局に於いて、
30
前記サーチャー回路が、
パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外す
という処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記
R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とする基地局。

【請求項 14】

請求項 13 記載の基地局に於いて、
前記サーチャー回路が、
電波伝播上の遅延プロファイルを測定する測定手段と、
該測定手段の測定結果に基づいて、パス測定範囲内に存在する両端のパスの内のレベルが
低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が
40
前記合成範囲内となるまで繰り返し行うパス選定回路とを備えたことを特徴とする基地局
。

【請求項 15】

請求項 14 記載の基地局において、
前記パス選定回路が、
前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側
パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象か
ら外す構成を有することを特徴とする基地局。

【請求項 16】

請求項 15 記載の基地局において、

前記パス選定回路が、
前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの内の、隣接する内側パスのレベルが低い方を選択対象から外す構成を有することを特徴とする基地局。

【請求項 17】

請求項 13 記載の基地局において、

前記サーチャー回路が、

前記パス測定範囲内に存在するレベルが閾値以上のパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とする基地局。

10

【請求項 18】

請求項 17 記載の基地局に於いて、

前記サーチャー回路が、

電波伝播上の遅延プロファイルを測定する測定手段と、

該測定手段の測定結果に基づいて、パス測定範囲内に存在するレベルが閾値以上のパスを選定する閾値選定処理手段と、

該閾値選定処理手段で選定されたパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記合成範囲内となるまで繰り返し行うパス選定回路とを備えたことを特徴とする基地局。

20

【請求項 19】

請求項 18 記載の基地局において、

前記パス選定回路が、

前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象から外す構成を有することを特徴とする基地局。

【請求項 20】

請求項 19 記載の基地局において、

前記パス選定回路が、

前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの内の、隣接する内側パスのレベルが低い方を選択対象から外す構成を有することを特徴とする基地局。

30

【請求項 21】

電波伝播上の遅延プロファイルから復調対象のパスを選択するサーチャー回路と、該サーチャー回路が選択したパスを合成する R A K E 合成回路とを備えた携帯端末に於いて、

前記サーチャー回路が、

パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とする携帯端末。

40

【請求項 22】

請求項 21 記載の携帯端末に於いて、

前記サーチャー回路が、

電波伝播上の遅延プロファイルを測定する測定手段と、

該測定手段の測定結果に基づいて、パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記合成範囲内となるまで繰り返し行うパス選定回路とを備えたことを特徴とする携帯端末。

【請求項 23】

請求項 22 記載の携帯端末において、

50

前記パス選定回路が、
前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象から外す構成を有することを特徴とする携帯端末。

【請求項 2 4】

請求項 2 3 記載の携帯端末において、
前記パス選定回路が、
前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの内の、隣接する内側パスのレベルが低い方を選択対象から外す構成を有することを特徴とする携帯端末。

10

【請求項 2 5】

請求項 2 1 記載の携帯端末において、
前記サーチャー回路が、
前記パス測定範囲内に存在するレベルが閾値以上のパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とする携帯端末。

【請求項 2 6】

請求項 2 5 記載の携帯端末に於いて、
前記サーチャー回路が、
電波伝播上の遅延プロファイルを測定する測定手段と、
該測定手段の測定結果に基づいて、パス測定範囲内に存在するレベルが閾値以上のパスを選定する閾値選定処理手段と、
該閾値選定処理手段で選定されたパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記合成範囲内となるまで繰り返し行うパス選定回路とを備えたことを特徴とする携帯端末。

20

【請求項 2 7】

請求項 2 6 記載の携帯端末において、
前記パス選定回路が、
前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象から外す構成を有することを特徴とする携帯端末。

30

【請求項 2 8】

請求項 2 7 記載の携帯端末において、
前記パス選定回路が、
前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの内の、隣接する内側パスのレベルが低い方を選択対象から外す構成を有することを特徴とする携帯端末。

【請求項 2 9】

電波伝播上の遅延プロファイルから、R A K E 合成回路で合成する復調対象のパスを選択するパス選定方法において、
パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とするパス選定方法。

40

【請求項 3 0】

請求項 2 9 記載のパス選定方法に於いて、
電波伝播上の遅延プロファイルを測定する測定ステップと、
該測定ステップの測定結果に基づいて、パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範

50

囲が前記合成範囲内となるまで繰り返し行うパス選定ステップとを含むことを特徴とするパス選定方法。

【請求項 3 1】

請求項 3 0 記載のパス選定方法において、
前記パス選定ステップは、

前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象から外すことを特徴とするパス選定方法。

【請求項 3 2】

請求項 3 1 記載のパス選定方法において、
前記パス選定ステップは、

前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの内の、隣接する内側パスのレベルが低い方を選択対象から外すことを特徴とするパス選定方法。

【請求項 3 3】

請求項 3 0 記載のパス選定方法に於いて、

前記パス選定ステップは、前記両端のパスのレベルが同じ場合は、下記 A ~ G の処理を行うことを特徴とするパス選定方法。

A . 両端のパスそれぞれについて、未処理の内側パスの内の、最も両端のパスに近い内側パスとの遅延時間差を求め、両者を比較する。

B . A において、両者が同一でないと判定した場合は、両端のパスの内の、遅延時間差が大きな方のパスを選択対象から外す。

C . A において、両者が同一であると判定した場合は、未処理の内側パスの内の、最も両端のパスに近い内側パスのレベルを比較する。

D . C において、両者が同一でないと判定した場合は、両端のパスの内の、内側パスのレベルが低い方のパスを選択対象から外す。

E . C において、両者が同一であると判定した場合は、次の内側パスがクロスするか否かを調べる。

F . E において、クロスしないと判定した場合は、次の内側パスを処理対象にして A の処理を行う。

G . E において、クロスすると判定した場合は、選択対象として残っているパスの中から、合成範囲内に存在することになるパスを選択する。

【請求項 3 4】

請求項 2 9 記載のパス選定方法において、

前記パス測定範囲内に存在するレベルが閾値以上のパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行うことを特徴とするパス選定方法。

【請求項 3 5】

請求項 3 4 記載のパス選定方法に於いて、

電波伝播上の遅延プロファイルを測定する測定ステップと、

該測定ステップの測定結果に基づいて、パス測定範囲内に存在するレベルが閾値以上のパスを選定する閾値選定処理ステップと、

該閾値選定処理ステップで選定されたパスを対象にして、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記合成範囲内となるまで繰り返し行うパス選定ステップとを含むことを特徴とするパス選定方法。

【請求項 3 6】

請求項 3 5 記載のパス選定方法において、

前記パス選定ステップは、

前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象から外すことを特徴とするパス選定方法。

【請求項 37】

請求項 36 記載のパス選定方法において、

前記パス選定ステップは、

前記両端のパスの、隣接する内側パスとの遅延時間差が等しい場合は、前記両端のパスの内の、隣接する内側パスのレベルが低い方を選択対象から外すことを特徴とするパス選定方法。

【請求項 38】

コンピュータに、電波伝播上の遅延プロファイルから RAKE 合成回路で合成する復調対象のパスを選択させるためのプログラムであって、

前記コンピュータに、

パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 RAKE 合成回路における合成範囲内となるまで繰り返し行わせるプログラム。

【請求項 39】

コンピュータに、電波伝播上の遅延プロファイルから RAKE 合成回路で合成する復調対象のパスを選択させるためのプログラムであって、

前記コンピュータに、

パス測定範囲内に存在するレベルが閾値以上のパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 RAKE 合成回路における合成範囲内となるまで繰り返し行わせるプログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、CDMA (Code Division Multiple Access) 受信装置に関し、特に、RAKE 合成の対象にするパス間の遅延時間差を、サーチャ回路のパス測定範囲よりも短い一定の範囲内に収めるようにした CDMA 受信装置に関する。

【0002】

【従来の技術】

CDMA 方式では、図 9 に示すようなマルチパス環境下（周波数選択性フェージング環境下）でも効率の良い通信を実現するため、基地局（或いは携帯端末）においては、図 10 に示すような遅延時間差を有する信号（パス）を、図 11 に示すように時間的にずらしながら合成する RAKE 合成受信を行っている。

【0003】

図 12 に基地局や携帯端末で使用されている従来の CDMA 受信装置の構成例を示す。同図に示すように、従来の CDMA 受信装置は、無線受信部 101 と、サーチャ回路 102 と、RAKE 合成回路 103 と、信号復号回路 104 とから構成されている。

【0004】

無線受信部 101 は、受信信号に対する周波数変換，AD 変換を行う。サーチャ回路 102 は、無線受信部 101 の出力に基づいて遅延プロファイル（遅延時間に対する信号電力分布）を測定し、この遅延プロファイルに基づいてパス測定範囲内に存在するパスの内の幾つかを選択する。そして、選択したパスのタイミング（遅延時間）を示すタイミング情報を RAKE 合成回路 103 に通知する。RAKE 合成回路 103 では、通知されたタイミング情報に従って各パス毎に逆拡散を行い、RAKE 合成を行う。RAKE 合成回路 103 から出力されるデータ系列は、信号復号回路 104 において、誤り訂正復号される。

10

20

30

40

50

【 0 0 0 5 】

ここで、R A K E 合成を行う R A K E 合成回路 1 0 3 は、受信電力を高め通信品質を向上させるために、なるべく多くのパスを合成できるものであることが望ましい。しかし、現実的には、回路規模の制限から合成できるパス数が制限される。このため、従来は、一般に、下記 A ~ C の何れかの方法を用いて、パス測定範囲内に存在するパスの中から R A K E 合成回路 1 0 3 で合成対象にするパスを幾つか選択するようにしている。

【 0 0 0 6 】

A . レベルが大きい方から所定個数のパスを選択する (例えば、特開 2 0 0 0 - 1 0 1 5 4 9 号公報の従来技術の項) 。

【 0 0 0 7 】

B . 遅延プロファイルの平均電力値等に基づいて閾値を決定し、この閾値よりもレベルが大きいパスを選択する (例えば、特開 2 0 0 0 - 1 0 1 5 4 9 号公報) 。

【 0 0 0 8 】

C . 主波 (例えば、受信機に最初に到達したパス) の近傍に存在するパスから順番にレベルが閾値以上であるか否かを判定し、閾値以上のパスを所定個数選択する (例えば、特開 2 0 0 1 - 1 8 6 0 5 6 号公報) 。

【 0 0 0 9 】

【 発明が解決しようとする課題 】

上述した方法 A ~ C によれば、レベルの高いパスが選択されるため、受信電力を高いものにし、通信品質を高いものにすることができる。しかし、方法 A ~ C の内、方法 A , B は、パスのレベルのみに注目して合成対象にするパスを選択しているため、選択されたパスの中に、遅延時間差が大きなものとなるパスの組み合わせが含まれる場合がある。上記遅延時間差の最大値は、サーチャー回路 1 0 2 のパス測定範囲に相当する時間となる。また、C の方法は、主波から外側に向かって、レベルが閾値以上のパスを所定個数選択するようにしているが、この方法によっても選択されたパスの中に、遅延時間差がサーチャー回路 1 0 2 のパス測定範囲と同じになるパスの組み合わせが含まれる場合がある。

【 0 0 1 0 】

このように、従来方法 A ~ C で合成対象パスを選択すると、選択したパスの中に遅延時間差がサーチャー回路 1 0 2 のパス測定範囲と同じになるパスの組み合わせが含まれる場合がある。従って、従来方法 A ~ C で選択されたパスを R A K E 合成する R A K E 合成回路 1 0 3 は、遅延時間差がサーチャー回路のパス測定範囲と同じになる、遅延時間差が大きなパスの組み合わせも R A K E 合成できるものでなければならない。R A K E 合成回路 1 0 3 の回路規模は、R A K E 合成することが可能なパスの遅延時間差が大きくなるほど大きくなるため、従来方法 A ~ C で合成対象パスを選択するようにすると、R A K E 合成回路 1 0 3 の回路規模が大きくなってしまいう問題がある。例えば、図 1 3 に示すような、拡散符号発生器 1 3 1 , 遅延回路 1 3 2 , 受信信号遅延バッファ 1 3 3 , 合成回路 1 3 4 および相關器 1 3 5 から構成される R A K E 合成回路に於いては、R A K E 合成可能なパスの遅延時間差が大きくなると、受信信号遅延バッファ 1 3 3 の回路規模が大きくなってしまふ。

【 0 0 1 1 】

そこで、本発明の目的は、通信品質を保ち、且つ R A K E 合成回路の回路規模を小さくすることができる C D M A 受信装置を提供することにある。

【 0 0 1 2 】

【 課題を解決するための手段 】

本発明の C D M A 受信装置は、上記目的を達成するため、サーチャー回路のパス測定範囲内に存在する両端のパス (遅延時間差が最も大きいパス) の内の、レベルの小さい方のパスを選択対象から除外するという処理を、除外されずに残っているパスの存在範囲が、R A K E 合成回路の合成範囲 (パス測定範囲よりも狭い) 内となるまで繰り返し行う。そして、合成範囲内に存在することになったパスを、R A K E 構成回路における合成対象パスとする。この構成によれば、サーチャー回路のパス測定範囲内に存在するパスの内の連続

10

20

30

40

50

するパスが、R A K E 合成回路における合成対象パスとして選択されるので、合成対象パスの遅延時間差を従来の技術に比較して小さくすることができる。この結果、R A K E 合成回路の回路規模を従来よりも小さくすることができる。また、両端のパスの内、レベルの高い方を残しているので、受信電力を高いものにし、通信品質を保つことができる。

【 0 0 1 3 】

より具体的には、本発明の C D M A 受信装置は、
電波伝播上の遅延プロファイルを測定する測定手段と、
該測定手段の測定結果に基づいて、パス測定範囲内に存在する両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記合成範囲内となるまで繰り返し行うパス選定回路とを含むサーチャージ回路を備えている。 10

【 0 0 1 4 】

また、本発明の C D M A 受信装置は、ノイズの影響を少なくするため、
前記パス選定回路が、
前記両端のパスのレベルが同じ場合は、前記両端のパスそれぞれについて、隣接する内側パスとの遅延時間差を求め、両端のパスの内の遅延時間差が大きい方のパスを選択対象から外す構成を有している。

【 0 0 1 5 】

図 1 4 (A) , (B) , (C) は、それぞれ田舎、丘、都会に於ける伝播モデルを示している。同図 (A) ~ (C) から分かるように、パスは集中して存在しており、若し、隣接パスとの遅延時間差が大きいパスが存在していれば、それはノイズである可能性が高い。従って、遅延時間差の大きなパスを選択対象から除外することにより、ノイズの影響を少なくすることができる。 20

【 0 0 1 6 】

また、本発明は、サーチャージ回路の処理時間を短縮させるため、
前記パス測定範囲内に存在するレベルが閾値以上のパスを対象にし、両端のパスの内のレベルが低い方のパスを選択対象から外すという処理を、選択対象として残ったパスの存在範囲が前記パス測定範囲よりも狭い、前記 R A K E 合成回路における合成範囲内となるまで繰り返し行う。

【 0 0 1 7 】

この構成によれば、レベルが閾値以上のパスのみが処理対象になるので、サーチャージ回路の処理時間を短縮することが可能になる。 30

【 0 0 1 8 】

【 発明の実施の形態 】

次に本発明の実施の形態について図面を参照して詳細に説明する。

【 0 0 1 9 】

図 1 は本発明に係る C D M A 受信装置の実施例のブロック図である。同図に示すように、本実施例の C D M A 受信装置は、無線受信部 1 と、サーチャージ回路 2 と、R A K E 合成回路 3 と、信号復号回路 4 とを備えている。 40

【 0 0 2 0 】

無線受信部 1 は、受信した信号を I F 周波数に周波数変換した後、A D 変換する機能を有する。

【 0 0 2 1 】

サーチャージ回路 2 は、R A K E 合成回路 3 で合成対象にするパス（復調対象にするパス）を選択する機能を有するものであり、例えば、D S P（デジタルシグナルプロセッサ）により構成される。本実施例のサーチャージ回路 2 は、遅延プロファイル測定部 2 1 と、遅延プロファイル記憶部 2 2 と、パス選定回路 2 3 と、記録媒体 K 1 とを備えている。

【 0 0 2 2 】

遅延プロファイル測定部 2 1 は、パス測定範囲内に存在する各パスの遅延時間及びレベルを示す遅延プロファイルを測定し、測定結果を遅延プロファイル記憶部 2 2 に格納する機 50

能や、遅延プロファイルの測定が完了したとき、パス選定回路 23 に完了通知を送る機能を有する。

【0023】

パス選定回路 23 は、遅延プロファイル記憶部 22 の内容に基づいて、パス測定範囲内に存在する各パスの内の、破棄されておらず且つ遅延時間差が最も大きい 2 つのパス（両端のパス）のレベルを比較し、レベルの小さい方のパスを破棄するという処理を、破棄されていないパスが存在する範囲が RAKE 合成回路の合成範囲（パス測定範囲よりも狭い）内となるまで繰り返し行う機能や、残ったパスを合成対象パスとし、各合成対象パスを示すタイミング情報（遅延時間）を RAKE 合成回路 3 に出力する機能を有する。更に、パス選定回路 23 は、両端のパスのレベルが同じ場合は、両端のパスそれぞれについて、内側パスとの遅延時間差を求め、両端のパスの内、内側パスとの遅延時間差の大きい方のパスを破棄する機能を有する。更に、パス選定回路 23 は、両端のパスの、内側パスとの遅延時間差が等しい場合は、両端のパスの内の、内側パスのレベルが低い方を破棄する機能を有する。

10

【0024】

このような機能を有するパス選定回路 23 は、例えば、図 2 のブロック図に示す構成を有する。同図に示すように、パス選定回路 23 は、範囲判定手段 231 と、パス情報記憶部 232 と、タイミング情報作成手段 233 と、レベル比較手段 234 と、遅延時間差比較手段 235 とを備えている。

【0025】

範囲判定手段 231 は、次の機能を有する。

20

【0026】

- ・遅延プロファイル測定手段 21 から完了通知が送られてきたとき、遅延プロファイル記憶部 22 の内容をパス情報記憶部 232 にコピーする機能。

- ・遅延プロファイル記憶部 22 の内容のコピーが完了したとき、及び遅延時間差比較手段 235 から遅延時間差が同じであることが通知されたとき、レベル比較手段 234 に対して、レベルを比較する 2 個のパスを示す情報（例えば、両端のパスとか、両端のパスそれぞれに対する第 n 番目の内側パス等）を含む比較指示を出力する機能。

- ・レベル比較手段 234 からレベルが同じであることが通知されたとき、遅延時間差比較手段 235 に対して、遅延時間差を求める内側パスを示す情報（例えば、両端のパスそれぞれに対する第 m 番目の内側パス等）を含む比較指示を出力する機能。

30

- ・レベル比較手段 234、遅延時間差比較手段 235 からパス情報を削除したことが通知されたとき、パス情報記憶部 232 の内容に基づいて、破棄されずに残っているパスの存在範囲が、合成範囲内になったか否かを判定する機能。

- ・破棄されずに残っているパスの存在範囲が、合成範囲内であると判定した場合、タイミング情報作成手段 233 に対してタイミング情報の作成指示を出力する機能。

【0027】

レベル比較手段 234 は、次の機能を有する。

【0028】

- ・範囲判定手段 231 から比較指示が送られてきたとき、パス情報記憶部 232 の内容に基づいて、上記比較指示に含まれている情報によって示されている 2 個のパスのレベルを比較する機能。

40

- ・上記 2 個のパスのレベルが同一の場合、そのことを範囲判定手段 231 に通知する機能。

- ・上記 2 個のパスのレベルが同一でない場合、レベルが小さい方のパスに関するパス情報をパス情報記憶部 232 から削除し、そのことを範囲判定手段 231 に通知する機能。

【0029】

遅延時間差比較手段 235 は、次の機能を有する。

【0030】

- ・範囲判定手段 231 から比較指示が送られてきたとき、両端のパスそれぞれについて、

50

上記比較指示に含まれている情報によって示されている内側パスとの遅延時間差を求め、両者を比較する機能。

- ・両端のパスの、内側パスとの遅延時間差が同一である場合、そのことを範囲判定手段 231 に通知する機能。

- ・両端のパスの、内側パスとの遅延時間差が同一でない場合、両端のパスの内、遅延時間差が大きい方のパスに関するパス情報をパス情報記憶部 232 から削除し、そのことを範囲判定手段 231 に通知する機能。

【0031】

タイミング情報作成手段 233 は、パス情報記憶部 232 にパス情報が格納されているパスそれぞれを、RAKE 合成回路 3 における合成対象パスとするためのタイミング情報（遅延時間）を作成し、それを RAKE 合成回路 3 に出力する機能を有する。尚、RAKE 合成回路 3 内に存在するフィンガ部（図示せず）の数が、パス情報記憶部 232 にパス情報が格納されているパスの数よりも少ない場合は、パス情報が格納されているパスの内、レベルが高い方からフィンガ部の数と同じ数のパスを選択し、それを合成対象パスとする。

10

【0032】

再び図 1 に戻り、RAKE 合成回路 3 は、パス選定回路 23 から通知されたタイミング情報によって示される各パス毎に逆拡散を行い、RAKE 合成を行う機能を有する。

【0033】

信号復号回路 4 は、RAKE 合成回路 3 から出力されるデータ系列に対して誤り訂正復号等を行う機能を有する。

20

【0034】

記録媒体 K1 は、半導体メモリ、ディスク、その他の記録媒体であり、DSP をサーチャ回路 2 として機能させるためのプログラムが記録されている。このプログラムは、DSP によって読み取られ、その動作を制御することで、DSP 上に、遅延プロファイル測定部 21、パス選定回路 23 を実現する。

【0035】

【実施例の動作】

次の本実施例の動作について詳細に説明する。

【0036】

30

サーチャ回路 2 内の遅延プロファイル測定部 21 は、パス測定範囲内に存在する各パスの遅延時間及びレベルを示す遅延プロファイルを測定し、測定結果を遅延プロファイル記憶部 22 に格納する。その後、遅延プロファイル測定部 21 は、パス選定回路 23 に対して遅延プロファイルの測定が完了したことを通知する。

【0037】

これにより、パス選定回路 23 内の、範囲判定手段 231 は、遅延プロファイル記憶部 22 の内容をパス情報記憶部 232 にコピーする（図 3、S31）。この結果、パス情報記憶部 232 には、サーチャ回路 2 のパス測定範囲内に存在する各パスのパス情報（レベル及び遅延時間）が格納されることになる。その後、範囲判定手段 231 は、パス情報記憶部 232 の内容に基づいて、破棄されずに残っているパスの存在範囲が、サーチャ回路 2 の測定範囲よりも狭い合成範囲内に収まっているか否かを判断する（S32）。

40

【0038】

今、例えば、ステップ S31 おいて、図 4（A）に示す各パス P1～P5 のパス情報がパス情報記憶部 232 に格納されたとする。この場合、パス P1～P5 の存在範囲は、合成範囲内に収まらないので、ステップ S32 の判断結果は NO となる。ステップ S32 の判断結果が NO となると、範囲判定手段 231 は、レベル比較手段 234 に対して、両端のパス P1、P5 のレベルを比較することを指示する。

【0039】

これにより、レベル比較手段 234 は、パス情報記憶部 232 を参照し、パス P1、P5 のレベルを比較する（S33）。図 4 の例の場合、 $P1 < P5$ であるので、レベル比較手

50

段 2 3 4 は、パス情報記憶部 2 3 2 からパス P 1 のパス情報を破棄（削除）することによりパス P 1 を選択対象から除外し、そのことを範囲判定手段 2 3 1 に通知する（S 3 4 が N O , S 3 5 ）。

【 0 0 4 0 】

これにより、範囲判定手段 2 3 1 は、パス情報記憶部 2 3 2 の内容を参照し、破棄されずに残っているパス P 2 ~ P 5 の存在範囲が、合成範囲内であるか否かを判定する（S 3 2）。このとき、図 4（B）に示すように、パス P 2 ~ P 5 の存在範囲は、合成範囲内に収まらないので、ステップ S 3 2 の判断結果は N O となる。この結果、レベル比較手段 2 3 4 において、両端のパス P 2 , P 5 のレベルが比較され、レベルが小さい方のパス P 5 のパス情報がパス情報記憶部 2 3 2 から破棄される（S 3 3 , S 3 4 が N O , S 3 5）。パス P 5 が破棄されると、図 4（B）に示すように、破棄されずに残っているパス P 2 ~ P 4 の存在範囲が、合成範囲内となるので（S 3 2 が Y E S）、範囲判定手段 2 3 1 は、タイミング情報作成手段 2 3 3 に対してタイミング情報の作成指示を出力する。

10

【 0 0 4 1 】

これにより、タイミング情報作成手段 2 3 3 は、パス情報記憶部 2 3 2 に格納されているパス P 2 ~ P 4 のパス情報に基づいて、上記各パス P 2 ~ P 4 を R A K E 合成回路 3 で合成させるためのタイミング情報を作成し、R A K E 合成回路 3 に出力する（S 3 6）。これにより、R A K E 合成回路 3 は、タイミング情報に従ってパス P 2 ~ P 4 を合成する。

【 0 0 4 2 】

図 4 に示した例では、ステップ S 3 4 の判断結果が Y E S となることはなかったが、例えば、S 3 1 において、図 5 に示す各パス P 1 1 ~ P 1 6（両端のパス P 1 1 , P 1 6 のレベルは同一）のパス情報がパス情報記憶部 2 3 2 に格納された場合は、S 3 4 の判断結果は Y E S となる。

20

【 0 0 4 3 】

図 5 の例の場合、パス P 1 1 ~ P 1 6 の存在範囲は合成範囲に収まらず、両端のパス P 1 1 , P 1 6 のレベルは同一であるので、ステップ S 3 2 , S 3 4 の判断結果はそれぞれ N O , Y E S となる。ステップ S 3 4 の判断結果が Y E S となると、レベル比較手段 2 3 4 は、範囲判定手段 2 3 1 に対して、両端のパス P 1 1 , P 1 6 のレベルが同一であることを通知する。

【 0 0 4 4 】

これにより、範囲判定手段 2 3 1 は、遅延時間差比較手段 2 3 5 に対して、比較指示を出力する。この比較指示には、両端のパス P 1 1 , P 1 6 との遅延時間差を求めるパスが、両端のパス P 1 1 , P 1 6 から内側に向かって第 1 番目の内側パス（隣接パス）P 1 2 , P I 5 であることを示す情報が含まれている。

30

【 0 0 4 5 】

遅延時間差比較手段 2 3 5 は、上記比較指示が与えられると、パス P 1 1 , P 1 2 間の遅延時間差と、パス P 1 5 , P 1 6 間の遅延時間差を求め、両者を比較する（S 3 7）。この例の場合、パス P 1 5 , P 1 6 間の遅延時間差の方が大きいので、遅延時間差比較手段 2 3 5 は、パス情報記憶部 2 3 2 に格納されているパス P 1 6 のパス情報を破棄し、そのことを範囲判定手段 2 3 1 に通知する（S 3 8 が N O , S 3 9）。

40

【 0 0 4 6 】

上記通知を受けると、範囲判定手段 2 3 1 は、パス情報記憶部 2 3 2 を参照し、廃棄されずに残っているパス P 1 1 ~ P 1 5 の存在範囲が、合成範囲内であるか否かを判断する（S 3 2）。この図 5 の例の場合、パス P 1 1 ~ P 1 5 の存在範囲は合成範囲内に収まるので（S 3 2 が Y E S）、範囲判定手段 2 3 1 は、タイミング情報作成手段 2 3 3 に対してタイミング情報の作成指示を出力する。これにより、タイミング情報作成手段 2 3 3 は、パス P 1 1 ~ P 1 5 を示すタイミング情報を作成し、R A K E 合成回路 3 に出力する（S 3 6）。

【 0 0 4 7 】

図 4 , 図 5 の例では、ステップ S 3 8 の判断結果が Y E S となることはなかったが、例え

50

ば、S 3 1において、図 6 に示す各パス P 2 1 ~ P 2 6（両端のパス P 2 1，P 2 6 のレベルが同一で、且つ隣接パス P 2 2，P 2 5 も同一条件）のパス情報がパス情報記憶部 2 3 2 に格納された場合は、S 3 8 の判断結果は Y E S となる。

【 0 0 4 8 】

図 6 の例の場合、パス P 2 1 ~ P 2 6 の存在範囲は合成範囲内に収まらず、両端のパス P 2 1，P 2 6 のレベルが等しいので、ステップ S 3 2，S 3 4 の判断結果は、それぞれ N O，Y E S となる。ステップ S 3 4 の判断結果が Y E S となると、レベル比較手段 2 3 4 は、範囲判定手段 2 3 1 に対して両端のパス P 2 1，P 2 6 のレベルが同一であることを通知する。

【 0 0 4 9 】

10

この通知を受けると、範囲判定手段 2 3 1 は、遅延時間差比較手段 2 3 5 に対して、両端のパス P 2 1，P 2 6 の、第 1 番目の内側パス P 2 2，P 2 5 との遅延時間差を比較することを指示する。これにより、遅延時間差比較手段 2 3 5 は、パス P 2 1，P 2 2 間の遅延時間差とパス P 2 5，P 2 6 間の遅延時間差とを求め、両者を比較する（S 3 7）。この例の場合、遅延時間差が同一であるので、ステップ S 3 8 の判断結果が Y E S となり、遅延時間差比較手段 2 3 5 が、範囲判定手段 2 3 5 に対して遅延時間差が同一であることを通知する。

【 0 0 5 0 】

この通知を受けると、範囲判定手段 2 3 1 は、レベル比較手段 2 3 4 に対して第 1 番目の内側パス P 2 2，P 2 5 のレベルを比較することを指示する。これにより、レベル比較手段 2 3 4 は、第 1 番目の内側パス P 2 2，P 2 5 のレベルを比較する（S 4 0）。この例の場合、パス P 2 2，P 2 5 のレベルが等しいので（S 4 1 が Y E S）、レベル比較手段 2 3 4 は、第 1 番目の内側パス P 2 2，P 2 5 のレベルが等しいことを範囲判定手段 2 3 1 に通知する。

20

【 0 0 5 1 】

この通知を受けると、範囲判定手段 2 3 1 は、次の内側パス（第 2 番目の内側パス）P 2 3，P 2 4 がクロスするか否かを判断する（S 4 3）。ここで、クロスするとは、左端のパスに対する第 n 番目の内側パスが、右端のパスに対する第 n 番目の内側パスよりも右端のパスに近くなったことをいう。この例の場合、第 2 番目の内側パス P 2 3，P 2 4 はクロスしていないので、ステップ S 4 3 の判断結果は N O となる。そして、ステップ S 4 3 の判断結果が N O となると、範囲判定手段 2 3 1 は、遅延時間差比較手段 2 3 5 に対して、両端のパス P 2 1，P 2 6 の、第 2 番目の内側パス P 2 3，P 2 4 との遅延時間差を比較することを指示する。

30

【 0 0 5 2 】

これにより、遅延時間差比較手段 2 3 5 は、パス P 2 1，P 2 3 間の遅延時間差とパス P 2 4，P 2 6 間の遅延時間差を求め、両者を比較する（S 3 7）。この図 6 の例の場合、パス P 2 4，P 2 6 間の遅延時間差の方が大きいので、遅延時間差比較手段 2 3 5 は、パス情報記憶部 2 3 2 に格納されている右端のパス P 2 6 のパス情報を破棄し（S 3 9）、そのことを範囲判定手段 2 3 1 に通知する。

【 0 0 5 3 】

40

この通知を受けると、範囲判定手段 2 3 1 は、パス情報記憶部 2 3 2 を参照し、破棄されずに残っているパス P 2 1 ~ P 2 5 の存在範囲が、合成範囲内であるか否かを判定する（S 3 2）。この例の場合、パス P 2 1 ~ パス P 2 5 の存在範囲は、合成範囲内となるので（S 3 2 が Y E S）、範囲判定手段 2 3 1 は、タイミング情報作成手段 2 3 3 に対してタイミング情報の作成指示を出力する。

【 0 0 5 4 】

この作成指示を受けると、タイミング情報作成手段 2 3 3 は、パス情報記憶部 2 3 2 を参照し、破棄されずに残っているパス P 2 1 ~ P 2 5 に対応するタイミング情報を作成し、R A K E 合成回路 3 に出力する（S 3 6）。

【 0 0 5 5 】

50

図4, 図5, 図6の例では、ステップS43の判断結果がYESとなることはないが、ステップS31において、図7に示す各パスP30, P31~P38のパス情報がパス情報記憶部232に格納された場合、S43の判断結果はYESとなる。尚、パスP31~P38は、同レベルで同間隔のパスであり、左端のパスP30は他のパスP31~P38に比較してレベルが小さいパスである。

【0056】

図7の例の場合、パスP30~P38の存在範囲が、合成範囲内に収まらないので、両端のパスP30, P38のレベルが比較される(S32がNO, S33)。パスP30のレベルの方が低いので、パスP30は、選択対象から除外される(S34がNO, S35)

10

【0057】

パスP30を選択対象から除外しても、選択対象にしているパスP31~P38の存在範囲が合成範囲内に収まらないので、両端のパスP31, P38のレベルが比較される(S32がNO, S33)。パスP31, P38のレベルは等しいので(S34がYES)、両端のパスP31, P38の、第1番目の内側パスP32, P37との遅延時間差が比較される(S37)。遅延時間差が等しいので(S38がYES)、第1番目の内側パスP32, P37のレベルが比較される(S40)。第1番目の内側パスP32, P37のレベルは等しいので(S41がYES)、次の内側パス(第2番目の内側パス)P33, P36がクロスするか否かを調べる(S43)。

【0058】

20

第2番目の内側パスP33, P36はクロスしないので(S43がNO)、第2番目の内側パスP33, P36を対象にして、遅延時間差の比較(S37)、レベルの比較(S40)が行われる。

【0059】

その後、第3番目の内側パスP34, P35を対象にして、遅延時間差の比較(S37)、レベルの比較(S40)が行われる。

【0060】

その後、ステップS43で、第4番目の内側パスP35, P34がクロスしていると判断される。範囲判定手段231は、ステップS43の判断結果がNOとなると、パス情報記憶部232を参照し、合成範囲に収めることのできないパスのパス情報を破棄する(S44)。ステップS44に於けるパス情報の破棄方法としては、例えば、左端のパスP31を始点とした合成範囲に収まらないパス(図7の例ではパスP38)のパス情報を破棄する方法や、右端のパスP38を始点とした合成範囲に収まらないパスのパス情報を破棄する方法を採用することができる。このような方法を採用することにより、合成範囲内に存在するパス数を最大にすることができ、受信電力を高いものにすることができる。その後、範囲判定手段231は、タイミング情報作成手段233に対してタイミング情報の作成指示を出力する。

30

【0061】

これにより、タイミング情報作成手段233は、パス情報記憶部232に格納されているパス情報に基づいて、RAKE合成回路3で合成させるパスを示すタイミング情報を作成し、RAKE合成回路3に出力する(S36)。

40

【0062】

尚、上述した実施例においては、両端のパスのレベルが同じ場合、内側パスとの遅延時間差や内側パスのレベルに基づいて破棄するパスを決定するようにしたが、両端のパスの内、予め定められている方のパスを破棄するようにしても良い。また、上述した実施例では、内側パスとの遅延時間差が同じ場合、内側パスのレベルに基づいて、破棄するパスを決定するようにしたが、両端のパスの内、予め定められている方のパスを破棄するようにしても良い。また、上述した実施例は、本発明をCDMA受信装置に適用した場合について説明したが、本発明は、基地局や携帯端末に適用することもできる。

【0063】

50

【他の実施例】

次に、本発明の他の実施例について説明する。

【0064】

図8は本発明の他の実施例のブロック図であり、図1に示した実施例との相違点は、サーチャー回路2の代わりにサーチャー回路2aを備えている点である。サーチャー回路2aは、閾値選定処理部24が追加されている点、遅延プロファイル測定部21の代わりに遅延プロファイル測定部21aを備えている点、および記録媒体K1の代わりに記録媒体K2を備えている点が、図1に示したサーチャー回路2と相違している。尚、他の図1と同一符号は、同一部分を表している。

【0065】

遅延プロファイル測定部21aは、パス測定範囲内に存在する各パスの遅延時間及びレベルを示す遅延プロファイルを測定し、測定結果を閾値選定処理部24に出力する機能を有する。

【0066】

閾値選定処理部24は、遅延プロファイル測定部21aの測定結果に基づき、レベルが閾値以上のパスを選定し、選定したパスの遅延時間及びレベルを遅延プロファイル記憶部22に格納する機能や、遅延プロファイル記憶部22への格納処理が完了したとき、完了通知をパス選定回路23に出力する機能を有する。尚、上記閾値は、例えば、ノイズレベルに所定値を加えた値とする。

【0067】

記録媒体K2は、半導体メモリ、ディスク、その他の記録媒体であり、DSPをサーチャー回路2aとして機能させるためのプログラムが記録されている。このプログラムは、DSPによって読み取られ、その動作を制御することで、DSP上に、遅延プロファイル測定部21a、閾値選定処理部24、パス選定回路23を実現する。

【0068】

次に、本実施例の動作を説明する。

【0069】

遅延プロファイル測定部21aは、パス測定範囲内に存在する各パスの遅延時間及びレベルを示す遅延プロファイルを測定し、測定結果を閾値選定処理部24に出力する。

【0070】

閾値選定処理部24は、遅延プロファイル測定部21aの測定結果に基づき、レベルが閾値以上のパスを選定し、選定したパスの遅延時間及びレベルを遅延プロファイル記憶部22に格納する。その後、閾値設定処理部24は、完了通知をパス選定回路23へ送る。

【0071】

これにより、パス選定回路23は、前述した図3の流れ図に示す処理を行い、RAKE合成回路3で合成対象にするパスを選択し、そのパスを示すタイミング情報をRAKE合成回路3に出力する。

【0072】

本実施例によれば、パス選定回路23で処理対象にするパスが、レベルが閾値以上のパスに絞られるので、パス選定回路23の処理時間を短縮することが可能になる。更に、遅延プロファイル記憶部22に格納される情報も、レベルが閾値以上のパスに関する情報だけとなるので、遅延プロファイル記憶部22の記憶容量を小さくすることができる。また、上述した実施例は、本発明をCDMA受信装置に適用した場合について説明したが、本発明は、基地局や携帯端末に適用することもできる。

【0073】**【発明の効果】**

第1の効果は、通信品質を保ちつつ、RAKE合成回路の回路規模を小さくできるという点である。

【0074】

その理由は、サーチャー回路のパス測定範囲内に存在する両端のパス（遅延時間差が最も

10

20

30

40

50

大きいパス)の内の、レベルの小さい方のパスを選択対象から除外するという処理を、除外されずに残っているパスの存在範囲が、合成範囲内となるまで繰り返し行うからである。つまり、パス測定範囲よりも狭い合成範囲内に存在することになったパスのみを、R A K K E 合成回路における合成対象パスとしており、合成対象パス間の最大遅延時間差を小さいのにすることができるので、R A K K E 合成回路の回路規模を小さくすることができる。また、両端のパスの内、レベルの高い方を残しているので、受信電力を高いものにし、通信品質を保つことができる。

【0075】

第2の効果は、ノイズの影響を少なくすることができるという点である。

【0076】

10

その理由は、両端のパスのレベルが同じ場合、内側パスとの遅延時間差が大きい方のパスを破棄するようにしているからである。

【0077】

第3の効果は、サーチャー回路の処理時間を短縮することができるという点である。

【0078】

その理由は、レベルが閾値以上のパスのみを処理対象にしているからである。

【図面の簡単な説明】

【図1】本発明の一実施例のブロック図である。

【図2】パス選定回路23の構成例を示すブロック図である。

【図3】パス選定回路23の処理例を示す流れ図である。

20

【図4】実施例の動作を説明するための図である。

【図5】実施例の動作を説明するための図である。

【図6】実施例の動作を説明するための図である。

【図7】実施例の動作を説明するための図である。

【図8】本発明の他の実施例のブロック図である。

【図9】パルチパス伝播環境を示した図である。

【図10】受信信号の一例を示した図である。

【図11】R A K K E 合成を説明するための図である。

【図12】従来のC D M A 受信装置の構成例を示す図である。

【図13】従来の技術の問題点を説明するための図である。

30

【図14】田舎，丘，都市に於ける伝播モデルを示した図である。

【符号の説明】

1，101...無線受信部

2，2a，102...サーチャー回路

21，21a...遅延プロファイル測定部

22...遅延プロファイル記憶部

23...パス選定回路

24...閾値選定処理部

231...範囲判定手段

232...パス情報記憶部

40

233...タイミング情報作成手段

234...レベル比較手段

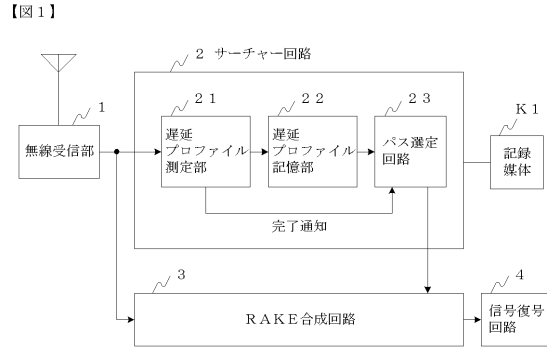
235...遅延時間差比較手段

3，103...R A K K E 合成回路

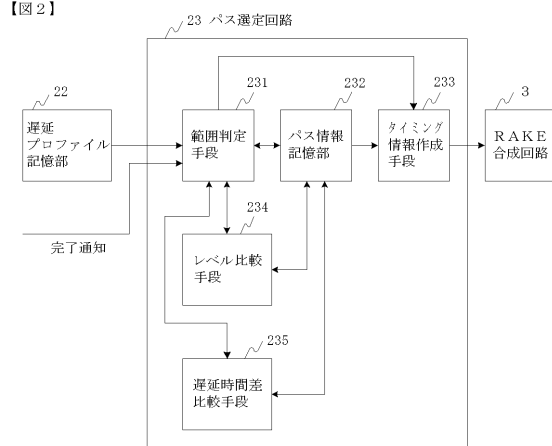
4，104...信号復号回路

K1，K2...記録媒体

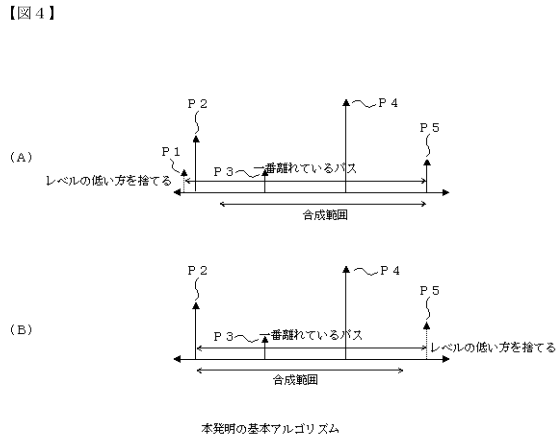
【図 1】



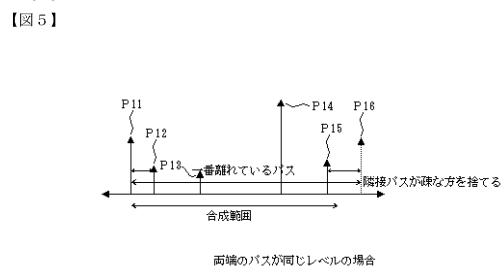
【図 2】



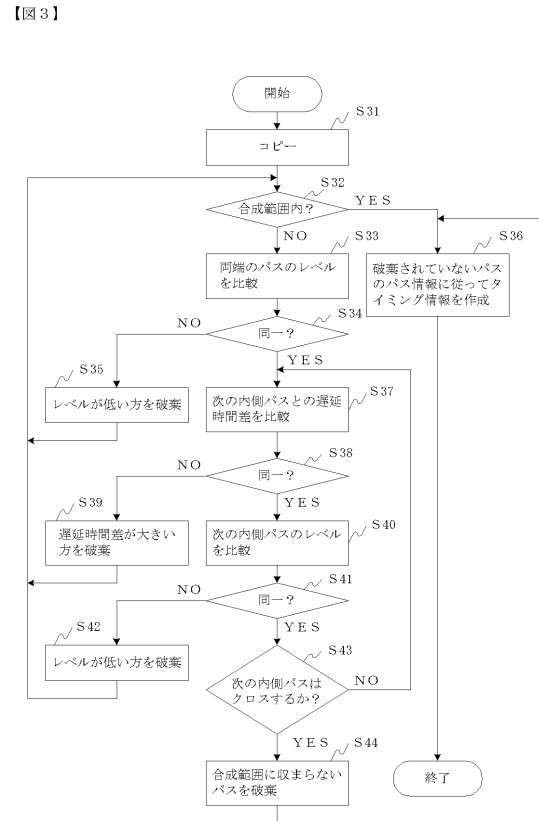
【図 4】



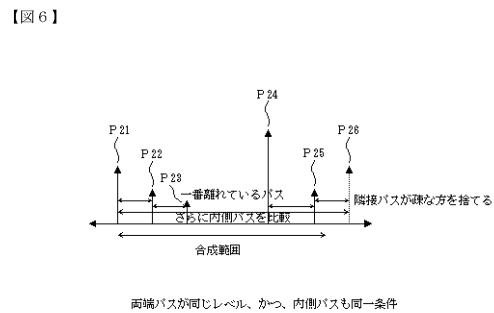
【図 5】



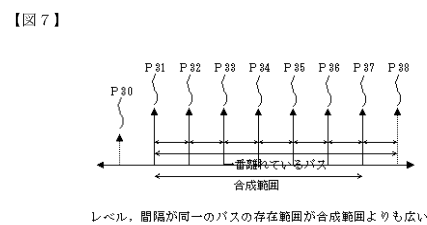
【図 3】



【図 6】

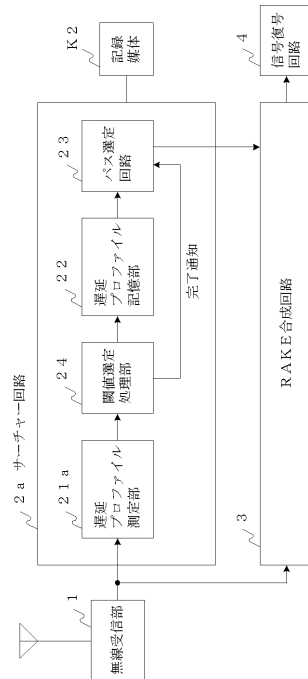


【図 7】



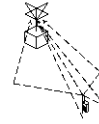
【図 8】

【図 8】



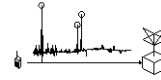
【図 9】

【図 9】



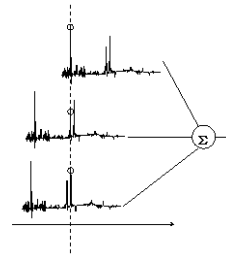
【図 10】

【図 10】



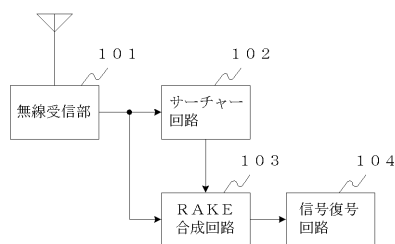
【図 11】

【図 11】



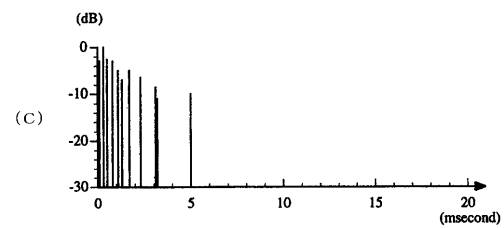
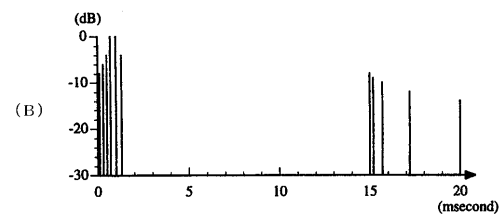
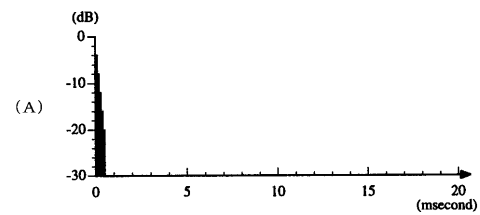
【図 12】

【図 12】



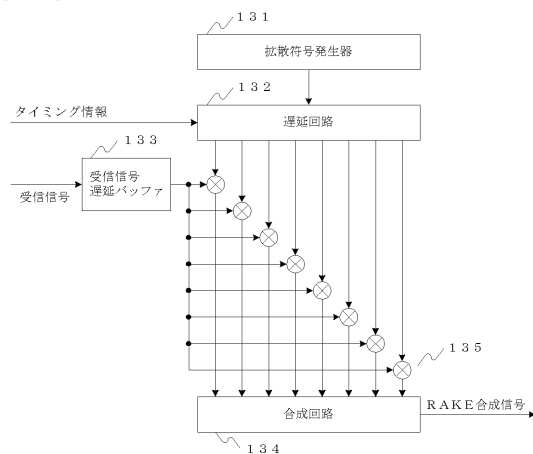
【図 14】

【図 14】



【図 13】

【図 13】



フロントページの続き

(58)調査した分野(Int.Cl.⁷, D B 名)

H04J 13/00 - 13/06

H04B 1/69 - 1/713

H04B 7/26