

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-105376

(P2009-105376A)

(43) 公開日 平成21年5月14日(2009.5.14)

(51) Int.Cl. F I テーマコード(参考)  
 HO 1 L 33/00 (2006.01) HO 1 L 33/00 E 5 F O 4 I  
 HO 1 L 33/00 N

審査請求 有 請求項の数 18 O L (全 17 頁)

(21) 出願番号 特願2008-204291 (P2008-204291)  
 (22) 出願日 平成20年8月7日(2008.8.7)  
 (31) 優先権主張番号 10-2007-0105365  
 (32) 優先日 平成19年10月19日(2007.10.19)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 594023722  
 サムソン エレクトロメカニクス カ  
 ンパニーリミテッド.  
 リパブリック オブ コオリア, キョンキ  
 ードオ, スウォンシティー, パルダルーク  
 , メータンードン, 314  
 (74) 代理人 100104156  
 弁理士 龍華 明裕  
 (74) 代理人 100118005  
 弁理士 飯山 和俊  
 (74) 代理人 100143502  
 弁理士 明石 英也  
 (74) 代理人 100138128  
 弁理士 東山 忠義

最終頁に続く

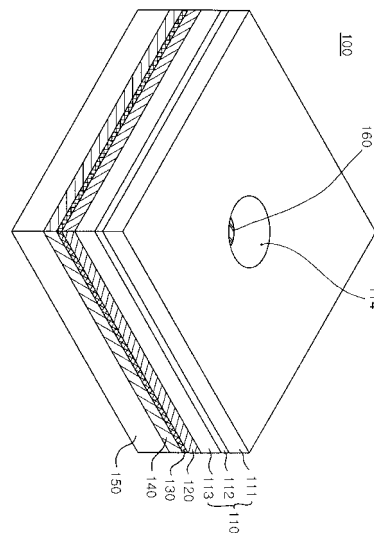
(54) 【発明の名称】 半導体発光素子、その製造方法及びこれを用いた半導体発光素子パッケージ

(57) 【要約】

【課題】 発光された光の反射または吸収を最少化し、最大発光面積を確保して発光効率を最大化すると同時に小さい面積の電極で均一な電流分散が可能な、信頼性が高く低コストで量産性に優れた高品質の半導体発光素子、その製造方法及びこれを用いた半導体発光素子パッケージが提案される。

【解決手段】 本発明による半導体発光素子は第1導電型半導体層、活性層、第2導電型半導体層、第2電極層、絶縁層、第1電極層及び導電性基板が順次積層されて形成されるが、第2電極層は、第2導電型半導体層との界面中の一部が露出された領域を含み、第1電極層は、第1導電型半導体層に電氣的に接続され、第2導電型半導体層及び活性層とは電氣的に絶縁され第1電極層の一面から第1導電型半導体層の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔を含む。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

第 1 導電型半導体層、活性層、第 2 導電型半導体層、第 2 電極層、絶縁層、第 1 電極層及び導電性基板が順次積層された半導体発光素子であって、

前記第 2 電極層は、第 2 導電型半導体層との界面中の一部が露出された領域を含み、

前記第 1 電極層は、前記第 1 導電型半導体層に電氣的に接続され、前記第 2 導電型半導体層及び活性層とは電氣的に絶縁されて第 1 電極層の一面から第 1 導電型半導体層の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔を含むことを特徴とする半導体発光素子。

## 【請求項 2】

前記第 2 電極層の露出された領域上に形成された電極パッド部をさらに含むことを特徴とする請求項 1 に記載の半導体発光素子。

## 【請求項 3】

前記第 2 電極層の露出された領域は、前記第 1 導電型半導体層、活性層および第 2 導電型半導体層を貫通して形成されたビアホールにより露出された領域であることを特徴とする請求項 1 に記載の半導体発光素子。

## 【請求項 4】

前記ビアホールの直径は、前記第 2 電極層から第 1 導電型半導体層の方向に増加することを特徴とする請求項 3 に記載の半導体発光素子。

## 【請求項 5】

前記ビアホールは、内側面に絶縁層が形成されたことを特徴とする請求項 3 に記載の半導体発光素子。

## 【請求項 6】

前記第 2 電極層の露出された領域は、前記半導体発光素子の角部に形成された領域であることを特徴とする請求項 1 に記載の半導体発光素子。

## 【請求項 7】

前記第 2 電極層は、前記活性層から発生した光を反射させることを特徴とする請求項 1 に記載の半導体発光素子。

## 【請求項 8】

前記第 2 電極層は、A g、A l 及び P t のいずれか一つの金属を含むことを特徴とする請求項 7 に記載の半導体発光素子。

## 【請求項 9】

前記第 1 導電型半導体層の表面には、凹凸パターンが形成されたことを特徴とする請求項 1 に記載の半導体発光素子。

## 【請求項 10】

前記凹凸パターンは、光結晶 ( p h o t o n i c c r y s t a l ) 構造を有することを特徴とする請求項 9 に記載の半導体発光素子。

## 【請求項 11】

前記導電性基板は、A u、N i、C u 及び W のいずれか一つの金属を含む金属性基板であることを特徴とする請求項 1 に記載の半導体発光素子。

## 【請求項 12】

前記導電性基板は、S i、G e、及び G a A s のいずれか一つを含む半導体基板であることを特徴とする請求項 1 に記載の半導体発光素子。

## 【請求項 13】

第 1 導電型半導体層、活性層、第 2 導電型半導体層、第 2 電極層、絶縁層、第 1 電極層及び導電性基板を順次積層する段階と、

前記第 2 電極層の第 2 導電型半導体層との界面のうち一部が露出された領域を形成する段階と、

前記第 1 電極層は、前記第 1 導電型半導体層に電氣的に接続され、前記第 2 導電型半導体層及び活性層とは電氣的に絶縁され第 1 電極層の一面から第 1 導電型半導体層の少なく

10

20

30

40

50

とも一部領域まで延長された一つまたはそれ以上のコンタクト孔を含むよう形成する段階と、を含む半導体発光素子の製造方法。

【請求項 1 4】

前記第 2 電極層の露出された領域を形成する段階は、前記第 1 導電型半導体層、前記活性層及び前記第 2 導電型半導体層をメサ蝕刻して行われることを特徴とする請求項 1 3 に記載の半導体発光素子の製造方法。

【請求項 1 5】

前記導電性基板は、メッキ法を用いて形成されて積層されることを特徴とする請求項 1 3 に記載の半導体発光素子の製造方法。

【請求項 1 6】

前記導電性基板は、基板接合法を用いて積層されることを特徴とする請求項 1 3 に記載の半導体発光素子の製造方法。

【請求項 1 7】

上面に溝部が形成された半導体発光素子パッケージ本体と、  
前記パッケージ本体に装着され、前記溝部の底面に露出され相互所定の距離が離隔されている第 1 リードフレーム及び第 2 リードフレームと、  
前記第 1 リードフレーム上に実装される半導体発光素子と、を含み、  
前記半導体発光素子は、第 1 導電型半導体層、活性層、第 2 導電型半導体層、第 2 電極層、絶縁層、第 1 電極層及び導電性基板が順次積層された半導体発光素子であって、  
前記第 2 電極層は、第 2 導電型半導体層との界面中の一部が露出された領域を含み、  
前記第 1 電極層は、前記第 1 導電型半導体層に電氣的に接続され、前記第 2 導電型半導体層及び活性層とは電氣的に絶縁されて第 1 電極層の一面から第 1 導電型半導体層の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔を含むものである半導体発光素子パッケージ。

【請求項 1 8】

前記半導体発光素子は第 2 電極層の露出された領域上に形成された電極パッド部をさらに含み、

前記電極パッド部は前記第 2 リードフレームと電氣的に連結されたことを特徴とする請求項 1 7 に記載の半導体発光素子パッケージ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体発光素子、その製造方法及びこれを用いた半導体発光素子パッケージに関するもので、より詳しくは、発光した光の反射または吸収を最少化し、最大発光面積を確保して発光効率を最大化すると同時に小さい面積の電極で均一な電流分散が可能な、信頼性が高く低コストで量産性に優れた高品質の半導体発光素子、その製造方法及びこれを用いた半導体発光素子パッケージに関する。

【背景技術】

【0002】

発光素子は素子内に含まれている物質が光を発する素子で、例えば、発光ダイオード (Light emitting diode、LED) のようにダイオードを用いて半導体を接合した形態で電子 / 正孔の再結合によるエネルギーを光に変換して放出する素子がある。このような発光素子は現在、照明、表示装置及び光源として広く用いられており、その開発が加速化する傾向にある。

【0003】

特に、最近その開発及び使用が活性化した窒化ガリウム (GaN) 系発光ダイオードを用いた携帯電話キーパッド、サイドビューア、カメラフラッシュなどの常用化に力付けられ、最近発光ダイオードを用いた一般照明の開発が活気を帯びている。大型 TV のバックライトユニット及び自動車のヘッドライト、一般照明などその応用製品が小型の携帯製品から大型化、高出力化、高効率化、信頼性化された製品へと進行して該当製品に求められ

10

20

30

40

50

る特性を有した光源を求めようになった。

【0004】

半導体接合発光素子の構造は通常、p型半導体及びn型半導体の接合構造である。半導体接合構造では両半導体の接合領域から電子/正孔の再結合による発光があり得るが、その発光をより活性化させるための活性層を備えることも出来る。このような半導体接合発光素子は半導体層のための電極の位置に応じて水平型構造及び垂直型構造があり、水平型構造には成長型(epi-up)及びフリップチップ型(flip-chip)がある。前述のように使われる製品の特性上それぞれ求められる発光素子の構造的特性が重要として考えられる。

【0005】

図1a及び図1bは従来 of 水平型半導体発光素子で、図1cは従来 of 垂直型半導体発光素子の断面図である。以下では説明の便宜のために、図1aないし図1cにおいて基板と接触した半導体層がn型半導体層で、活性層上に形成された半導体層はp型半導体層と仮定して説明する。

【0006】

先ず、図1aを参照して水平型半導体発光素子のうち成長型発光素子を説明する。図1aでは最外郭に形成される半導体層をp型半導体層と仮定して説明する。半導体発光素子1は不導電性基板13、n型半導体層12、活性層11及びp型半導体層10を含む。n型半導体層12にはn型電極15が、p型半導体層10側にはp型電極14が形成され、電圧などの印加のために外部電源(未図示)と電氣的に連結されている。

【0007】

それぞれの電極14, 15を通して半導体発光素子1に電圧が印加されると、n型半導体層12から電子が移動し、p型半導体層10から正孔が移動して電子及び正孔の再結合を通して発光が生じる。半導体発光素子1は活性層11を含み、発光は活性層11から発生する。活性層11では半導体発光素子1の発光が活性化し光が発光する。電氣的な連結のためにn型半導体層12にはn型電極が、p型半導体層10にはp型電極が接触抵抗値を最少にしながら位置する。

【0008】

基板の種類によって電極の位置が変わることが出来るが、例えば、基板13が不導電性基板のサファイア基板の場合は、n型半導体層12の電極は不導電性基板13上に形成されることが出来ず、n型半導体層12に形成されなければならない。

【0009】

従って、図1aを参照すると、n型半導体層12上にn型電極15が形成されるとき、オーミック接触部位の形成を理由に上部のp型半導体層10及び活性層11が消耗されたことが分かる。このような電極形成により半導体発光素子1の発光面積は減ることになり、これによって発光効率も減ることになる。

【0010】

発光効率をより高めるための形態の水平型半導体発光素子が図1bに図示されている。図1bに図示された半導体発光素子はフリップチップ型発光素子2であって、基板23が最上層に位置し、それぞれの電極24, 25は導電性基板28上の電極接触部26, 27とそれぞれ接触している。活性層21から発光した光は電極24, 25の影響を受けることなく基板23を通過して発光するため、図1aに記述された形態の半導体発光素子のような発光効率の減少現象を防ぐことが出来た。

【0011】

しかし、フリップチップ型発光素子2は優れた発光効率の長所にも拘らず、半導体発光素子2内にn型電極及びp型電極を同一平面上に共に配置してボンディングしなければならない、ボンディングの後電極接触部26, 27と電極との分離現象が頻繁に生じて高価の精密な工程設備が求められると共に、高い製造コスト、低い生産性と歩留まり及び製品信頼性の問題点があった。

【0012】

10

20

30

40

50

このような短所を含んだ様々な短所を克服するために、不導電性基板ではなく導電性基板を使用する垂直型半導体発光素子が登場した。図1cに図示された半導体発光素子3は垂直型半導体発光素子であって、導電性基板33を使用して基板上にn型電極35を形成することが出来る。導電性基板33は、例えば、Si基板のような導電性物質で構成することが出来るが、その格子不整合を理由にこのような導電性基板上に半導体層を形成することが容易ではないことが一般である。従って、先に半導体層の成長が容易な基板を用いて半導体層を成長させ、その後成長用の基板を除去した後導電性基板を形成することが出来る。

【0013】

不導電性基板が除去されると、n型半導体層32上に導電性基板33が形成され半導体発光素子3は垂直型構造を有することになる。導電性基板33を使用すると、導電性基板33を通してn型半導体層32への電圧の印加が可能であるため基板自体に電極を形成することが出来る。従って、図1cのように導電性基板33上にn型電極35が形成され、p型半導体層30上にp型電極34が形成され垂直構造型の半導体発光素子を製造することが出来る。

10

【0014】

しかし、この場合、特に高出力のための大面積の発光素子を製造する場合、電流分散のために電極の基板に対する面積の割合が高いことが求められる。これによって光抽出の制限及び光吸収による光損失及び発光効率が減少し、製品の信頼性が低下するという問題点があった。

20

【発明の開示】

【発明が解決しようとする課題】

【0015】

本発明は上述の問題点を解決するためのもので、本発明の目的は発光した光の反射または吸収を最少化し、最大発光面積を確保して発光効率を最大化すると同時に小さい面積の電極で均一な電流分散が可能な、信頼性が高く低コストで量産性に優れた高品質の半導体発光素子、その製造方法及びこれを用いた半導体発光素子パッケージを提供することにある。

【課題を解決するための手段】

【0016】

以上のような目的を達成すべく、本発明の一側面による第1導電型半導体層、活性層、第2導電型半導体層、第2電極層、絶縁層、第1電極層及び導電性基板が順次積層されて形成されるが、第2電極層は、第2導電型半導体層との界面中の一部が露出された領域を含み、第1電極層は、第1導電型半導体層に電氣的に接続され、第2導電型半導体層及び活性層とは電氣的に絶縁されて第1電極層の一面から第1導電型半導体層の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔を含む。

30

【0017】

第2電極層の露出された領域上には電極パッド部がさらに形成されることが出来る。

【0018】

第2電極層の露出された領域は、第1導電型半導体層、活性層および第2導電型半導体層を貫通して形成されたビアホールにより露出された領域であることができるが、ビアホールの直径は、第2電極層から第1導電型半導体層の方向に増加することが好ましい。

40

【0019】

この際、ビアホールの内側面には絶縁層が形成されることが出来る。

【0020】

これとは異なって、第2電極層の露出された領域は、半導体発光素子の角部に形成されることも出来る。

【0021】

第2電極層は活性層から発生した光を反射させることが好ましいが、反射のために第2電極層はAg、Al及びPtのいずれか一つの金属を含むことが出来る。

50

## 【0022】

第1導電型半導体層の表面には凹凸パターンが形成されることができ、このような凹凸パターンは光結晶 ( p h o t o n i c c r y s t a l ) 構造であることが出来る。

## 【0023】

導電性基板はAu、Ni、Cu及びWのいずれか一つの金属を含む金属性基板であることができ、これとは異なって、導電性基板はSi、Ge及びGaAsのいずれか一つを含む半導体基板であることも出来る。

## 【0024】

本発明の他の側面によると、第1導電型半導体層、活性層、第2導電型半導体層、第2電極層、絶縁層、第1電極層及び導電性基板を順次積層する段階と、第2電極層の第2導電型半導体層との界面のうち一部が露出された領域を形成する段階と、及び第1電極層は、第1導電型半導体層に電氣的に接続され、第2導電型半導体層及び活性層とは電氣的に絶縁されて発光積層体の第2面から第1導電型半導体層の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔を含むよう形成する段階と、を含む半導体発光素子の製造方法が提供される。

10

## 【0025】

第2電極層の露出された領域は、第1導電型半導体層、活性層、及び第2導電型半導体層をメサ蝕刻して形成することが出来る。

## 【0026】

導電性基板は、メッキ法または基板接合法を用いて第1電極層上に形成されることが出来る。

20

## 【0027】

本発明のさらに他の側面によると、上面に溝部が形成された発光素子パッケージ本体と、パッケージ本体に装着され、溝部の底面に露出され相互所定の距離が離隔されている第1リードフレーム及び第2リードフレームと、第1リードフレーム上に実装される半導体発光素子と、を含む半導体発光素子パッケージが提供されるが、半導体発光素子は第1導電型半導体層、活性層、第2導電型半導体層、第2電極層、絶縁層、第1電極層及び導電性基板が順次積層された半導体発光素子であって、第2電極層は、第2導電型半導体層との界面中の一部が露出された領域を含み、第1電極層は、第1導電型半導体層に電氣的に接続され、第2導電型半導体層及び活性層とは電氣的に絶縁され発光積層体の第2面から第1導電型半導体層の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔を含む。

30

## 【0028】

半導体発光素子は第2電極層の露出された領域上に形成された電極パッド部をさらに含むことが出来るため、電極パッド部と第2リードフレームは電氣的に連結されることが好ましい。

## 【発明の効果】

## 【0029】

本発明による半導体発光素子は、発光方向に位置する半導体層の電極を発光面上に全て形成せず、その一部を除いては活性層の下に形成することにより、発光した光が電極により反射されたりまたは吸収される現象を防ぐことができ、発光面積も最大に確保できて発光を最大化することが出来るという効果がある。

40

## 【0030】

他にも電極を電流分散を円滑に行うことが出来るよう一つまたはそれ以上のコンタクト孔を備えるようにして小さい面積の電極で均一な電流分散が可能であるという効果がある。

## 【0031】

また、ボンディング部が発光素子の上面に位置してダイボンディング時に整列が不要で、ワイヤボンディングも容易である。これと共に、垂直型構造を有しているためパッケージの製造時に比較的容易な低価のダイボンディングとワイヤボンディングを共に用いるこ

50

とが出来ると、低コストで優れた量産性を奏するという効果がある。

【0032】

従って、本発明によると、信頼性が高く低コストで量産性に優れた高品質の半導体発光素子を具現することが出来る。

【発明を実施するための最良の形態】

【0033】

以下、添付の図面を参照に本発明の実施形態を説明する。しかし、本発明の実施形態は様々な形態に変形することができ、本発明の範囲が以下に説明する実施形態に限られるものではない。本発明の実施形態は当業界において通常の知識を有している者に本発明をより完全に説明するために提供されるものである。

【0034】

図2は本発明の一実施例による半導体発光素子の斜視図で、図3は図2の半導体発光素子の平面図である。以下、図2及び図3を参照に説明する。

【0035】

本発明の一実施例による半導体発光素子100は、第1導電型半導体層111、活性層112、第2導電型半導体層113、第2電極層120、第1絶縁層130、第1電極層140及び導電性基板150が順次積層されて形成される。この際、第2電極層120は第2導電型半導体層113の界面中の一部が露出された領域を含み、第1電極層140は、第1導電型半導体層111に電氣的に接続され第2導電型半導体層113及び活性層112とは電氣的に絶縁され第1電極層140の一面から第1導電型半導体層111の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔141を含む。

【0036】

半導体発光素子100の発光は第1導電型半導体層111、活性層112、及び第2導電型半導体層113から行われるため、これらを以下、発光積層体110という。即ち、半導体発光素子100は発光積層体110及び第1導電型半導体層111と電氣的に接続される第1電極層140と、第2導電型半導体層113と電氣的に接続される第2電極層120と、及び電極層120、140を電氣的に絶縁させるための第1絶縁層130と、を含む。また、半導体発光素子100の成長または支持のための基板として、導電性基板150を含む。

【0037】

半導体層111、113は、例えば、Ga<sub>n</sub>N系半導体、ZnO系半導体、GaAs系半導体、GaP系半導体、及びGaAsP系半導体のような半導体を含むことが出来る。半導体層の形成は、例えば、分子線エピタキシ(Molecular beam epitaxy、MBE)方法を用いて行われることが出来る。他にも、半導体層はIII-V族半導体、II-VI族半導体、及びSiで構成された群から適切に選択されて具現されることが出来る。半導体層111、113は前述の半導体にそれぞれの導電型を考慮して適切な不純物にドーピングされる。

【0038】

活性層112は発光を活性化させる層であって、第1導電型半導体層111及び第2導電型半導体層113のエネルギーバンドギャップより少ないエネルギーバンドギャップを有する物質を用いて形成する。例えば、第1導電型半導体層111及び第2導電型半導体層113がGa<sub>n</sub>N系化合物半導体の場合、Ga<sub>n</sub>Nのエネルギーバンドギャップより少ないエネルギーバンドギャップを有するIn<sub>x</sub>Al<sub>y</sub>Ga<sub>1-x-y</sub>N系化合物半導体を用いて活性層112を形成することが出来る。即ち、活性層112はIn<sub>x</sub>Al<sub>y</sub>Ga<sub>(1-x-y)</sub>N(0 ≤ x ≤ 1、0 ≤ y ≤ 1、0 ≤ x + y ≤ 1)を含むことが出来る。

【0039】

この際、活性層112の特性上、不純物はドーピングされないことが好ましく、構成物質のモル比を調整して発光する光の波長を調整することも出来る。従って、半導体発光素子100は活性層112の特性に応じて赤外線、可視光線、及び紫外線のいずれか一つの光を発光することが出来る。

10

20

30

40

50

## 【0040】

電極層120, 140はそれぞれ同じ導電型の半導体層に電圧を印加するための層であるため、電気伝導性を考えて金属を含むことが出来る。即ち、電極層120, 140は半導体層111, 113を外部電源(未図示)と電氣的に連結する電極である。電極層120, 140は例えば、n型電極としてはTiを、p型電極としてはPdまたはAuを含むことが出来る。

## 【0041】

第1電極層140は第1導電型半導体層111に、第2電極層120は第2導電型半導体層113にそれぞれ接続されるため、相互異なる導電型に接続される特性上、第1絶縁層130を通して相互電氣的に分離される。第1絶縁層130は電気伝導性の低い物質で構成されることが好ましいため、例えば、SiO<sub>2</sub>のような酸化物を含むことが出来る。

10

## 【0042】

第2電極層120は活性層112から発生した光を反射させることが好ましい。第2電極層120は活性層112の下側に位置するため、活性層112を基準として半導体発光素子100の発光方向と反対面に位置する。活性層112から第2電極層120へ進行する半導体発光素子100の発光方向と反対方向で、かつ第2電極層120に向けて進行する光は反射してこそ発光効率は増加する。従って、第2電極層120が光反射性を示すと反射された光は発光面へ向かうことになり、半導体発光素子100の発光効率が増加する。

## 【0043】

活性層112から発生した光を反射させるために第2電極層120は可視光線領域において白色系列の金属であることが好ましいが、例えば、Ag、Al、及びPtのいずれか一つであることが出来る。

20

## 【0044】

第2電極層120は、第2導電型半導体層113との界面のうち一部が露出された領域を含む。第1電極層140の場合、下面に導電性基板150と接触され、導電性基板150を通して外部電源(未図示)と電氣的に連結される。しかし、第2電極層120は外部電源(未図示)と連結されるため別途の連結領域が必要である。従って、第2電極層120は発光積層体110のうち一部にエッチングなどが行われ露出された領域を有する。

## 【0045】

図2では第2電極層120の露出領域のため発光積層体110の中央がエッチングされて形成されたピアホール114の実施例が図示されている。第2電極層120の露出された領域上には電極パッド部160がさらに形成されることが出来る。第2電極層120は露出された領域を通して外部電源(未図示)と電氣的に連結されることが出来るが、この際に電極パッド部160を用いて連結される。外部電源(未図示)との連結は例えばワイヤを用いることが出来るため、連結の便宜上ピアホールの直径は第2電極層から第1導電型半導体層の方向に増加することが好ましい。

30

## 【0046】

ピアホール114は半導体を含む発光積層体110のみエッチングし、通常金属を含む第2電極層120はエッチングしないよう選択的エッチングを通して行う。ピアホール114の直径は発光面積、電氣的な連結効率及び第2電極層120での電流分散を考慮して本発明が属する技術分野において通常の知識を有する者により適切に選択されることが出来る。

40

## 【0047】

第1電極層140は、第1導電型半導体層111に電氣的に接続され、第2導電型半導体層113及び活性層112とは電氣的に絶縁されて第1導電型半導体層111の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔141を含む。第1電極層140は第1導電型半導体層111の外部電源(未図示)との連結のために、第1電極層140及び第2導電型半導体層113の間の第2電極層120、第2導電型半導体層113、及び活性層112を貫通して第1導電型半導体層111まで延長され、電極物質を

50

含むコンタクト孔 141 を少なくとも一つ以上含むものである。

【0048】

コンタクト孔 141 がただ電氣的連結のためのものであれば、第 1 電極層 140 はコンタクト孔 141 を一つのみ含むことが可能である。但し、第 1 導電型半導体層 111 に伝達される電流の均一な分散のために第 1 電極層 140 はコンタクト孔 141 を所定の位置に複数個備えることが出来る。

【0049】

導電性基板 150 は第 1 電極層 140 と接触して形成され電氣的に連結される。導電性基板 150 は金属性基板或いは半導体基板であることが出来る。導電性基板 150 が金属の場合、Au、Ni、Cu 及び W のいずれか一つの金属で構成されることが出来る。また、導電性基板 150 が半導体基板の場合、Si、Ge 及び GaAs のいずれか一つの半導体基板であることが出来る。これら導電性基板 150 は成長基板であることができ、または格子不整合が比較的低いサファイア基板のような不導電性基板を成長基板として使用した後、不導電性基板を除去して接合された支持基板であることが出来る。

10

【0050】

導電性基板 150 が支持基板の場合、メッキ法または基板接合法を用いて形成されることが出来る。詳述すると、導電性基板 150 を半導体発光素子 100 に形成する方法としてはメッキシード層を形成して基板を形成するメッキ法や、導電性基板 150 を別途に用意して Au、Au-Sn または Pb-Sr のような導電性接着剤を用いて接合させる基板接合法が用いられることが出来る。

20

【0051】

図 3 を参照すると、半導体発光素子 100 の平面図が図示されている。半導体発光素子 100 の上面にはピアホール 114 が形成され、第 2 電極層 120 に形成された露出された領域には電極パッド部 160 が位置する。他にも、実際の半導体発光素子 100 の上面には表されないが、コンタクト孔 141 の位置を表示するためにコンタクト孔 141 を点線で図示した。コンタクト孔 141 は第 2 電極層 120、第 2 導電型半導体層 113 及び活性層 112 と電氣的に分離されるために、その周りに第 1 絶縁層 130 が延長されることが出来る。これについては以下、図 4 b 及び図 4 c を参照にさらに説明する。

【0052】

図 4 a ないし図 4 c はそれぞれ図 3 に図示された半導体発光素子の A-A'、B-B' 及び C-C' 線による断面図である。A-A' は半導体発光素子 100 の断面を、B-B' はコンタクト孔 141 及びピアホール 114 を含む断面を、C-C' はコンタクト孔 141 のみ含む断面をとるために選択された。以下、図 4 a ないし 4 c を参照に説明する。

30

【0053】

図 4 a を参照すると、コンタクト孔 141 またはピアホール 114 が表されない。コンタクト孔 141 は別途の連結線を通して連結されているのではなく、第 1 電極層 140 を通して電氣的に連結されるため図 3 において A-A 断面には図示されない。

【0054】

図 4 b 及び図 4 c を参照すると、コンタクト孔 141 は第 1 電極層 140 及び第 2 電極層 120 の界面から第 1 導電型半導体層 111 内部まで延長される。コンタクト孔 141 は第 2 導電型半導体層 113 及び活性層 112 を通過して第 1 導電型半導体層 111 まで延長され、少なくとも活性層 112 と第 1 導電型半導体層 111 との界面までは延長される。好ましくは第 1 導電型半導体層 111 の一部まで延長される。但し、コンタクト孔 141 は電氣的連結及び電流分散のためのものであり、第 1 導電型半導体層 111 と接触すると目的を達成するため第 1 導電型半導体層 111 の外部表面まで延長される必要はない。

40

【0055】

コンタクト孔 141 は第 1 導電型半導体層 111 に電流を分散させるためのものであるため、所定の面積を有すべきである。コンタクト孔 141 は第 1 導電型半導体層 111 上に電流が均一に分布できる可能な限り小さい面積で所定数が形成されることが好ましい。コンタクト孔 141 の数が少な過ぎると電流分散が困難となり電氣的特性が悪化することが

50

あり、多すぎると形成のための工程の困難及び活性層の減少による発光面積の減少が引き起こされるため、このような条件を考えてその数は適切に選択されることが出来る。従って、コンタクト孔 141 は可能な限り少ない面積を占めると共に電流分散が効果的な形状で具現される。

【0056】

コンタクト孔 141 は第 2 電極層 120 から第 1 導電型半導体層 111 の内部まで形成されるが、第 1 導電型半導体層の電流分散のためのものであるため、第 2 導電型半導体層 113 及び活性層 112 とは電氣的に分離される必要がある。従って、第 2 電極層 120、第 2 導電型半導体層 113 及び活性層 112 と電氣的に分離されることが好ましい。従って、第 1 絶縁層 130 はコンタクト孔 141 の周りを囲んで延長されることが出来る。電氣的分離は誘電体のような絶縁物質を用いて行うことが出来る。

10

【0057】

図 4 b において、第 2 電極層 120 の露出された領域は第 2 電極層 120 の外部電源（未図示）との電氣的連結のための領域である。露出領域には電極パッド部 160 が位置することが出来る。この際、ビアホール 114 の内側面には第 2 絶縁層 170 が形成されて発光積層体 110 及び電極パッド部 160 を電氣的に分離することが出来る。

【0058】

図 4 a において第 1 電極層 140 及び第 2 電極層 120 は同一平面上に位置するため半導体発光素子 100 は水平型半導体発光素子 100 の特性を表し、図 4 b において電極パッド部 160 が第 2 電極層 120 の表面に位置するため、半導体発光素子 100 は垂直型半導体発光素子の特性を表すことが出来る。従って、半導体発光素子 100 は水平型及び垂直型を統合した形態の構造を表すことになる。

20

【0059】

図 4 a ないし図 4 c において、第 1 導電型半導体層 111 は n 型半導体層で、第 1 電極層 140 は n 型電極であることが出来る。この場合、第 2 導電型半導体層 113 は p 型半導体層で、第 2 電極層 120 は p 型電極であることが出来る。従って、n 型電極の第 1 電極層 140 及び p 型電極の第 2 電極層 120 は第 1 絶縁層 130 をその間に備えて電氣的に絶縁されることが出来る。

【0060】

図 5 は、本発明の一実施例に従って表面に凹凸パターンが形成された半導体発光素子での発光を図示した図面である。既に説明した同じ構成要素については説明を省略する。

30

【0061】

本発明による半導体発光素子 100 は発光した光の進行方向の最外郭の表面が第 1 導電型半導体層 111 で構成されている。従って、フォトリソグラフィ方法のような公知の方法を用いて表面に凹凸パターン 180 を形成することが容易である。この場合、活性層 112 から発光した光は第 1 導電型半導体層 111 の表面に形成された凹凸パターン 180 を通過して抽出され凹凸パターン 180 により光抽出効率が増加する。

【0062】

凹凸パターン 180 は光結晶 (photonic crystal) 構造であることが出来る。光結晶は屈折率が相互異なる媒質が結晶のように規則的に配列されたことを示すが、このような光結晶は光の波長の倍数の長さ単位の光調節が可能で光抽出効果をさらに高めることが出来る。

40

【0063】

図 6 は、本発明の一実施例による半導体発光素子において、角部に第 2 電極層が露出されたことを表した図面である。

【0064】

本発明の他の側面によると、第 1 導電型半導体層 211、活性層 212、第 2 導電型半導体層 213、第 2 電極層 220、絶縁層 230、第 1 電極層 240 及び導電性基板 250 を順次積層する段階と、第 2 電極層 220 の第 2 導電型半導体層 213 との界面のうち一部が露出された領域を形成する段階と、及び第 1 電極層 240 が第 1 導電型半導体層 2

50

11と電氣的に接続され、第2導電型半導体層213及び活性層212とは電氣的に絶縁され第1電極層240の一面から第1導電型半導体層211の少なくとも一部領域まで延長された一つまたはそれ以上のコンタクト孔241を含むよう形成する段階と、を含む半導体発光素子の製造方法が提供される。

【0065】

この際、第2電極層220の露出された領域は発光積層体210にビアホール214を形成して備えたり(図2参照)、図6のように、発光積層体210をメサ蝕刻して形成することが出来る。本実施例において図2を参照して説明した実施例と同じ構成要素についてはその説明を省略する。

【0066】

図6を参照すると、半導体発光素子200の一角部がメサ蝕刻されている。蝕刻は発光積層体210に行われ第2電極層220が第2導電型半導体層213との界面側から露出している。従って、第2電極層220の露出された領域は、半導体発光素子200の角部に形成される。角部に形成される場合は前述の実施例のようにビアホールを形成する場合より簡単な工程でありながら、その後の電氣的連結工程も容易に行われることが出来る。

【0067】

図7は、本発明の一実施例による半導体発光素子パッケージ300の断面図である。本半導体発光素子パッケージ300は、上面に溝部が形成された半導体発光素子パッケージ本体360a、360b、360cと、半導体発光素子パッケージ本体360a、360b、360cに装着され、溝部の底面に露出され相互所定の距離が離隔されている第1リードフレーム370a及び第2リードフレーム370bと、第1リードフレーム370a上に実装される半導体発光素子310、320と、を含む。半導体発光素子310、320は図2を参照して説明した本発明の一実施例による半導体発光素子で、中心部にビアホールが形成されている。以下、既に説明した同一構成要素については説明を省略する。

【0068】

半導体発光素子310、320は第1及び第2半導体層、活性層、及びそれぞれの電極層を含む発光部310及び導電性基板320を含む。半導体発光素子310、320は発光部310上にビアホールが形成され、露出された領域上に電極パッド部330をさらに含んでいる。導電性基板320は第1リードフレーム370aと電氣的に連結され、電極パッド部330はワイヤ340などを通して第2リードフレーム370bと電氣的に連結される。

【0069】

半導体発光素子310、320は実装されない他のリードフレームである第2リードフレーム370bのボンディングパッド350とワイヤボンディング340方式で電氣的に連結されるため、本発明による半導体発光素子は発光効率を最大に保障できると共に、垂直型構造を有するため図7のようにダイボンディング形式及びワイヤボンディング形式を混用して実装されることが出来る。従って、比較的低コストで工程を行うことが可能である。

【0070】

図8は、発光面の電流密度と発光効率の関係を図示したグラフを表した図面である。グラフにおいて電流密度が約10A/cm<sup>2</sup>以上の場合、電流密度が小さい場合には発光効率が高く、電流密度が大きい場合には発光効率が低い傾向を表す。

【0071】

発光面積と共にこのような傾向を表1に数値で表した。

10

20

30

40

【表 1】

発光面積 (cm <sup>2</sup> )	電流密度 (A/cm <sup>2</sup> )	発光効率 (lm/W)	向上率 (%)
0.0056	62.5	46.9	100
0.0070	50.0	51.5	110
0.0075	46.7	52.9	113
0.0080	43.8	54.1	115

10

## 【0072】

図8及び表1を参照すると、発光面積が高いほど発光効率が高くなるが、発光面積を確保するためには分布された電極の面積が減少しなければならないため、発光面の電流密度は減少する傾向を示す。このような発光面における電流密度の減少は半導体発光素子の電気的特性を劣らせるおそれがあるという問題点がある。

## 【0073】

しかし、このような問題点は本発明でのコンタクト孔を用いた電流分散の確保を通して解消できる。従って、電流密度が減少して発生し得る電気的特性上の問題点は発光表面まで形成されず、その内部に形成されて電流分散を担当するコンタクト孔を形成する方法を通して克服することが出来る。従って、本発明による半導体発光素子は所望の電流分散の程度を獲得しながら最大の発光面積を確保して好ましい発光効率を得ることが出来る。

20

## 【0074】

本発明は上述の実施形態及び添付の図面により限定されるものではなく、添付の請求範囲により解釈される。また、本発明に対して請求範囲に記載された本発明の技術的思想を外れない範囲内で様々な形態の置換、変形及び変更が可能ということは当該技術分野の通常の知識を有している者には自明である。

## 【図面の簡単な説明】

## 【0075】

30

【図1a】水平型半導体発光素子である。

【図1b】水平型半導体発光素子である。

【図1c】垂直型半導体発光素子の断面図である。

【図2】本発明の一実施例による半導体発光素子の斜視図である。

【図3】図2の半導体発光素子の平面図である。

【図4a】図3に図示された半導体発光素子のA-A'線による断面図である。

【図4b】図3に図示された半導体発光素子のB-B'線による断面図である。

【図4c】図3に図示された半導体発光素子のC-C'線による断面図である。

【図5】本発明の一実施例に従って表面に凹凸パターンが形成された半導体発光素子での発光を図示する図面である。

40

【図6】本発明の一実施例による半導体発光素子において、角部に第2電極層が露出されたことを表した図面である。

【図7】本発明の一実施例による半導体発光素子パッケージの断面図である。

【図8】発光面の電流密度と発光効率の関係を図示したグラフを表した図面である。

## 【符号の説明】

## 【0076】

100 半導体発光素子

111 第1導電型半導体層

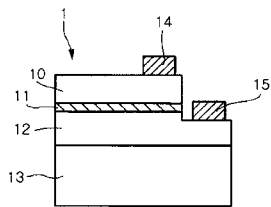
112 活性層

113 第2導電型半導体層

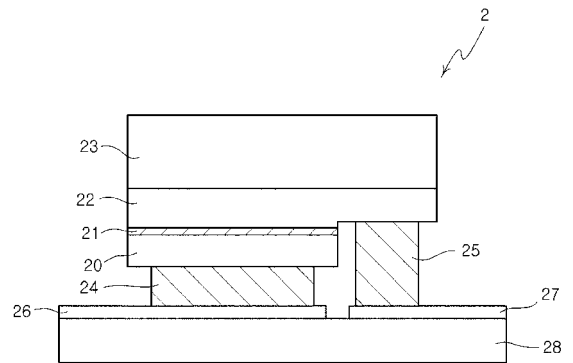
50

- 1 1 4   ビアホール
- 1 2 0   第 2 電極層
- 1 3 0   絶縁層
- 1 4 0   第 1 電極層
- 1 5 0   導電性基板
- 1 6 0   電極パッド部

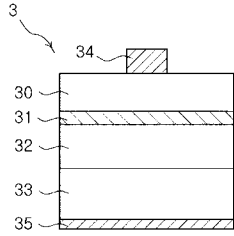
【 図 1 a 】



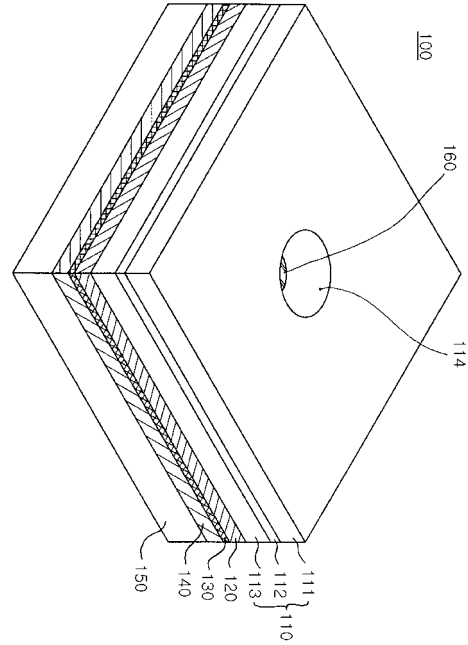
【 図 1 b 】



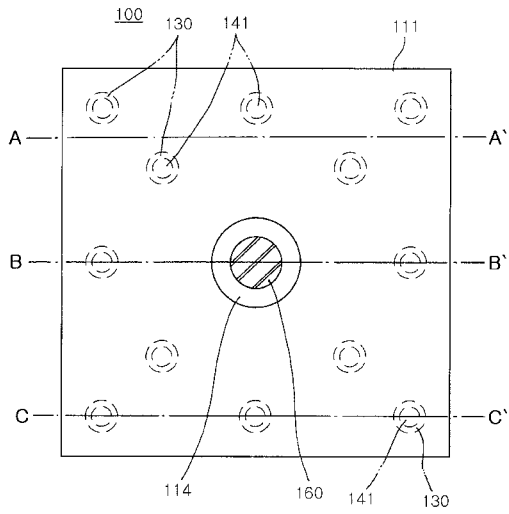
【 図 1 c 】



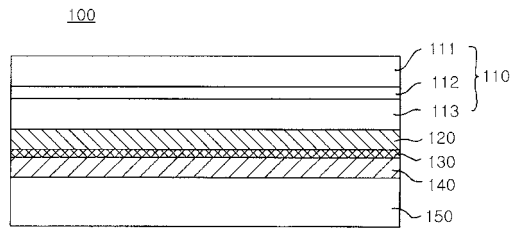
【 図 2 】



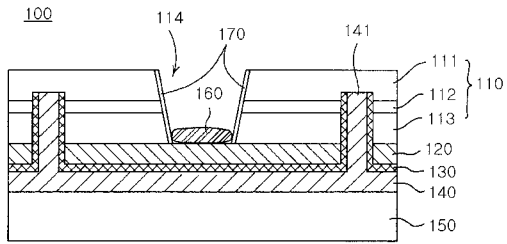
【 図 3 】



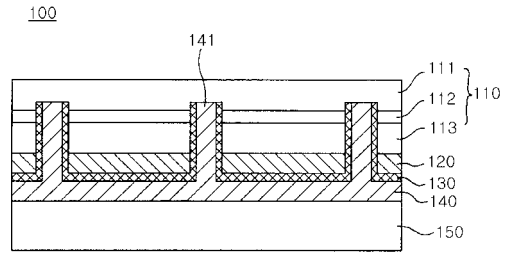
【 図 4 a 】



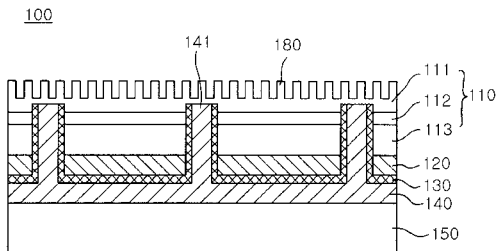
【 図 4 b 】



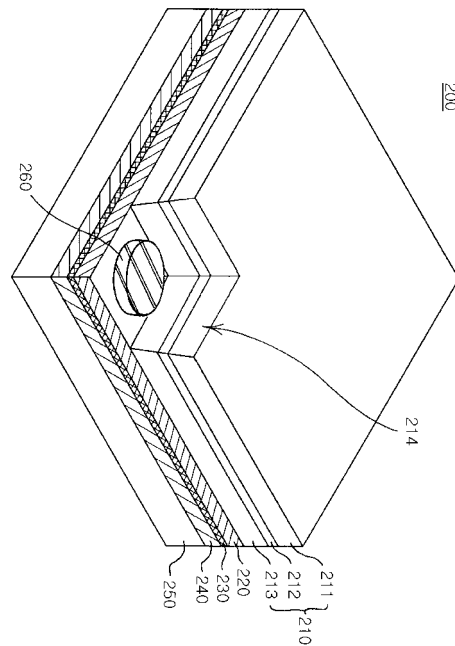
【 図 4 c 】



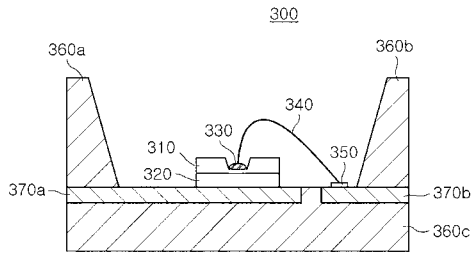
【 図 5 】



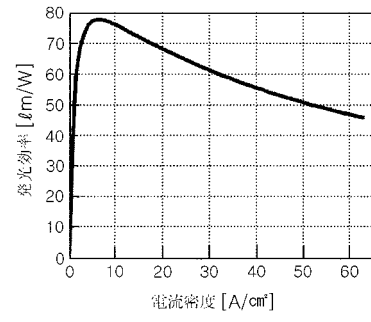
【 図 6 】



【 図 7 】



【 図 8 】



## フロントページの続き

(72)発明者 チョイ、ブン ジェ  
大韓民国、キョンギ - ド、ヨンイン、キフン - グ、シンガル - ドン、ノクウォングリーンビル 5  
1 2 - 4 0 5

(72)発明者 リー、ジン ヒュン  
大韓民国、キョンギ - ド、スウォン、ヨントン - グ、マエタン - ドン、ジョーオン アパートメン  
ト 3 0 2 - 3 0 1

(72)発明者 パク、キ ヨル  
大韓民国、デグ、トン - グ、ヨンゲ - ドン 3 9 0 - 3

(72)発明者 チョ、ミョン スー  
大韓民国、キョンギ - ド、スウォン、クォンソン - グ、セリュ - ドン 3 5 0 - 1

Fターム(参考) 5F041 AA03 AA04 AA42 AA43 CA04 CA12 CA35 CA37 CA40 CA41  
CA66 CA83 CA92 CA93 CB15 CB36 DA07