(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2010 年 8 月 5 日(05.08.2010)

PCT

(10) 国際公開番号
WO 2010/086946 A1

(51) 国際特許分類:
*H02M 3/28* (2006.01) *H02M 3/155* (2006.01)

(21) 国際出願番号: PCT/JP2009/006954

(22) 国際出願日: 2009 年 12 月 17 日(17.12.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2009-021546 2009 年 2 月 2 日(02.02.2009) JP
特願 2009-092450 2009 年 4 月 6 日(06.04.2009) JP

(71) 出願人 (米国を除く全ての指定国について): サンケン電気株式会社(Sanken Electric Co., Ltd.) [JP/JP]; 〒3528666 埼玉県新座市北野３丁目６番３号 Saitama (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 佐藤真 (SATO, Makoto) [JP/JP]; 〒3528666 埼玉県新座市北野３丁目６番３号 サンケン電気株式会社内 Saitama (JP). 京野羊一(KYONO, Yoichi) [JP/JP]; 〒3528666 埼玉県新座市北野３丁目６番３号 サンケン電気株式会社内 Saitama (JP).

(74) 代理人: 堀城之, 外(HORI, Shiroyuki et al.); 〒1000013 東京都千代田区霞が関３－３－１ 尚友会館１階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

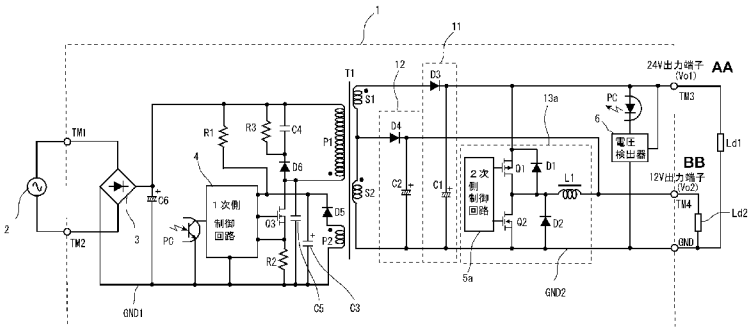
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,

[続葉有]

(54) **Title**: SWITCHING POWER SUPPLY DEVICE

(54) 発明の名称 : スイッチング電源装置

[図1]




4 PRIMARY SIDE CONTROL CIRCUIT
5a SECONDARY SIDE CONTROL CIRCUIT
6 VOLTAGE DETECTOR
AA 24V OUTPUT TERMINAL (Vo1)
BB 12V OUTPUT TERMINAL (Vo2)

(57) **Abstract**: In conventional multi-output switching power supply device, since power is supplied from an output terminal on a relatively high voltage side to an output terminal on a relatively low voltage side through a dropper circuit, which generates a relatively large power loss, so as to improve the voltage accuracy of the non-stabilizing output terminal, power supply efficiency is low and heat generated from the dropper circuit is high. One direct current power supply among a plurality of direct current power supplies on the secondary side is a stabilizing output terminal (24V output terminal (TM3)) having a voltage stabilizing means which stabilizes the output voltage by feeding back the output voltage to a primary side control circuit (4), and the rest of the direct current power supplies are non-stabilizing output terminals (12V output terminals (TM4)) not having a voltage stabilizing means which feeds back the output voltage to the primary side. An up/down converter is provided between the output terminal of the non-stabilized output and the output terminal of the stabilized output and power is applied/received between the output terminals corresponding to the non-stabilized output voltage, thus, the voltage accuracy of the non-stabilizing output terminal is improved.

(57) 要約:

[続葉有]

WO 2010/086946 A1

NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

従来の多出力スイッチング電源装置は、比較的高圧側の出力から比較的低圧側の出力へ、比較的大きな電力損失を生じるドロッパー回路を介して電力供給し、非安定化出力の電圧精度を改善しているので、電源効率が悪く、ドロッパー回路の発熱も大きい。　２次側の複数の直流電源のうち１つの直流電源は、その出力電圧を１次側制御回路４にフィードバックして安定化する電圧安定化手段を有した安定化出力（２４Ｖ出力端子ＴＭ３）であり、前記複数の直流電源のうち残りの他の直流電源は、その出力電圧を１次側にフィードバックする電圧安定化手段を有しない非安定化出力（１２Ｖ出力端子ＴＭ４）であり、非安定化出力の出力と安定化出力の出力との間に昇降圧コンバータを備え、非安定化出力電圧に応じて各出力間の電力授受を行い、非安定化出力の電圧精度を改善する。

# 明　細　書

## 発明の名称 ： スイッチング電源装置

## 技術分野

[0001] 本発明は、多出力をもつスイッチング電源装置に係り、特に、２次側から１次側へ電圧安定化のフィードバック制御をかけていない非安定化出力に対して、電力損失の少ない手段で電圧を安定化することができるスイッチング電源装置に関する。

## 背景技術

[0002] 従来、一つのトランスの２次側に出力電圧が２回路以上あるスイッチング電源において、負荷電力の大きい出力側に安定した定電圧を得るために、１次側制御回路へフィードバック制御をかけ、他の出力電圧はドロッパー回路またはチョッパー回路などの降圧回路を介して各々安定電圧を得る構成が一般的である。しかし、上記の構成においては、常時ドロッパー回路による電力損失、又はチョッパー回路による変換時の損失が発生することは避けられない。

[0003] 図１７は、２次側に１２Ｖと２４Ｖの２出力を有し、２４Ｖ出力を安定化出力（１次側制御回路へフィードバックを行う出力を、以下安定化出力という）、１２Ｖ出力を非安定化出力（１次側制御回路へフィードバックを行っていない他の出力を、以下非安定化出力という）としたときの、１２Ｖ出力電流対１２Ｖ出力電圧特性の一例を示したものである。図１８は、２次側に１２Ｖと２４Ｖの２出力を有し、２４Ｖ出力を安定化出力、１２Ｖ出力を非安定化出力としたときの、２４Ｖ出力電流対１２Ｖ出力電圧特性の一例を示したものである。このように非安定化出力である１２Ｖ出力の電圧は、１２Ｖ出力、あるいは２４Ｖ出力の負荷状態により変動する。

[0004] 効率を重視し、トランスの巻線電圧及び構造を工夫して２次側巻線の変動を少なくし、安定化出力の電流変化に対し、非安定化出力の電圧変動を抑制する方法もあるが、非安定化出力の電圧精度は安定化出力よりも電圧精度が

悪く、出力電圧の変動範囲が広くなる。さらに、安定化出力の電流が過電流領域に達した場合には、非安定化出力のトランス巻線にはトランスに存在するリーケージインダクタンスの影響でサージ電圧が発生し、非安定化出力の電圧は大幅に上昇してしまう。また、非安定化出力をドロッパー回路で安定化するように構成している場合には、ドロッパー回路の入力電圧が上昇して最大定格電圧を超えてしまう場合もある。

[0005] ここで、上記問題を改善するため、下記特許文献１～３などの従来技術では、比較的高圧側の出力から比較的低圧側の出力へドロッパー回路を介して電力供給をすることで、非安定化出力の電圧精度を改善することを提案している。

## 先行技術文献

## 特許文献

[0006] 特許文献1：特開平４－３３５７１号公報

特許文献2：特開平３－８２３６７号公報

特許文献3：特開昭５７－１２９１３１号公報

## 発明の概要

## 発明が解決しようとする課題

[0007] しかし、上記従来技術の方式では、比較的高圧側の出力から比較的低圧側の出力へ、比較的大きな電力損失を生じるドロッパー回路を介して電力供給し、非安定化出力の電圧精度を改善しているので、電源効率が悪く、また、ドロッパー回路の発熱も大きい問題がある。

また、上記従来技術の方式では、安定化出力の電圧と非安定化出力の電圧との大小関係が制約されているという問題がある。すなわち、特許文献１、２の技術は（安定化出力の電圧）＞（非安定化出力の電圧）の関係、特許文献３の技術は（安定化出力の電圧）＜（非安定化出力の電圧）の関係でしかドロッパー回路は動作しない。

また、上記従来技術の方式では、ダイナミック負荷変動に対して直流出力

電圧の変動を抑制する効果がないという問題がある。

本発明の目的は、上記問題点に鑑み、電源効率の向上を図り、かつ直流出力電圧の精度を高めた多出力のスイッチング電源装置を提供することにある。

## 課題を解決するための手段

[0008] 本発明のスイッチング電源装置は、１次側に入力された交流電源を２次側の複数の直流電源に変換して出力するスイッチング電源装置において、前記複数の直流電源のうち１つの直流電源は、その出力電圧を１次側にフィードバックして安定化する電圧安定化手段を有した安定化出力であり、前記複数の直流電源のうち残りの他の直流電源は、その出力電圧を１次側にフィードバックする電圧安定化手段を有しない非安定化出力であり、前記非安定化出力の出力電圧が第１の所定の電圧を下回ったとき前記安定化出力から電力を供し、前記非安定化出力の出力電圧が第２の所定の電圧を上回ったとき前記非安定化出力から前記安定化出力に電力を回生するコンバータを備えたことを特徴とする。

また、本発明のスイッチング電源装置は、前記コンバータが、昇圧コンバータ機能と降圧コンバータ機能を有する昇降圧コンバータであり、且つ前記安定化出力の出力電圧は前記非安定化出力の出力電圧より高く設定され、前記昇降圧コンバータは、前記非安定化出力の出力電圧が前記第１の所定の電圧を下回ったとき降圧コンバータ機能により前記安定化出力の出力電圧を降圧して前記非安定化出力に電力を供給し、前記非安定化出力の出力電圧が前記第２の所定の電圧を上回ったとき昇圧コンバータ機能により前記非安定化出力の出力電圧を昇圧して前記安定化出力に電力を回生することを特徴とする。

また、本発明のスイッチング電源装置は、前記第１の所定の電圧と前記第２の所定の電圧が、前記非安定化出力の出力電圧精度が所定の精度になるように定めた電圧精度範囲内に設定され、且つ前記第２の所定の電圧は前記第１の所定の電圧に対して所定の電位差で高く設定されていることを特徴とす

る。

また、本発明のスイッチング電源装置は、１次側に入力された交流電源を２次側の複数の直流電源に変換して出力するスイッチング電源装置において、前記複数の直流電源のうち１つの直流電源は、その出力電圧を１次側にフィードバックして安定化する電圧安定化手段を有した安定化出力であり、前記複数の直流電源のうち残りの他の直流電源は、その出力電圧を１次側にフィードバックする電圧安定化手段を有しない非安定化出力であり、前記安定化出力と前記非安定化出力の間には、交互にオン・オフを繰り返す第１のスイッチ素子、第２のスイッチ素子およびリアクトルを有する昇降圧コンバータが接続され、前記昇降圧コンバータは前記非安定化出力の出力電圧に応じて、前記安定出力と前記非安定出力間で電力の授受を切り替えることを特徴とする。

また、本発明のスイッチング電源装置は、前記昇降圧コンバータが、前記安定化出力の出力電圧と、前記非安定化出力の出力電圧の比に対応した一定のデューティー比で前記第１のスイッチ素子、第２のスイッチ素子をオン・オフさせることを特徴とする。

また、本発明のスイッチング電源装置は、前記昇降圧コンバータが、前記非安定化出力の出力電圧が、所定の電圧となるように前期第１のスイッチ素子、第２のスイッチ素子のデューティー比を制御することを特徴とする。

また、本発明のスイッチング電源装置は、前記昇降圧コンバータが、前記リアクトルに流れる電流を検出する手段を備え、前記第１のスイッチ素子および第２のスイッチ素子のそれぞれのオン期間において、前記リアクトルに流れる電流を所定の電流値で制限することを特徴とする。

また、本発明のスイッチング電源装置は、前記昇降圧コンバータが、前記リアクトルに流れる電流を検出する手段を備え、前記非安定化出力の出力電圧が所定の電圧となるように、前記第１のスイッチ素子および第２のスイッチ素子のそれぞれのオン期間において、前記リアクトルに流れる電流のピーク値を制御することを特徴とする。

## 発明の効果

[0009] 本発明によれば、電源効率の向上を図り、かつ直流出力電圧の精度を高めた多出力のスイッチング電源装置を提供することできる。

## 図面の簡単な説明

[0010] [図1]本発明に係る実施例１の、スイッチング電源装置の回路構成図である。

[図2]本発明に係る実施例の、スイッチング電源装置の出力電圧特性を説明する図である。

[図3]本発明に係る実施例１の、スイッチング電源装置における昇降圧コンバータの回路構成図である。

[図4]本発明に係る実施例１の、スイッチング電源装置における昇降圧コンバータの動作を説明する図である。

[図5]本発明に係る実施例１の、スイッチング電源装置における昇降圧コンバータの降圧動作を説明する図である。

[図6]本発明に係る実施例１の、スイッチング電源装置における昇降圧コンバータの昇圧動作を説明する図である。

[図7]本発明に係る実施例１の、スイッチング電源装置のダイナミック負荷変動時における出力電圧変動を説明する図である。

[図8]本発明に係る実施例２の、スイッチング電源装置における昇降圧コンバータの基本回路構成図である。

[図9]本発明に係る実施例２の、スイッチング電源装置における２次側制御回路の動作を説明する図である。

[図10]本発明に係る実施例２の、スイッチング電源装置における昇降圧コンバータの動作を説明する図である。

[図11]本発明に係る実施例２の、スイッチング電源装置における昇降圧コンバータの降圧動作を説明する図である。

[図12]本発明に係る実施例２の、スイッチング電源装置における昇降圧コンバータの昇圧動作を説明する図である。

[図13]本発明に係る実施例３の、スイッチング電源装置における昇降圧コン

バータの基本回路構成図である。

[図14]本発明に係る実施例４の、スイッチング電源装置における昇降圧コンバータの基本回路構成図である。

[図15]本発明に係る実施例５の、スイッチング電源装置における昇降圧コンバータの基本回路構成図である。

[図16]本発明に係る実施例５の、スイッチング電源装置における昇降圧コンバータの動作を説明する図である。

[図17]従来技術によるスイッチング電源装置の出力電圧特性を説明する図である。

[図18]従来技術によるスイッチング電源装置の出力電圧特性を説明する図である。

## 発明を実施するための形態

[0011] 次に、本発明を実施するための形態を、図面を参照して具体的に説明する。

## 実施例 1

[0012] 図１は本発明に係る実施例１の昇降圧コンバータを含むスイッチング電源装置の構成図である。

図１に示したスイッチング電源装置１に備わる電力変換回路はフライバックコンバータであるが、これは例示であり、スイッチング電源装置１の電力変換回路はフライバックコンバータに限定されるものではなく、２次側の複数の巻線電圧で多出力を得る電力変換回路であればよい。また、スイッチング電源装置１として、２次側に２４Ｖ出力と１２Ｖ出力を有し、２４Ｖ出力を安定化出力、１２Ｖ出力を非安定化出力とした多出力のスイッチング電源装置を例示しているが、これに限る主旨ではなく、どの出力を安定化出力、非安定化出力にするかは任意に決定することができる。また、多出力の設定電圧は１２Ｖ、２４Ｖに限定されないことは勿論である。

[0013] 以下、スイッチング電源装置１の回路構成を説明する。

スイッチング電源装置１の１次側には入力端子ＴＭ１、入力端子ＴＭ２が

設けられ、この入力端子ＴＭ１、ＴＭ２は、単相１００Ｖ（５０Ｈｚ，６０Ｈｚ）商用電源などの交流電源２に接続され、また、スイッチング電源装置１の２次側には２４Ｖ出力端子ＴＭ３、１２Ｖ出力端子ＴＭ４、及びＧＮＤ端子が設けられ、負荷Ｌd1が２４Ｖ出力端子ＴＭ３とＧＮＤ端子間に接続され、負荷Ｌd2が１２Ｖ出力端子ＴＭ４とＧＮＤ端子間に接続されている。

[0014] 交流電源２は入力端子ＴＭ１、ＴＭ２を介して全波整流ブリッジ３に接続され、交流電源２の交流電圧が全波整流ブリッジ３で直流電圧に変換される。全波整流ブリッジ３の直流出力電圧に含まれる脈動分は、全波整流ブリッジ３の正極・負極両出力端子間に接続されたコンデンサＣ６により平滑され、脈動の少ない直流電圧とされる。

[0015] スイッチング電源装置１には１次巻線Ｐ１、２次巻線Ｓ１、Ｓ２、３次巻線Ｐ２を有するトランスＴ１を備えている。全波整流ブリッジ３の正極出力端子はトランスＴ１の１次巻線Ｐ１の一方の端子に接続され、１次巻線Ｐ１の他方の端子はスイッチ素子であるＭＯＳＦＥＴＱ３のドレイン端子に接続されている。また、ＭＯＳＦＥＴＱ３のソース端子は抵抗Ｒ２を介して全波整流ブリッジ３の負極出力端子（以下、全波整流ブリッジ３の負極出力端子に接続されたラインを接地電位ＧＮＤ１とする。）に接続されている。また、１次巻線Ｐ１の他方の端子と接地電位ＧＮＤ１間にはコンデンサＣ５が接続されている。また、１次巻線Ｐ１の両端子間には、抵抗Ｒ３とコンデンサＣ４の並列体を、順方向が１次巻線Ｐ１の他方の端子から一方の端子に向いたダイオードＤ６と直列接続した直列体が接続されている。

[0016] トランスＴ１の２次巻線Ｓ１の一方の端子はダイオードＤ３のアノード端子に接続され、ダイオードＤ３のカソード端子は２４Ｖ出力端子ＴＭ３に接続されている。また、ダイオードＤ３のカソード端子と２４Ｖ出力端子ＴＭ３間にはコンデンサＣ１の一方の端子が接続され、コンデンサＣ１の他方の端子はスイッチング電源装置１の出力接地端子ＧＮＤ（以下、出力接地端子ＧＮＤに接続されたラインを接地電位ＧＮＤ２とする）に接続されている。また、トランスＴ１の２次巻線Ｓ１の他方の端子と２次巻線Ｓ２の一方の端

子が接続され、２次巻線Ｓ２の他方の端子は接地電位ＧＮＤ２に接続されている。このように、トランスＴ１の２次巻線Ｓ１とＳ２は直列接続されてダイオードＤ３とコンデンサＣ１からなる整流平滑回路１１に接続され、２４Ｖ出力端子ＴＭ３に２４Ｖの直流電圧を出力するように構成されている。

[0017] また、トランスＴ１の２次巻線Ｓ１の他方の端子と２次巻線Ｓ２の一方の端子が接続され、この接続点からタップが取り出されてダイオードＤ４のアノード端子に接続され、ダイオードＤ４のカソード端子は１２Ｖ出力端子ＴＭ４に接続されている。また、ダイオードＤ４のカソード端子と１２Ｖ出力端子ＴＭ４間にはコンデンサＣ２の一方の端子が接続され、コンデンサＣ２の他方の端子は接地電位ＧＮＤ２に接続されている。このように、トランスＴ１の２次巻線Ｓ２はダイオードＤ４とコンデンサＣ２からなる整流平滑回路１２に接続され、１２Ｖ出力端子ＴＭ４に１２Ｖの直流電圧を出力するように構成されている。

[0018] １次側制御回路４は、トランスＴ１、ＭＯＳＦＥＴＱ３などで構成される電力変換回路、すなわちフライバックコンバータを制御する制御回路である。１次側制御回路４の電源は、トランスＴ１の３次巻線Ｐ２、ダイオードＤ５、コンデンサＣ３、起動抵抗Ｒ１などにより作成されて供給される。

[0019] また、１次側制御回路４には２次側の２４Ｖ出力の電圧がフィードバックされ、２４Ｖ出力の電圧を安定化させるようになっている。すなわち、２４Ｖ出力端子と接地電位ＧＮＤ２間にはホトカプラＰＣの発光側と電圧検出器６の直列体が接続され、ホトカプラＰＣの受光側が１次側制御回路４の制御入力端子と接地電位ＧＮＤ１間に接続されている。

[0020] ２４Ｖ出力と１２Ｖ出力には、非安定化出力を安定化する昇降圧コンバータ１３ａが接続されている。すなわち、ダイオードＤ３と２４Ｖ出力端子ＴＭ３の接続点にスイッチ素子Ｑ１（Ｐ型ＭＯＳＦＥＴ）のソース端子が接続され、スイッチ素子Ｑ１のドレイン端子がスイッチ素子Ｑ２（Ｎ型ＭＯＳＦＥＴ）のドレイン端子に接続され、スイッチ素子Ｑ２のソース端子が接地電位ＧＮＤ２に接続されている。また、スイッチ素子Ｑ１、スイッチ素子Ｑ２

のそれぞれには、スイッチ素子Ｑ１、スイッチ素子Ｑ２の電流方向とは逆方向の電流を流すことのできるようにダイオードＤ１、Ｄ２が逆並列接続されている。また、スイッチ素子Ｑ１のドレイン端子とスイッチ素子Ｑ２のドレイン端子とが接続された接続点にはリアクトルＬ１の一方の端子が接続され、リアクトルＬ１の他方の端子は１２Ｖ出力端子ＴＭ４に接続されている。スイッチ素子Ｑ１とスイッチ素子Ｑ２のゲート端子にはこれらをオン・オフ制御する２次側制御回路５ａの制御端子がそれぞれ接続されている。

[0021] 次に、上記のように構成された本実施例のスイッチング電源装置１の動作を説明する。なお、本実施例のスイッチング電源装置１は、昇降圧コンバータ１３ａに特徴があり、昇降圧コンバータ１３ａを除いたその他の部分は、一般によく知られているフライバックコンバータを用いた電力変換回路に同じなので、ここではその動作などについての詳細説明は省略する。

[0022] まず、昇降圧コンバータ１３ａが接続されていない場合（従来技術の場合）について、１２Ｖ出力と２４Ｖ出力の特性を説明する。

図２において、細い一点鎖線が１２Ｖ出力の電圧特性を示したもので、図１７に示した特性に同じである。上側の１２Ｖ出力の電圧特性は、２４Ｖ出力が定格負荷時の１２Ｖ出力電流に対する１２Ｖ出力電圧特性を示したものである。また、下側の１２Ｖ出力の電圧特性は、２４Ｖ出力が軽負荷（あるいは無負荷）時の１２Ｖ出力電流に対する１２Ｖ出力電圧特性を示したものである。図示されるように、１２Ｖ出力電圧は、２４Ｖ出力電流を一定とした条件のとき１２Ｖ出力電流の増加と共に低下する特性になる。また、１２Ｖ出力電圧は２４Ｖ出力の負荷状態により影響を受け、２４Ｖ出力が定格負荷から無負荷になるに従って図１８に示したように電圧が低下する特性になる。

[0023] このように、１２Ｖ出力は、１２Ｖ出力電流が一定であったとしても、２４Ｖ出力の負荷状態に関連して出力電圧が大きく変化し、いわゆるクロスレギュレーション特性が顕著に現れる。例えば図２の例では、２４Ｖ出力が定格負荷電流時の１２Ｖ出力電圧は、出力電流が０％においておよそ１４Ｖま

で上昇し、１００％の出力電流時には、１０Ｖ～１１Ｖ程度まで低下してしまう。１２Ｖの出力電圧の電圧精度を５％以内（１１．４Ｖ～１２．６Ｖ）に設定すると仮定した場合には、全く精度を満足しないことになる。

[0024] 次に、本発明を適用するため昇降圧コンバータ１３ａを２４Ｖ出力ラインと１２Ｖ出力ライン間に接続した図１のスイッチング電源装置１の動作を説明する。

図２において、２つの実線の特性は、本発明が適用された実施例の１２Ｖ出力の電圧特性を示したものである。上側の実線の特性は２４Ｖ出力が定格負荷時の１２Ｖ出力電流に対する１２Ｖ出力電圧特性で、下側の実線の特性は２４Ｖ出力が軽負荷（あるいは無負荷）時の１２Ｖ出力電流に対する１２Ｖ出力電圧特性である。

[0025] 昇降圧コンバータ１３ａの機能は、後で詳細に述べるが、１２Ｖの出力電圧が、第１の所定の電圧（図２の点線で示した電圧精度範囲内に設定された第１の所定の電圧）以下に下がった場合、これも図５を参照して後で詳細に述べるが、２４Ｖ出力ラインから１２Ｖ出力ラインへ不足電力を降圧して供給する（昇降圧コンバータ１３ａの降圧コンバータ機能）。この様子を図２の上向き矢印で示した。

[0026] また、１２Ｖの出力電圧が、第２の所定の電圧（図２の点線で示した電圧精度範囲内に設定された第２の所定の電圧）以上に上がった場合、これも図６を参照して後で詳細に述べるが、１２Ｖ出力ラインから２４Ｖ出力ラインへ過剰電力を昇圧して回生する（昇降圧コンバータ１３ａの昇圧コンバータ機能）。この様子を図２の下向き矢印で示した。

[0027] ここで、図２に示すように、第１の所定の電圧と第２の所定の電圧は、１２Ｖ出力電圧精度以内に含まれるものとし、第１の所定の電圧よりも第２の所定の電圧は所定の電位差で高く設定するものとする。本実施例によれば、上記の昇降圧コンバータ１３ａの作用により、１２Ｖ出力電圧精度を、要求される電圧精度、例えば５％以内に納めることができる。

[0028] ここで、２次巻線Ｓ１とＳ２の巻数比選定について述べる。整流平滑回路

１２は、例えば２４Ｖ出力が定格負荷、１２Ｖ出力が定格負荷の条件において、１２Ｖ出力電圧が例えば１１Ｖなど１２Ｖを少し下回る電圧を出力するように、トランスＴ１の２次巻線Ｓ１、Ｓ２の巻数比Ｓ１：Ｓ２を予め選定しておく。または、２４Ｖ出力が軽負荷あるいは無負荷状態などの最小負荷条件にて、１２Ｖ出力電圧の最大値が１２Ｖ出力の電圧精度で規定される上限値を超えないように、トランスＴ１の２次巻線Ｓ１、Ｓ２の巻数比Ｓ１：Ｓ２を予め選定しておく。

[0029] 図３は、昇降圧コンバータ１３ａ、及びその昇降圧コンバータ１３ａにおいて１２Ｖ出力を安定化するように制御している２次側制御回路５ａのさらに詳細な構成を示した図である。図３において、点線枠で示した部分が２次側制御回路５ａを示している。２次側制御回路５ａは、オペアンプ（演算増幅器）ＯＰ１、ＯＰ２、コンパレータ（比較器）ＣＰ１、ＣＰ２、基準電圧Ｖref1、三角波発信器ＯＳＣ、抵抗Ｒ４～Ｒ１０、コンデンサＣ７、Ｃ９などから構成されている。

[0030] １２Ｖ出力端子ＴＭ４と接地端子ＧＮＤ間に抵抗Ｒ４、Ｒ５、Ｒ６が直列に接続される。したがって、抵抗Ｒ４とＲ５の接続点の電圧Ｖcv1は１２Ｖ出力の電圧を（Ｒ４）：（Ｒ５＋Ｒ６）の比で分圧した電圧、抵抗Ｒ５とＲ６の接続点の電圧Ｖcv2は１２Ｖ出力の電圧を（Ｒ４＋Ｒ５）：（Ｒ６）の比で分圧した電圧となる。そして、抵抗Ｒ４とＲ５の接続点がオペアンプＯＰ１の非反転入力端子に接続され、また、抵抗Ｒ５とＲ６の接続点がオペアンプＯＰ２の非反転入力端子に接続されている。

[0031] オペアンプＯＰ１、ＯＰ２の反転入力端子にはそれぞれ抵抗Ｒ８、Ｒ１０を介して基準電圧Ｖref1が入力されている。オペアンプＯＰ１の出力端子と反転入力端子間には負帰還インピーダンスとして抵抗Ｒ７とコンデンサＣ７の直列体が接続され、オペアンプＯＰ２の出力端子と反転入力端子間には負帰還インピーダンスとして抵抗Ｒ９とコンデンサＣ９の直列体が接続されている。オペアンプＯＰ１の出力端子はコンパレータＣＰ１の非反転入力端子に接続され、オペアンプＯＰ２の出力端子はコンパレータＣＰ２の非反転入

力端子に接続されている。

[0032] コンパレータＣＰ１、ＣＰ２の反転入力端子には三角波発信器ＯＳＣからの信号が入力されている。そしてコンパレータＣＰ１の出力端子は、スイッチ素子Ｑ１のゲート端子に接続され、コンパレータＣＰ２の出力端子は、スイッチ素子Ｑ２のゲート端子に接続されている。

[0033] 上記の昇降圧コンバータ１３ａの構成の内、降圧コンバータとしての回路は、スイッチ素子Ｑ１、スイッチ素子Ｑ２に逆並列接続されたダイオードＤ２、リアクトルＬ１、コンデンサＣ２で構成される。

また、上記の昇降圧コンバータ１３ａの構成の内、昇圧コンバータとしての回路は、スイッチ素子Ｑ２、スイッチ素子Ｑ１に逆並列接続されたダイオードＤ１、リアクトルＬ１、コンデンサＣ２で構成される。

昇圧・降圧コンバータの動作切り替えは、オペアンプＯＰ１、ＯＰ２及びコンパレータＣＰ１、ＣＰ２により行われる。

[0034] １２Ｖ出力の電圧が、図２に示した電圧精度範囲に設定された第１の所定電圧より低下した場合、昇降圧コンバータ１３ａは、この電圧低下を検出すると１２Ｖ出力の電圧を回復させるため、２４Ｖ出力から１２Ｖ出力に電力供給するように動作する。１２Ｖ出力は２４Ｖ出力から電力を供給されることにより第１の所定の電圧まで回復する。昇降圧コンバータ１３ａの降圧コンバータとしての動作を以下詳細に説明する。

[0035] 図３に示したように、１２Ｖ出力端子ＴＭ４と接地端子ＧＮＤ間に直列に接続された抵抗Ｒ４、Ｒ５、Ｒ６により、抵抗Ｒ４とＲ５の接続点の電圧が、１２Ｖ出力の電圧を（Ｒ４）：（Ｒ５＋Ｒ６）の比で分圧した電圧Ｖcv1として得られる。この電圧Ｖcv1はオペアンプＯＰ１により基準電圧Ｖref1と差分が取られ、オペアンプＯＰ１の出力Ｖop1となる。オペアンプＯＰ１の出力Ｖop1はコンパレータＣＰ１の非反転入力端子に入力され、三角波発信器ＯＳＣから入力された三角波信号と比較される。図４の期間ＴaにおけるＶop1、ＯＳＣはこのときのオペアンプＯＰ１の出力Ｖop1と三角波発信器ＯＳＣの信号電圧の関係を図示したものである。コンパレータＣＰ１は、オペアンプＯ

Ｐ１の出力Ｖop1が三角波信号ＯＳＣよりも低い期間には、その出力信号Ｖcp1をローレベル信号とし、スイッチ素子Ｑ１のゲート信号Ｖg1がオン信号（ローレベル信号）となるようにする。この動作波形を図４の期間Ｔaに信号波形Ｖg1として示す。ここで、徐々に１２Ｖ出力の電圧が上昇すると、オペアンプＯＰ１の出力Ｖop1は更に上昇し三角波信号ＯＳＣとの交差する期間がなくなり、コンパレータＣＰ１の出力Ｖcp1はハイレベルに固定され、スイッチ素子Ｑ１のゲート信号Ｖg1（＝コンパレータＣＰ１の出力Ｖcp1）はオフ信号（ハイレベル信号）のままとなる（期間Ｔb、期間Ｔc）。

[0036] 昇降圧コンバータ１３ａの降圧コンバータは、図３におけるコンパレータＣＰ１の出力信号Ｖg1がオン信号（ローレベル信号）としてスイッチ素子Ｑ１のゲートに供給されるとスイッチ素子Ｑ１がオンし、図５の電流ｉ１のように、２４Ｖ出力からスイッチ素子Ｑ１、リアクトルＬ１、１２Ｖ出力端子ＴＭ４を介して負荷Ｌd2に電流が流れ、２４Ｖ出力から１２Ｖ出力に電力が供給される。また、図３におけるコンパレータＣＰ１の出力信号Ｖg1がオフ信号（ハイレベル信号）としてスイッチ素子Ｑ１のゲートに供給されるとスイッチ素子Ｑ１がオフし、リアクトルＬ１を流れていた電流ｉ１は、図５のｉ２のように、リアクトルＬ１、負荷Ｌd2、ダイオードＤ２を介して循環電流として流れる。このときスイッチ素子Ｑ２はオフ状態を保っている。１２Ｖ出力の電圧が低くなるに従いスイッチ素子Ｑ１のオン期間の三角波信号ＯＳＣの１周期に占める割合が多くなるので、これに従い２４Ｖ出力から１２Ｖ出力に供給される電力の割合が多くなるように動作する。

[0037] １２Ｖ出力の電圧が、図２に示した電圧精度範囲に設定された第２の所定の電圧より上昇した場合、昇降圧コンバータ１３ａは、この電圧上昇を検出すると１２Ｖ出力の電圧を回復させるため、１２Ｖ出力の電力を２４Ｖ出力側に回生して、１２Ｖ出力の電圧を第２の所定の電圧まで低下させるように動作する。１２Ｖ出力は２４Ｖ出力に回生して電力を供給されることにより第２の所定の電圧に回復する。昇降圧コンバータ１３ａの昇圧コンバータとしての動作を以下詳細に説明する。

[0038] 図３に示したように、１２Ｖ出力端子ＴＭ４と接地端子ＧＮＤ間に直列に接続された抵抗Ｒ４、Ｒ５、Ｒ６により、抵抗Ｒ５とＲ６の接続点の電圧が、１２Ｖ出力の電圧を（Ｒ４＋Ｒ５）：（Ｒ６）の比で分圧した電圧Ｖcv2として得られる。この電圧Ｖcv2はオペアンプＯＰ２により基準電圧Ｖref1と差分が取られ、オペアンプＯＰ２の出力Ｖop2となる。オペアンプＯＰ２の出力Ｖop2はコンパレータＣＰ２の非反転入力端子に入力され、三角波発信器ＯＳＣから入力された三角波信号と比較される。図４の期間Ｔcにおけるop2、ＯＳＣはこのときのオペアンプＯＰ２の出力Ｖop2と三角波発信器ＯＳＣの信号電圧の関係を図示したものである。コンパレータＣＰ２は、オペアンプＯＰ２の出力Ｖop2が三角波信号ＯＳＣよりも高い期間には、その出力信号Ｖcp2をハイベル信号とし、スイッチ素子Ｑ２のゲート信号Ｖg2がオン信号（ハイレベル信号）となるようにする。この動作波形を図４のＴc期間に信号波形Ｖg2として示す。ここで、徐々に１２Ｖ出力の電圧が上昇すると、オペアンプＯＰ２の出力Ｖop2は上昇し三角波信号ＯＳＣとの交差する期間が徐々に増加する。コンパレータＣＰ２の出力Ｖcp2はオペアンプＯＰ２の出力Ｖop2と三角波信号ＯＳＣとの交差する期間、ハイレベル電圧を出力するので、スイッチ素子Ｑ２のゲート信号Ｖg2であるオン信号を出力する。

なお、図４に示す期間Ｔaと期間Ｔbにおいては、オペアンプＯＰ２の出力Ｖop2は三角波信号ＯＳＣとの交差する期間がなく、スイッチ素子Ｑ２のゲート信号Ｖg2はオフ信号（ローレベル信号）のままとなる。

[0039] 昇降圧コンバータ１３ａの昇圧コンバータは、図３におけるコンパレータＣＰ２の出力信号Ｖg2がオン信号（ハイベル信号）としてスイッチ素子Ｑ２のゲートに供給されるとスイッチ素子Ｑ２がオンし、図６の電流ｉ３のように、１２Ｖ出力からリアクトルＬ１、スイッチ素子Ｑ２のループで電流が流れる。また、図３におけるコンパレータＣＰ２の出力信号Ｖg2がオフ信号（ローレベル信号）としてスイッチ素子Ｑ２のゲートに供給されるとスイッチ素子Ｑ２がオフし、リアクトルＬ１を流れていた電流は図６の電流ｉ４のように、負荷Ｌd2、リアクトルＬ１、ダイオードＤ１を通って、１２Ｖ出力の

電流が２４Ｖ出力側に回生電流として流れる。このときスイッチ素子Ｑ１はオフ状態を保っている。１２Ｖ出力の電圧が高くなるに従いスイッチ素子Ｑ２のオン期間の三角波信号ＯＳＣの１周期に占める割合が多くなるので、これに従い１２Ｖ出力から２４Ｖ出力に回生される電力の割合が多くなるように動作する。

[0040] 上記のように、昇圧、降圧コンバータの動作切り替えは、オペアンプＯＰ１、ＯＰ２の入力電圧Ｖcv1と電圧Ｖcv2の範囲内で切換が行われ、Ｖcv1とＶcv2に電位差があるため、昇圧コンバータ動作と降圧コンバータ動作が同時に行われることは無い。また、電圧Ｖcv1とＶcv2は、電圧レベルは異なるが、図３における第１の所定の電圧と第２の所定の電圧に相当する。

なお、図４における期間Ｔbは、スイッチ素子Ｑ１、スイッチ素子Ｑ２のいずれもオン・オフ動作しない期間である。

[0041] 通常、安定化出力は１次側にフィードバックを行っているので、安定した電圧が得られるが、負荷が急変するようなダイナミック負荷変動に対しては、フィードバック制御の制御遅れにより過渡的に電圧の落ち込みが生じる。この電圧落ち込みに対しても本実施例は有効に働き、電圧落ち込みを少なくすることができる。

[0042] 本実施例によれば、ダイナミック負荷変動の場合では、２４Ｖ出力電圧の電圧ディップは改善し、１２Ｖ出力電圧も２４Ｖ出力へ電圧回生によりクロスレギュレーションの影響による電圧精度を改善できる。図７に、２４Ｖ出力電流を１０%程度の軽負荷から１００%の定格負荷にステップ状に変化させたときの、スイッチング電源装置１（本発明を適用した本実施例）と本発明を適用していない従来技術（図１において昇降圧コンバータ１３ａを備えていないもの）の１２Ｖ出力電圧、２４Ｖ出力電圧の変化を示した。図７によれば、２４Ｖ出力電圧の負荷急変による過渡的な電圧落ち込みが改善されている。また、２４Ｖ負荷が軽負荷になった時点で１２Ｖ出力電圧の余剰電力の行き場がなくなるので、１２Ｖ出力電圧は少し上昇する影響は残るが、１２Ｖ出力電圧も２４Ｖ出力へ電力回生しているので、クロスレギュレーシ

ョンの影響による電圧精度の悪化を改善できる。

## 実施例 2

[0043] 次に、本発明に係る実施例２について説明する。本実施例は、図１に示したスイッチング電源装置１の昇降圧コンバータ１３ａに代えて図８の昇降圧コンバータ１３ｂのように構成したものである。ここで、実施例１における昇降圧コンバータ１３ａにおけるスイッチ素子Ｑ１はＰ型ＭＯＳＦＥＴであるのに対し、このスイッチ素子Ｑ１に相当する本実施例のスイッチ素子Ｑ２１はＮ型ＭＯＳＦＥＴとなっている点が異なっている。すなわち、ダイオードＤ３と２４Ｖ出力端子ＴＭ３の接続点にスイッチ素子Ｑ２１のドレイン端子が接続され、スイッチ素子Ｑ２１のソース端子がスイッチ素子Ｑ２のドレイン端子に接続され、スイッチ素子Ｑ２のソース端子が接地電位ＧＮＤ２に接続されている。また、スイッチ素子Ｑ２１、スイッチ素子Ｑ２のそれぞれには、スイッチ素子Ｑ２１、スイッチ素子Ｑ２の電流方向とは逆方向の電流を流すことのできるようにダイオードＤ１、Ｄ２が逆並列接続されている。ダイオードＤ１、Ｄ２はそれぞれスイッチ素子Ｑ２１、スイッチ素子Ｑ２の寄生ダイオードで代用してもよい。また、スイッチ素子Ｑ２１のソース端子とスイッチ素子Ｑ２のドレイン端子とが接続された接続点にはリアクトルＬ１の一方の端子が接続され、リアクトルＬ１の他方の端子は１２Ｖ出力端子ＴＭ４に接続されている。スイッチ素子Ｑ２１とスイッチ素子Ｑ２のゲートにはこれらをオン・オフ制御する２次側制御回路５ｂの制御端子がそれぞれ接続されている。また、実施例１における２次側制御回路５ａに対し、本実施例の２次側制御回路５ｂは構成が異なっている。なお、実施例２においても論理の組み換えによりスイッチ素子Ｑ２１をＰ型ＭＯＳＦＥＴとしてもよい。

[0044] 本実施例では、２４Ｖ出力電圧に対する１２Ｖ出力電圧の比率が低下した場合、図１１を参照して後で詳細に述べるが、昇降圧コンバータ１３ｂは、２４Ｖ出力ラインから１２Ｖ出力ラインへ不足電力を降圧して供給する（昇降圧コンバータ１３ｂの降圧コンバータ機能）。この様子を図２の上向き矢

印で示した。

また、２４Ｖ出力電圧に対する１２Ｖ出力電圧の比率が上昇した場合、これも図１２を参照して後で詳細に述べるが、昇降圧コンバータ１３ｂは、１２Ｖ出力ラインから２４Ｖ出力ラインへ過剰電力を昇圧して供給する（昇降圧コンバータ１３ｂの昇圧コンバータ機能）。この様子を図２の下向き矢印で示す。

[0045] 本実施例によれば、上記昇降圧コンバータ１３ｂの作用により、１２Ｖ出力電圧精度を、要求される電圧精度、例えば５％以内に納めることができる。

[0046] 図８は、昇降圧コンバータ１３ｂ、及びその昇降圧コンバータ１３ｂにおいてスイッチ素子Ｑ２１、スイッチ素子Ｑ２のオン・オフを制御している２次側制御回路５ｂの詳細な構成を示した図である。図８において、点線枠で示した部分が２次側制御回路５ｂを示している。２次側制御回路５ｂは、コンパレータ（比較器）ＣＰ１、ＣＰ２、基準電圧Ｖref2、三角波発信器ＯＳＣ、抵抗Ｒ２４、Ｒ２５、ドライバHdrなどから構成されている。

[0047] なお、図示していないが、スイッチ素子Ｑ２１、Ｑ２のオンオフ制御において、オンオフ切替時に前記スイッチ素子Ｑ２１、Ｑ２が同時にオンしないデッドタイム期間を設ける回路を備えることが好ましい。

[0048] 基準電圧Ｖref2の両端には抵抗Ｒ２４、Ｒ２５が直列に接続されている。したがって、抵抗Ｒ２４とＲ２５の接続点の電圧Ｖａｄｊは、基準電圧Ｖref2の電圧をＲ２４：Ｒ２５の比で分圧した電圧となる。そして、抵抗Ｒ２４とＲ２５の接続点はコンパレータＣＰ１の非反転入力端子と、コンパレータＣＰ２の反転入力端子に接続されている。

[0049] コンパレータＣＰ１の反転入力端子とコンパレータＣＰ２の非反転入力端子には三角波発信器ＯＳＣからの信号が入力されている。そしてコンパレータＣＰ１の出力端子は、コンパレータＣＰ１が出力する信号を、スイッチ素子Ｑ２１のソース端子を基準とする信号にレベルシフトするドライバHdrを介して、スイッチ素子Ｑ２１のゲート端子に接続され、コンパレータＣＰ２

の出力端子は、スイッチ素子Ｑ２のゲート端子に接続されている。

[0050] 二次側制御回路５ｂの動作を以下詳細に説明する。

図８に示したように、基準電圧Ｖref2と接地電位ＧＮＤ間に直列に接続された抵抗Ｒ２４、Ｒ２５により、抵抗Ｒ２４とＲ２５の接続点の電圧は、基準電圧Ｖref2の電圧をＲ２４：Ｒ２５の比で分圧した電圧Ｖａｄｊとして得られる。この電圧はコンパレータＣＰ１の非反転入力端子と、コンパレータＣＰ２の反転入力端子に入力され、三角波発信器ＯＳＣから入力された三角波信号と比較される。

[0051] 図９は２次側制御回路５ｂ内部の動作波形を示したものである。電圧Ｖａｄｊが三角波信号ＯＳＣより高い期間には、コンパレータＣＰ１の出力はハイレベルとなり、ドライバHdrを介してスイッチ素子Ｑ２１にゲート信号Ｖg21がオン信号として入力される。また、コンパレータＣＰ２の出力はローレベルとなり、スイッチ素子Ｑ２にゲート信号Ｖg2がオフ信号として入力される。電圧Ｖａｄｊが三角波信号ＯＳＣより低い期間には、コンパレータＣＰ１の出力はローレベルとなり、ドライバHdrを介してスイッチ素子Ｑ２１にゲート信号Ｖg21がオフ信号として入力される。また、コンパレータＣＰ２の出力はハイレベルとなり、スイッチ素子Ｑ２にゲート信号Ｖg2がオン信号として入力される。

[0052] 次に、このように動作する昇降圧コンバータ１３ｂの動作を以下詳細に説明する。また、より一般的な説明とするために、２つの出力のうち、出力電圧が高い方（図１では２４Ｖ出力）をＶｏ１とし、出力電圧が低いほう（図１では１２Ｖ出力）をＶｏ２として説明する。前述したようにスイッチ素子Ｑ２１とスイッチ素子Ｑ２は一定のデューティー比で交互にオン・オフを繰り返す。また、このデューティー比は抵抗Ｒ２４とＲ２５の比率により任意の値に設定可能である。このデューティー比は、Ｄｏｎ＝（Ｖｏ２／Ｖｏ１）となるように設定するとより効果的で、例えば出力電圧が２４Ｖと１２Ｖの場合、１２Ｖ／２４Ｖ＝５０％となるように抵抗Ｒ２４、Ｒ２５を設定する。このように、スイッチ素子Ｑ２１とスイッチ素子Ｑ２はＤｏｎ＝（Ｖｏ

２／Ｖｏ１）でオン・オフを繰り返しているものとする。

[0053] 以下、非安定化出力であるＶｏ２の出力電圧によって３つの状態に分けて説明する。またスイッチ素子Ｑ２１、Ｑ２およびダイオードＤ１、Ｄ２に発生する電圧降下は、出力電圧Ｖｏ１、Ｖｏ２に比べ非常に小さく、説明の簡略化のために無視して説明する。

[0054] まず、非安定化出力である出力Ｖｏ２が定格出力電圧（図１では１２Ｖ）となる負荷条件の場合の動作について説明する。

[0055] スイッチ素子Ｑ２１がオン状態で、スイッチ素子Ｑ２がオフ状態のとき、リアクトルＬ１には出力Ｖｏ１と出力Ｖｏ２の電圧の差、つまり（Ｖｏ１－Ｖｏ２）が印加される。昇降圧コンバータ１３ｂのスイッチング周波数の１周期をＴとすると、このときにリアクトルＬ１の電流リップルＩＬ１は、

ＩＬ１＝｛（Ｖｏ１－Ｖｏ２）／Ｌ１｝×Ｔ×（Ｖｏ２／Ｖｏ１）　・・・（１）

となる。

[0056] 次に、スイッチ素子Ｑ２１がオフ状態で、スイッチ素子Ｑ２がオン状態のとき、リアクトルＬ１には出力Ｖｏ２の電圧が発生する。このときのリアクトルＬ１の電流リップルＩＬ１′は

ＩＬ１′＝（Ｖｏ２／Ｌ１）×Ｔ×｛１－（Ｖｏ２／Ｖｏ１）｝　・・・（２）

となる。

[0057] （１）式、（２）式を整理すると、これら２つの式は同じ式となる。つまり、スイッチ素子Ｑ２１がオン状態で、スイッチ素子Ｑ２がオフ状態のときと、スイッチ素子Ｑ２１がオフ状態で、スイッチ素子Ｑ２がオン状態のときのリアクトルＬ１の電流リップルが同じであり、出力Ｖｏ１と出力Ｖｏ２の間で平均すると電力の移動がないと言える。

[0058] 図１０は、非安定化出力である出力Ｖｏ２の出力電圧が定格出力電圧の場合の昇降圧コンバータ１３ｂの動作波形を示した図である。図１０に示すように、リアクトルＬ１の電流は０Ａを中心にＶｏ２方向と、Ｖｏ１方向を行

き来し、その平均電流は０Ａとなる。

[0059] 次に、非安定化出力である出力Ｖｏ２が定格出力電圧Ｖｏ２より低い電圧Ｖｏ２ａとなる負荷条件の場合の動作について説明する。

スイッチ素子Ｑ２１がオン状態で、スイッチ素子Ｑ２がオフ状態のとき、リアクトルＬ１には出力Ｖｏ１と出力Ｖｏ２の電圧の差、つまり（Ｖｏ１－Ｖｏ２ａ）が印加される。このときのリアクトルＬ１の電流リップルＩＬ１ａは、

ＩＬ１ａ＝｛（Ｖｏ１－Ｖｏ２ａ）／Ｌ１｝×Ｔ×（Ｖｏ２／Ｖｏ１）・・・（３）

となる。

[0060] 次に、スイッチ素子Ｑ２１がオフ状態で、スイッチ素子Ｑ２がオン状態のとき、リアクトルＬ１には出力電圧Ｖｏ２ａが発生する。このときのリアクトルＬ１の電流リップルＩＬ１ａ′は、

ＩＬ１ａ′＝（Ｖｏ２ａ／Ｌ１）×Ｔ×｛１－（Ｖｏ２／Ｖｏ１）｝・・・（４）

となる。

[0061] ここで、（３）式を変形し、（４）式に代入し整理すると、

Ｔ／Ｌ１＝ＩＬ１ａ×Ｖｏ１／｛Ｖｏ２×（Ｖｏ１－Ｖｏ２ａ）｝ ・・・（３′）

ＩＬ１ａ′＝ＩＬ１ａ×｛Ｖｏ２ａ×（Ｖｏ１－Ｖｏ２）｝／｛Ｖｏ２×（Ｖｏ１－Ｖｏ２ａ）｝ ・・・（４′）

となり、Ｖｏ２＞Ｖｏ２ａであり、（４′）式の右辺は、分子が小さく分母が大きくなるのでＩＬ１ａ＞ＩＬ１ａ′が成り立つ。

[0062] つまり、スイッチ素子Ｑ２１がオン状態で、スイッチ素子Ｑ２がオフ状態のときのリアクトルＬ１の電流リップルが、スイッチ素子Ｑ２１がオフ状態で、スイッチ素子Ｑ２がオン状態のときのリアクトルＬ１の電流リップルより大きいことになり、出力Ｖｏ１から出力Ｖｏ２へ電力を供給する方向にリアクトルＬ１の電流が変化することになる。

[0063] 図１１は、非安定化出力である出力Ｖｏ２の出力電圧が定格出力電圧よりも低い場合の昇降圧コンバータ１３ｂの動作波形を示した図である。図１１に示すように、リアクトルＬ１の電流は出力Ｖｏ１から出力Ｖｏ２へ電力を供給する方向に偏ってくる。

[0064] 時刻ｔ２での出力Ｖｏ２はＶｏ２ａ電圧値にあり、出力Ｖｏ２は出力Ｖｏ１からの電力の供給により出力電圧が上昇し、定格出力電圧であるＶｏ２に近づいた時刻ｔ３のとき、リアクトルＬ１の電流リップルＩＬ１aとＩＬ１a′がつり合い安定動作となる。また、図２に示すように出力Ｖｏ２が定格出力電圧より低下する負荷条件は、安定化出力であるＶｏ１が軽負荷あるいは無負荷状態のときであるが、本発明の昇降圧コンバータ１３ｂの動作により非安定化出力Ｖｏ２に供給される電力は、安定化出力Ｖｏ１からみれば負荷として働くため、クロスレギュレーション特性を更に改善する方向に機能する。

[0065] 次に、非安定化出力である出力Ｖｏ２が定格出力電圧Ｖｏ２より高い電圧Ｖｏ２ｂとなる負荷条件の場合の動作について説明する。

[0066] スイッチ素子Ｑ２１がオン状態で、スイッチ素子Ｑ２がオフ状態のとき、リアクトルＬ１には出力Ｖｏ１と出力Ｖｏ２の電圧の差、つまり（Ｖｏ１－Ｖｏ２ｂ）が印加される。このときのリアクトルＬ１の電流リップルＩＬ１ｂは、

$$ＩＬ１ｂ＝｛（Ｖｏ１－Ｖｏ２ｂ）／Ｌ１｝×Ｔ×（Ｖｏ２／Ｖｏ１）\quad・・・（５）$$

となる。

[0067] 次に、スイッチ素子Ｑ２１がオフ状態で、スイッチ素子Ｑ２がオン状態のとき、リアクトルＬ１には出力Ｖｏ２ｂの電圧が発生する。このときのリアクトルＬ１の電流リップルＩＬ１ｂ′は、

$$ＩＬ１ｂ′＝（Ｖｏ２ｂ／Ｌ１）×Ｔ×｛１－（Ｖｏ２／Ｖｏ１）｝\quad・・・（６）$$

となる。

[0068] ここで（５）式を変形して、（６）式に代入し整理すると、

Ｔ／Ｌ１＝ＩＬ１ｂ×Ｖｏ１／｛Ｖｏ２×（Ｖｏ１－Ｖｏ２ｂ）｝ ・・・（５´）

ＩＬ１ｂ´＝ＩＬ１ｂ×｛Ｖｏ２ｂ×（Ｖｏ１－Ｖｏ２）｝／｛Ｖｏ２×（Ｖｏ１－Ｖｏ２ｂ）｝ ・・・（６´）

となり、Ｖｏ２＜Ｖｏ２ｂであり、（５´）式の右辺は、分子が大きく分母が小さくなるのでＩＬ１ｂ＜ＩＬ１ｂ´が成り立つ。

[0069] つまり、スイッチ素子Ｑ２１がオン状態で、スイッチ素子Ｑ２がオフ状態のときのリアクトルＬ１の電流リップルが、スイッチ素子Ｑ２１がオフ状態で、スイッチ素子Ｑ２がオン状態のときのリアクトルＬ１の電流リップルより小さいことになり、出力Ｖｏ２から出力Ｖｏ１へ電力を供給する方向にリアクトルＬ１の電流が変化することになる。

[0070] 図１２は、非安定化出力である出力Ｖｏ２の出力電圧が定格出力電圧よりも高い場合の昇降圧コンバータ１３ｂの動作波形を示した図である。図１２に示すように、リアクトルＬ１の電流は出力Ｖｏ２から出力Ｖｏ１へ電力を供給する向きに偏ってくる。

[0071] 時刻ｔ４の出力Ｖｏ２はＶｏ２ｂ電圧値にあり、出力Ｖｏ２は出力Ｖｏ１への電力の供給により、出力電圧が低下し、定格出力電圧であるＶｏ２に近づいた時刻ｔ５のとき、リアクトルＬ１の電流リップルＩＬ１ｂとＩＬ１ｂ´がつり合い安定動作となる。また、出力Ｖｏ２が定格出力電圧より上昇する負荷条件は、安定化出力であるＶｏ１の負荷が大きいほど顕著に現れるが、本発明の昇降圧コンバータ１３ｂの動作により非安定化出力Ｖｏ２から安定化出力Ｖｏ１に電力が供給されることにより、二次巻線Ｓ１から安定化出力Ｖｏ１へ供給される電力は軽減されるため、クロスレギュレーション特性を更に改善する方向に機能する。

## 実施例 3

[0072] 次に本発明の実施例３について説明する。図１３は本発明の実施例３にかかる昇降圧コンバータ１３ｃ、及びその昇降圧コンバータ１３ｃにおいてス

イッチ素子Ｑ２１、スイッチ素子Ｑ２のオン・オフを制御している２次側制御回路５ｃのさらに詳細な構成を示した図である。図１３において、点線枠で示した部分が２次側制御回路５ｃを示している。２次側制御回路５ｃは、図８の実施例２における２次側制御回路５ｂの抵抗Ｒ２４、Ｒ２５が、抵抗Ｒ３６、Ｒ３７、オペアンプＯＰ３１に置き換えられた構成となっている。

[0073] 非安定化出力であるＶｏ２の両端には抵抗Ｒ３６、Ｒ３７が直列に接続されている。したがって、抵抗Ｒ３６とＲ３７の接続点の電圧は、出力Ｖｏ２の電圧をＲ３６：Ｒ３７の比で分圧した電圧となる。そして、抵抗Ｒ３６とＲ３７の接続点はオペアンプＯＰ３１の反転入力端子に接続されている。

[0074] オペアンプＯＰ３１の非反転入力端子には基準電圧であるVref3が接続されている。そしてオペアンプＯＰ３１は、抵抗Ｒ３６とＲ３７の接続点の電圧と基準電圧Vref3を比較した誤差信号を電圧Ｖａｄｊ－ａとして出力し、コンパレータＣＰ１の非反転入力端子と、コンパレータＣＰ２の反転入力端子に入力する。それ以外の構成は図８に示す本発明の実施例２の２次側制御回路５と同じ構成なので説明は省略する。

[0075] 二次側制御回路５ｃの動作を以下詳細に説明する。

図１３に示したように、オペアンプＯＰ３１は非安定化出力Ｖｏ２の電圧を抵抗Ｒ３６、Ｒ３７で分圧した電圧と、基準電圧Vref3との誤差信号を電圧Ｖａｄｊ－ａとして出力する。この電圧はコンパレータＣＰ１の非反転入力端子と、コンパレータＣＰ２の反転入力端子に入力され、三角波発信器ＯＳＣから入力された三角波信号と比較される。実施例２と同様に、スイッチ素子Ｑ２１とスイッチ素子Ｑ２は電圧Ｖａｄｊ－ａの電圧に応じたデューティー比で交互にオン・オフを繰り返す。電圧Ｖａｄｊ－ａは抵抗Ｒ３６とＲ３７の接続点の電圧が基準電圧Vref3より高くなると低下し、低くなると上昇する。つまり、非安定化出力Ｖｏ２が上昇するとスイッチ素子Ｑ２１のオンデューティーが狭くなり、非安定化出力Ｖｏ１が低下するとスイッチ素子Ｑ２１のオンデューティーが広がる。

[0076] 図８に示す実施例２の２次側制御回路では、スイッチ素子Ｑ２１とスイッチ

素子Ｑ２のデューティー比は一定としていた。しかし実際には昇降圧コンバータ１３に流れる電流によりスイッチ素子Ｑ２１、Ｑ２、ダイオードＤ１、Ｄ２の電圧降下が生じるため、各スイッチ素子のオン期間にリアクトルＬ１に生じる電圧が異なってくる。また、スイッチ素子Ｑ２１とＱ２のオン・オフの切り替わり時には、両方の素子が同時にオンとなることを防ぐために、一般的には両方の素子がオフとなる期間が存在する。そのため実施例２の方法では、例えば５％などの電圧精度内にクロスレギュレーション特性を改善することは可能であるが、スイッチ素子Ｑ２１とスイッチ素子Ｑ２のデューティー比により設定した定格出力電圧に完全に制御することはできない。しかし図１３の実施例３によれば、非安定化出力であるＶｏ２の電圧を検出してスイッチ素子Ｑ２１とスイッチ素子Ｑ２のデューティー比を制御するため、より高精度のクロスレギュレーション特性を得ることができる。

## 実施例 4

[0077] 図１４は、本発明の実施例４を示したものである。図１４に示す本発明の実施例４の昇降圧コンバータ１３ｄの回路構成は、図１３に示す本発明の実施例３の昇降圧コンバータ１３ｃの回路構成に対して、２次側制御回路５ｃの基準電圧Ｖref3に代えて、出力電圧Ｖｏ１の両端に直列に接続された抵抗Ｒ４８、Ｒ４９の接続点がオペアンプＯＰ３１の非反転入力端子に接続されている２次側制御回路５ｄとなっている。それ以外はまったく同じ構成である。

[0078] 出力電圧Ｖｏ１と出力電圧Ｖｏ２の関係は、二次巻線Ｓ１と二次巻線（Ｓ１＋Ｓ２）の巻数比倍の電圧となることが理想的である。そのため、安定化出力Ｖｏ１の電圧が、電圧検出器６の検出精度のばらつきや、過負荷状態における出力電圧の垂下などにより変動した場合、二次巻線Ｓ１に発生する電圧もそれに比例して変動する。そのため、昇降圧コンバータ１３ｄの制御電圧（オペアンプＯＰ３１の非反転入力端子に入力する電圧）も出力Ｖｏ１の変動に合わせて変化させることにより、昇降圧コンバータ１３ｄが取り扱う電力を小さく抑えられる。

[0079] 図１４に示す本発明の実施例４における２次側制御回路５ｄのオペアンプＯＰ３１には、安定化出力Ｖｏ１の出力電圧を抵抗Ｒ４８、Ｒ４９で分圧した電圧と、非安定化出力Ｖｏ２の電圧を抵抗Ｒ３６、Ｒ３７で分圧した電圧が入力され、これら２つの電圧の誤差信号を電圧Ｖａｄｊ－ｂとして出力する。つまり、安定化出力Ｖｏ１の出力電圧が変動した場合、２次側制御回路５ｄの制御電圧も変動する構成となっている。Ｒ３７＝Ｒ４９＝ｒとした場合、抵抗Ｒ３６とＲ４８の関係を、トランスＴ１の２次巻線の巻数比Ｓ１：Ｓ２から求めると、

Ｒ４８＝｛Ｓ１×Ｒ３６＋（Ｓ１－Ｓ２）×ｒ｝／Ｓ２

とすることにより、二次巻線Ｓ１と二次巻線Ｓ２の巻数比と同じ比率で、出力電圧Ｖｏ１と出力電圧Ｖｏ２を制御することができる。

## 実施例 5

[0080] 次に本発明の実施例５について説明する。

上記本発明の実施例は、図１に示すように、出力Ｖｏ１と出力Ｖｏ２に間に、スイッチ素子Ｑ２１、スイッチ素子Ｑ２、リアクトルＬ１、２次側制御回路５ａ～５ｄなどからなる昇降圧コンバータ１３ａ～１３ｄが接続された構成で、これは従来から一般的に用いられていた降圧チョッパと同様の回路構成となっている。

[0081] 従来の降圧チョッパは、出力電圧が高い側の出力Ｖｏ１を降圧して出力Ｖｏ２に全電力を出力するため、出力Ｖｏ２の電力が大きい場合、降圧チョッパでの電力損失が大きくなり、高価なスイッチ素子やリアクトルが必要となる。それに対して上記実施例１～４の昇降圧コンバータ１３ａ～１３ｄは、非安定化出力の電力の過不足分のみを電力変換するため、取り扱う電力は非常に小さく、安価なスイッチ素子やリアクトルを使用することができる。

しかしながら、過負荷などの異常状態となった場合に非安定化出力を設定電圧に制御しようとした場合、昇降圧コンバータ１３ａ～１３ｄに流さなければならない電流が増大し、スイッチ素子の破損などを引き起こす恐れがある。

[0082] 図１５は、上記の問題を解決するための本発明の実施例５である。図１５に示す本発明の実施例５は、図１４に示す実施例４に対して、昇降圧コンバータ１３ｅのリアクトルＬ１とコンデンサＣ２の間に電流検出抵抗Ｒ５６が挿入され、２次側制御回路５ｅの構成が異なっている。

[0083] 抵抗Ｒ５６とコンデンサＣ２の接続点とＧＮＤ端子の間には、抵抗Ｒ５１、Ｒ５２、Ｒ５３が直列に接続されていて、抵抗Ｒ５１とＲ５２の接続点はコンパレータＣＰ１の反転入力端子に電圧Ｖａとして入力され、抵抗Ｒ５２とＲ５３の接続点はコンパレータＣＰ２の非反転入力端子に電圧Ｖｂとして入力されている。リアクトルＬ１と抵抗Ｒ５６の接続点とＧＮＤ端子の間には、抵抗Ｒ５４とＲ５５が直列に接続されていて、抵抗Ｒ５４とＲ５５の接続点はコンパレータＣＰ１の非反転入力端子とコンパレータＣＰ２の反転入力端子に電圧Ｖｃとして入力されている。

[0084] コンパレータＣＰ１の出力端子は立ち上がりエッジで状態遷移するＲＳフリップフロップＦＦのリセット入力端子Ｒに接続され、コンパレータＣＰ２の出力端子はＲＳフリップフロップＦＦのセット入力端子Ｓに入力されている。ＲＳフリップフロップＦＦの出力Ｑは信号をレベルシフトするドライバHdrを介してスイッチ素子Ｑ２１のゲート端子に接続され、出力-Ｑはスイッチ素子Ｑ２のゲート端子に接続されている。

[0085] 図１４に示す実施例４と同様に、出力電圧Ｖｏ２は抵抗Ｒ３６、Ｒ３７で分圧されてオペアンプＯＰ３１の反転入力端子に接続され、出力電圧Ｖｏ１は抵抗Ｒ４８、Ｒ４９で分圧されてオペアンプＯＰ３１の非反転入力端子に接続されている。そして、オペアンプＯＰ３１の出力端子は直列に接続された抵抗Ｒ５０とダイオードＤ７を介して、抵抗Ｒ５１とＲ５２の接続点に接続されている。ダイオードＤ７はアノード端子が抵抗Ｒ５１とＲ５２の接続点に接続される向きとなっている。

[0086] 以下、２次側制御回路５ｅの詳細な動作について説明する。

図１６は昇降圧コンバータ５ｅの動作波形を示したものである。

抵抗Ｒ５１とＲ５２の接続点の電圧Ｖａは出力電圧Ｖｏ２を（Ｒ５１）：

（Ｒ５２＋Ｒ５３）の比で分圧した電圧となり、抵抗Ｒ５２とＲ５３の接続点の電圧Ｖｂは出力電圧Ｖｏ２を（Ｒ５２＋Ｒ５３）：（Ｒ５１）の比で分圧した電圧で、電圧Ｖａよりも低い電圧となる。また抵抗Ｒ５４とＲ５５の接続点の電圧Ｖｃはリアクトル Ｌ１と抵抗Ｒ５６との接続点とＧＮＤ端子間の電圧を、Ｒ５４：Ｒ５５の比で分圧した電圧となる。抵抗Ｒ５１～Ｒ５５の抵抗値は、抵抗Ｒ５６の電圧降下がなく、抵抗Ｒ５１とＲ５２の接続点にダイオードＤ７が接続されていない場合、電圧Ｖｃが電圧Ｖａよりも数１００ｍＶ程度低くなるような抵抗値に設定されているものとする。

[0087] まず、非安定化出力Ｖｏ２が設定電圧であるＶｏ２より低い場合（図１６の期間１）、オペアンプＯＰ３１の出力はハイレベルとなる。オペアンプＯＰ３１の出力端子と抵抗Ｒ５１、Ｒ５２の接続点の間にはダイオードＤ７が接続されているので、抵抗Ｒ５１とＲ５２の接続点の電圧Ｖａ、および抵抗Ｒ５２とＲ５３の接続点の電圧Ｖｂへの影響はない。そのため上述の通り抵抗Ｒ５６の電圧降下がない場合には、電圧Ｖｃが電圧Ｖａより低い状態にある。

[0088] スイッチ素子Ｑ２１がオン状態の場合、リアクトル Ｌ１には出力Ｖｏ１から出力Ｖｏ２の方向に電流が流れ、抵抗Ｒ５６に電圧降下が発生し、これに合わせて電圧Ｖｃも上昇する。電圧Ｖｃが電圧Ｖａに達するとコンパレータＣＰ１の出力がハイとなり、ＲＳフリップフロップＦＦの出力が反転して、スイッチ素子Ｑ２１がオフに切り替わり、スイッチ素子Ｑ２がオンに切り替わる。スイッチ素子Ｑ２１がオフすると、リアクトル Ｌ１の電流はスイッチ素子Ｑ２を通り出力Ｖｏ２に放出され、リアクトル Ｌ１の電流は徐々に減少していく。それに伴い抵抗Ｒ５６の電圧降下も減少し、電圧Ｖｃも低下していく。電圧Ｖｃが電圧Ｖｂまで低下すると、コンパレータＣＰ２の出力がハイとなり、ＲＳフリップフロップＦＦの出力が反転して、スイッチ素子Ｑ２がオフに切り替わり、スイッチ素子Ｑ２１が再度オンに切り替わる。

[0089] 以上のように、昇降圧コンバータ１３ｅはスイッチ素子Ｑ２１のオン期間にリアクトル Ｌ１に流れる電流のピーク値と、スイッチ素子Ｑ２のオン期間

にリアクトルＬ１に流れる電流のピーク値により、スイッチ素子Ｑ２１、スイッチ素子Ｑ２のオン期間を決定することにより、図１４の実施例４と同様に、安定化出力Ｖｏ１から非安定化出力Ｖｏ２へ不足電力を供給する降圧コンバータの動作を実現することができる。また、抵抗Ｒ５１～Ｒ５５及び電流検出用の抵抗Ｒ５６の抵抗値により、出力Ｖｏ１から出力Ｖｏ２に流れる電流の最大値を制限することができるので、過負荷時などでも昇降圧コンバータ１３ｅに過大な電流が流れることがなく、安価なスイッチング素子などを使用することができる。

[0090] 次に、非安定化出力Ｖｏ２が設定電圧であるＶｏ２より高い場合（図１６の期間３）、オペアンプＯＰ３１の出力はローレベルとなる。オペアンプＯＰ３１の出力がローレベルとなると、抵抗Ｒ５０とダイオードＤ７を通して抵抗Ｒ５１、Ｒ５２の接続点から電流が引き抜かれる。抵抗Ｒ５１とＲ５２の接続点からオペアンプＯＰ３１へ電流が引き抜かれることにより、抵抗Ｒ５１とＲ５２の接続点の電圧Ｖａ、および抵抗Ｒ５２とＲ５３の接続点の電圧Ｖｂは低下する。抵抗Ｒ５０は、この状態において、抵抗Ｒ５６の電圧降下がない場合に、電圧Ｖｂが電圧Ｖｃよりも数１００ｍＶ程度低くなるような抵抗値に設定されているものとする。

[0091] スイッチ素子Ｑ２がオン状態の場合、リアクトルＬ１には出力Ｖｏ２の電圧が印加され、コンデンサＣ２からリアクトルＬ１の方向に電流が流れる。この電流により抵抗Ｒ５６に電圧降下が発生し、電圧Ｖｃが低下する。電圧Ｖｃが電圧Ｖｂに達するとコンパレータＣＰ２の出力がハイレベルとなり、ＲＳフリップフロップＦＦの出力が反転して、スイッチ素子Ｑ２がオフに切り替わり、スイッチ素子Ｑ２１がオンに切り替わる。スイッチ素子Ｑ２がオフすると、リアクトルＬ１の電流はスイッチ素子Ｑ２１を通り出力Ｖｏ２から出力Ｖｏ１に放出され、リアクトルＬ１の電流は徐々に減少していく。それに伴い抵抗Ｒ５６の電圧降下も減少し、電圧Ｖｃは上昇していく。電圧Ｖｃが電圧Ｖａに達すると、コンパレータＣＰ１の出力がハイレベルとなり、ＲＳフリップフロップＦＦの出力が反転して、スイッチ素子Ｑ２１がオフに

切り替わり、スイッチ素子Ｑ２が再度オンに切り替わる。

[0092] 以上のように、昇降圧コンバータ１３ｅはスイッチ素子Ｑ２のオン期間にリアクトルＬ１に流れる電流のピーク値と、スイッチ素子Ｑ２１のオン期間にリアクトルＬ１に流れる電流のピーク値により、スイッチ素子Ｑ２１、スイッチ素子Ｑ２のオン期間を決定することにより、図１４の実施例４と同様に、安定化出力Ｖｏ２から非安定化出力Ｖｏ１へ過剰電力を放出する昇圧コンバータの動作を実現することができる。また、抵抗Ｒ５１～Ｒ５５及びＲ５０、電流検出用の抵抗Ｒ５６の抵抗値により、スイッチ素子Ｑ２のオン期間に出力Ｖｏ２からリアクトルＬ１に流れる電流の最大値を制限することができるので、過負荷時などでも昇降圧コンバータ１３ｅに過大な電流が流れることがなく、安価なスイッチング素子などを使用することができる。

[0093] 非安定化出力Ｖｏ２が設定電圧であるＶｏ２である場合（図１６の期間２）、出力Ｖｏ２に電力の過不足がないため、オペアンプＯＰ３１によりリアクトルＬ１に流れる電流が０Ａとなるような電圧Ｖａおよび電圧Ｖｂに制御される。

[0094] 以上、本発明の上記実施例によれば、非安定化出力の電圧が降下、あるいは上昇したとき、昇降圧コンバータ１３ａ～１３ｅで安定化出力側と非安定化出力で電力の不足分、あるいは過剰分をやり取りするようにしたので、従来技術のような電力の損失を伴わない、電力効率のよいスイッチング電源装置を得ることができる。

また、本発明の上記実施例によれば、安定化出力の電圧と非安定化出力の電圧との大小関係が制約されない。すなわち、（安定化出力の電圧）＞（非安定化出力の電圧）の関係、あるいは（安定化出力の電圧）＜（非安定化出力の電圧）の関係でしか動作しないというような制約を生じない。したがって、また、２４Ｖ出力を安定化出力とし、１２Ｖ出力を非安定化出力としたが、その関係が逆でもあっても同様の効果が得られる。

また、本実施例によれば、静的な負荷はもとより、ダイナミック負荷変動に対しても安定化出力の過渡的な電圧変動を抑制して非安定化出力の出力電

圧を安定化させ、非安定化出力の電圧精度を高める効果がある。

また、本発明の実施例５によれば、昇降圧コンバータ１３ｅに流れる電流を制限することも可能であり、より安価なスイッチング素子、リアクトルで構成することが可能となる。

[0095] 以上、本発明を具体的な実施例で説明したが、これら実施例は例示であって、本発明はこれら実施例に限定されないことは言うまでも無い。

## 符号の説明

[0096] １・・・スイッチング電源装置

２・・・交流電源

３・・・全波整流ブリッジ

４・・・１次側制御回路

５ａ～５ｅ・・・２次側制御回路

６・・・電圧検出器

１１、１２・・・整流平滑回路

１３ａ～１３ｅ・・・昇降圧コンバータ

Ｔ１・・・トランス

Ｐ１・・・トランスＴ１の１次巻線

Ｓ１、Ｓ２・・・トランスＴ１の２次巻線

Ｐ２・・・トランスＴ１の３次巻線

Ｒ１～Ｒ１０・・・抵抗

Ｒ２４、Ｒ２５、Ｒ３６、Ｒ３７、Ｒ４８、Ｒ４９、Ｒ５０～Ｒ５６・・・抵抗

Ｃ１～Ｃ７、Ｃ９・・・コンデンサ

Ｌ１・・・リアクトル

Ｄ１～Ｄ７・・・ダイオード

Ｑ１、Ｑ２、Ｑ２１・・・スイッチ素子

Ｑ３・・・ＭＯＳＦＥＴ

ＰＣ・・・ホトカプラ

ＴＭ１、ＴＭ２・・・入力端子

ＴＭ３・・・２４Ｖ出力端子

ＴＭ４・・・１２Ｖ出力端子

ＧＮＤ・・・ＧＮＤ端子

ＧＮＤ１、ＧＮＤ２・・・接地電位

Ｌd1、Ｌd2・・・負荷

ＯＳＣ・・・三角波発振器

ＯＰ１、ＯＰ２、ＯＰ３１・・・オペアンプ（演算増幅器）

ＣＰ１、ＣＰ２・・・コンパレータ（比較器）

Ｖop1・・・オペアンプＯＰ１の出力

Ｖop2・・・オペアンプＯＰ２の出力

Ｖg1・・・スイッチ素子Ｑ１のゲート信号

Ｖg2・・・スイッチ素子Ｑ２のゲート信号

Ｖg21・・・スイッチ素子Ｑ２１のゲート信号

Ｖref1～Ｖref3・・・基準電圧

ＦＦ・・・ＲＳフリップフロップ

Ｈdr・・・ドライバ

# 請求の範囲

[請求項1] １次側に入力された交流電源を２次側の複数の直流電源に変換して出力するスイッチング電源装置において、
前記複数の直流電源のうち１つの直流電源は、その出力電圧を１次側にフィードバックして安定化する電圧安定化手段を有した安定化出力であり、
前記複数の直流電源のうち残りの他の直流電源は、その出力電圧を１次側にフィードバックする電圧安定化手段を有しない非安定化出力であり、
前記非安定化出力の出力電圧が第１の所定の電圧を下回ったとき前記安定化出力から電力を供し、前記非安定化出力の出力電圧が第２の所定の電圧を上回ったとき前記非安定化出力から前記安定化出力に電力を回生するコンバータを備えたことを特徴とするスイッチング電源装置。

[請求項2] 前記コンバータは、昇圧コンバータ機能と降圧コンバータ機能を有する昇降圧コンバータであり、且つ前記前記安定化出力の出力電圧は前記非安定化出力の出力電圧より高く設定され、
前記昇降圧コンバータは、
前記非安定化出力の出力電圧が前記第１の所定の電圧を下回ったとき降圧コンバータ機能により前記安定化出力の出力電圧を降圧して前記非安定化出力に電力を供給し、
前記非安定化出力の出力電圧が前記第２の所定の電圧を上回ったとき昇圧コンバータ機能により前記非安定化出力の出力電圧を昇圧して前記安定化出力に電力を回生することを特徴とする請求項１に記載のスイッチング電源装置。

[請求項3] 前記第１の所定の電圧と前記第２の所定の電圧は、前記非安定化出力の出力電圧精度が所定の精度になるように定めた電圧精度範囲内に設定され、且つ前記第２の所定の電圧は前記第１の所定の電圧に対し

て所定の電位差で高く設定されていることを特徴とする請求項１または請求項２のいずれか一項に記載のスイッチング電源装置。

[請求項4] １次側に入力された交流電源を２次側の複数の直流電源に変換して出力するスイッチング電源装置において、
前記複数の直流電源のうち１つの直流電源は、その出力電圧を１次側にフィードバックして安定化する電圧安定化手段を有した安定化出力であり、前記複数の直流電源のうち残りの他の直流電源は、その出力電圧を１次側にフィードバックする電圧安定化手段を有しない非安定化出力であり、前記安定化出力と前記非安定化出力の間には、交互にオン・オフを繰り返す第１のスイッチ素子、第２のスイッチ素子およびリアクトルを有する昇降圧コンバータが接続され、前記昇降圧コンバータは前記非安定化出力の出力電圧に応じて、前記安定出力と前記非安定出力間で電力の授受を切り替えることを特徴とするスイッチング電源装置。

[請求項5] 前記昇降圧コンバータは、前記安定化出力の出力電圧と、前記非安定化出力の出力電圧の比に対応した一定のデューティー比で前記第１のスイッチ素子、第２のスイッチ素子をオン・オフさせることを特徴とする請求項４に記載のスイッチング電源装置。

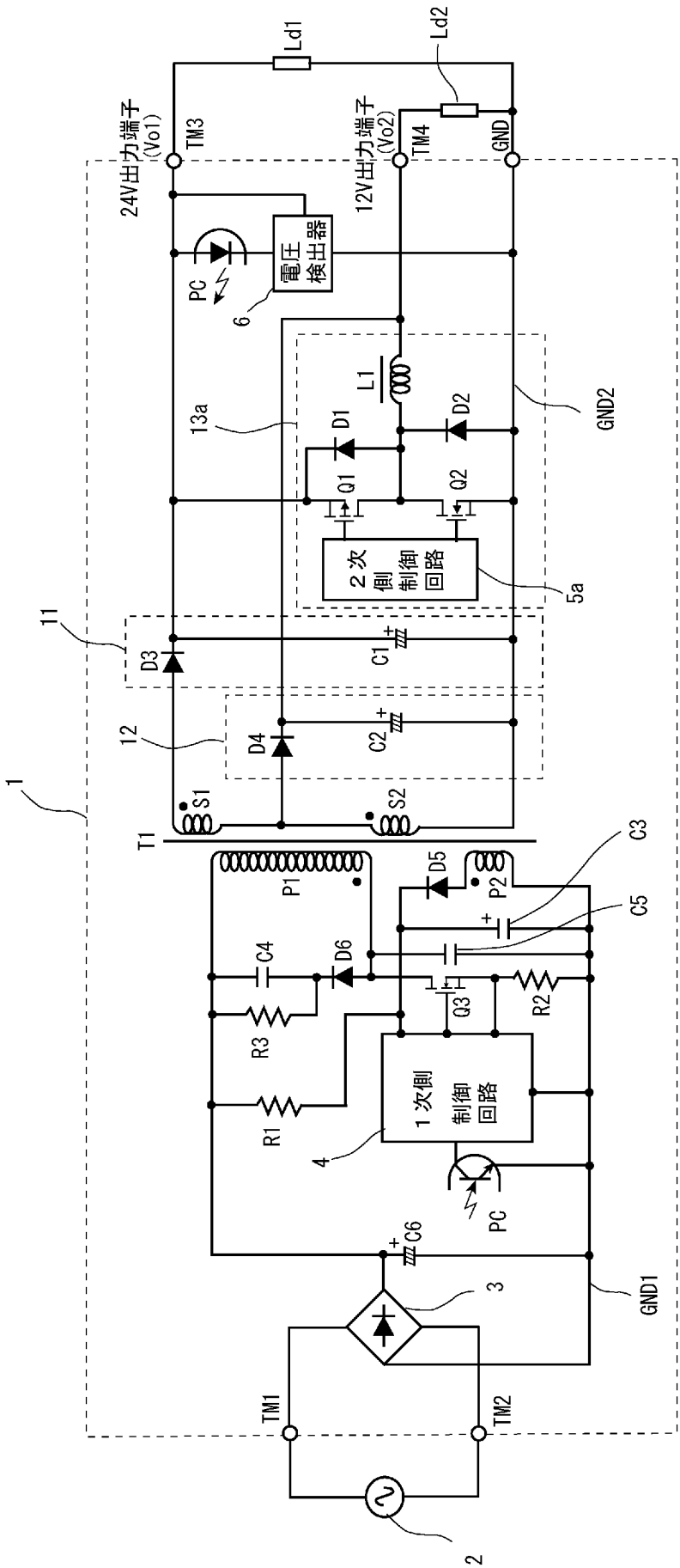
[請求項6] 前記昇降圧コンバータは、前記非安定化出力の出力電圧が、所定の電圧となるように前期第１のスイッチ素子、第２のスイッチ素子のデューティー比を制御することを特徴とする請求項４に記載のスイッチング電源装置。

[請求項7] 前記昇降圧コンバータは、前記リアクトルに流れる電流を検出する手段を備え、前記第１のスイッチ素子および第２のスイッチ素子のそれぞれのオン期間において、前記リアクトルに流れる電流を所定の電流値で制限することを特徴とする請求項４乃至６のいずれか一項に記載のスイッチング電源装置。

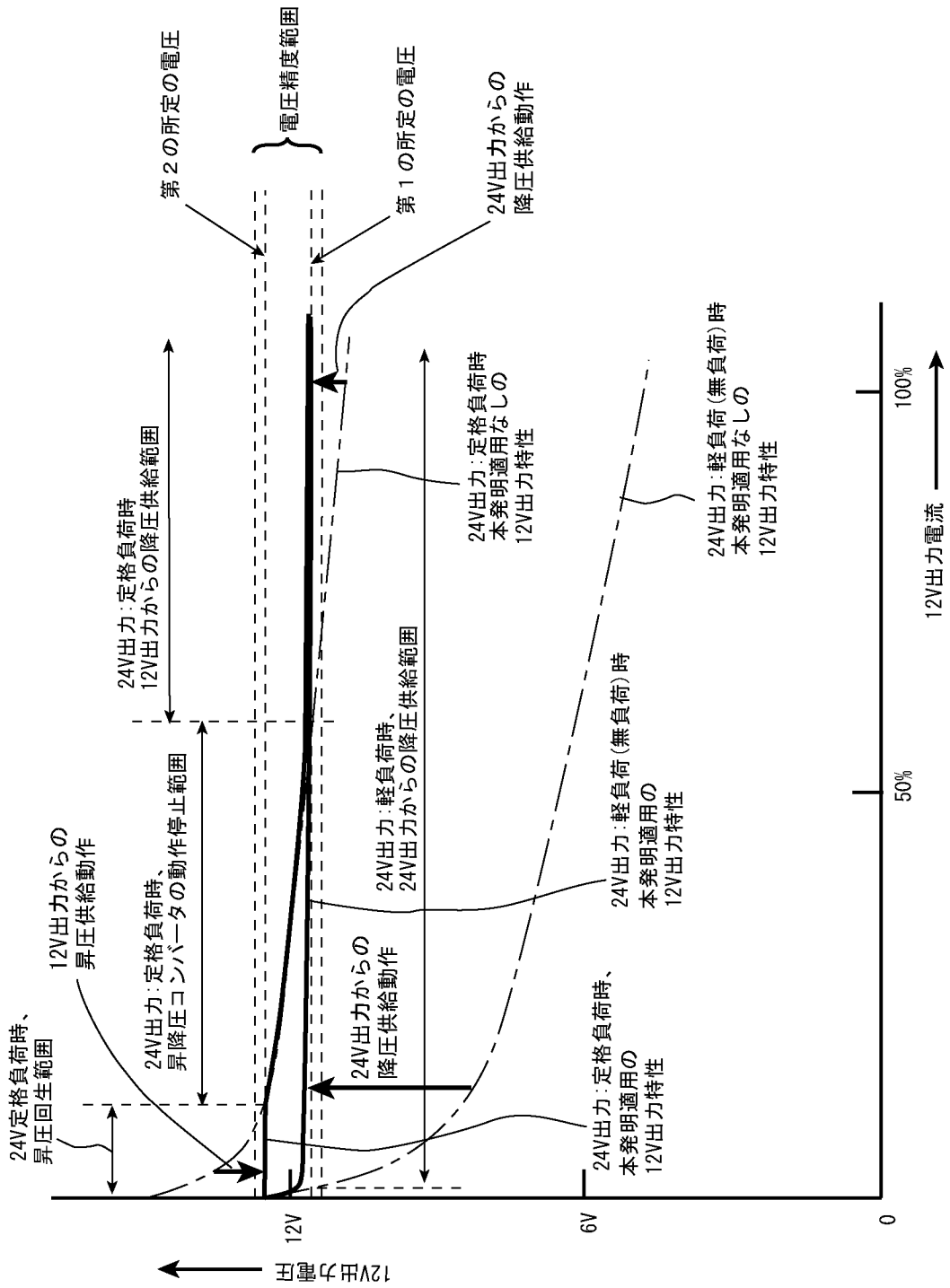
[請求項8] 前記昇降圧コンバータは、前記リアクトルに流れる電流を検出する

手段を備え、前記非安定化出力の出力電圧が所定の電圧となるように、前記第１のスイッチ素子および第２のスイッチ素子のそれぞれのオン期間において、前記リアクトルに流れる電流のピーク値を制御することを特徴とする請求項４乃至６のいずれか一項に記載のスイッチング電源装置。

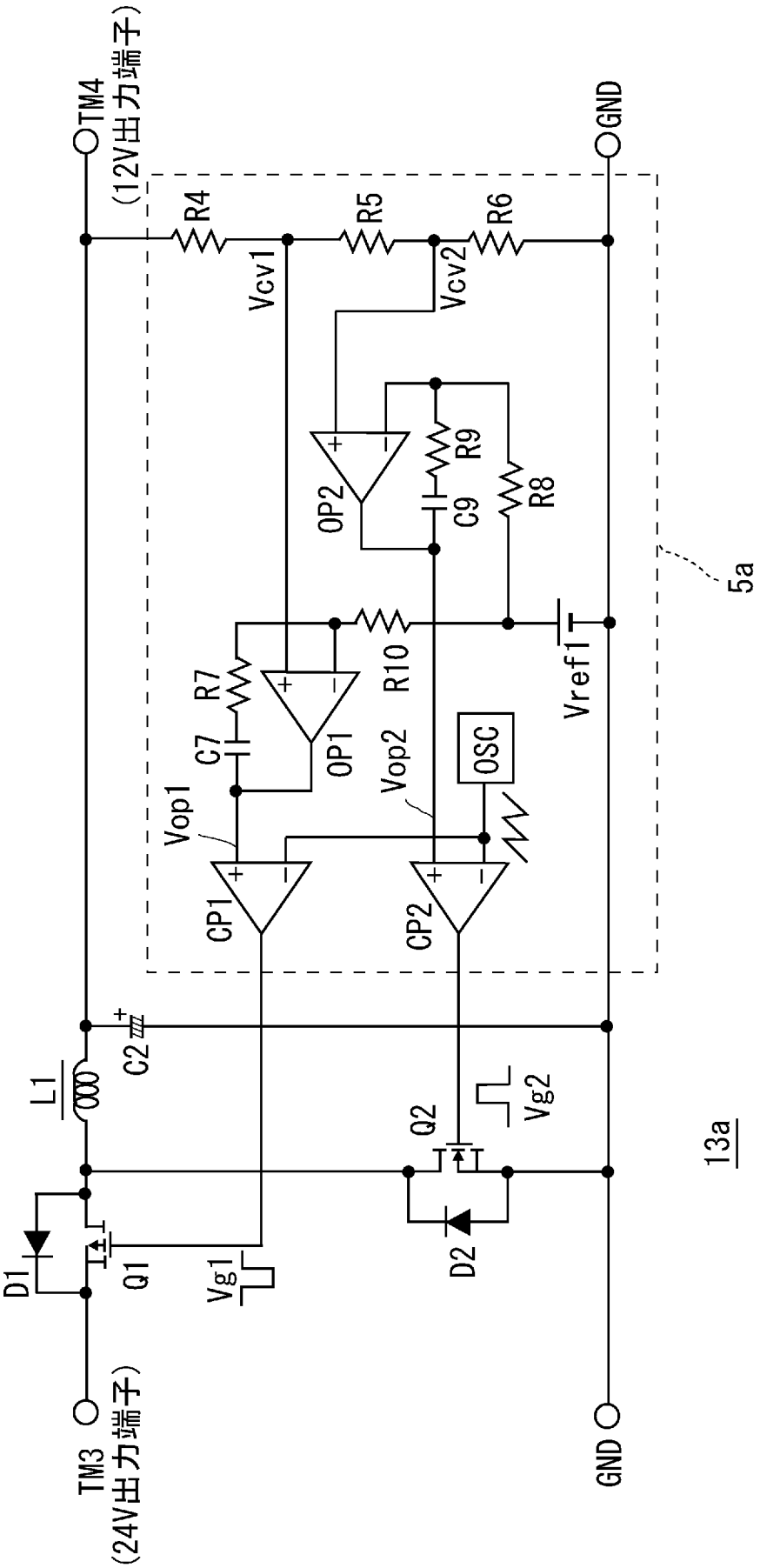
[図1]


Ld1
Ld2
24V出力端子
(Vo1)
TM3
12V出力端子
(Vo2)
TM4
GND
電圧検出器
PC
6
L1
D1
D2
13a
GND2
Q1
Q2
2次側制御回路
5a
11
D3
C1
12
D4
C2
1
S1
S2
T1
P1
D5
P2
C3
C5
C4
D6
Q3
R2
R3
R1
1次側制御回路
4
PC
C6
3
GND1
TM1
TM2
2

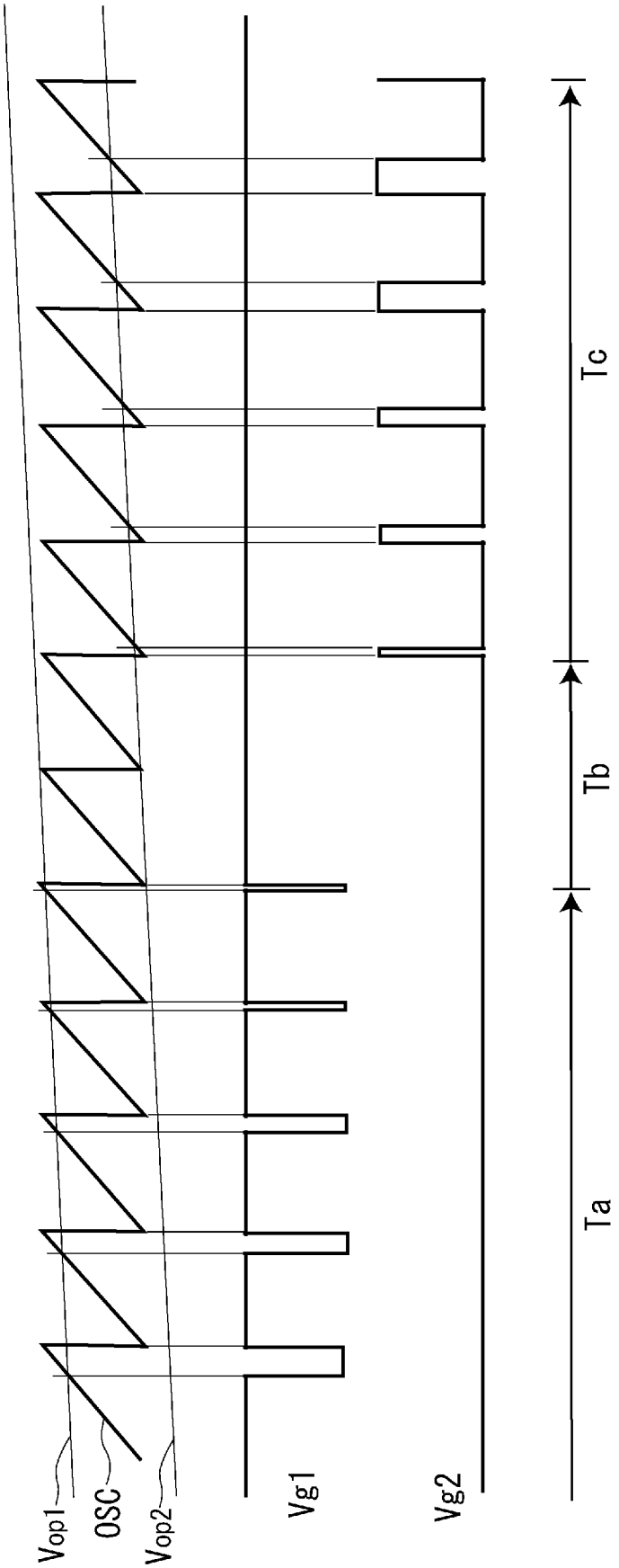
[図2]


第２の所定の電圧
電圧精度範囲
第１の所定の電圧
24V出力からの
降圧供給動作
24V出力：定格負荷時
12V出力からの降圧供給範囲
24V出力：定格負荷時
本発明適用なしの
12V出力特性
24V出力：軽負荷時、
24V出力からの降圧供給範囲
24V出力：軽負荷（無負荷）時
本発明適用なしの
12V出力特性
24V出力：軽負荷（無負荷）時
本発明適用の
12V出力特性
24V出力：定格負荷時、
本発明適用の
12V出力特性
24V出力からの
降圧供給動作
24V出力：定格負荷時、
昇降圧コンバータの動作停止範囲
12V出力からの
昇圧供給動作
24V定格負荷時、
昇圧回生範囲
12V出力電圧
12V
6V
0
50%
100%
12V出力電流

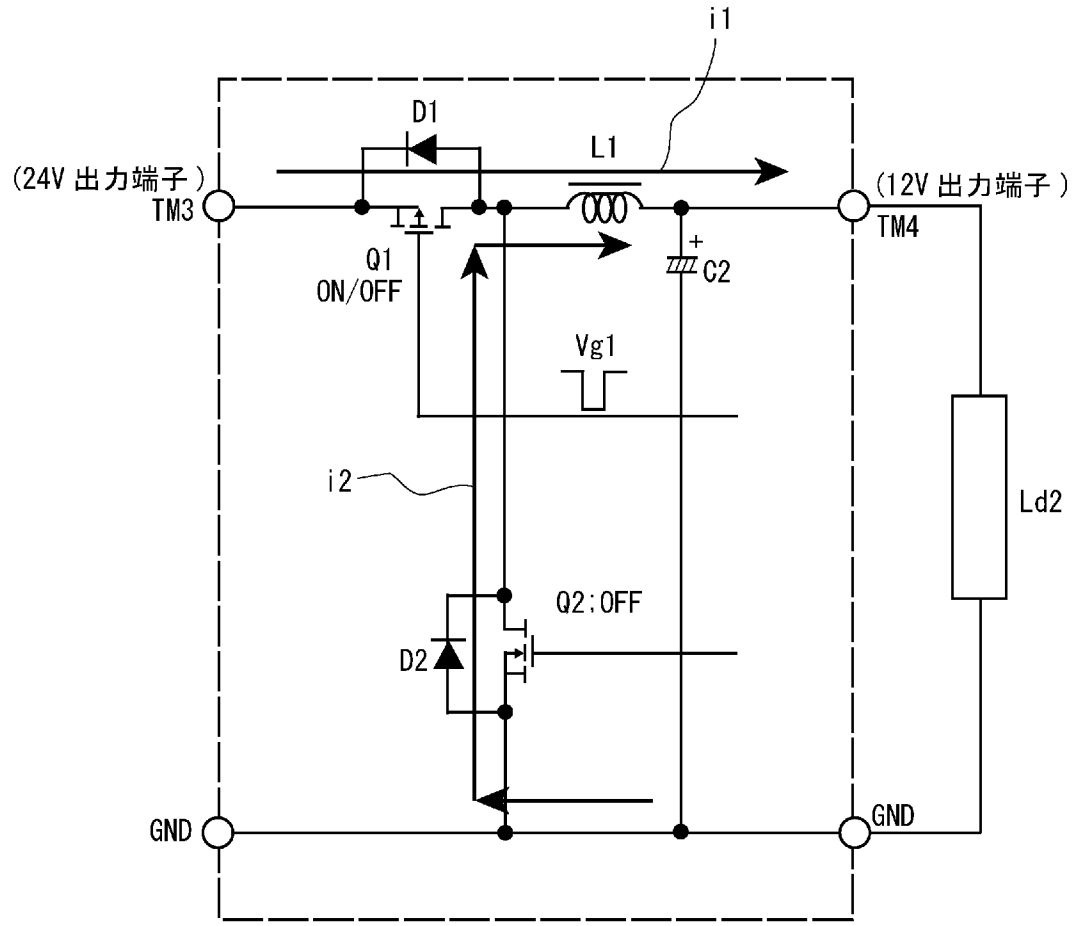
[図3]


TM4
(12V出力端子)
GND
R4
R5
R6
Vcv1
Vcv2
OP2
R9
C9
R8
5a
R10
Vref1
R7
C7
OP1
Vop2
OSC
Vop1
CP1
CP2
C2
L1
Q2
Vg2
13a
D1
Q1
Vg1
D2
TM3
(24V出力端子)
GND

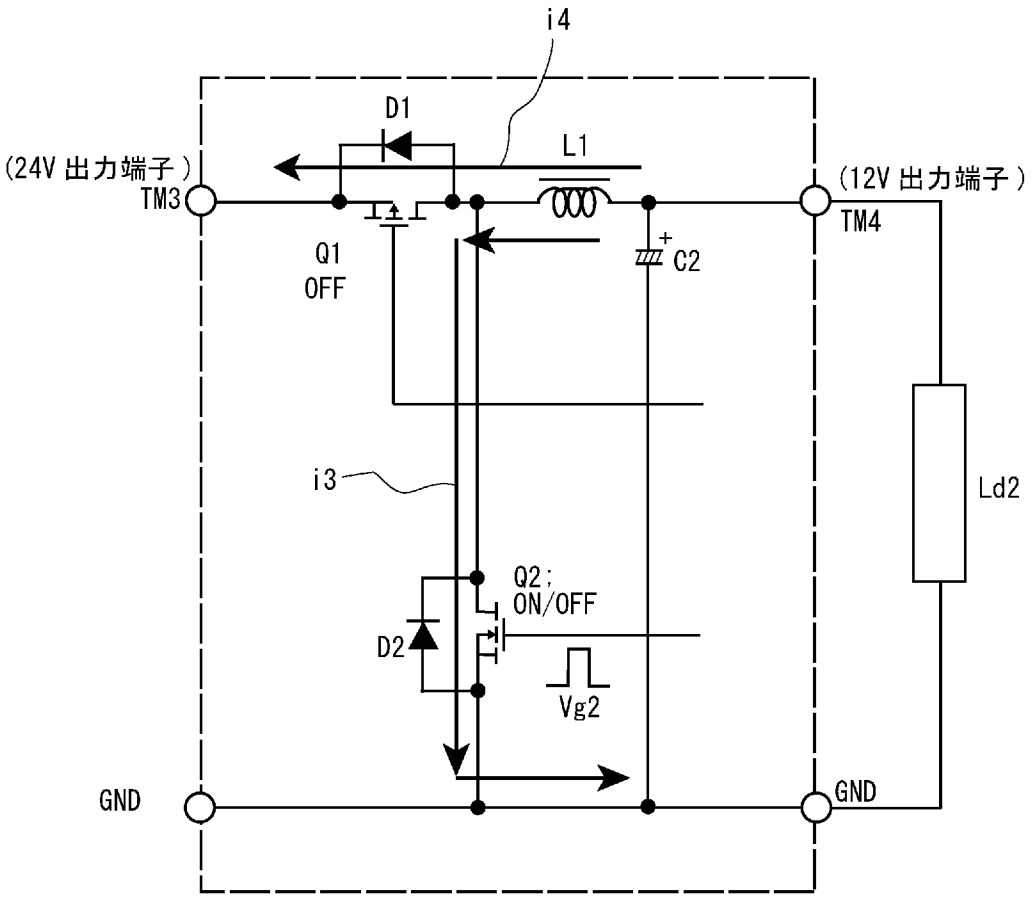
[図4]



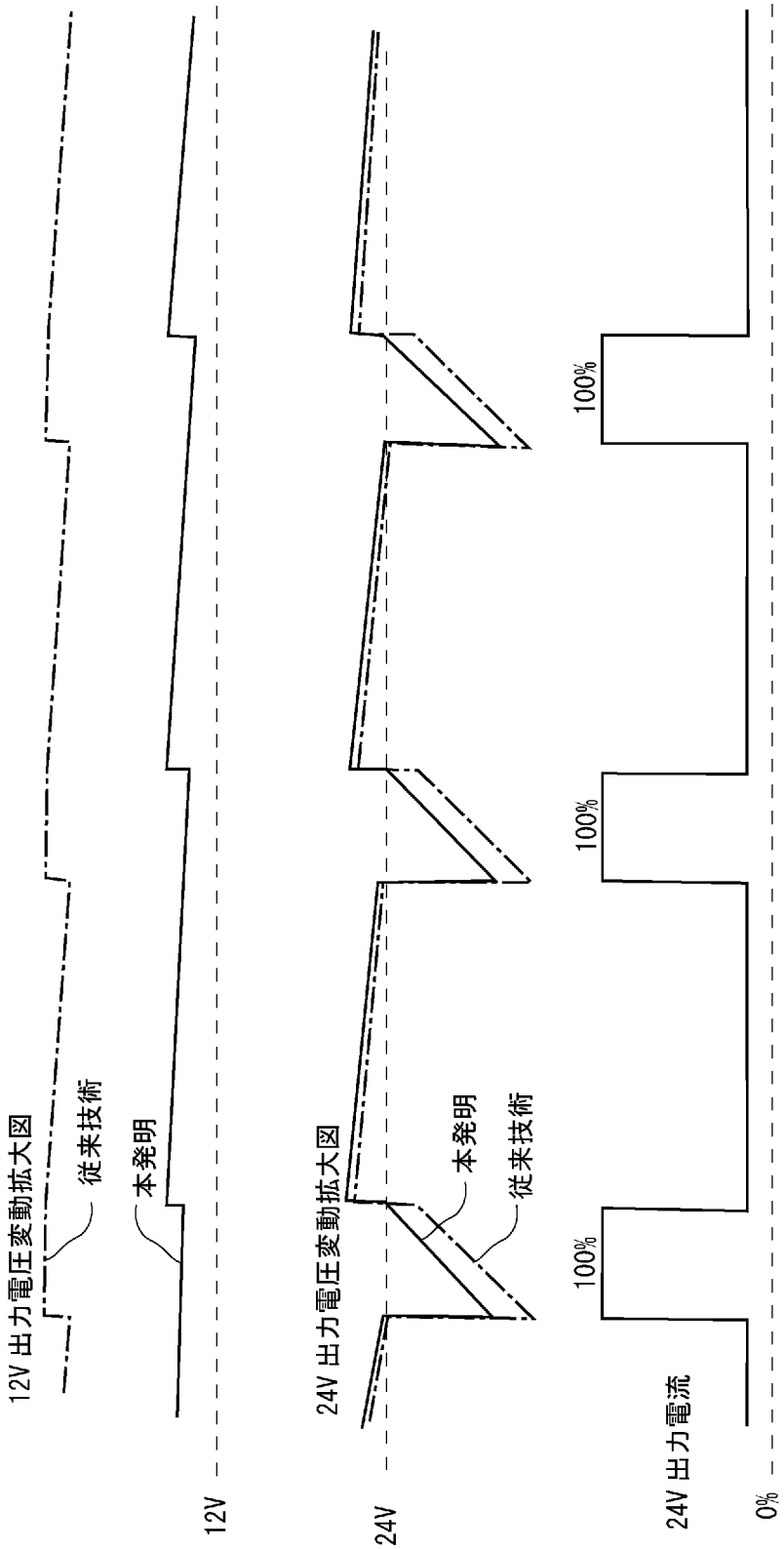
[図5]


i1
D1
L1
(24V 出力端子)
TM3
(12V 出力端子)
TM4
Q1
ON/OFF
C2
Vg1
i2
Ld2
Q2:OFF
D2
GND
GND

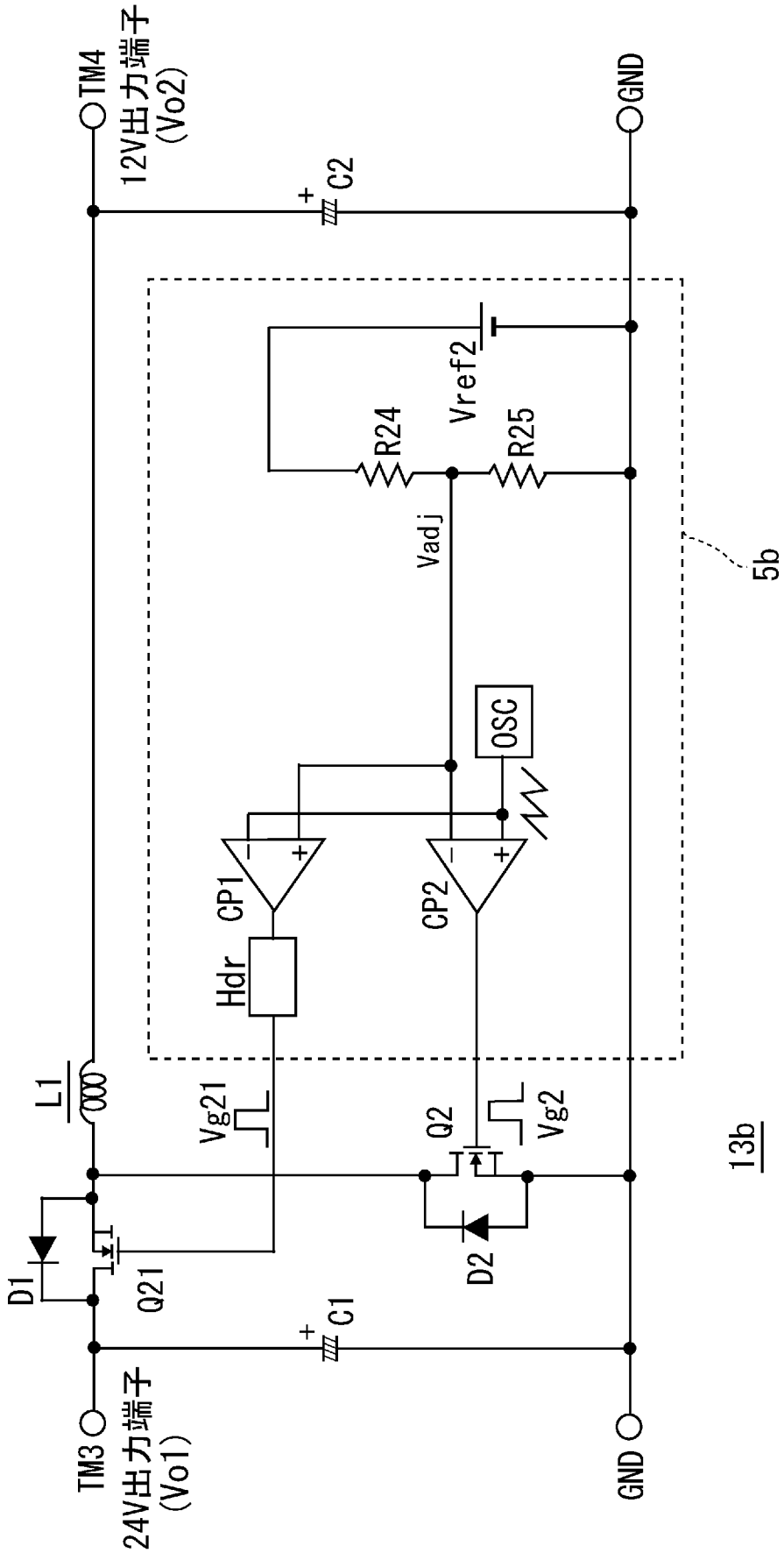
[図6]


i4
D1
L1
(24V 出力端子)
TM3
(12V 出力端子)
TM4
Q1
OFF
C2
i3
Ld2
Q2;
ON/OFF
D2
Vg2
GND
GND

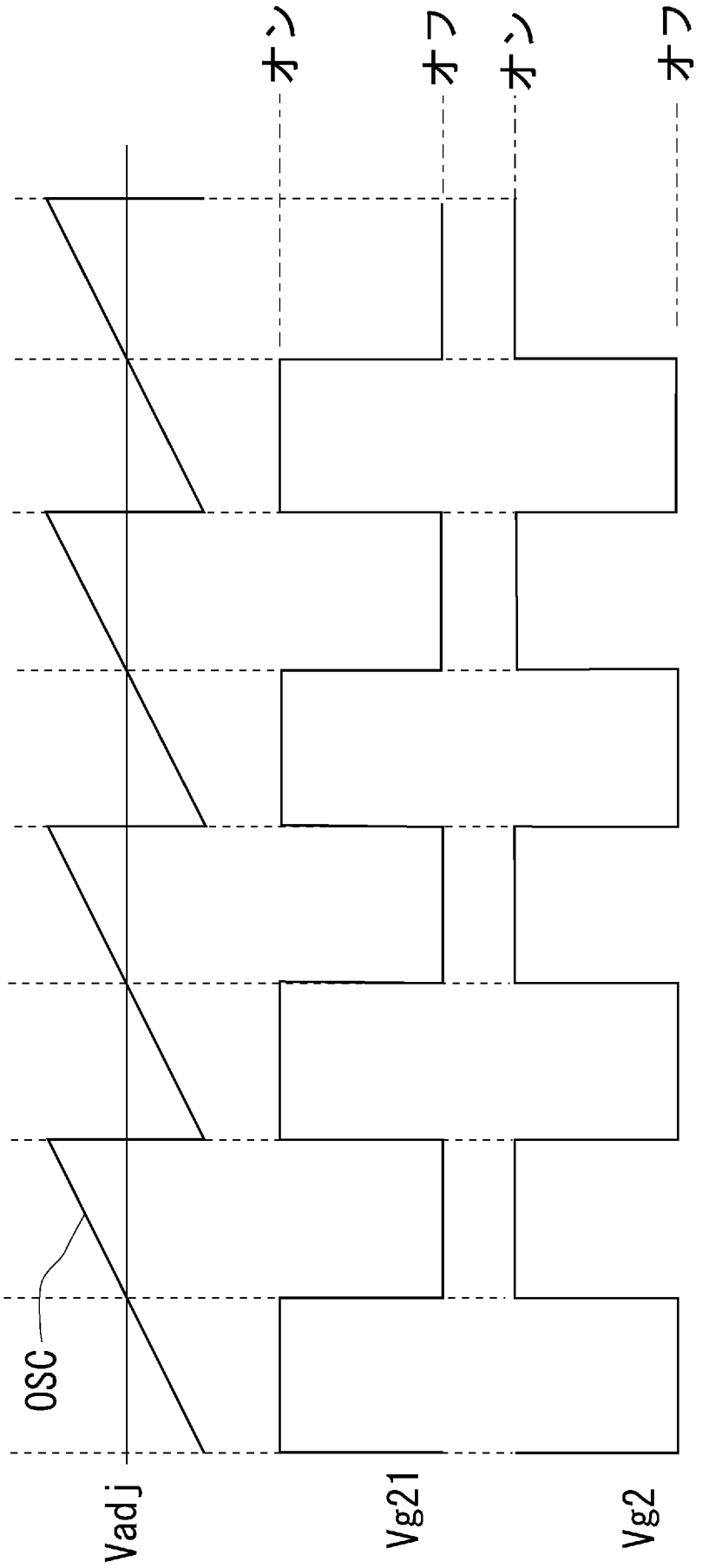
[図7]


12V 出力電圧変動拡大図
従来技術
本発明
12V
24V 出力電圧変動拡大図
本発明
従来技術
24V
100%
100%
100%
24V 出力電流
0%

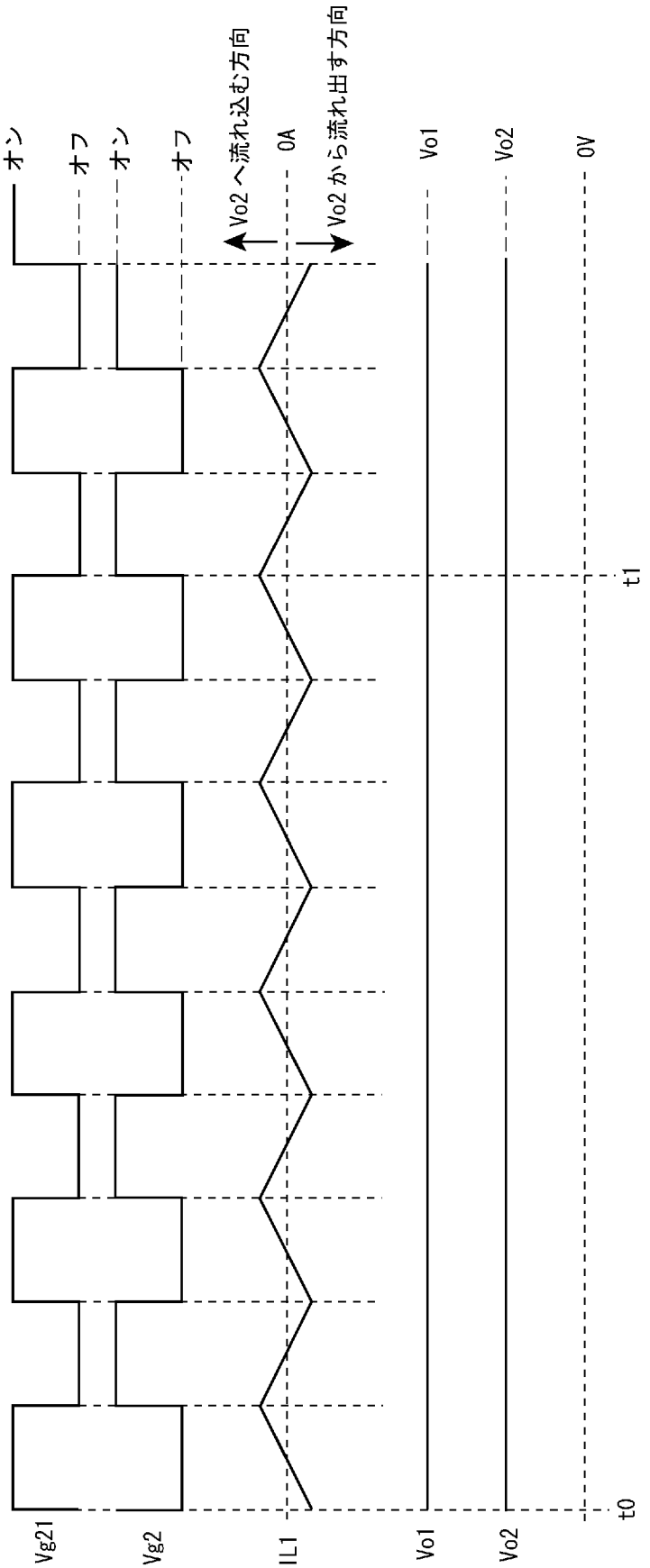
[図8]


TM4
12V出力端子
(Vo2)
GND
C2
Vref2
R24
R25
Vadj
5b
OSC
CP1
CP2
Hdr
L1
Vg21
Q2
Vg2
13b
D1
Q21
D2
C1
TM3
24V出力端子
(Vo1)
GND

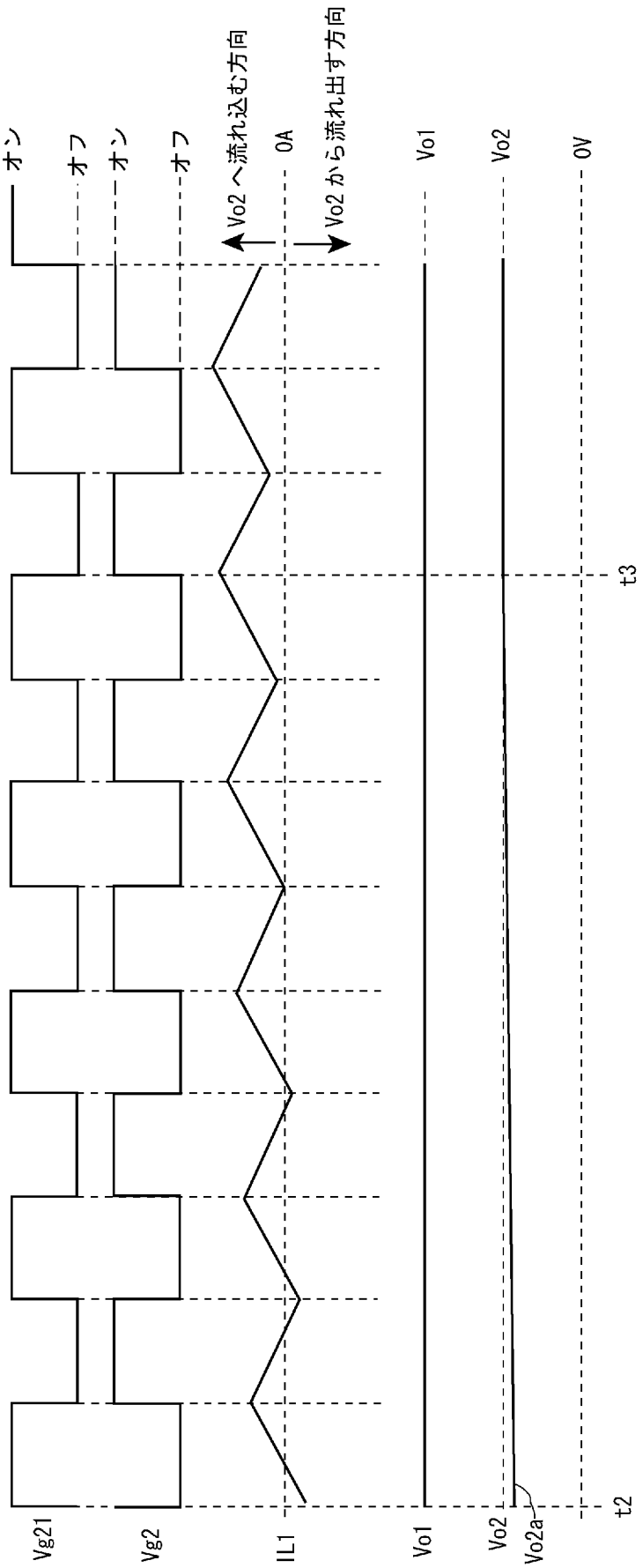
[図9]



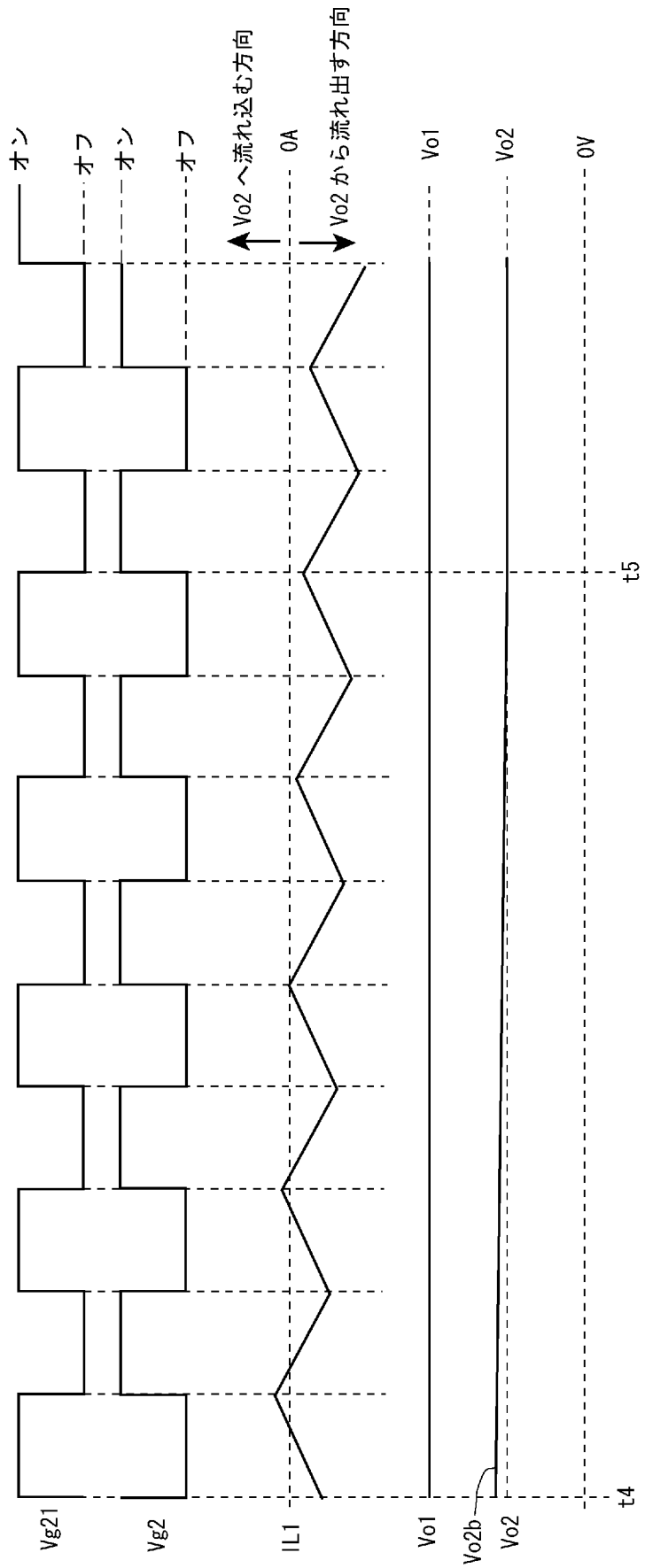
[図10]


オン
オフ
オン
オフ
Vo2へ流れ込む方向
0A
Vo2から流れ出す方向
Vo1
Vo2
0V
t1
t0
Vg21
Vg2
IL1
Vo1
Vo2

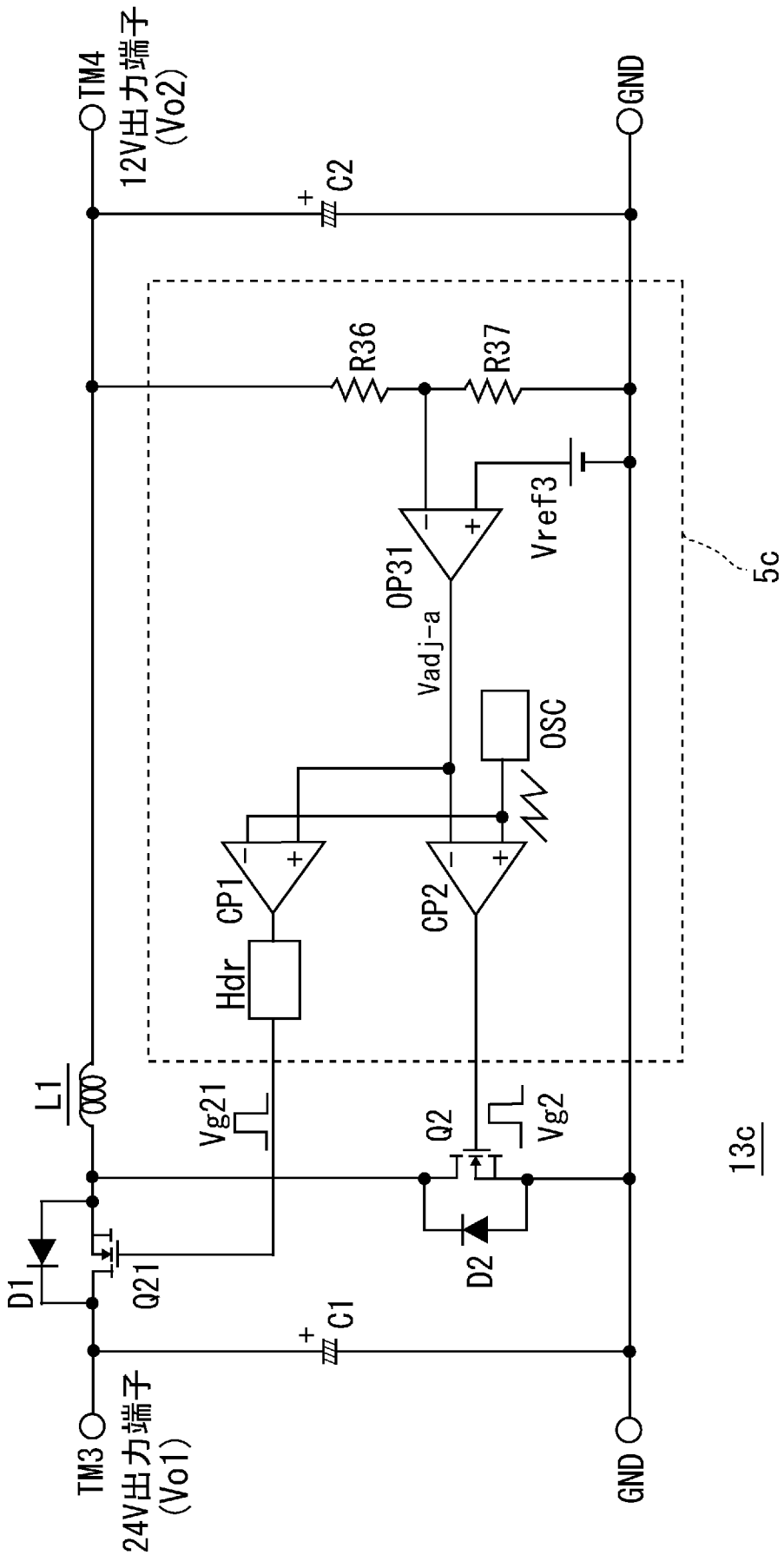
[図11]


オン
オフ
オン
オフ
Vo2へ流れ込む方向
0A
Vo2から流れ出す方向
Vo1
Vo2
0V
t3
t2
Vg21
Vg2
IL1
Vo1
Vo2
Vo2a

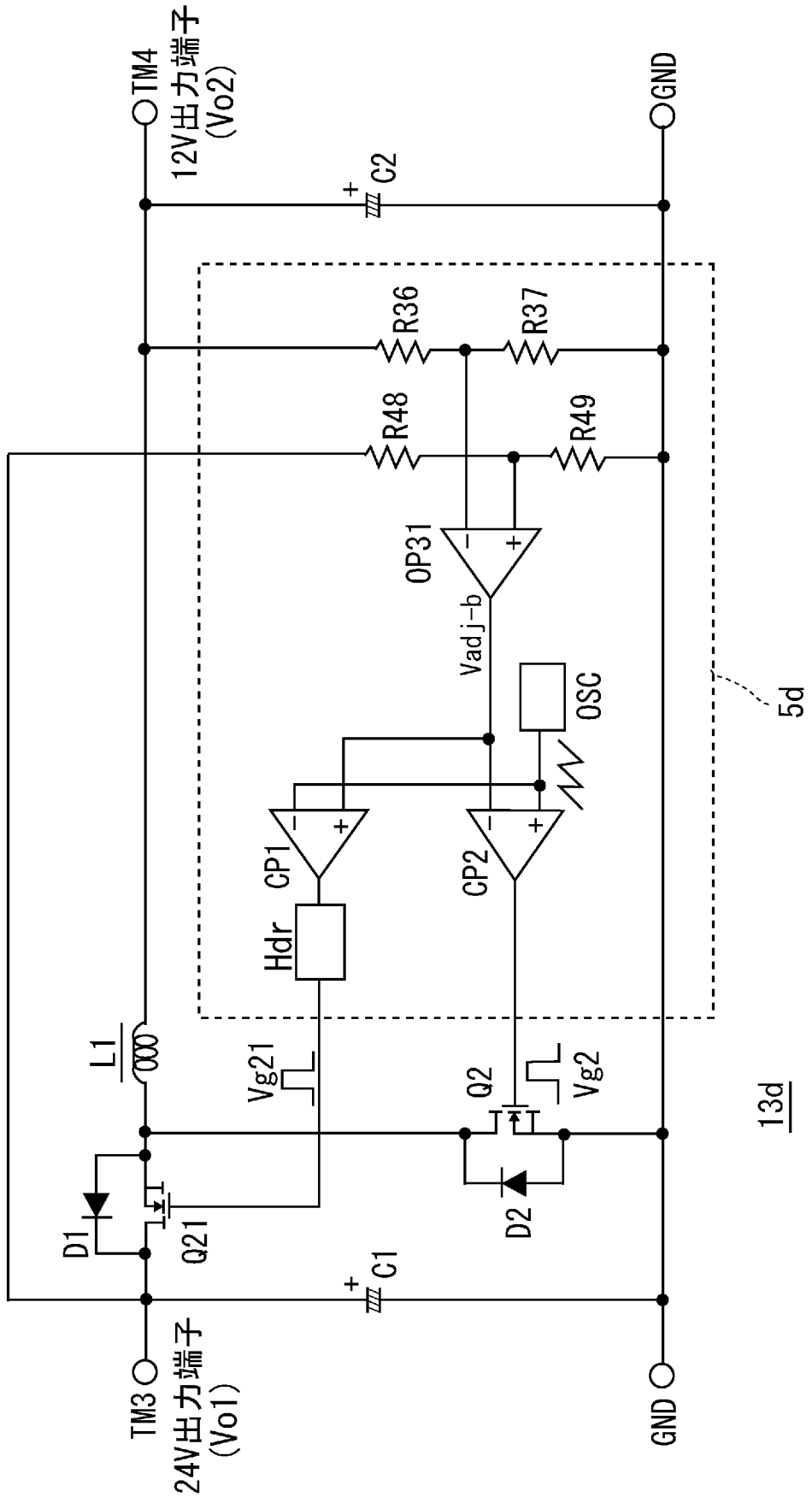
[図12]


オン
オフ
オン
オフ
Vo2へ流れ込む方向
0A
Vo2から流れ出す方向
Vo1
Vo2
0V
t5
t4
Vg21
Vg2
IL1
Vo1
Vo2b
Vo2

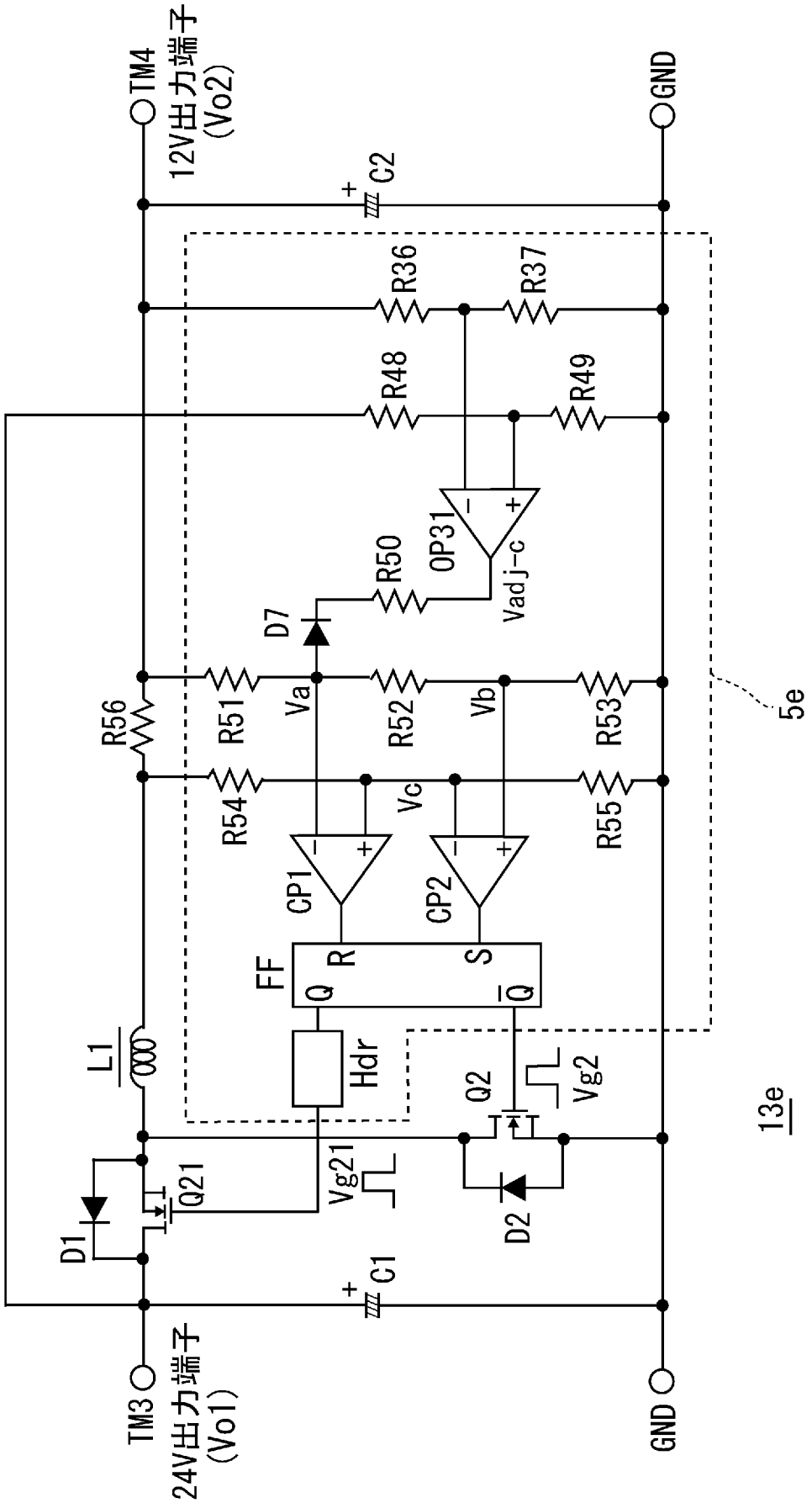
[図13]


TM4
12V出力端子
(Vo2)
GND
C2
R36
R37
Vref3
OP31
Vadj-a
5c
OSC
CP1
CP2
Hdr
L1
Vg21
Q2
Vg2
13c
D1
Q21
D2
C1
TM3
24V出力端子
(Vo1)
GND

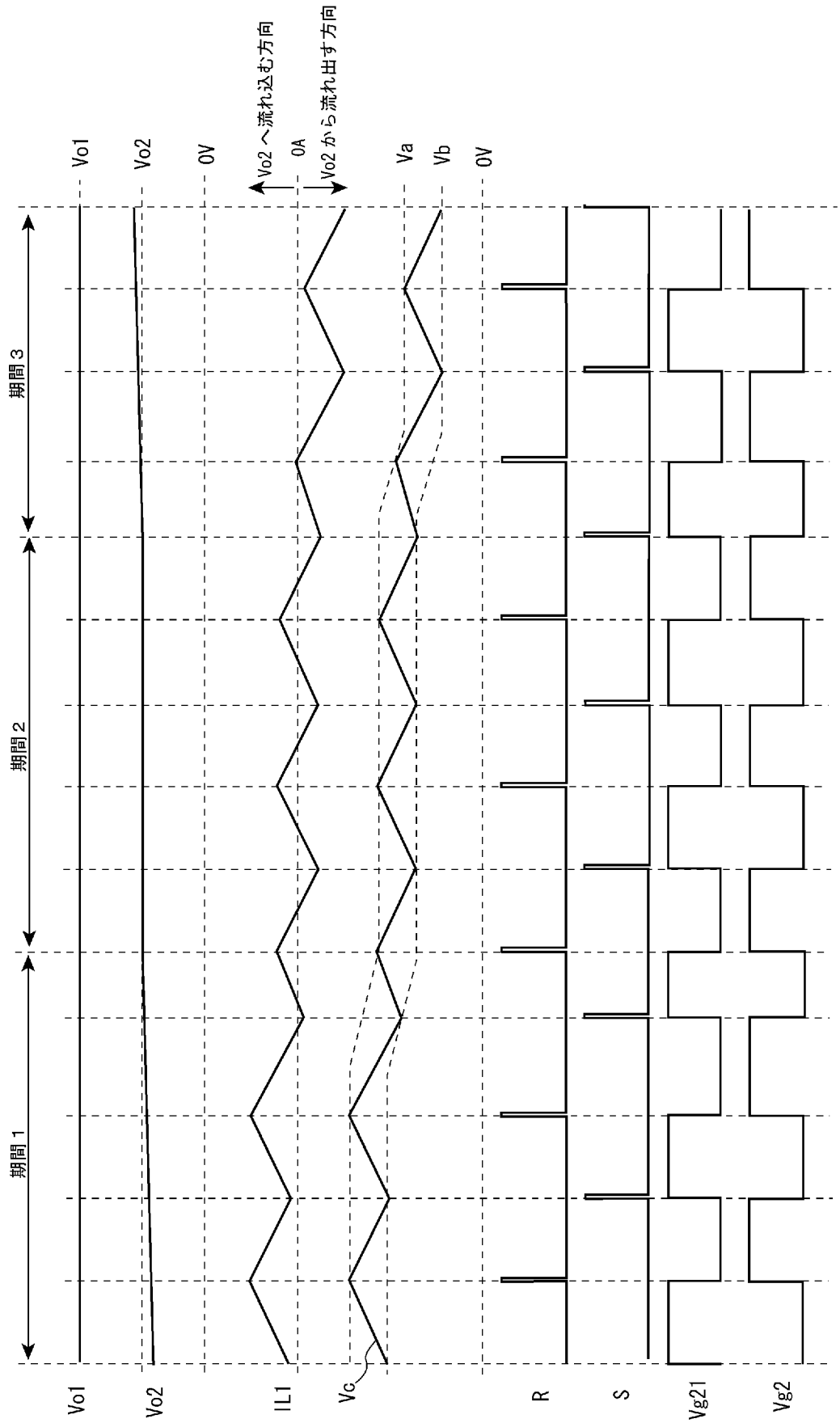
[図14]


TM4
12V出力端子
(Vo2)
GND
C2
R36
R37
R48
R49
OP31
Vadj-b
OSC
5d
CP1
CP2
Hdr
L1
Vg21
Q2
Vg2
13d
D1
Q21
D2
C1
TM3
24V出力端子
(Vo1)
GND

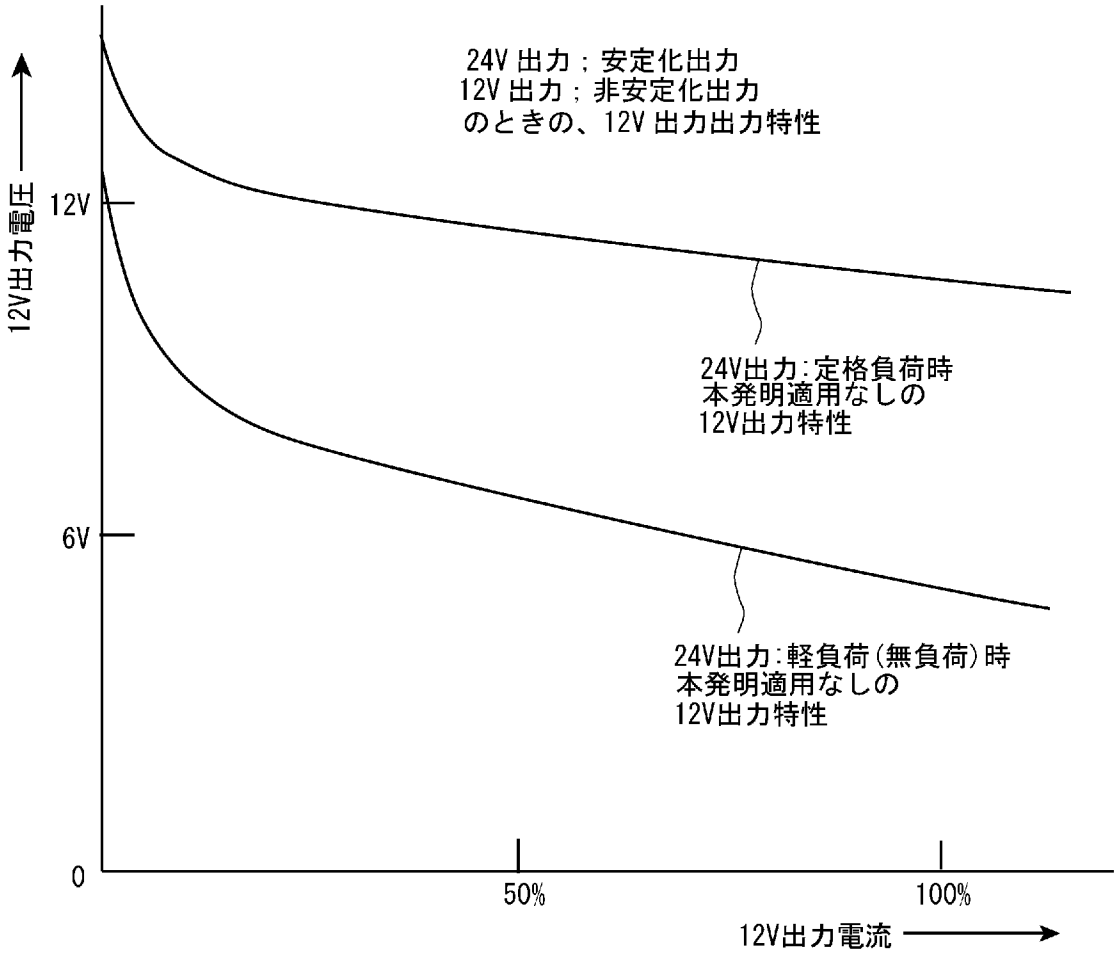
[図15]


TM4
12V出力端子
(Vo2)
GND
C2
R36
R37
R48
R49
OP31
Vadj-c
R50
D7
R56
R51
Va
R52
Vb
R53
5e
R54
Vc
R55
CP1
CP2
FF
R
S
Q
Q
L1
Hdr
Q2
Vg2
13e
Vg21
Q21
D1
D2
C1
TM3
24V出力端子
(Vo1)
GND

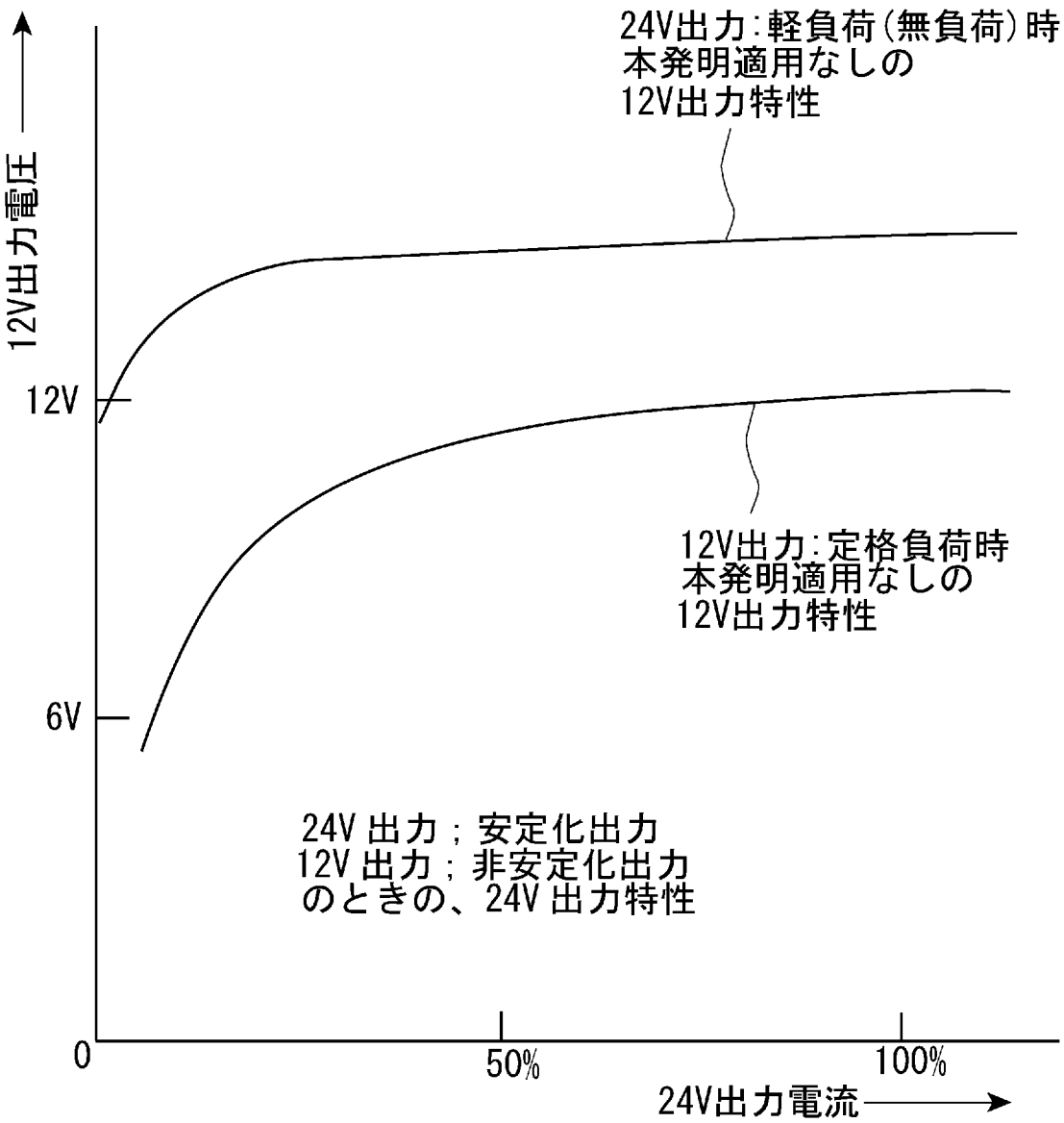
[図16]


Vo1
Vo2
0V
Vo2へ流れ込む方向
0A
Vo2から流れ出す方向
Va
Vb
0V
期間3
期間2
期間1
Vo1
Vo2
IL1
Vc
R
S
Vg21
Vg2

[図17]


24V 出力；安定化出力
12V 出力；非安定化出力
のときの、12V 出力出力特性
12V出力電圧
12V
6V
0
24V出力:定格負荷時
本発明適用なしの
12V出力特性
24V出力:軽負荷(無負荷)時
本発明適用なしの
12V出力特性
50%
100%
12V出力電流

[図18]


24V出力:軽負荷(無負荷)時
本発明適用なしの
12V出力特性
12V出力電圧
12V
12V出力:定格負荷時
本発明適用なしの
12V出力特性
6V
24V 出力 ; 安定化出力
12V 出力 ; 非安定化出力
のときの、24V 出力特性
0
50%
100%
24V出力電流

# INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/006954

A. CLASSIFICATION OF SUBJECT MATTER
*H02M3/28*(2006.01)i, *H02M3/155*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M3/28, H02M3/155

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

| | | | |
|---|---|---|---|
| Jitsuyo Shinan Koho | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2010 |
| Kokai Jitsuyo Shinan Koho | 1971-2010 | Toroku Jitsuyo Shinan Koho | 1994-2010 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y<br>A | Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 65358/1990(Laid-open No. 25477/1992)<br>(Oki Electric Industry Co., Ltd.),<br>28 February 1992 (28.02.1992),<br>specification, page 2, line 6 to page 13, line 17; fig. 1 to 2, 4<br>(Family: none) | 1-7<br>8 |

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 18 February, 2010 (18.02.10) | 02 March, 2010 (02.03.10) |
| Name and mailing address of the ISA/<br>Japanese Patent Office<br><br>Facsimile No. | Authorized officer<br><br>Telephone No. |

**INTERNATIONAL SEARCH REPORT**

International application No.
PCT/JP2009/006954

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y<br>A | Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 158846/1985(Laid-open No. 68491/1987)<br>(TDK Corp.),<br>28 April 1987 (28.04.1987),<br>specification, page 8, line 5 to page 10, line 16; fig. 1, 6<br>(Family: none) | 1-7<br>8 |
| Y<br>A | Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 17104/1990(Laid-open No. 111182/1991)<br>(Aiwa Co., Ltd.),<br>14 November 1991 (14.11.1991),<br>specification, page 5, line 15 to page 10, line 6; fig. 1<br>(Family: none) | 1-7<br>8 |
| Y<br>A | JP 7-115730 A (Fuji Electric Co., Ltd.),<br>02 May 1995 (02.05.1995),<br>paragraphs [0002] to [0003]; fig. 4<br>(Family: none) | 2-7<br>8 |

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００９／００６９５４

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02M3/28(2006.01)i, H02M3/155(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02M3/28, H02M3/155

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|---|---|
| 日本国実用新案公報 | １９２２－１９９６年 |
| 日本国公開実用新案公報 | １９７１－２０１０年 |
| 日本国実用新案登録公報 | １９９６－２０１０年 |
| 日本国登録実用新案公報 | １９９４－２０１０年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

| 引用文献のカテゴリー＊ | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| Y<br>A | 日本国実用新案登録出願 2-65358 号(日本国実用新案登録出願公開 4-25477 号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（沖電気工業株式会社）1992.02.28, 明細書２頁６行－１３頁１７行, 図１－２, ４（ファミリーなし） | 1-7<br>8 |
| Y<br>A | 日本国実用新案登録出願60-158846 号(日本国実用新案登録出願公開 62-68491 号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（ティーディーケイ株式会社）1987.04.28, 明細書８頁５行－１０頁１６行, 図１, ６（ファミリーなし） | 1-7<br>8 |

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

| | |
|---|---|
| 国際調査を完了した日<br>１８．０２．２０１０ | 国際調査報告の発送日<br>０２．０３．２０１０ |
| 国際調査機関の名称及びあて先<br>日本国特許庁（ＩＳＡ／ＪＰ）<br>郵便番号１００－８９１５<br>東京都千代田区霞が関三丁目４番３号 | 特許庁審査官（権限のある職員）　３Ｖ　９１５０<br>安池　一貴<br>電話番号　０３－３５８１－１１０１　内線　３３５８ |

Ｃ（続き）．　関連すると認められる文献

| 引用文献のカテゴリー＊ | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| Y<br>A | 日本国実用新案登録出願 2-17104 号(日本国実用新案登録出願公開 3-111182 号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（アイワ株式会社）1991.11.14，明細書５頁１５行－１０頁６行，図１（ファミリーなし） | 1-7<br>8 |
| Y<br>A | JP 7-115730 A（富士電機株式会社）1995.05.02，段落【0002】－【0003】，図４（ファミリーなし） | 2-7<br>8 |