

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6762955号  
(P6762955)

(45) 発行日 令和2年9月30日 (2020.9.30)

(24) 登録日 令和2年9月11日 (2020.9.11)

(51) Int. Cl.	F I
<b>H O 4 B 1/525 (2015.01)</b>	H O 4 B 1/525
<b>H O 4 B 15/02 (2006.01)</b>	H O 4 B 15/02
<b>H O 4 B 7/005 (2006.01)</b>	H O 4 B 7/005

請求項の数 12 (全 35 頁)

(21) 出願番号	特願2017-547999 (P2017-547999)	(73) 特許権者	595020643
(86) (22) 出願日	平成28年3月4日 (2016.3.4)		クゥアルコム・インコーポレイテッド
(65) 公表番号	特表2018-511996 (P2018-511996A)		Q U A L C O M M I N C O R P O R A T E D
(43) 公表日	平成30年4月26日 (2018.4.26)		アメリカ合衆国、カリフォルニア州 9 2
(86) 国際出願番号	PCT/US2016/021019		1 2 1 - 1 7 1 4、サン・ディエゴ、モア
(87) 国際公開番号	W02016/148948		ハウス・ドライブ 5 7 7 5
(87) 国際公開日	平成28年9月22日 (2016.9.22)	(74) 代理人	100108855
審査請求日	平成31年2月6日 (2019.2.6)		弁理士 蔵田 昌俊
(31) 優先権主張番号	14/658,047	(74) 代理人	100109830
(32) 優先日	平成27年3月13日 (2015.3.13)		弁理士 福原 淑弘
(33) 優先権主張国・地域又は機関	米国 (US)	(74) 代理人	100158805
			弁理士 井関 守三
		(74) 代理人	100112807
			弁理士 岡田 貴志

最終頁に続く

(54) 【発明の名称】 アナログ干渉除去のためのロバスト係数計算

(57) 【特許請求の範囲】

【請求項 1】

干渉除去のための方法であって、  
 送信信号を受信するために受信機を使用することと、  
 係数の第 1 のセットを使用して第 1 のコスト関数値を計算することと、  
 第 1 の係数制御アルゴリズムを使用して係数の第 2 のセットを計算することと、  
 係数の前記第 2 のセットを使用して第 2 のコスト関数値を計算することと、  
 比較結果を与えるために前記第 1 のコスト関数値と前記第 2 のコスト関数値を比較することと、

前記干渉除去のために係数の前記第 1 のセットを適用するか前記第 2 のセットを適用するかを決定するために前記比較結果を使用することと、

基準信号をフィルタ処理するために係数の前記第 2 のセットまたは前記第 1 のセットのうちの 1 つを適用し、前記干渉除去のために前記受信された送信信号から前記フィルタ処理された基準信号を差し引くことと、

前記第 2 のコスト関数値が前記第 1 のコスト関数値より小さいことを前記比較結果が与える場合、第 2 の係数制御アルゴリズムを使用して係数の前記第 2 のセットに基づいて係数の第 3 のセットを計算することと、

を備える、方法。

【請求項 2】

所定の条件が、使用のために前記第 1 の係数制御アルゴリズムをイネーブルする、請求

10

20

項 1 に記載の方法。

【請求項 3】

前記所定の条件は、受信信号強度指示 (RSSI) しきい値より大きい RSSI であり、  
ここにおいて前記 RSSI は、前記第 1 のコスト関数値に対応するものである、請求項 2 に記載の方法。

【請求項 4】

前記第 2 のコスト関数値が前記第 1 のコスト関数値より小さいことを前記比較結果が示す場合、前記干渉除去のために係数の前記第 2 のセットを適用することをさらに備える、請求項 1 に記載の方法。

【請求項 5】

係数の前記第 3 のセットを使用して第 3 のコスト関数値を計算することと、  
アップデートされた比較結果を与えるために前記第 2 のコスト関数値と前記第 3 のコスト関数値を比較することと、  
前記干渉除去のために係数の前記第 3 のセットを適用するかどうかを決定するために前記アップデートされた比較結果を使用することと、  
をさらに備える、請求項 1 に記載の方法。

【請求項 6】

前記第 2 のコスト関数値を前記計算することは、係数の前記適用された第 2 のセットからもたらされる複数のサンプルのサンプル平均または移動平均に基づく、請求項 1 に記載の方法。

【請求項 7】

係数の前記第 1 のセットおよび係数の前記第 2 のセットは、同相のおよび直交のコンポーネントによって示される、請求項 1 に記載の方法。

【請求項 8】

前記第 1 のコスト関数値を前記計算することは、第 1 の平均平方誤差に基づき、前記第 2 のコスト関数値を前記計算することは、第 2 の平均平方誤差に基づく、請求項 1 に記載の方法。

【請求項 9】

干渉除去のための装置であって、  
少なくとも 1 つのプロセッサと、  
係数の第 1 のセットを記憶するためのメモリであって、前記少なくとも 1 つのプロセッサに結合されたメモリと、  
前記少なくとも 1 つのプロセッサに結合され、送信信号を受信するための受信機と、  
係数の前記第 1 のセットを使用して第 1 のコスト関数値を計算するための手段と、  
第 1 の係数制御アルゴリズムを使用して係数の第 2 のセットを計算するための手段と、  
係数の前記第 2 のセットを使用して第 2 のコスト関数値を計算するための手段と、  
比較結果を与えるために前記第 1 のコスト関数値と前記第 2 のコスト関数値を比較するための手段と、

前記干渉除去のために係数の前記第 1 のセットを適用するか前記第 2 のセットを適用するかを決定するために前記比較結果を使用するための手段と、

基準信号をフィルタ処理するために係数の前記第 2 のセットまたは前記第 1 のセットのうちの 1 つを適用するための手段と、

前記第 2 のコスト関数値が前記第 1 のコスト関数値より小さいことを前記比較結果が与える場合、第 2 の係数制御アルゴリズムを使用して係数の前記第 2 のセットに基づいて係数の第 3 のセットを計算するための手段と、

を備え、

ここにおいて前記受信機は、前記干渉除去のために前記受信された送信信号から前記フィルタ処理された基準信号を差し引く、装置。

【請求項 10】

所定の条件が、使用のために前記第 1 の係数制御アルゴリズムをイネーブルし、前記所

10

20

30

40

50

定の条件は、受信信号強度指示 (RSSI) しきい値より大きいRSSIであり、前記RSSIは、前記第1のコスト関数値に対応するものである、請求項9に記載の装置。

【請求項11】

係数の前記第3のセットを使用して第3のコスト関数値を計算するための手段と、  
アップデートされた比較結果を与えるために前記第2のコスト関数値と前記第3のコスト関数値を比較するための手段と、

前記干渉除去のために係数の前記第3のセットを適用するかどうかを決定するために前記アップデートされた比較結果を使用するための手段と、

をさらに備える、請求項9に記載の装置。

【請求項12】

少なくとも1つのプロセッサと、係数の第1のセットを記憶するためのメモリであって、前記少なくとも1つのプロセッサに結合されたメモリと、前記少なくとも1つのプロセッサに結合された受信機であって、ここにおいて前記受信機は送信信号を受信するように構成される、受信機と、を備えるデバイス上で、動作可能である、コンピュータ実行可能コードを記憶するコンピュータ可読記憶媒体であって、前記コンピュータ実行可能コードは、請求項1～8のうちのいずれか一項に記載の方法を、前記少なくとも1つのプロセッサに実行させるための命令を備える、コンピュータ可読記憶媒体。

【発明の詳細な説明】

【関連出願の相互参照】

【0001】

[0001] 本出願は、2015年3月13日に米国特許商標庁に出願された非仮出願第14/658,047号の利益および優先権を主張するもので、その内容全体が参照により本書に組み込まれる。

【技術分野】

【0002】

[0002] 本開示は、概して、干渉除去システムおよび方法の分野に関し、特に、ベースバンド係数を使用して干渉除去の一部として残留DCオフセット (residual DC offsets) (すなわち、DCバイアス) の除去または最小化に関する。

【背景技術】

【0003】

[0003] 先進ワイヤレスデバイスは、同一、近接、高調波 (harmonic) 周波数において動作する複数の無線機を有し得る。無線機は、ネットワーク、例えばワイヤレス広域ネットワーク (WWAN)、ワイヤレスローカルエリアネットワーク (WLAN)、ワイヤレスパーソナルエリアネットワーク (WPAN)、グローバルポジショニングシステム (GPS)、グローバルナビゲーション衛星システム (GLONASS)、BeiDouナビゲーション衛星システムなど、へのアクセスを提供し得る。無線機のいくつかの組み合わせは、それぞれの周波数間の干渉により共存する問題を生じさせる可能性がある。特に、1つの無線機が、別の無線機が受信しているのと同時に、および、同じまたはそれに近い周波数で、アクティブに送信している場合、送信無線機は、受信無線機に干渉を生じさせる (すなわち、デセンス (de-sense) する) 可能性がある。例えば、同一帯域の干渉は、ブルートゥース (登録商標) (WPAN) および2.4GHz WiFi (WLAN) 間で生じ得、近接帯域の干渉はWLANおよびロングタームエボリューション (LTE (登録商標)) 帯域7、40、41間で生じ得、高調波干渉は、5.7GHz ISMおよび1.9GHz 個人通信サービス (PCS) 間で生じ得、相互変調問題は、7xxMHzおよびGPS受信機間で生じ得る。

【0004】

[0004] アナログ干渉除去 (AIC) は、図1に示されるように、有線のAICパスにおける、および無線の結合路信号の位相および利得 (gain) を一致させることによって受信無線機および送信無線機間の、干渉を除去し、ここにおいて $d_t$ は送信 (アグレッサ (aggressor)) 無線機102から送信された信号であり、 $h_c$ は、送信無線機102から

10

20

30

40

50

受信（ビクティム（victim））無線機 104 への結合チャネル（ワイヤセル結合パス信号）である。AIC106 は、AIC106 の出力に対する、負のサインを介して反映されたような結合チャネル  $h_c$  の影響を、除去するように試みる。この除去は、別個の送信機-受信機アンテナのシナリオに対してのみならず、（1つまたは複数の）送信機および（1つまたは複数の）受信機が（1つまたは複数の）同じアンテナを共有するシナリオに対しても適用可能であり得る。後者の場合では、無線の結合チャネルが、有線チャネルに、さらに簡略化され得る。

【0005】

[0005] アナログ干渉除去は、RF またはベースバンドにおいて計算された適応可能なフィルタ係数を使用して行われ得、ここにおいてベースバンドは、デジタル実施、例えば、フィールドプログラマブルゲートアレイ（FPGA）、デジタル信号処理（DSP）エレメントまたは特定用途向け集積回路（ASIC）を使用することを意味する。ベースバンド係数計算は、より正確な係数決定を可能にし得、それが、最適な干渉除去に通じ得る。かくして計算された係数は、望ましくない干渉を除去するために、基準信号を調整するためのアナログ干渉除去（AIC）回路に送られる。しかしながら、ベースバンド処理の1つのデメリットは、望ましくないDCオフセットリーク（offset leakage）である。すなわち、基準信号は、AIC調整の後に、残留dcバイアスを有し得、それが干渉除去の質を低下させ得る。

【発明の概要】

【0006】

[0006] 下記は、本開示の1つまたは複数の態様の基本的な理解を提供するために、そのような態様の簡略化された概要を提示する。この概要は、本開示の全ての考慮された特徴の広範な概観ではなく、本開示の全ての態様の重要なまたはクリティカルな要素を特定することも、本開示の任意のまたは全ての態様の範囲を叙述することも意図していない。その唯一の目的は、後に提示されるより詳細な説明への序文として、簡潔な形態で本開示の1つまたは複数の態様のいくつかの概念を提示することである。

【0007】

[0007] 本開示の様々な態様に従えば、干渉除去のための方法は、送信信号を受信するための受信機を使用することと、係数の第1のセットを使用して第1のコスト関数値を計算することと、第1の係数制御アルゴリズムを使用して係数の第2のセットを計算することと、係数の第2のセットを使用して第2のコスト関数値を計算することと、比較結果を与えるために第1のコスト関数値と第2のコスト関数値とを比較することと、干渉除去のために係数の第2のセットを適用するか第1のセットを適用するかを決定するためにその比較結果を使用することと、基準信号をフィルタ処理するために係数の第1のセットまたは第2のセットのうちの1つを適用し、干渉除去のために受信された送信信号からフィルタ処理された基準信号を差し引くことと、含む。

【0008】

[0008] 様々な態様では、干渉除去のための装置は、少なくとも1つのプロセッサと、係数の第1のセットを記憶するためのメモリであって、少なくとも1つのプロセッサに結合されたメモリと、少なくとも1つのプロセッサに結合された受信機であって、送信信号を受信するように構成された受信機と、少なくとも1つのプロセッサに結合された係数コントローラであって、以下の、係数の第1のセットを使用して第1のコスト関数値を計算することと、第1の係数制御アルゴリズムを使用して係数の第2のセットを計算することと、係数の第2のセットを使用して第2のコスト関数値を計算することと、比較結果を与えるために第1のコスト関数値と第2のコスト関数値とを比較することと、干渉除去のために係数の第2のセットを適用するか第1のセットを適用するかを決定するためにその比較結果を使用することを行うように構成された係数コントローラと、基準信号をフィルタ処理するために係数の第1のセットまたは第2のセットのうちの1つを適用するためのアナログ干渉除去（AIC）回路と、を含み、ここにおいて受信機は、干渉除去のために受信された送信信号からフィルタ処理された基準信号を差し引く。

## 【0009】

[0009] 様々な態様では、干渉除去のための装置は、少なくとも1つのプロセッサと、係数の第1のセットを記憶するためのメモリであって、少なくとも1つのプロセッサに結合されたメモリと、少なくとも1つのプロセッサに結合され、送信信号を受信するための受信機と、係数の第1のセットを使用して第1のコスト関数値を計算するための手段と、第1の係数制御アルゴリズムを使用して係数の第2のセットを計算するための手段と、係数の第2のセットを使用して第2のコスト関数値を計算するための手段と、比較結果を与えるために第1のコスト関数値と第2のコスト関数値とを比較するための手段と、干渉除去のために係数の第2のセットを適用するか第1のセットを適用するかを決定するためにその比較結果を使用するための手段と、基準信号をフィルタ処理するために係数の第1のセットまたは第2のセットを適用するための手段と、を含み、ここにおいて受信機は、干渉除去のために受信された送信信号からフィルタ処理された基準信号を差し引く。

10

## 【0010】

[0010] 様々な態様では、少なくとも1つのプロセッサと、係数の第1のセットを記憶するためのメモリであって、少なくとも1つのプロセッサに結合されたメモリと、少なくとも1つのプロセッサに結合された受信機であって、送信信号を受信するように構成された受信機と、を備えるデバイス上で動作可能なコンピュータ実行可能コードを記憶するコンピュータ可読記憶媒体であって、コンピュータ実行可能コードは、係数の第1のセットを使用して第1のコスト関数値を計算することを少なくとも1つのプロセッサにさせるための命令と、第1の係数制御アルゴリズムを使用して係数の第2のセットを計算することを少なくとも1つのプロセッサにさせるための命令と、係数の第2のセットを使用して第2のコスト関数値を計算することを少なくとも1つのプロセッサにさせるための命令と、比較結果を与えるために第1のコスト関数値と第2のコスト関数値とを比較することを少なくとも1つのプロセッサにさせるための命令と、干渉除去のために係数の第2のセットを適用するか第1のセットを適用するかを決定するためにその比較結果を使用することを少なくとも1つのプロセッサにさせるための命令と、基準信号をフィルタ処理するために係数の第1のセットまたは第2のセットを適用することを少なくとも1つのプロセッサにさせるための命令と、を含み、ここにおいて受信機は、干渉除去のために受信された送信信号からフィルタ処理された基準信号を差し引くようにさらに構成される。

20

## 【0011】

[0011] 本開示のこれらの態様および他の態様は、以下に続く詳細の説明を検討すると、より十分に理解されるであろう。本開示の他の態様、特徴、および実施形態は、添付の図面と併せて、以下に続く本開示の具体的で実例的な実施形態の説明を検討すると、当業者には明らかになるだろう。本発明の特徴は、以下のある特定の実施形態および図面に関連して説明され得るが、本開示の全ての実施形態は、本書で説明される有利な特徴の1つまたは複数を含み得る。言い換えれば、1つまたは複数の実施形態は、特定の有利な特徴を有するものとして説明され得るが、そのような特徴の1つまたは複数もまた、本書で説明される開示の様々な実施形態に従って使用され得る。同様の方法で、例示的な実施形態は、デバイス、システム、または方法の実施形態として以下に説明され得るが、そのような実例的な実施形態が、様々なデバイス、システム、および方法で実施され得ることが理解されるべきである。

30

40

## 【図面の簡単な説明】

## 【0012】

【図1】アナログ干渉除去システムを例示するブロック図である。

【図2】1つまたは複数のワイヤレス通信デバイスを含むネットワーク環境を例示する図である。

【図3】本開示の様々な実施形態に従って、複数の送信機と複数の受信機を有するワイヤレス通信デバイスを例示するブロック図である。

【図4】本書に開示された様々な態様に従って干渉除去を行うように適応され得るシステムを例示するブロック図である。

50

【図 5】ワイヤレス通信システムにおいて受信機のための係数コントローラの実施を例示するブロック図である。

【図 6 a】受信機において干渉除去を実施する間に電圧走査 (voltage sweeping) を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 6 b】受信機において干渉除去を実施する間に電圧走査を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 6 c】受信機において干渉除去を実施する間に電圧走査を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 7 a】受信機において干渉除去を実施する間に確率近似 (stochastic approximation) を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 7 b】受信機において干渉除去を実施する間に確率近似を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 7 c】受信機において干渉除去を実施する間に確率近似を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 8 a】受信機において干渉除去を実施する間に簡略化された確率近似 (simplified stochastic approximation) を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 8 b】受信機において干渉除去を実施する間に簡略化された確率近似を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 8 c】受信機において干渉除去を実施する間に簡略化された確率近似を使用して残留 d c バイアスを最小化するための係数を決定するための例としてのアルゴリズムのフロー図を例示する。

【図 9 a】干渉除去のための方法のフロー図を例示する。

【図 9 b】干渉除去のための方法のフロー図を例示する。

【図 10】本書に開示される特定の態様に従って適応された処理回路を利用した処理を利用する装置のためのハードウェア実施の例を例示する図である。

【図 11】本書に開示される特定の態様に従って適応され得る処理回路を利用する装置の例を例示するブロック図である。

【詳細な説明】

【0013】

[0023] 添付された図面に関連して以下に記載される詳細な説明は、様々な構成の説明として意図され、本明細書に説明される概念が実施され得る唯一の構成を表すようには意図されない。詳細な説明は、様々な概念の完全な理解を提供することを目的とした特定の詳細を含む。しかしながら、これらの概念がこれらの特定の詳細なしで実現され得ることは、当業者に明らかであろう。いくつかの事例では、周知の構造およびコンポーネントが、このような概念を曖昧にすることを避けるために、ブロック図の形式で示される。

【0014】

[0024] 本開示の様々な態様は、第 2 の無線機 (トランシーバ) の受信性能に影響を与える 1 つの無線機 (トランシーバ) による送信によってもたらされたローカル干渉を除去するための方法およびシステムに関する。特定の態様では、干渉除去システムは、異なる無線機の組み合わせに適応可能である。例えば、無線機の第 1 の組み合わせに起因する共存の問題に関しては、送信無線機 (例えば、W i F i) は、干渉除去 (I C) 回路の入力のために選択され得、受信無線機 (例えば、ブルートゥース) は、干渉除去回路の出力のために選択され得る。無線機の第 2 の (異なる) 組み合わせに起因する共存の問題に関しては、送信無線機 (例えば、W i F i) は、干渉除去回路の入力のために選択され得、受信無線機 (例えば、L T E 帯域 7) は、干渉除去回路の出力のために選択され得る。(干渉除去のような) 除去という用語およびその変形は、少なくともいくつかの干渉が減じら

10

20

30

40

50

れるという点において、減少 (reduction)、軽減 (mitigation) および / または同様の語と同じ意味であり得ることが、留意されるべきである。

【 0 0 1 5 】

[0025] 本開示の範囲内では、任意の適切な干渉除去回路が使用され得る。本開示のいくつかの態様では、干渉除去回路は、結合路における信号と干渉除去路における信号とを一致させるように構成されたアナログのワンタップ適応フィルタ (analog one-tap adaptive filter) であり得る。様々な例では、アナログのワンタップ適応フィルタは、アナログのワンタップ最小二乗平均 (LMS: least mean square) 適応フィルタである。LMS 適応フィルタは、それが、エラー信号の最小二乗平均を生成するために計算されたフィルタ係数を使用して所望のフィルタを模倣するように、動作し得、それは、観測されたまたは受信された信号と所望の信号との間の差異を示し得る。従来のワンタップ干渉除去フィルタは、理想的には、周波数におけるそのピークの除去エネルギーに焦点を当て、ここにおいて干渉する信号のパワーは、その最大であり、従って複数の周波数の帯域または1つの周波数に影響を与える干渉、および / または干渉の1つのタイプに典型的に対処できる。DC オフセットは、除去センターをアクティブに操るために、フィルタに適用され得、受信機から得られたベースバンド信号に従ってデジタルドメインにおいて自動的に計算されるDC オフセットの値を備える。DC オフセットは、ベースバンド信号に従ってデジタルドメインにおいて計算されたフィルタ係数を使用して生成され得る。

10

【 0 0 1 6 】

[0026] 本開示の特定の態様に従って、フィルタ係数 (すなわち未知のdc バイアス) が決定され、コスト関数を最小化すること、すなわち除去エラーを最小化することによって干渉除去のためにAIC回路に提供される。

20

【 0 0 1 7 】

[0027] 図2は、1つまたは複数のワイヤレス通信デバイス202a乃至202dを含むネットワーク環境200を例示するブロック図である。各ワイヤレス通信デバイス202a乃至202dは、少なくとも1つのアクセスポイント206、208、210へ / から、ワイヤレス信号を送信および / または受信するように構成され得るか、適応され得る。いくつかの例では、ワイヤレス通信デバイス202a乃至202dは、少なくとも1つの他のワイヤレス通信デバイス202a乃至202dへ / から、ワイヤレス信号を送信および / または受信するように構成され得るか、適応され得る。1つまたは複数のワイヤレス通信デバイス202a乃至202dは、移動可能である間、静止したままでいることを主に意図されるデバイス、および / またはモバイルデバイスを含み得る。様々な例では、デバイスは、セルラー携帯電話、スマートフォン、携帯情報端末、携帯コンピュータデバイス、ウェアラブルコンピュータデバイス、および電化製品、メディアプレーヤ、ナビゲーションデバイス、タブレットなどであり得る。1つまたは複数のワイヤレス通信デバイス202a乃至202dはまた、ワイヤレス信号を送信および / または受信するためにイネーブルされる静止デバイス (例えば、デスクトップコンピュータ、マシンタイプ通信デバイスなど) を含み得る。1つまたは複数のワイヤレス通信デバイス202a乃至202dは、別のデバイスでの使用のために機能するようにイネーブルされ得る1つまたは複数の集積回路、回路ボード、および / または同等のものによって構成される、または具現化される装置またはシステムを含み得る。かくして、本書で使用されるように、「デバイス」および「モバイルデバイス」という用語は、各用語がワイヤレス信号を送信および / または受信し得るデバイスの任意の組み合わせ可能なグループ、または任意の単一のデバイスに言及することが意図される場合、同義で使用され得る。

30

40

【 0 0 1 8 】

[0028] アクセスポイント206、208、210のうちの1つまたは複数は、無線アクセス技術 (RAT) を使用した接続性を提供する無線アクセスネットワーク (RAN) 204、214と連携され得る。RAN 204、214は、コアネットワークに1つまたは複数のワイヤレス通信デバイス202a乃至202dを接続し得る。様々な例では、RAN 204、214は、WWAN、WLAN、WPAN、ワイヤレスメトロポリタンエリ

50

アネットワーク (WMAN)、ブルートゥース通信システム、Wi-Fi 通信システム、モバイル通信のためのグローバルシステム (GSM (登録商標)) システム、エボリューションデータオンリー / エボリューションデータオプティマイズド (EVDO) 通信システム、ウルトラモバイルブロードバンド (UMB) 通信システム、LTE 通信システム、衛星移動サービス補完的地上コンポーネント (MSS - ATC : Mobile Satellite Service - Ancillary Terrestrial Component) 通信システム、および / または同等のものを含み得る。

【0019】

[0029] RAN 204、214 は、クラウド 212 によって簡単に示されるように、他のデバイスおよび / またはリソースと通信するためにイネーブルされ得、そうでなければ他のデバイスおよび / またはリソースにわたって機能するようにアクセス可能であり得る。例えば、クラウド 212 は、1 つまたは複数の通信デバイス、システム、ネットワーク、またはサービス、および / または、1 つまたは複数のコンピュータデバイス、システム、ネットワーク、またはサービス、および / または同等のもの、またはそれらの任意の組み合わせを含み得る。

【0020】

[0030] 様々な例では、RAN 204、214 は、符号分割多元接続 (CDMA)、時分割多元接続 (TDMA)、周波数分割多元接続 (FDMA)、直交周波数分割多元接続 (OFDMA)、単一キャリア周波数分割多元接続 (SC-FDMA) などを含むが、それらに限定されない、任意の適切な多元接続および多重化スキームを使用し得る。RAN 204、214 が WWAN である例では、ネットワークは、デジタルアドバンスドモバイルフォンシステム (D-AMPS)、IS-95、cdma 2000、モバイル通信のためのグローバルシステム (GSM)、UMTS、eUTRA (LTE)、または任意の他の適切な RAT を実施し得る。GSM、UMTS および eUTRA は、「第 3 世代パートナシッププロジェクト」(3GPP (登録商標)) と称するコンソーシアムからの文書において説明されている。IS-95 および cdma 2000 は、「第 3 世代パートナシッププロジェクト 2」(3GPP 2) と称するコンソーシアムからの文書において説明されている。3GPP および 3GPP 2 の文書は、公的に入手可能である。RAN 204、214 が WLAN である例では、ネットワークは、IEEE 802.11x ネットワーク、または他の任意の適切なネットワークタイプであり得る。RAN 204、214 が WPAN である例では、ネットワークは、ブルートゥースネットワーク、IEEE 802.15x、または他の任意のネットワークタイプであり得る。

【0021】

[0031] ワイヤレス通信デバイス 202a 乃至 202d は、少なくとも 1 つの無線機 (トランシーバとも呼ばれる) を含み得る。本書に使用されるように、「無線機」または「トランシーバ」という用語は、ワイヤレス信号を受信、および / またはワイヤレス信号を送信するためにイネーブルされ得る、任意の回路、および / または同等のものに言及し得る。特定の態様では、2 つ以上の無線機は、回路、および / または同等のもの (例えば処理ユニット、メモリなど) の一部分を共有するためにイネーブルされ得る。すなわち、「無線機」または「トランシーバ」という用語は、信号を送信および受信どちらも行う能力を有するデバイスを含むと解釈され得、それは、別個の送信機および受信機を有するデバイス、信号を送信および受信するための組み合わされた回路を有するデバイス、および / または同等のものを含む。

【0022】

[0032] いくつかの態様では、ワイヤレス通信デバイス 202a 乃至 202d は、RAN 204、214 の少なくとも第 1 のネットワークと関連するワイヤレス信号を受信および / または送信するためにイネーブルされる第 1 の無線機と、RAN 204、214 と一緒に配置されるか地理的にそれらにオーバーラップし得る他の送信機、ピアデバイス、またはアクセスポイント 206、208、210 と関連するワイヤレス信号を受信および / または送信するためにイネーブルされる第 2 の無線機、および / または、ナビゲーション



システム（例えば衛星ポジショニングシステムおよび／または同等のもの）を含み得る。

#### 【 0 0 2 3 】

[0033] 図 3 は、本書に開示される特定の態様に従って、複数の送信機 3 0 2 a 乃至 3 0 2 d および複数の受信機 3 1 0 a 乃至 3 1 0 d を含むワイヤレス通信デバイス 3 0 0 を例示するブロック図である。M 個の送信機 3 0 2 a 乃至 3 0 2 d および N 個の 3 1 0 a 乃至 3 1 0 d は、最大 M x N 個の受信機 / 送信機 ( R x / T x ) 回路として提供され得る。当業者は、M の量と N の量とが同じであることも同じでないこともあることを理解するであろう。そして、いくつかの場合では、それら量のいずれかはゼロであり得る。共存の問題は、1 つまたは複数の送信機 3 0 2 a 乃至 3 0 2 d がアクティブに送信しているとき、および 1 つまたは複数の受信機 3 1 0 a 乃至 3 1 0 d がアクティブに受信しているときに、生じ得る。

10

#### 【 0 0 2 4 】

[0034] R x / T x 回路 3 1 0 a / 3 0 2 a、3 1 0 b / 3 0 2 b、3 1 0 c / 3 0 2 c、および／または 3 1 0 d / 3 0 2 d の各々は、例えば、それぞれの周波数、グループ遅延を有する無線周波数回路、他の T x / R x 回路、R x / T x 回路 3 1 0 a / 3 0 2 a、3 1 0 b / 3 0 2 b、3 1 0 c / 3 0 2 c、3 1 0 d / 3 0 2 d への結合チャネル利得 ( coupling channel gains )、および／または同等のものを含む、特定のパラメータに従って動作するように構成され得る。例えば、第 1 の T x / R x 回路 3 1 0 a / 3 0 2 a は、第 1 の遅延  $d_1$  で第 1 の周波数  $f_1$  において動作し得、第 2 の T x / R x 回路 3 1 0 b / 3 0 2 b は、第 2 の遅延  $d_2$  で第 2 の周波数  $f_2$  において動作し得、第 3 の T x / R x 回路 3 1 0 c / 3 0 2 c は、第 3 の遅延  $d_3$  で第 3 の周波数  $f_3$  において動作し得る、など。第 1 の T x / R x 回路 3 1 0 a / 3 0 2 a は、第 2 の T x / R x 回路 3 1 0 b / 3 0 2 b への結合チャネル利得  $h_{12}$ 、第 3 の T x / R x 回路 3 1 0 c / 3 0 2 c への結合チャネル利得  $h_{13}$ 、などを有し得る。T x / R x 回路 3 1 0 / 3 0 2 は様々な他の T x / R x 回路への異なる結合チャネル利得を有し得る。

20

#### 【 0 0 2 5 】

[0035] 様々な態様では、装置 3 0 0 は、例えば、同一、近接、高調波、または低調波 ( sub-harmonic ) 周波数で動作する T x / R x 回路 3 1 0 a / 3 0 2 a、3 1 0 b / 3 0 2 b、3 1 0 c / 3 0 2 c、3 1 0 d / 3 0 2 d 間で生成される干渉を減じるように構成される。装置 3 0 0 は、異なる T x / R x 回路の組み合わせのために適応され得、または構成され得る。すなわち、装置 3 0 0 は、T x / R x 回路 3 1 0 a / 3 0 2 a、3 1 0 b / 3 0 2 b、3 1 0 c / 3 0 2 c、および／または 3 1 0 d / 3 0 2 d の現在の組み合わせに起因する共存の問題に基づいて干渉を除去するように構成され得る。例えば、時間 T<sub>1</sub> における共存の問題は、第 1 の送信機 3 0 2 a が W i F i のために使用され、第 2 の受信機 3 1 0 b がブルートゥースのために使用されるときに生じ得る。いくつかのシステムでは、装置は、干渉除去 ( I C ) 回路 3 0 6 に第 1 の送信機 3 0 2 a の出力を選択的に提供するように構成され得、そしてそれは、第 2 の受信機 3 1 0 b に干渉除去信号 3 1 6 を提供し得る。従って、干渉除去回路 3 0 6、ビクティム T x / R x 回路 3 1 0 b / 3 0 2 b に対してアグレッサ T x / R x 回路 3 1 0 a / 3 0 2 a に起因する干渉が、減じられることができる。様々な例では、アグレッサ 3 1 0 a / 3 0 2 a からビクティム T x / R x 回路 3 1 0 b / 3 0 2 b への結合チャネル利得は、2 つのアンテナの分離に基づいて - 1 0 d B であり得、干渉除去回路 3 0 6 は、干渉除去の成功のためにこの利得を一致させるように構成され得る。動作の態様では、装置 3 0 0 は、干渉除去構成を選択するように制御され得るデマルチプレクサ ( D E M U X : demultiplexer ) 回路 3 0 8 およびマルチプレクサ ( M U X ) 回路 3 0 4 を含み得る。

30

40

#### 【 0 0 2 6 】

[0036] 図 4 は、本書に開示される特定の態様に従って、送信機 4 0 2 と受信機 4 2 0 との間でローカルな干渉を除去するためのシステム 4 0 0 の特定の態様を例示する。システム 4 0 0 は、1 つまたは複数のサブシステム、装置、デバイス、またはコンポーネントと連携され得る。送信機 ( T X ) 4 0 2 は、オフエンディング送信機 ( offending transm

50

itter) であり得、受信機 420 は、ビクティム受信機 (victim receiver) であり得る。すなわち、送信機 402 は、ビクティム受信機 420 によって受信される無線の干渉信号 406 と関連してローカルな干渉を生成する、または生じさせるオフエンダ (offender) であり得る。オフエンディング送信機 402 およびビクティム受信機 420 は、同じデバイスの一部であり得る。さらに、単一の送信機 402 および単一の受信機 420 が示されるが、1 つ以上の送信機 402 および / または 1 つ以上の受信機 420 が、本開示の態様に従って提供され得る。様々な態様では、送信機 402 は、図 3 に示される複数の送信機 302 のうちの 1 つであり、受信機 420 は、図 3 に示される複数の受信機 310 のうちの 1 つである。

#### 【0027】

[0037] 送信機 402 は、電力増幅器 (PA) 408 および TX フィルタ 410 に連携され得るか、これらに結合され得、それらのコンポーネントは、当業者には周知であり、よってさらなる説明は、簡潔にするために省略される。PA 408 は、TX 402 による送信に関わるデータまたは信号を受信し得る。

#### 【0028】

[0038] 送信機 402 は、カプラ 412 と連携され得る。カプラ 412 は、AIC 回路 416 に基準信号  $r(t)$  404 を提供するために使用され得る。基準信号は、送信機 402 によって送信される信号のいくつかの部分または関数に対応し得、受信フィルタ 414 を通じて提供され得る。様々な例では、AIC 回路 416 は、ワンタップ適応フィルタ (例えば、ワンタップ最小二乗平均 (LMS: least mean square) 適応フィルタ) を含

#### 【0029】

[0039] おおむね、AIC 出力がローカルな干渉信号を除去するために破壊的なやり方で無線の干渉信号 406 と組み合わせられ得るように、AIC 回路 416 は、所与の許容差 (tolerance) 内で無線の干渉信号 406 と一致する出力信号を生成するように構成され得る。AIC 回路 416 は、残留 dc バイアスを最小化するために、係数コントローラから DC オフセットを受信し得る。AIC 回路 416 は、加算器 (adder) 422 への第 1 の入力として供給され得る出力を生成するように構成され得る。コンポーネント 422 が図 4 で加算器として図示されるが、当業者は、コンポーネント 422 が、信号を加える、または組み合わせる別のコンポーネント、積算器 (integrator)、または結合器 (combiner) である得ることを理解するであろう。加算器 422 への第 2 の入力、RX 420 によって受信された無線の干渉信号 406 も対応し得る。いくつかの例では、無線の干渉信号 406 は、受信フィルタ 424 を通じて加算器 422 に提供され得る。

#### 【0030】

[0040] 加算器 422 は、低雑音増幅器 (LNA: low-noise amplifier) 426 に提供される出力を生成するためにその入力を組み合わせるように構成され得る。様々な例では、加算器 422 は、受信フィルタ 424 から受信された入力から AIC 回路 416 によって提供された入力を差し引くように構成され得る。フィルタ係数の選択が完全であるという理想的な場合では、干渉が LNA 426 に提供された信号において除去されるように、加算器 422 の第 1 の入力において提供された信号は、無線の干渉信号 406 に関連する干渉と同等である。この点において、カプラ 412 から、受信フィルタ 414 を通じて、AIC 回路 416 への経路は、基準信号  $r(t)$  を提供するために、基準経路として機能し得る。

#### 【0031】

[0041] システム 400 は、特定の許容差の範囲内で同じフィルタ特性を有するように受信機アンテナに結合された受信フィルタ 424 と基準信号経路における受信フィルタ 414 を提供し得る。すなわち、同じ方法で両信号をフィルタ処理することは、受信された信号 (すなわち、無線の干渉信号 406) と基準信号  $r(t)$  との間のいかなるタイミングの不一致も減じられる、または除去されることを確実にすることを、助けることができる。

## 【 0 0 3 2 】

[0042] いくつかの例では、A I C回路4 1 6は、受信された信号がベースバンド信号に転換された後に、それに基づく情報を使用して、構成され得る。様々な例では、係数コントローラ4 5 0は、ベースバンド信号から1つまたは複数の係数を取り出し、係数に基づいてA I C回路4 1 6を構成し得る。すなわち、L N A 4 2 6からの出力 $y(t)$ は、ミキサ4 2 8およびA I C回路4 1 6に提供され得る。そしてミキサ4 2 8は、L N A 4 2 6からの出力 $y(t)$ を、第1の信号ドメインまたは周波数から第2の信号ドメインまたは周波数に、転換する。例えば、第1の信号ドメインは、選択された無線周波数に関連し得、第2の信号ドメインは、ベースバンド周波数に関連し得る。ここでは、ベースバンド信号は、例えば最大20 k H zの可聴範囲に対応するいくつかの例では、非変調信号、ローパス信号、または比較的低い周波数の信号を含み得る。いくつかの例では、ミキサ4 2 8は、ベースバンドへの転換を提供するために、電圧制御発振器(V C O)のような発振器から信号を受信し得る。

10

## 【 0 0 3 3 】

[0043] ミキサ4 2 8からの出力ベースバンド信号は、アンチエイリアスフィルタ(anti-aliasing filter)として動作し得るアナログのフィルタ4 3 0に提供され得る。アナログフィルタ4 3 0の出力は、係数コントローラ4 5 0内に存在するように示されるアナログデジタルコンバータ(A D C)4 3 2に提供され得る。A D C 4 3 2の出力は、受信機4 2 0の応答の測定を提供するために、アルゴリズムエンジン4 3 4に提供される。様々な例では、受信機の応答は、受信機の出力に存在する所望の信号、干渉および騒音の重ね合わせである。アルゴリズムエンジン4 3 4は、1つまたは複数のアルゴリズムに対応し得る。例えば、アルゴリズムは、(1つまたは複数の)コスト関数を計算するために使用され得、一方で別のアルゴリズムが、係数制御のために使用され得る。

20

## 【 0 0 3 4 】

[0044] アルゴリズムエンジン4 3 4は、D Cオフセットを代表する1つまたは複数の信号を生成および出力し、および/または係数をA I C回路4 1 6にフィルタ処理するように、構成され得る。アルゴリズムエンジン4 3 4は、デジタルフォーマットにおいて出力を生成し得、出力は、デジタルアナログコンバータ(D A C)4 4 0に提供され得る。そしてD A C 4 4 0の出力は、A I C回路4 1 6に提供され得る。図5に示されるように、アルゴリズムエンジン4 3 4は、様々な例では、以下の、コスト関数計算モジュール5 0 5、記憶コスト関数モジュール5 1 0、コスト関数比較モジュール5 2 0、係数計算アルゴリズム選択モジュール5 3 0、係数計算モジュール5 5 5および/または係数アプリケーションモジュール5 7 0であるコンポーネントのうちの1つまたは複数を含み得る。当業者は、アルゴリズムエンジン4 3 4内のコンポーネントのリストが排他的なリストではなく、他のコンポーネントが含まれ得、それらが本開示の精神および範囲内にあり得ることを、理解するであろう。

30

## 【 0 0 3 5 】

[0045] A I C回路4 1 6は、多相コンポーネント4 8 1および4 8 5を含み得る。多相コンポーネント4 8 1および4 8 5は、基準信号4 0 4に対して直交信号出力、および同相信号出力を生成するために使用され得る。同相信号出力は、位相シフトの無い(例えば、0度の位相シフトの)基準信号4 0 4を単純にパスすることによって生成され得る。直交信号出力は、基準信号4 0 4に90度の位相シフトを適用することによって生成され得る。

40

## 【 0 0 3 6 】

[0046] 第1の多相コンポーネント4 8 1による同相信号出力は、ミキサ4 8 2に提供される。第1の多相コンポーネント4 8 1による直交信号出力は、ミキサ4 8 4に提供される。ミキサ4 8 2、4 8 4の出力は、加算器、積算器、または結合器4 8 3に提供される。加算器4 8 3の出力は、加算器4 2 2への入力として機能する。

## 【 0 0 3 7 】

[0047] 第2の多相コンポーネント4 8 5による同相信号出力は、ミキサ4 8 6に提供

50

される。第2の多相コンポーネント485による直交信号出力は、ミキサ490に提供される。ミキサ486、490は、各々、LNA426の出力に対応する第2の入力を受信する。かくして、本開示のいくつかの態様では、受信機420の出力信号に対応するフィードバックは、AIC回路416への入力として提供される。

#### 【0038】

[0048] ミキサ486の出力は、第1の加算器または積算器487に提供される。ミキサ490の出力は、第2の加算器または積算器491に提供される。積算器487、491の各々への第2の入力は、係数コントローラ450によって提供され、それは、AIC回路416を操るために使用され得るデジタル化された受信信号から係数を生成する。積算器487、491の出力は、第1および第2のローパスフィルタ(LPF)488および492を、それぞれ、含む、1つまたは複数のフィルタに提供され得る。第1および第2のLPF488、492の出力は、1つまたは複数の増幅器489および493に、それぞれ、提供され得る。増幅器489、493は、各々、独立して制御された利得(G)値を有し得る。いくつかの例では、共通の利得は、増幅器489および493の両方と関連して使用され得る。増幅器489、493の出力は、ミキサ482および484に、それぞれ、入力として提供され得る。

#### 【0039】

[0049] 積算器487、491の各々への第2の入力は、係数コントローラ450によって実行されるアルゴリズムエンジン434によって出力されたオフセットおよび/または係数に対応する。係数は、LNA426によるRF信号出力に直接には基づかず、むしろ、係数は、受信された信号に、それがアナログデジタルコンバータ(ADC)432を使用してベースバンド信号に転換された後に、基づく。すなわち、係数コントローラ450は、AIC回路416を操るためにベースバンド信号から1つまたは複数の係数を生成し得る。デジタル係数は、デジタルアナログコンバータ440を使用してアナログ信号に転換され得る。

#### 【0040】

[0050] 本書に開示された特定の態様に従って提供された干渉除去回路は、受信機に影響を与え得る複数の干渉ソースおよび/またはタイプに同時に対処するように適応され得る。様々な例では、干渉のソースは、LTEに割り当てられた周波数においてLTE信号を送信する近隣および/またはローカル送信アンテナであり得る。これらのLTE信号は、Wi-Fi受信アンテナにおいて強い干渉を生成する可能性がある。帯域外(out-of-band emission)、基本波輻射(fundamental emission)、および位相ノイズに起因する干渉を含む、異なるタイプの干渉が、生成され得る。干渉は、たとえばWi-Fiチャネルによって使用される周波数がLTEによって使用される周波数と全く異なる場合であっても、生成され得る。1つの特定の例では、干渉は、LTE帯域40(B40)におけるLTE送信と2.462GHz Wi-Fiチャネル11との間に生じ得る、それは、100MHzの帯域幅を有する2.4GHzと2.3GHzとの間の周波数が割り当てられる。干渉は、アナログのアンチエイリアスフィルタであり得るチャネルライゼーションフィルタがミキサの後に配置され、過大なエネルギーがWi-Fi帯域に流れ込み、RXフロントエンドを飽和状態にするので、生じ得る。

#### 【0041】

[0051] 図5は、ワイヤレス通信システムにおいて受信機のための係数コントローラの実施を例示するブロック図である。様々な例では、受信されたベースバンド信号 $s(t)$ は、直交信号コンポーネント、同相受信ベースバンド信号 $i(t)$ および直交受信ベースバンド信号 $q(t)$ に分解される。各直交信号コンポーネントは、 $i(t)$ および $q(t)$ であり、アナログ入力信号処理モジュール501および502によって、それぞれ、処理される。様々な例では、アナログ入力信号処理モジュール501および502は、ローパスフィルタリング、増幅、アンチエイリアスフィルタリング、dcバイアス補償などのような、ベースバンド信号処理機能を含み得る。次に、処理された直交信号コンポーネントは、その後、アナログデジタルコンバータを使用して、デジタル直交信号コンポーネン

ト、 $x(n)$  および  $y(n)$ 、に転換される。様々な例では、処理された直交信号コンポーネントは、別個のアナログデジタルコンバータ 432a および 432b によって転換され、デジタル直交信号コンポーネント、 $x(n)$  および  $y(n)$ 、を生成する。様々な例では、別個のアナログデジタルコンバータは、信号帯域幅  $B$  の少なくとも 2 倍の高さのサンプルレート  $R$  で、動作する（例えば Nyquist-Shannon サンプリング基準）。別の例では、別個のアナログデジタルコンバータは、 $N$  ビットに対応する振幅分解能（amplitude resolution）で動作する。これらのデジタル直交信号コンポーネントは、係数コントローラ 450 内でアルゴリズムエンジン 434 への入力として機能する。様々な例では、アルゴリズムエンジン 434 は、フィールドプログラマブルゲートアレイ（FPGA）、特定用途向け集積回路（ASIC）、デジタル信号プロセッサ（DSP）、ソフトウェアベースのプロセッサ、または任意の適切なタイプの計算プラットフォームとして実施され得る。

【0042】

[0052] 次に、デジタル直交信号コンポーネント  $x(n)$  および  $y(n)$  は、コスト関数計算モジュール 505 に入力される。コスト関数計算モジュール 505 は、干渉除去のために AIC 回路 416 に関わる係数を使用してコスト関数値を計算する。様々な例では、初期の係数値は、記憶された値、ランダム値であり得るか、0 値に設定され得る。次の計算は、アップデートされている現在生成された値を使用する。様々な例では、コスト関数計算モジュール 505 は、AIC 回路 416 で使用される係数（例えば、ベースバンド係数）を最適化するために使用されるコスト関数  $C(r)$  を生成する。別の例では、コスト関数計算モジュール 505 は、デジタル直交信号コンポーネント  $x(n)$  および  $y(n)$  の複数のサンプルのためにコスト関数  $C(r)$  を生成し、ここで、 $r = x + jy$  および  $j$  は虚数単位（imaginary unit）（すなわち、 $-1$  の平方根）である。例えば、コスト関数  $C(r)$  は、サンプル平均、すなわち、所定の量のサンプル  $M$  にわたるデジタル直交信号コンポーネントのマグニチュードの平方の非荷重合計（unweighted summation of the square of the magnitudes）、（すなわち、所定の持続時間）として計算され得る。

【0043】

【数 1】

$$C(r) = S_1 = \sum_{n=1}^M \|x(n)\|^2 + \|y(n)\|^2 \quad \text{数式(1)}$$

【0044】

[0053] 代わって、コスト関数  $C(r)$  は、荷重係数 を有するデジタル直交信号コンポーネントのマグニチュードの平方の移動平均として計算され得る。

【0045】

【数 2】

$$C(r) = S_{MA}(k) = \alpha S(k) + (1-\alpha)S_{MA}(k-1) \quad \text{数式(2)}$$

【0046】

ここで、

【0047】

【数 3】

$$S(k) = \|x(n)\|^2 + \|y(n)\|^2 \quad \text{数式(3)}$$

【0048】

【数 4】

$$0 < \alpha \leq 1 \quad \text{数式(4)}$$

【0049】

[0054] 様々な例では、荷重係数 は、数字上の利便性のために、 $(1 - \quad)$  が 2（例えば、 $2^0$ 、 $2^{-1}$ 、 $2^{-2}$ 、...）のパワーであるように、選択され得、または、完全に設定可能なものとして選択され得る。様々な態様では、移動平均は、の構成を通じて変更可能な持続時間の利点を有する。他の態様では、移動平均は、より簡潔なハードウェア実施（例えば、分割の回避）を可能にし得る。

【0050】

[0055] コスト関数比較モジュール 520 は、複数のコスト関数値を比較する。次に、

コスト関数  $C(r)$  は、コスト関数記憶モジュール 510 において記憶される。そしてコスト関数  $C(r)$  は、次に、コスト関数記憶モジュール 510 から取り出され、係数をアップデートするか、または係数を (AIC 回路 416 で使用されるために) その値に保持するかを決定するために、コスト関数しきい値  $C_0$  と比較される。

【0051】

[0056] 様々な例では、コスト関数  $C(r)$  がコスト関数しきい値  $C_0$  を超過する場合、その後係数はアップデートされる。そうではない場合は、係数はその値に保持される (すなわち、フリーズされる (frozen))。様々な態様では、コスト関数は、受信信号強度指示 (RSSI) に対応し、コスト関数比較は、RSSI が RSSI しきい値より強い (例えば、干渉が AIC 回路 416 のためにアップデートされたベースバンド係数を保証するのに十分な程度に強い) か否かを決定する。様々な例では、コスト関数は、(1つまたは複数の) 干渉対信号レベルのような他のシステムパラメータに基づき得る。

10

【0052】

[0057] 係数計算アルゴリズム選択モジュール 530 は、干渉除去のために係数のセットを適用するか、または係数のセットをアップデートするか、を決定し得る。係数のセットが干渉除去のために適用される場合、係数のセットは、係数計算アルゴリズム選択モジュール 530 から (ライン 531 を介して) 係数アプリケーションモジュール 570 に送られる。係数のセットがアップデートされる場合、係数計算アルゴリズムは、係数計算アルゴリズム選択モジュール 530 によって選択される。様々な例では、係数計算アルゴリズムは、電圧走査モジュール 540 内の電圧走査アルゴリズム、簡略化された確率近似モジュール 550 内の簡略化された確率近似アルゴリズム、または確率近似モジュール 560 内の確率近似アルゴリズム間で選択され得る。当業者は、(本書にリストアップされたものとは異なる) 他の係数計算アルゴリズムが本開示の範囲または精神から逸脱せず、他の例で使用され得ることを、理解するであろう。次に、アップデートされたベースバンド係数は、選択された係数計算アルゴリズムによって計算され、係数アプリケーションモジュール 570 に送られる。様々な例では、係数アプリケーションモジュール 570 は、アルゴリズムエンジン 434 の出力として、アップデートされた係数 (例えば、直交ベースバンド係数  $b_x$  および  $b_y$ ) を供給する。

20

【0053】

[0058] 次に、アップデートされたベースバンド係数は、アップデートされたベースバンド係数をアナログ形式に転換するために、デジタルアナログコンバータに送られる。様々な例では、アップデートされた直交ベースバンド係数  $b_x$  および  $b_y$  は、アップデートされたアナログ係数  $c_x$  および  $c_y$  を生成するために、別個のアナログデジタルコンバータ 440a および 440b によって転換される。次に、アップデートされたアナログ係数  $c_x$  および  $c_y$  は、アップデートされかつ処理されたアナログ係数  $d_x$  および  $d_y$  を生成するために、アナログ出力信号処理モジュール 571 および 572 によって処理される。様々な例では、アナログ出力信号処理モジュール 571 および 572 は、ローパスフィルタリング、増幅、dc バイアス補償などのような、ベースバンド信号処理機能を含み得る。

30

【0054】

[0059] そして、アップデートされかつ処理されたアナログ係数  $d_x$  および  $d_y$  は、干渉除去のために AIC 回路 416 に送られる。様々な例では、アップデートされかつ処理されたアナログ係数  $d_x$  および  $d_y$  は、AIC 回路 416 に送られる前に、増幅器 495 によって増幅される。

40

【0055】

[0060] 図 6a 乃至 6c は、受信機において干渉除去を実施する間に残留 dc バイアスを最小化するための係数を決定するために電圧走査 (voltage sweeping) を使用するための例としてのアルゴリズムのフロー図を例示する。様々な態様では、係数計算アルゴリズムは、第 1 のデジタル信号コンポーネント  $x(n)$  および第 2 のデジタル信号コンポーネント  $y(n)$  を、入力として使用する。電圧走査を使用する係数計算アルゴリズムは、第 1

50

のベースバンド係数  $b_x$  および第2のベースバンド係数  $b_y$  を、出力として生成する。第1のデジタル信号コンポーネント  $x(n)$  は、同相信号コンポーネントと呼ばれ、第2のデジタル信号コンポーネント  $y(n)$  は、直交信号コンポーネントと呼ばれる。それに応じて、第1のベースバンド係数  $b_x$  は、同相係数と呼ばれ、第2のベースバンド係数  $b_y$  は、直交係数と呼ばれる。様々な例では、電圧走査を使用する係数計算アルゴリズムは、(図4に示される)アルゴリズムエンジン434内に存在する。

【0056】

[0061] 様々な例では、係数計算アルゴリズムは、最適な性能を決定するためにコスト関数  $C$  を使用する。最適な性能は、コスト関数  $C$  が最小化されるときに得られ得る。

【0057】

直交コンポーネントを固定し、電圧走査を使用して同相コンポーネントをインクリメントする

[0062] ブロック610において、初期の直交係数  $b_{y0}$  を得るために直交係数を固定値に設定し、初期の同相係数  $b_{x0}$  を得るために同相係数を初期の値  $V_{min}$  に初期化する。直交係数固定値は、例えば、同様に初期の直交係数  $b_{y0}$  を得るために、 $V_{min}$  に設定され得る。ブロック615において、AIC回路416に初期の同相係数  $b_{x0}$  および初期の直交係数  $b_{y0}$  を供給し、初期の同相応答  $r_0$  を得る。様々な例では、初期の同相応答  $r_0$  は、サンプル平均として、または移動平均として、得られる。初期の同相応答  $r_0$  は、 $r_0 = (x_0, y_0)$  によって示され得る。

【0058】

[0063] ブロック620において、初期の同相応答  $r_0$  において判断される初期のコスト関数  $C(r_0)$  を計算する。ブロック625において、所定の条件  $C_0$  と初期のコスト関数  $C(r_0)$  を比較する。様々な例では、所定の条件は、最小のRSSIレベルに対応する。初期のコスト関数  $C(r_0)$  が  $C_0$  より大きい場合、ブロック635に進む。そうでない場合、ブロック630に進み、初期の同相係数を  $b_{x0}$  に、初期の直交係数を  $b_{y0}$  にフリーズさせる。

【0059】

[0064] ブロック635において、第1のアップデートされた同相係数  $b_{x1}$  を得るために、初期の値  $V_{min}$  を  $V_{step}$  だけインクリメントすることによって初期の同相係数  $b_{x0}$  をアップデートする。ここでは、 $b_{x1} = b_{x0} + V_{step}$  となり、ここにおいて  $V_{step}$  は電圧インクリメントである。ブロック640において、干渉除去のためにAIC回路416に第1のアップデートされた同相係数  $b_{x1}$  および初期の直交係数  $b_{y0}$  を供給し、第1のアップデートされた同相応答  $r_1$  を得る。第1のアップデートされた同相応答  $r_1$  は、 $r_1 = (x_1, y_0)$  によって示され得る。ブロック645において、第1のアップデートされた同相応答  $r_1$  において判断される最初のアップデートされた同相コスト関数  $C(r_1)$  を計算する。様々な例では、第1のアップデートされた同相応答  $r_1$  は、サンプル平均として、または移動平均として、得られる。本書には示されていないが、アップデートされた同相コスト関数 ( $C(r_2)$ 、 $C(r_3)$ 、...  $C(r_n)$ ) を得るために  $V_{step}$  だけインクリメントすることによる同相係数のさらなるアップデートが、行われ得る。同相係数のアップデートが  $V_{step}$  による先の同相係数のインクリメントに基づくことが、理解される。ブロック650において、同相コスト関数 ( $C(r_0)$ 、 $C(r_1)$ 、 $C(r_2)$ 、 $C(r_3)$ 、...  $C(r_n)$ ) からの最小の同相コスト関数に基づいて最適な同相係数  $b_{xopt}$  を決定する。

【0060】

同相コンポーネントを固定し、電圧走査を使用して直交コンポーネントをインクリメントする

[0065] ブロック655において、初期の同相係数  $b_{x0}$  を得るために同相係数を固定値に、例えば  $V_{min}$  に、設定し、初期の直交係数  $b_{y0}$  を得るために直交係数を初期の値  $V_{min}$  に初期化する。ブロック660において、AIC回路416に初期の同相係数  $b_{x0}$  および初期の直交係数  $b_{y0}$  を供給し、初期の直交応答  $s_0$  を得る。初期の直交応

10

20

30

40

50

答  $s_0$  は、 $s_0 = (x_0, y_0)$  によって示され得る。様々な例では、初期の直交応答  $s_0$  は、サンプル平均として、または移動平均として、得られる。

【0061】

【0066】 ブロック 665 において、初期の直交応答  $s_0 = (x_0, y_0)$  において判断される初期のコスト関数  $C(s_0)$  を計算する。ブロック 670 において、所定の条件  $C_1$  と初期のコスト関数  $C(s_0)$  を比較する。 $C_1$  は、上記の同相関数計算において  $C_0$  と同じ値を有し得る。様々な例では、所定の条件  $C_1$  は、最小の RSSI レベルに対応する。様々な例では、所定の条件  $C_1$  は、RSSI レベルに基づいて測定された値または記憶された値であり得る。初期のコスト関数  $C(s_0)$  が  $C_1$  より大きい場合、ブロック 680 に進む。そうでない場合、ブロック 675 に進み、初期の同相係数を  $b_{x_0}$  に、初期の直交係数を  $b_{y_0}$  にフリーズさせる。

10

【0062】

【0067】 ブロック 680 において、第 1 のアップデートされた直交係数  $b_{y_1}$  を得るために、初期の値  $V_{min}$  を  $V_{step}$  だけインクリメントすることによって初期の直交係数  $b_{y_0}$  をアップデートする。ここでは、 $b_{y_1} = b_{y_0} + V_{step}$  となる。ブロック 685 において、干渉除去のために AIC 回路 416 に第 1 のアップデートされた直交係数  $b_{y_1}$  および初期の同相係数  $b_{x_0}$  を供給し、第 1 のアップデートされた直交応答  $s_1$  を得る。第 1 のアップデートされた直交応答  $s_1$  は、 $s_1 = (x_0, y_1)$  によって示され得る。ブロック 690 において、第 1 のアップデートされた直交応答  $s_1$  において判断される第 1 のアップデートされた直交コスト関数  $C(s_1)$  を計算する。様々な例では、第 1 のアップデートされた直交応答  $s_1$  は、サンプル平均として、または移動平均として、得られる。本書には示されていないが、アップデートされた直交コスト関数 ( $C(s_2)$ 、 $C(s_3)$ 、 $\dots$ 、 $C(s_m)$ ) を得るために  $V_{step}$  だけインクリメントすることによる直交係数のさらなるアップデートが、行われ得る。直交係数のアップデートが  $V_{step}$  による先の直交係数のインクリメントに基づくことが、理解される。ブロック 695 において、直交コスト関数 ( $C(s_0)$ 、 $C(s_1)$ 、 $C(s_2)$ 、 $C(s_3)$ 、 $\dots$ 、 $C(s_m)$ ) からの最小の直交コスト関数に基づいて最適な直交係数  $b_{y_{opt}}$  を決定する。

20

【0063】

【0068】 ブロック 699 において、残留 dc バイアスを最小化するために AIC 回路 416 に、最小の同相および直交コスト関数に基づく最適な係数  $b_{x_{opt}}$  および  $b_{y_{opt}}$  を供給する。

30

【0064】

【0069】 図 7a 乃至 7c は、受信機において干渉除去を実施する間に残留 dc バイアスを最小化するための係数を決定するために確率近似を使用するための例としてのアルゴリズムのフロー図を例示する。様々な態様では、係数計算アルゴリズムは、第 1 のデジタル信号コンポーネント  $x(n)$  および第 2 のデジタル信号コンポーネント  $y(n)$  を、入力として使用する。確率近似を使用する係数計算アルゴリズムは、第 1 のベースバンド係数  $b_x$  および第 2 のベースバンド係数  $b_y$  を、出力として生成する。第 1 のデジタル信号コンポーネント  $x(n)$  は、同相信号コンポーネントと呼ばれ、第 2 のデジタル信号コンポーネント  $y(n)$  は、直交信号コンポーネントと呼ばれる。それに応じて、第 1 のベースバンド係数  $b_x$  は、同相係数と呼ばれ、第 2 のベースバンド係数  $b_y$  は、直交係数と呼ばれる。様々な例では、確率近似を使用する係数計算アルゴリズムは、(図 4 に示される) アルゴリズムエンジン 434 内に存在する。

40

【0065】

直交コンポーネントを固定し、確率近似を使用して同相コンポーネントをインクリメントする

【0070】 ブロック 710 において、同相コンポーネントおよび直交コンポーネントを有する初期の係数  $c_0$  に係数を設定する。初期の係数  $c_0$  は、( $b_{x_0}$ 、 $b_{y_0}$ ) として示され得、ここにおいて  $b_{x_0}$  は初期の同相係数であり、 $b_{y_0}$  は初期の直交係数である。

50



例が同相および直交係数で示されるが、それは任意の二次元、すなわち第1次元および第2次元、に一般化され得る。

【0066】

【0071】 ブロック715において、第1の同相インクリメント  $\Delta x$  だけ初期の同相係数  $b_{x0}$  をインクリメントすることによって第1の同相係数  $b_{x1}$  を得る、すなわち、 $b_{x1} = b_{x0} + \Delta x$ 。かくして、同相インクリメントによる第1の2-D係数 (first 2-D coefficient-via-in-phase-increment) ( $c_1$ ) は、( $b_{x1}$ 、 $b_{y0}$ ) として示される。ブロック720において、AIC回路416に同相インクリメントによる第1の2-D係数 ( $c_1$ ) を供給し、第1の同相応答  $r_1$  を得る。

【0067】

【0072】 ブロック725において、第1の同相インクリメント  $\Delta x$  だけ初期の同相係数  $b_{x0}$  をデクリメントすることによって第2の同相係数  $b_{x2}$  を得る、すなわち、 $b_{x2} = b_{x0} - \Delta x$ 。かくして、同相インクリメントによる第2の2-D係数 ( $c_2$ ) は、( $b_{x2}$ 、 $b_{y0}$ ) として示される。ブロック730において、AIC回路416に同相インクリメントによる第2の2-D係数 ( $c_2$ ) を供給し、第2の同相応答  $r_2$  を得る。ブロック753において、第1の同相応答  $r_1$  と第2の同相応答  $r_2$  との間の差異から同相勾配 (in-phase gradient)  $G_I$  を計算する。様々な例では、

【0068】

【数5】

$$G_I = (r_1 - r_2) / (2 \Delta x)$$

数式(5)

【0069】

【0073】 ブロック740において、最適な同相勾配、 $G_{Iopt}$ 、を計算する。本書には示されていないが、同相勾配  $G_I$  のさらなるアップデートは、 $\Delta x$  だけ同相インクリメントによる第1および第2の2-D係数 ( $c_1$ 、 $c_2$ ) をインクリメントおよびデクリメントし、同相勾配  $G_I$  が勾配しきい値  $G_0$  より小さくなるまで715乃至735のブロックを繰り返すことによって、行われ得る。勾配しきい値  $G_0$  より小さい、イテレーション (iteration) からの第1の同相勾配  $G_I$  を、最適な同相勾配、 $G_{Iopt}$  と呼ぶ。第1の同相インクリメント  $\Delta x$  は、正または負の値であり得る。

【0070】

同相コンポーネントを固定し、確率近似を使用して直交コンポーネントをインクリメントする

【0074】 ブロック745において、初期の同相係数として  $b_{x0}$  を、初期の直交係数として  $b_{y0}$  を選択する。ブロック750において、第1の直交インクリメント  $\Delta y$  だけ初期の直交係数  $b_{y0}$  をインクリメントすることによって第1の直交係数  $b_{y1}$  を得る、すなわち、 $b_{y1} = b_{y0} + \Delta y$ 。かくして、直交インクリメントによる第1の2-D係数 (first 2-D coefficient-via-quadrature-increment) ( $d_1$ ) は、( $b_{x0}$ 、 $b_{y1}$ ) として示される。ブロック755において、AIC回路416に直交インクリメントによる第1の2-D係数 ( $d_1$ ) を供給し、第1の直交応答  $s_1$  を得る。

【0071】

【0075】 ブロック760において、第1の直交インクリメント  $\Delta y$  だけ初期の直交係数  $b_{y0}$  をデクリメントすることによって第2の直交係数  $b_{y2}$  を得る、すなわち、 $b_{y2} = b_{y0} - \Delta y$ 。かくして、直交インクリメントによる第2の2-D係数 ( $d_2$ ) は、( $b_{x0}$ 、 $b_{y2}$ ) として示される。ブロック765において、AIC回路416に直交インクリメントによる第2の2-D係数 ( $d_2$ ) を供給し、第2の直交応答  $s_2$  を得る。ブロック770において、第1の直交応答  $s_1$  と第2の直交応答  $s_2$  との間の差異から直交勾配  $G_Q$  を計算する。様々な例では、

【0072】

【数6】

$$G_Q = (s_1 - s_2) / (2 \Delta y)$$

数式(6)

【0073】

10

20

30

40

50

【0076】 ブロック 775 において、最適な直交勾配、 $G_{Qopt}$ 、を計算する。本書には示されていないが、直交勾配  $G_Q$  のさらなるアップデートは、 $\gamma$  だけ第 1 および直交インクリメントによる第 2 の 2 - D 係数 ( $d_1$ 、 $d_2$ ) をインクリメントおよびデクリメントし、直交勾配  $G_Q$  が同様に勾配しきい値  $G_0$  より小さくなるまで 750 乃至 770 のブロックを繰り返すことによって、行われ得る。勾配しきい値  $G_0$  より小さい、イテレーションからの第 1 の直交勾配  $G_Q$  を、最適な直交勾配、 $G_{Qopt}$  と呼ぶ。第 1 の直交インクリメント  $\gamma$  は、正または負の値であり得る。

【0074】

合成係数を形成する

【0077】 ブロック 780 において、最適な同相勾配、 $G_{Iopt}$ 、および最適な直交勾配、 $G_{Qopt}$ 、から合成係数  $w_c$  を形成する。

【0075】

【数 7】

$$w_c = c_0 - [G_{Iopt} + G_{Qopt}] * \Delta_w. \quad \text{数式(7)}$$

【0076】

【0078】 様々な例では、係数インクリメント  $w$  は、第 1 の同相インクリメント  $x$  または第 1 の直交インクリメント  $y$  に等しい。

【0077】

【0079】 ブロック 785 において、残留  $d_c$  バイアスを最小化するために、AIC 回路 416 に合成係数  $w_c$  を供給する。様々な態様では、同相および直交係数は、別々にアップデートされる。

【0078】

【0080】 図 8a 乃至 8c は、受信機において干渉除去を実施する間に残留  $d_c$  バイアスを最小化するための係数を決定するために簡略化された確率近似を使用するための例としてのアルゴリズムのフロー図を例示する。様々な態様では、係数計算アルゴリズムは、第 1 のデジタル信号コンポーネント  $x(n)$  および第 2 のデジタル信号コンポーネント  $y(n)$  を、入力として使用する。簡略化された確率近似を使用する係数計算アルゴリズムは、第 1 のベースバンド係数  $b_x$  および第 2 のベースバンド係数  $b_y$  を、出力として生成する。第 1 のデジタル信号コンポーネント  $x(n)$  は、同相信号コンポーネントと呼ばれ、第 2 のデジタル信号コンポーネント  $y(n)$  は、直交信号コンポーネントと呼ばれる。それに応じて、第 1 のベースバンド係数  $b_x$  は、同相係数と呼ばれ、第 2 のベースバンド係数  $b_y$  は、直交係数と呼ばれる。様々な例では、簡略化された確率近似を使用する係数計算アルゴリズムは、(図 4 に示される) アルゴリズムエンジン 434 内に存在する。

【0079】

初期のコスト関数  $C(z_0)$  を計算する

【0081】 ブロック 810 において、同相コンポーネントおよび直交コンポーネントを有する初期の係数  $c_0$  に係数を設定する。初期の係数  $c_0$  は、( $b_{x0}$ 、 $b_{y0}$ ) として示され得、ここにおいて  $b_{x0}$  は初期の同相係数であり、 $b_{y0}$  は初期の直交係数である。例が同相および直交係数で示されるが、それは任意の二次元、すなわち第 1 次元および第 2 次元、に一般化され得る。ブロック 815 において、AIC 回路 416 に初期の係数  $c_0$  を供給し、初期の応答  $z_0$  を得る。ブロック 820 において、初期の応答  $z_0$  において判断される初期のコスト関数  $C(z_0)$  を計算する。様々な例では、初期の応答  $z_0$  は、サンプル平均として、または移動平均として、得られる。初期のコスト関数  $C(z_0)$  は、初期の係数  $c_0$  に対応する。

【0080】

直交コンポーネントを固定し、簡略化された確率近似を使用して同相コンポーネントをインクリメントする

【0082】 ブロック 825 において、第 1 の同相インクリメント  $x$  だけ初期の同相係数  $b_{x0}$  をインクリメントすることによって第 1 の同相係数  $b_{x1}$  を得る、すなわち、 $b_{x1} = b_{x0} + x$ 。かくして、同相インクリメントによる第 1 の 2 - D 係数 ( $c_1$ ) は、

10

20

30

40

50

( $b_{x1}$ 、 $b_{y0}$ )として示される。ブロック830において、AIC回路416に同相インクリメントによる第1の2-D係数( $c_1$ )を供給し、第1の同相応答 $r_1$ を得る。ブロック835において、第1の同相応答 $r_1$ において判断される増分の同相コスト関数 $C(r_1)$ を計算する。様々な例では、第1の同相応答 $r_1$ は、サンプル平均として、または移動平均として、得られる。増分の同相コスト関数 $C(r_1)$ は、同相インクリメントによる第1の2-D係数( $c_1$ )に対応する。第1の同相インクリメント $x$ は、正または負の値であり得る。

#### 【0081】

同相コンポーネントを固定し、簡略化された確率近似を使用して直交コンポーネントをインクリメントする

10

[0083] ブロック840において、初期の同相係数として $b_{x0}$ を、初期の直交係数として $b_{y0}$ を選択する。ブロック845において、第1の直交インクリメント $y$ だけ初期の直交係数 $b_{y0}$ をインクリメントすることによって第1の直交係数 $b_{y1}$ を得る、すなわち、 $b_{y1} = b_{y0} + y$ 。かくして、直交インクリメントによる第1の2-D係数( $d_1$ )は、( $b_{x0}$ 、 $b_{y1}$ )として示される。ブロック850において、AIC回路416に直交インクリメントによる第1の2-D係数( $d_1$ )を供給し、第1の直交応答 $s_1$ を得る。ブロック855において、第1の直交応答 $s_1$ において判断される増分の直交コスト関数 $C(s_1)$ を計算する。様々な例では、第1の直交応答 $s_1$ は、サンプル平均として、または移動平均として、得られる。増分の直交コスト関数 $C(s_1)$ は直交インクリメントによる第1の2-D係数( $d_1$ )に対応する。第1の直交インクリメント $y$ は、正または負の値であり得る。

20

#### 【0082】

係数をアップデートする

[0084] ブロック860において、次の論理に従ってアップデートされた係数 $w_1$ を得るために初期の係数 $c_0$ をアップデートする、

$C(r_1) < C(z_0)$  および  $C(s_1) < C(z_0)$  の場合、 $w_1 = c_0 + (x + jy)$  に設定する、

あるいは  $C(r_1) > C(z_0)$  および  $C(s_1) < C(z_0)$  の場合、 $w_1 = c_0 + (-x + jy)$  に設定する、

あるいは  $C(r_1) < C(z_0)$  および  $C(s_1) > C(z_0)$  の場合、 $w_1 = c_0 + (x - jy)$  に設定する、

30

あるいは、 $w_1 = c_0 + (-x - jy)$  に設定する。

#### 【0083】

[0085] ブロック865において、AIC回路416にアップデートされた係数 $w_1$ を供給し、アップデートされた応答 $z_1$ を得る。ブロック870において、アップデートされた応答 $z_1$ において判断されるアップデートされたコスト関数 $C(z_1)$ を計算する。様々な例では、アップデートされた応答 $z_1$ は、サンプル平均として、または移動平均として、得られる。アップデートされたコスト関数 $C(z_1)$ は、アップデートされた係数 $w_1$ に対応する。

#### 【0084】

40

[0086] ブロック875において、最適なアップデートされた係数 $w_{opt}$ を得るために、ブロック825乃至835および845乃至870を繰り返す。最適なアップデートされた係数 $w_{opt}$ は、最適なコスト関数に対応し、ここにおいて最適なコスト関数は、コスト関数しきい値 $C_{threshold}$ より小さいコスト関数である。コスト関数しきい値 $C_{threshold}$ の値が以下の、アナログデジタルコンバータ(ADC432)量子化レベル(quantization level)、ADC432における熱雑音(thermal noise)、ADC432における干渉、デジタル信号の存在、などのうちの1つまたは複数に依存し得ることが理解されるであろう。

#### 【0085】

[0087] ブロック880において、残留dcバイアスを最小化するために、AIC回路

50

に最適な係数  $w_{opt}$  を供給する。様々な態様では、同相および直交係数は、別々にアップデートされる。

【0086】

[0088] 図9aおよび図9bは、干渉除去のための方法のフロー図を例示する。方法は、1つまたは複数の送信機および1つまたは複数の受信機を有するデバイスによって行われ得る。様々な例では、1つまたは複数の送信機および受信機は、両者とも、同じ無線アクセス技術(RAT)に従って動作する。別の例では、デバイスは、第2のRATに従って信号を受信する間に第1のRATに従って信号を送信するように構成される。ブロック905において、デバイスは、送信信号を受信する。様々な態様では、受信機(例えば、図4に示される受信機420)は、送信信号を受信するために使用される。様々な例では、受信機は、1つまたは複数のブロック910乃至990におけるステップを行うように構成された少なくとも1つのプロセッサに結合され得る。ブロック910において、デバイスは、係数の第1のセットを使用して第1のコスト関数値を計算し得る。様々な態様では、デバイスは、第1のコスト関数値を計算するために、(図5に示される)コスト関数計算モジュール505を使用し得る。様々な例では、係数の第1のセットは、記憶された値であり、例えば、デバイスの一部であるメモリに記憶される。

10

【0087】

[0089] ブロック920において、デバイスは、第1の係数制御アルゴリズムを使用して係数の第2のセットを計算し得る。様々な例では、第1の係数制御アルゴリズムは、以下の、電圧走査アルゴリズム、確率近似アルゴリズム、または簡略化された確率近似アルゴリズムのうちの1つであり得る。様々な態様では、デバイスは、係数の第2のセットを計算するために係数計算モジュール555を含み、ここにおいて係数計算モジュール555は、以下のモジュールのうちの1つまたは複数を含み得る、電圧走査モジュール540、簡略化された確率近似モジュール550、または確率近似アルゴリズム560(図5に図示)。様々な例では、係数計算モジュール555は、(1つまたは複数の)他の係数計算アルゴリズムのための他の(1つまたは複数の)モジュールを含み得る。所定の条件が、第1の係数制御アルゴリズムをイネーブルし得る。様々な例では、所定の条件は、受信信号強度指示(RSSI)しきい値より大きいRSSIであり、RSSIは、第1のコスト関数値に関連付けされる。RSSIと先のRSSIとの差が所定の値より大きい場合、RSSIは、第1のコスト関数値に関連付けされる。様々な例では、所定の値は、熱雑音レベル、干渉レベルおよび/または伝搬条件(propagation conditions)などにに基づき得る。様々な例では、係数の第1のセットおよび係数の第2のセットは、同相の、直交コンポーネントによって示される。

20

30

【0088】

[0090] ブロック930において、デバイスは、係数の第2のセットを使用して第2のコスト関数値を計算し得る。例えば、デバイスは、係数の適用された第2のセットからもたらされた複数のサンプルのサンプル平均または移動平均に基づいて第2のコスト関数値を計算し得る。様々な例では、デバイスは、第1のコスト関数値および第2のコスト関数値をそれぞれの平均平方誤差に基づいて計算し得る。様々な態様では、デバイスは、第2のコスト関数値を計算するために、(図5に示される)コスト関数計算モジュール505を使用し得る。

40

【0089】

[0091] ブロック940において、デバイスは、比較結果を与えるために第1のコスト関数値と第2のコスト関数値を比較し得る。様々な態様では、デバイスは、第1のコスト関数値と第2のコスト関数値を比較するために、(図5に示される)コスト関数比較モジュール520を使用し得る。

【0090】

[0092] ブロック950において、デバイスは、干渉除去のために係数の第1のセットを適用するか第2のセットを適用するかを決定するために比較結果を使用し得る。例えば、第2のコスト関数値が第1のコスト関数値より小さいことを比較結果が示す場合、係数

50

の第2のセットが干渉除去のために適用される。様々な態様では、デバイスは、干渉除去のために係数の第1のセットを適用するか第2のセットを適用するかを決定するために（図5に示される）係数計算アルゴリズム選択モジュール530を使用し得る。

【0091】

[0093] ブロック960において、第2のコスト関数値が第1のコスト関数値より小さいことを比較結果が与える場合、デバイスは、第2の係数制御アルゴリズムを使用して係数の第2のセットに基づいて係数の第3のセットを計算し続ける。第2の係数制御アルゴリズムは、第1の係数制御アルゴリズムと同じであり得る。例えば、アルゴリズムは、以下の、電圧走査アルゴリズム、確率近似アルゴリズム、簡略化された確率近似アルゴリズムうちの1つであり得る。別の例では、第2の係数制御アルゴリズムは、第1の係数制御アルゴリズムとは異なる。様々な例では、第1の係数制御アルゴリズムおよび第2の係数制御アルゴリズムは、各々、以下の、電圧走査アルゴリズム、確率近似アルゴリズム、簡略化された確率近似アルゴリズムのうちの1つであり得る。そして、デバイスは、係数の第3のセットを計算するために、係数計算モジュール555を使用し得る。または、デバイスは、係数の第3のセットを計算するために、（1つまたは複数の）対応するモジュール、電圧走査モジュール540、簡略化された確率近似モジュール550、または確率近似モジュール560（図5に示される）、を使用し得る。

10

【0092】

[0094] ブロック970において、デバイスは、係数の第3のセットを使用して第3のコスト関数値を計算し得る。様々な態様では、デバイスは、第3のコスト関数値を計算するために、（図5に示される）コスト関数計算モジュール505を使用し得る。ブロック980において、デバイスは、アップデートされた比較結果を与えるために第2のコスト関数値と第3のコスト関数値を比較し得る。様々な態様では、デバイスは、第2のコスト関数値と第3のコスト関数値を比較するために、（図5に示される）コスト関数比較モジュール520を使用し得る。

20

【0093】

[0095] ブロック990において、デバイスは、干渉除去のために係数の第3のセットを適用するかどうかを決定するためにアップデートされた比較結果を使用し得る。様々な態様では、デバイスは、干渉除去のために係数の第3のセットを適用するかどうかを決定するために（図5に示される）係数計算アルゴリズム選択モジュール530を使用し得る。様々な例では、デバイスは、コスト関数値および係数のさらに1つまたは複数のセットのために960乃至990のブロックを繰り返し得る。様々な態様では、ブロック910乃至990は、係数コントローラ450によって行われ得、係数コントローラ450は、ブロック910乃至990のステップを行うように構成された少なくとも1つのプロセッサに結合され得る。

30

【0094】

[0096] ブロック995において、（例えばAIC回路416を使用する）デバイスは、基準信号をフィルタ処理するために係数のセット（例えば第1のセット、第2のセット、第3のセットなど）のうちの1つを適用し、そして、干渉除去のために受信された送信信号からフィルタ処理された基準信号を（例えば受信機420を使用して）差し引き得る。様々な例では、係数のセットは、AIC回路416に入力された基準信号をフィルタ処理するAIC回路416の周波数応答を修正するために、AIC回路416に入力される。フィルタ処理された基準信号は、その後AIC回路416から加算器422（図4に図示）に出力される。加算器422において、フィルタ処理された基準信号は、干渉除去をもたらす、（ブロック905からの）受信された送信信号から差し引かれる。

40

【0095】

[0097] 図10は、処理回路1002を用いる装置1000のためのハードウェア実施の簡略化された例を示す図である。処理回路は、典型的に、マイクロプロセッサ、マイクロコントローラ、デジタル信号プロセッサ、シーケンサ、およびステートマシンのうちの1つまたは複数を含み得るプロセッサ1016を有する。処理回路1002は、概してバ

50

ス 1 0 2 0 によって表される、バスアーキテクチャで実施され得る。バス 1 0 2 0 は、処理回路 1 0 0 2 の特定のアプリケーションおよび全体的な設計制約に依存して、任意の数の相互接続バスおよびブリッジを含み得る。バス 1 0 2 0 は、プロセッサ 1 0 1 6、モジュールまたは回路 1 0 0 4 および 1 0 0 8、1 つまたは複数のアンテナ 1 0 1 4 にわたって通信するように設定可能なトランシーバ回路 1 0 1 2、およびコンピュータ可読記憶媒体 1 0 1 8 によって表された、1 つまたは複数のプロセッサおよび / またはハードウェアモジュールを含む様々な回路を結合する。バス 1 0 2 0 はまた、タイミングソース、周辺機器、電圧レギュレータ、および電力管理回路のような様々な他の回路をリンクし得るが、それらは、当該技術において良く知られており、従って、これ以上は説明されない。

【 0 0 9 6 】

[0098] プロセッサ 1 0 1 6 は、コンピュータ可読記憶媒体 1 0 1 8 に記憶されたソフトウェアの実行を含む汎用処理を担う。様々な例では、コンピュータ可読記憶媒体は、デバイス上で動作可能なコンピュータ実行可能コードを記憶する。ソフトウェアは、プロセッサ 1 0 1 6 によって実行されたとき、処理回路 1 0 0 2 に、任意の特定の装置のために、上記に説明された様々な機能を行わせる。コンピュータ可読記憶媒体 1 0 1 8 はまた、ソフトウェアを実行するとき、プロセッサ 1 0 1 6 によって操作されるデータを記憶するために使用され得、そのデータは、データレーンおよびクロックレーンとして構成され得る、1 つまたは複数のアンテナ 1 0 1 4 にわたって送信される RF 信号において送信または受信されるデータを含む。処理回路 1 0 0 2 はさらに、モジュール 1 0 0 4、および 1 0 0 8 のうちの少なくとも 1 つを含む。モジュール 1 0 0 4 および 1 0 0 8 は、プロセッサ 1 0 1 6 において実行中でありコンピュータ可読記憶媒体 1 0 1 8 において存在する / 記憶されたソフトウェアモジュール、プロセッサ 1 0 1 6 に結合された 1 つまたは複数のハードウェアモジュール、またはそれらの何らかの組み合わせであり得る。モジュール 1 0 0 4 および / または 1 0 0 8 は、マイクロコントローラ命令、ステートマシン構成パラメータ、またはそれらの何らかの組み合わせを含み得る。

【 0 0 9 7 】

[0099] 1 つの構成では、ワイヤレス通信のための装置 1 0 0 0 は、装置 1 0 0 0 によって送信される干渉信号を代表する基準信号を受信および処理するように構成されたモジュールおよび / または回路 1 0 0 4、RF を使用してフィルタを構成するように構成されたモジュールおよび / または回路 1 0 0 8、ベースバンドまたはデジタルフィードバック、および RF 信号において干渉を除去するように構成されたモジュールおよび / または回路 1 0 1 0 を含む。モジュール / 回路 (例えば 1 0 0 4、1 0 0 8、1 0 1 0、1 0 1 2、1 0 1 8) がプロセッサ 1 0 1 6 の外にあることが図 1 0 において示されるが、これらのモジュール / 回路の 1 つまたは複数のプロセッサ 1 0 1 6 の内部に存在し得ることが理解されるであろう。

【 0 0 9 8 】

[00100] 図 1 1 は、本書に開示される 1 つまたは複数の機能を行うように構成され得る処理回路 1 1 0 2 を使用する装置のためのハードウェア実施の簡略化された例を例示する概念図 1 1 0 0 である。本開示の様々な態様に従って、要素、または要素の任意の一部、または本書に開示されるような要素の任意の組み合わせは、処理回路 1 1 0 2 を使用して実施され得る。処理回路 1 1 0 2 は、ハードウェアおよびソフトウェアモジュールの何らかの組み合わせによって制御される 1 つまたは複数のプロセッサ 1 1 0 4 を含み得る。プロセッサ 1 1 0 4 の例は、マイクロプロセッサ、マイクロコントローラ、デジタルシグナルプロセッサ (DSP)、フィールドプログラマブルゲートアレイ (FPGA)、プログラマブル論理デバイス (PLD)、ステートマシン、シーケンサ、ゲートロジック、離散ハードウェア回路、および、本開示全体を通して説明される様々な機能性を行うように構成された他の適切なハードウェアを含む。1 つまたは複数のプロセッサ 1 1 0 4 は、特定の機能を行い、複数のソフトウェアモジュール 1 1 1 6 のうちの 1 つによって構成、拡大、または制御され得る特殊なプロセッサを含み得る。1 つまたは複数のプロセッサ 1 1 0 4 は、初期化の間にロードされるソフトウェアモジュール 1 1 1 6 の組み合わせによって

構成され得、さらに、動作の間に1つまたは複数のソフトウェアモジュール1116をロードまたはアンロードすることによってさらに構成され得る。

【0099】

[00101] 例示される例では、処理回路1102は、一般に、バス1110によって表されるバスアーキテクチャで実施され得る。バス1110は、処理回路1102の特定のアプリケーションおよび全体的な設計制約に依存して、任意の数の相互接続バスおよびブリッジを含み得る。バス1110は、1つまたは複数のプロセッサ1104および記憶装置1106を含む様々な回路を結合する。記憶装置1106は、メモリデバイスおよび大容量記憶デバイスを含み得、コンピュータ可読記憶媒体および/またはプロセッサ可読記憶媒体と本書では呼ばれ得る。バス1110はまた、タイミングソース、タイマー、周辺機器、電圧レギュレータ、および電力管理回路のような様々な他の回路を結合し得る。バスインターフェース1108は、バス1110と1つまたは複数のトランシーバ1112との間のインターフェースを提供し得る。トランシーバ1112は、処理回路によってサポートされる各ネットワーク技術のために提供され得る。いくつかの例では、多数のネットワーク技術は、トランシーバ1112に見られる回路または処理モジュールのうちのいくつかまたは全てを共有し得る。各トランシーバ1112は、送信媒体を通じて様々な他の装置と通信するための手段を提供する。装置の性質に依存して、ユーザインターフェース1118（例えば、キーパッド、ディスプレイ、スピーカ、マイクロフォン、ジョイスティック）もまた提供され得、バス1110に直接、またはバスインターフェース1108を通じて、通信可能に接続され得る。

【0100】

[00102] プロセッサ1104は、記憶装置1106を含み得るコンピュータ可読記憶媒体に記憶されたソフトウェアの実行を含み得る一般的な処理、およびバス1110の管理を担い得る。この点において、プロセッサ1104を含む処理回路1102は、本書に開示された方法、機能および技術のうちのいずれかを実施するために使用され得る。記憶装置1106は、ソフトウェアを実行するとき、プロセッサ1104によって操作されるデータを記憶するために使用され得、ソフトウェアは、本書に開示された方法のいずれか1つを実施するように構成され得る。

【0101】

[00103] 処理回路1102における1つまたは複数のプロセッサ1104は、ソフトウェアを実行し得る。ソフトウェアは、ソフトウェア、ファームウェア、ミドルウェア、マイクロコード、ハードウェア記述言語、またはその他の名称で呼ばれるかどうかにかかわらず、命令、命令セット、コード、コードセグメント、プログラムコード、プログラム、サブプログラム、ソフトウェアモジュール、アプリケーション、ソフトウェアアプリケーション、ソフトウェアパッケージ、ルーチン、サブルーチン、オブジェクト、実行ファイル、実行スレッド、プロシージャ、関数、アルゴリズムなどを意味するように広く解釈されるべきである。ソフトウェアは、外部のコンピュータ可読記憶媒体に、または記憶装置1106にコンピュータ可読の形態で存在し得る。外部のコンピュータ可読記憶媒体および/または記憶装置1106は、非一時的コンピュータ可読記憶媒体を含み得る。非一時的なコンピュータ可読記憶媒体は、例のために、磁気記憶デバイス（例えば、ハードディスク、フロッピー（登録商標）ディスク、磁気ストライプ）、光ディスク（例えば、コンパクトディスク（CD）、デジタル多用途ディスク（DVD））、スマートカード、フラッシュメモリデバイス（例えば、「フラッシュドライブ」、カード、スティック、またはキードライブ）、ランダムアクセスメモリ（RAM）、読み出し専用メモリ（ROM：read only memory）、プログラマブルROM（PROM）、消去可能なPROM（EPROM）、電氣的に消去可能なPROM（EEPROM（登録商標））、レジスタ、リムーバブルディスク、およびコンピュータによって読み取りおよびアクセスされ得る命令および/またはソフトウェアを記憶するためのその他任意の適切な媒体を含む。コンピュータ可読記憶媒体および/または記憶装置1106はまた、例として、コンピュータによってアクセスおよび読み取りされ得るソフトウェアおよび/または命令を送信するための、搬送

波、送信回線、および任意の他の適切な媒体を含み得る。コンピュータ可読記憶媒体および/または記憶装置 1106 は、処理回路 1102 内、プロセッサ 1104 内、処理回路 1102 の外に存在し得、または処理回路 1102 を含む多数のエンティティにわたって分散され得る。コンピュータ可読記憶媒体および/または記憶装置 1106 は、コンピュータプログラム製品に統合され得る。例として、コンピュータプログラム製品は、パッケージング材料にコンピュータ可読記憶媒体を含み得る。当業者は、システム全体に課される全体の設計制約および特定のアプリケーションに依存して、この開示の全体にわたって提示され説明された機能をどのように実施するのが最善かを認識するであろう。

#### 【0102】

[00104] 記憶装置 1106 は、ロード可能なコードセグメント、モジュール、アプリケーション、プログラムなどにおいて組織され、および/または維持されるソフトウェアを維持し得、それは、ソフトウェアモジュール 1116 と本書では呼ばれ得る。ソフトウェアモジュール 1116 の各々は、処理回路 1102 にロードまたはインストールされるとき、および 1 つまたは複数のプロセッサ 1104 によって実行されるとき、1 つまたは複数のプロセッサ 1104 の動作を制御するランタイムイメージ 1114 に貢献する命令およびデータを含み得る。実行されるとき、特定の命令は、本書に説明される特定の方法、アルゴリズム、およびプロセスに従って機能を処理回路 1102 に行わせ得る。

#### 【0103】

[00105] ソフトウェアモジュール 1116 のいくつかは、処理回路 1102 の初期化の間にロードされ得、これらのソフトウェアモジュール 1116 は、本書に開示される様々な機能の実行をイネーブルするように処理回路 1102 を構成し得る。例えば、いくつかのソフトウェアモジュール 1116 は、プロセッサ 1104 の論理回路 1122 および/または内部デバイスを構成し得、トランシーバ 1112、バスインターフェース 1108、ユーザインターフェース 1118、タイマー、数学的コプロセッサなどのような外部デバイスへのアクセスを管理し得る。ソフトウェアモジュール 1116 は、割込みハンドラ (interrupt handler) およびデバイスドライバと相互作用する、および処理回路 1102 によって提供される様々なリソースへのアクセスを制御する、動作システムおよび/または制御プログラムを含み得る。リソースは、メモリ、処理時間、トランシーバ 1112 へのアクセス、ユーザインターフェース 1118 などを含み得る。

#### 【0104】

[00106] 処理回路 1102 の 1 つまたは複数のプロセッサ 1104 は、多機能であり得、それによってソフトウェアモジュール 1116 のいくつかは同じ機能の異なる例または異なる機能を行うように構成およびロードされる。1 つまたは複数のプロセッサ 1104 は、例えば、ユーザインターフェース 1118、トランシーバ 1112、およびデバイスドライバからの入力にตอบสนองして開始されるバックグラウンドタスクを管理するようにさらに適応され得る。多数の機能の実行をサポートするために、1 つまたは複数のプロセッサ 1104 は、マルチタスク環境を提供するように構成され得、それによって複数の機能の各々は、必要に応じて、または要求通りに、1 つまたは複数のプロセッサ 1104 によってサービスされるタスクのセットとして実施される。様々な例では、マルチタスク環境は、異なるタスク間のプロセッサ 1104 の制御を送るタイムシェアリングプログラム 1120 を使用して実施され得、それによって各タスクは、割込みのような入力にตอบสนองして、および/または、任意の未処理の動作の完了時に、タイムシェアリングプログラム 1120 に 1 つまたは複数のプロセッサ 1104 の制御を返送する。タスクが 1 つまたは複数のプロセッサの制御を有する場合、処理回路は、制御しているタスクと関連する機能によって対処される目的のために有効に特殊化される。タイムシェアリングプログラム 1120 は、動作システム、ラウンドロビン方式で制御を送るメインループ、機能の優先順位付けに従って 1 つまたは複数のプロセッサ 1104 の制御を割り当てる機能、および/または 1 つまたは複数のプロセッサ 1104 の制御を操作機能に提供することによって外部のイベントにตอบสนองする割込み駆動のメインループ、を含み得る。

#### 【0105】



[00107] さらに、図 10 および 11 において説明されるコンポーネントは、図 6 乃至 9 におけるフロー図のいくつかまたはすべてのブロックを行うように実施され得る。テレコミュニケーションシステムのいくつかの態様が提示されている。当業者は、本開示全体にわたって説明された様々な態様が、様々なタイプの電気通信システム、ネットワークアーキテクチャ、および通信規格に拡大され得ることを容易に理解するであろう。

【0106】

[00108] 本開示内で、「例示的 (exemplary)」という用語は、「例示、実例、または例証として提供すること」を意味するために使用される。「例示的」なものとして本明細書で説明された任意の実装または態様は、必ずしも、本開示の他の態様よりも好ましい、または利点を有するものと解釈されるべきではない。同様に、「態様 (aspects)」という用語は、本開示のすべての態様が、説明された特徴、利点、または動作モードを含むことを必要としない。「結合 (された) (coupled)」という用語は、本明細書において、2つのオブジェクト間の直接または間接的な結合に言及するために使用される。例えば、オブジェクト A がオブジェクト B に物理的に接触しており、オブジェクト B がオブジェクト C に接触している場合、オブジェクト A と C とは、それらが互いに直接物理的には接触していない場合であっても、依然として、互いに結合しているものとして見なされ得る。例えば、たとえ第 1 のダイ (die) が第 2 のダイと直接的に物理的に接触していなくても、第 1 のダイは、パッケージの中の第 2 のダイと接続され得る。「回路 (circuit)」および「回路 (circuitry)」の用語が広く使用されており、接続および構成されるとき、電気回路のタイプに関する制限なく、本開示に記載の機能の実施をイネーブルするコンダクタおよび電気デバイスのハードウェア実施、並びに、プロセッサによって実行されるとき、本開示に記載の機能の実施をイネーブルする命令および情報のソフトウェア実施を、両方含むことが意図される。

【0107】

[00109] 図面に例示される 1 つまたは複数のコンポーネント、ブロック、特徴および / または機能は、単一のコンポーネント、ブロック、特徴または機能へと組み合わせられるおよび / または再配置されるか、あるいはいくつかのコンポーネント、ブロック、または機能に統合され得る。追加の要素、コンポーネント、ブロック、および / または機能もまた、本書に開示される新規な特徴から逸脱することなく追加され得る。様々な図面に例示される装置、デバイス、および / またはコンポーネントは、本書において説明される 1 つまたは複数の方法、特徴、またはブロックを行うように構成され得る。本書で説明された新規なアルゴリズムもまた、ソフトウェアで効率的に実施され得る、および / またはハードウェアに組み込まれ得る。

【0108】

[00110] 開示された方法におけるブロックの特定の順序または階層は、例示的なプロセスの例示であることが理解されるべきである。設計の優先性に基づいて、方法におけるブロックの特定の順序または階層は並べ替えられ得るということが理解される。付随の方法の請求項は、サンプルの順序で様々なブロックの要素を提示し、そこに明確に記載されていない限り、提示された特定の順序または階層に限定されることは意図されない。

【0109】

[00111] 先の説明は、いかなる当業者にも本書で説明された様々な態様を実施することとイネーブルするように、提供される。これらの態様への様々な修正は、当業者に容易に明らかとなり、本書に定義された包括的な原理は、他の態様に適用され得る。かくして、請求項は、本明細書に示される態様に限定されることは意図されておらず、請求項の文言と一貫する全範囲であると認められるべきであり、ここで、単数のエレメントへの参照は、そのように明確に述べられていない限りは「1 つおよび 1 つのみ」を意味することは意図されず、むしろ「1 つまたは複数」を意味することが意図される。そうではないと明確に記載されていない限り、用語「何らかの」は、1 つまたは複数の意味する。項目のリスト「のうちの少なくとも 1 つ」に関する表現は、単一の要素を含む、それらの項目のうちの任意の組み合わせに言及する。一例として、「a、b、または c の少なくとも 1 つ」は

、aと、bと、cと、aおよびbと、aおよびcと、bおよびcと、a、b、およびcとを含むことが意図される。当業者には周知である、またはのちに周知となるであろう、本開示全体にわたって説明される様々な態様の要素と同等の全ての機能および構造は、参照によって本書に明確に組み込まれ、本請求項に含まれることが意図される。さらに、本書で開示されたものは、このような開示が特許請求の範囲中に明示的に列挙されるか否かにかかわらず、公に捧げられることを意図していない。特許請求の範囲の要素はいずれも、その要素が明確に「～のための手段」という表現を使用して記載されていない限り、または、方法の請求項の場合には、その要素が「～のためのステップ」という表現を使用して記載されていない限り、35 U.S.C. § 112、第6段落の規定の下に解釈されるべきではない。

10

以下に本願の出願当初の特許請求の範囲に記載された発明を付記する。

[C 1] 干渉除去のための方法であって、

送信信号を受信するために受信機を使用することと、

係数の第1のセットを使用して第1のコスト関数値を計算することと、

第1の係数制御アルゴリズムを使用して係数の第2のセットを計算することと、

係数の前記第2のセットを使用して第2のコスト関数値を計算することと、

比較結果を与えるために前記第1のコスト関数値と前記第2のコスト関数値を比較することと、

前記干渉除去のために係数の前記第1のセットを適用するか前記第2のセットを適用するかを決定するために前記比較結果を使用することと、

20

基準信号をフィルタ処理するために係数の前記第2のセットまたは前記第1のセットのうちの1つを適用し、前記干渉除去のために前記受信された送信信号から前記フィルタ処理された基準信号を差し引くことと、を備える、方法。

[C 2] 前記第1の係数制御アルゴリズムは、以下の、電圧走査アルゴリズム、確率近似アルゴリズム、または簡略化された確率近似アルゴリズムうちの1つである、C 1に記載の方法。

[C 3] 所定の条件が、使用のために前記第1の係数制御アルゴリズムをイネーブルする、C 1に記載の方法。

[C 4] 前記所定の条件は、受信信号強度指示(RSSI)しきい値より大きいRSSIであり、ここにおいて前記RSSIは、前記第1のコスト関数値に関連付けされる、C 3

30

に記載の方法。  
[C 5] 前記第2のコスト関数値が前記第1のコスト関数値より小さいことを前記比較結果が示す場合、前記干渉除去のために係数の前記第2のセットを適用することをさらに備える、C 1に記載の方法。

[C 6] 前記第2のコスト関数値が前記第1のコスト関数値より小さいことを前記比較結果が与える場合、第2の係数制御アルゴリズムを使用して係数の前記第2のセットに基づいて係数の第3のセットを計算することをさらに備える、C 1に記載の方法。

[C 7] 係数の前記第3のセットを使用して第3のコスト関数値を計算することと、

アップデートされた比較結果を与えるために前記第2のコスト関数値と前記第3のコスト関数値を比較することと、

40

前記干渉除去のために係数の前記第3のセットを適用するかどうかを決定するために前記アップデートされた比較結果を使用することと、をさらに備える、C 6に記載の方法。

[C 8] 前記第2の係数制御アルゴリズムは、前記第1の係数制御アルゴリズムと同じであり、ここにおいて前記第1の係数制御アルゴリズムは、以下の、電圧走査アルゴリズム、確率近似アルゴリズム、または簡略化された確率近似アルゴリズムのうちの1つである、C 6に記載の方法。

[C 9] 前記第2の係数制御アルゴリズムは、前記第1の係数制御アルゴリズムとは異なり、ここにおいて前記第1の係数制御アルゴリズムおよび前記第2の係数制御アルゴリズムは、以下のうちの2つである、電圧走査アルゴリズム、確率近似アルゴリズム、または簡略化された確率近似アルゴリズム、C 6に記載の方法。

50

[C 1 0] 前記第 2 のコスト関数値を前記計算することは、係数の前記適用された第 2 のセットからもたらされる複数のサンプルのサンプル平均または移動平均に基づく、C 1 に記載の方法。

[C 1 1] 係数の前記第 1 のセットおよび係数の前記第 2 のセットは、同相のおよび直交のコンポーネントによって示される、C 1 に記載の方法。

[C 1 2] 前記第 1 のコスト関数値を前記計算することは、第 1 の平均平方誤差に基づき、第 2 のコスト関数値を前記計算することは、第 2 の平均平方誤差に基づく、C 1 に記載の方法。

[C 1 3] 干渉除去のための装置であって、

少なくとも 1 つのプロセッサと、

係数の第 1 のセットを記憶するためのメモリであって、前記少なくとも 1 つのプロセッサに結合されたメモリと、

前記少なくとも 1 つのプロセッサに結合された受信機であって、送信信号を受信するように構成された受信機と、

前記少なくとも 1 つのプロセッサに結合され、以下の、

係数の前記第 1 のセットを使用して第 1 のコスト関数値を計算することと、

第 1 の係数制御アルゴリズムを使用して係数の第 2 のセットを計算することと、

係数の前記第 2 のセットを使用して第 2 のコスト関数値を計算することと、

比較結果を与えるために前記第 1 のコスト関数値と前記第 2 のコスト関数値を比較することと、

前記干渉除去のために係数の前記第 1 のセットを適用するか前記第 2 のセットを適用するかを決定するために前記比較結果を使用することと、を行うように構成された係数コントローラと、

基準信号をフィルタ処理するために係数の前記第 2 のセットまたは前記第 1 のセットのうちの 1 つを適用するためのアナログ干渉除去 (A I C) 回路と、

を備え、ここにおいて前記受信機は、前記干渉除去のために前記受信された送信信号から前記フィルタ処理された基準信号を差し引く、装置。

[C 1 4] 所定の条件が、使用のために前記第 1 の係数制御アルゴリズムをイネーブルし、前記所定の条件は、受信信号強度指示 (R S S I) しきい値より大きい R S S I であり、前記 R S S I は、前記第 1 のコスト関数値に関連付けされる、C 1 3 に記載の装置。

[C 1 5] 前記第 2 のコスト関数値が前記第 1 のコスト関数値より小さいことを前記比較結果が示す場合、前記アナログ干渉除去 (A I C) 回路は、前記干渉除去のために係数の前記第 2 のセットを適用する、C 1 3 に記載の装置。

[C 1 6] 前記係数コントローラは、前記第 1 のコスト関数値および前記第 2 のコスト関数値を計算するためのコスト関数計算モジュールと、係数の前記第 2 のセットを計算するための係数計算モジュールと、前記第 1 のコスト関数値と前記第 2 のコスト関数値とを比較するためのコスト関数比較モジュールと、係数の前記第 2 のセットを適用するか係数の前記第 1 のセットを適用するかを決定するために前記比較結果を使用するための係数計算アルゴリズム選択モジュールとを備える、C 1 3 に記載の装置。

[C 1 7] 前記係数計算モジュールは、以下の、電圧走査アルゴリズムを行うための電圧走査モジュール、確率近似アルゴリズムを行うための確率近似モジュール、または簡略化された確率近似アルゴリズムを行うための簡略化された確率近似モジュールであるモジュールのうち少なくとも 1 つを備える、C 1 6 に記載の装置。

[C 1 8] 前記第 2 のコスト関数値が前記第 1 のコスト関数値より小さいことを前記比較が指示する場合、前記係数計算モジュールは、第 2 の係数制御アルゴリズムを使用して係数の前記第 2 のセットに基づいて係数の第 3 のセットを計算する、C 1 6 に記載の装置。

[C 1 9] 前記コスト関数計算モジュールは、係数の前記第 3 のセットを使用して第 3 のコスト関数値を計算し、

前記コスト関数比較モジュールは、アップデートされた比較結果を与えるために前記第 2 のコスト関数値と前記第 3 のコスト関数値を比較し、

10

20

30

40

50

前記係数計算アルゴリズム選択モジュールは、前記干渉除去のために係数の前記第3のセットを適用するかどうかを決定するために前記アップデートされた比較結果を使用する、C18に記載の装置。

[C20] 前記第2のコスト関数値は、係数の前記適用された第2のセットからもたらされた複数のサンプルのサンプル平均または移動平均に基づいて計算される、C13に記載の装置。

[C21] 係数の前記第1のセットおよび係数の前記第2のセットは、同相の、および直交のコンポーネントによって示される、C13に記載の装置。

[C22] 前記第1のコスト関数値は、第1の平均平方誤差に基づいて計算され、前記第2のコスト関数値は、第2の平均平方誤差に基づいて計算される、C13に記載の装置。

[C23] 干渉除去のための装置であって、

少なくとも1つのプロセッサと、

係数の第1のセットを記憶するためのメモリであって、前記少なくとも1つのプロセッサに結合されたメモリと、

前記少なくとも1つのプロセッサに結合され、送信信号を受信するための受信機と、係数の前記第1のセットを使用して第1のコスト関数値を計算するための手段と、

第1の係数制御アルゴリズムを使用して係数の第2のセットを計算するための手段と、

係数の前記第2のセットを使用して第2のコスト関数値を計算するための手段と、

比較結果を与えるために前記第1のコスト関数値と前記第2のコスト関数値を比較するための手段と、

前記干渉除去のために係数の前記第1のセットを適用するか前記第2のセットを適用するかを決定するために前記比較結果を使用するための手段と、

基準信号をフィルタ処理するために係数の前記第2のセットまたは前記第1のセットのうちの1つを適用するための手段と、

を備え、

ここにおいて前記受信機は、前記干渉除去のために前記受信された送信信号から前記フィルタ処理された基準信号を差し引く、装置。

[C24] 所定の条件が、使用のために前記第1の係数制御アルゴリズムをイネーブルし、前記所定の条件は、受信信号強度指示(RSSI)しきい値より大きいRSSIであり、前記RSSIは、前記第1のコスト関数値に関連付けされる、C23に記載の装置。

[C25] 前記第2のコスト関数値が前記第1のコスト関数値より小さいことを前記比較結果が示す場合、前記干渉除去のために係数の前記第2のセットを適用するための手段をさらに備える、C23に記載の装置。

[C26] 前記第2のコスト関数値が前記第1のコスト関数値より小さいことを前記比較結果が与える場合、第2の係数制御アルゴリズムを使用して係数の前記第2のセットに基づいて係数の第3のセットを計算するための手段と、

係数の前記第3のセットを使用して第3のコスト関数値を計算するための手段と、

アップデートされた比較結果を与えるために前記第2のコスト関数値と前記第3のコスト関数値を比較するための手段と、

前記干渉除去のために係数の前記第3のセットを適用するかどうかを決定するために前記アップデートされた比較結果を使用するための手段と、

をさらに備える、C23に記載の装置。

[C27] 前記第2のコスト関数値を計算するための前記手段は、係数の前記適用された第2の係数からもたらされる複数のサンプルのサンプル平均または移動平均に基づいて前記第2のコスト関数値を計算し、前記第1のコスト関数値を計算するための前記手段は、第1の平均平方誤差に基づいて前記第1のコスト関数値を計算し、前記第2のコスト関数値を前記計算することは、第2の平均平方誤差に基づく、C23に記載の装置。

[C28] コンピュータ実行可能コードを記憶するコンピュータ可読記憶媒体であって、少なくとも1つのプロセッサと、係数の第1のセットを記憶するためのメモリと、前記メモリは前記少なくとも1つのプロセッサに結合される、前記少なくとも1つのプロセッサ

10

20

30

40

50

に結合された受信機と、ここにおいて前記受信機は送信信号を受信するように構成される、前記コンピュータ実行可能コードと、を備えるデバイス上で動作可能であり、前記コンピュータ実行可能コードは、

係数の前記第 1 のセットを使用して第 1 のコスト関数値を計算することを前記少なくとも 1 つのプロセッサにさせるための命令と、

第 1 の係数制御アルゴリズムを使用して係数の第 2 のセットを計算することを前記少なくとも 1 つのプロセッサにさせるための命令と、

係数の前記第 2 のセットを使用して第 2 のコスト関数値を計算することを前記少なくとも 1 つのプロセッサにさせるための命令と、

比較結果を与えるために前記第 1 のコスト関数値と前記第 2 のコスト関数値を比較することを前記少なくとも 1 つのプロセッサにさせるための命令と、

干渉除去のために係数の前記第 1 のセットを適用するか前記第 2 のセットを適用するかを決定するために前記比較結果を使用することを前記少なくとも 1 つのプロセッサにさせるための命令と、

基準信号をフィルタ処理するために係数の前記第 2 のセットまたは前記第 1 のセットのうちの 1 つを適用することを前記少なくとも 1 つのプロセッサにさせるための命令と、を備え、ここにおいて前記受信機は、前記干渉除去のために前記受信された送信信号から前記フィルタ処理された基準信号を差し引くようにさらに構成される、コンピュータ可読記憶媒体。

[ C 2 9 ] 前記コンピュータ実行可能コードは、前記第 2 のコスト関数値が前記第 1 のコスト関数値より小さいことを前記比較結果が示す場合、前記干渉除去のために係数の前記第 2 のセットを適用すること、または、前記第 2 のコスト関数値が前記第 1 のコスト関数値より小さいことを前記比較結果が与える場合、第 2 の係数制御アルゴリズムを使用し係数の前記第 2 のセットに基づいて係数の第 3 のセットを計算すること、を前記少なくとも 1 つのプロセッサにさせるための命令を、さらに備える、C 2 8 に記載のコンピュータ可読記憶媒体。

[ C 3 0 ] 前記コンピュータ実行可能コードは、

係数の前記第 3 のセットを使用して第 3 のコスト関数値を計算することを前記少なくとも 1 つのプロセッサにさせるための命令と、

アップデートされた比較結果を与えるために前記第 2 のコスト関数値と前記第 3 のコスト関数値を比較することを前記少なくとも 1 つのプロセッサにさせるための命令と、

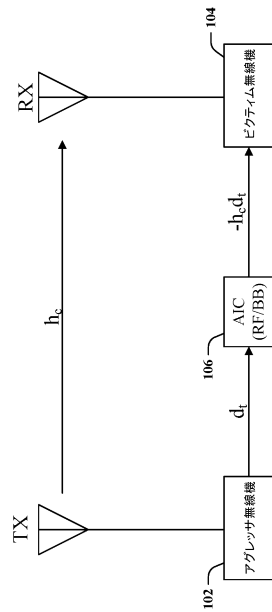
前記干渉除去のために係数の前記第 3 のセットを適用するかどうかを決定するために前記アップデートされた比較結果を使用することを前記少なくとも 1 つのプロセッサにさせるための命令と、をさらに備える、C 2 9 に記載のコンピュータ可読記憶媒体。

10

20

30

【図 1】



【図 2】

FIG. 1

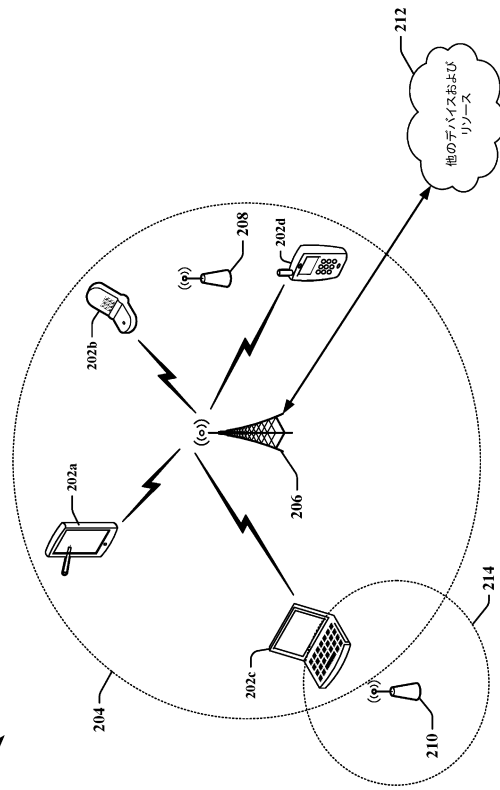
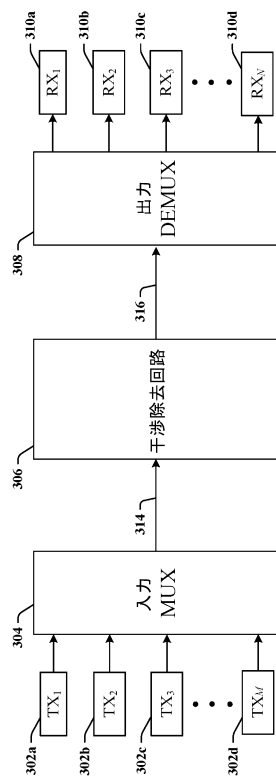


FIG. 2

【図 3】



【図 4】

FIG. 3

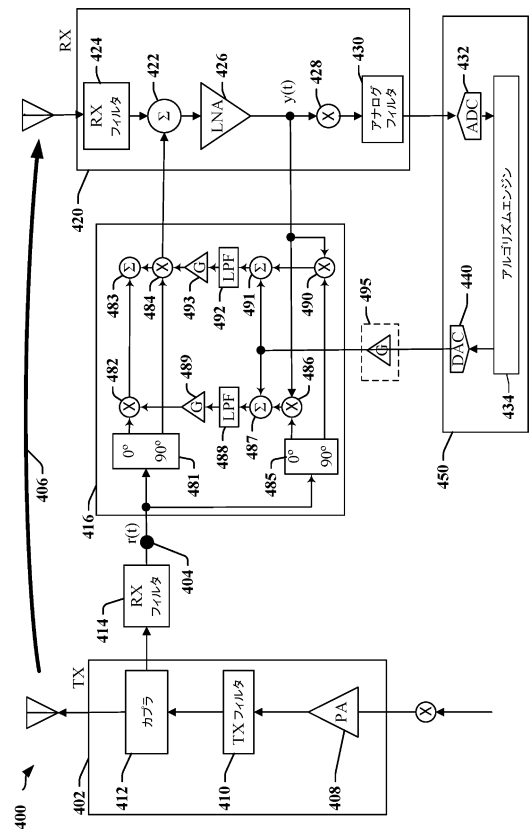


FIG. 4

【図 5】

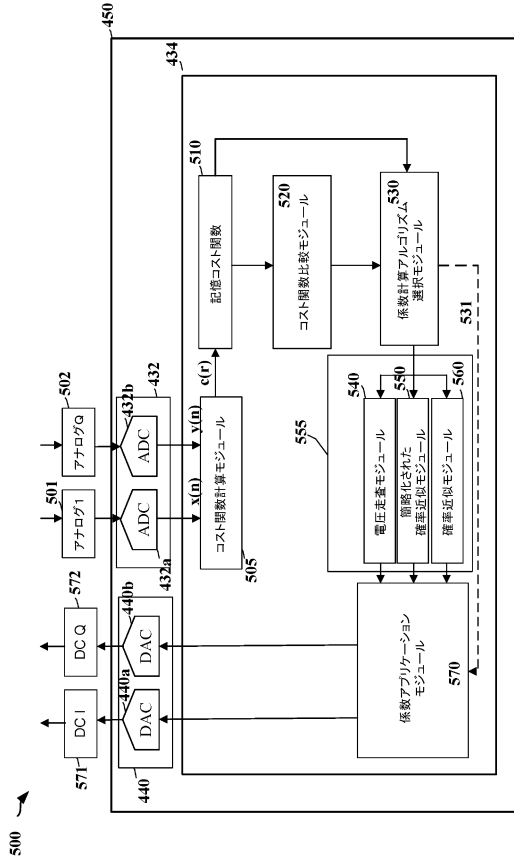


FIG. 5

【図 6 a】

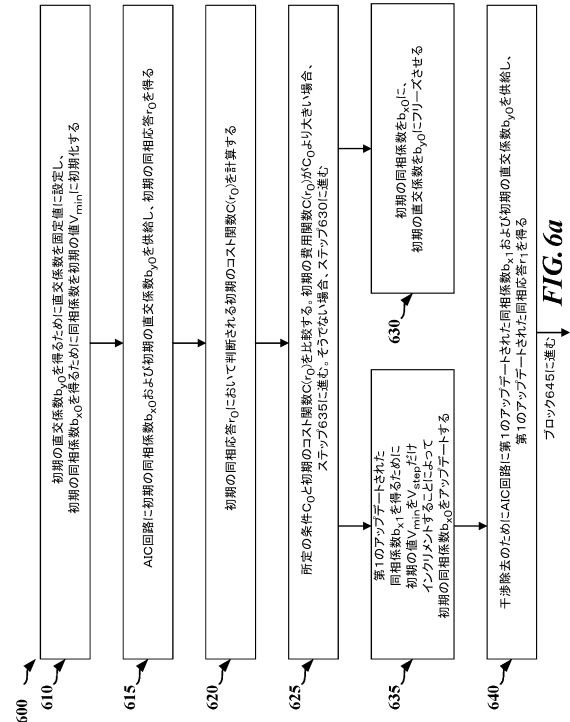


FIG. 6a

【図 6 b】

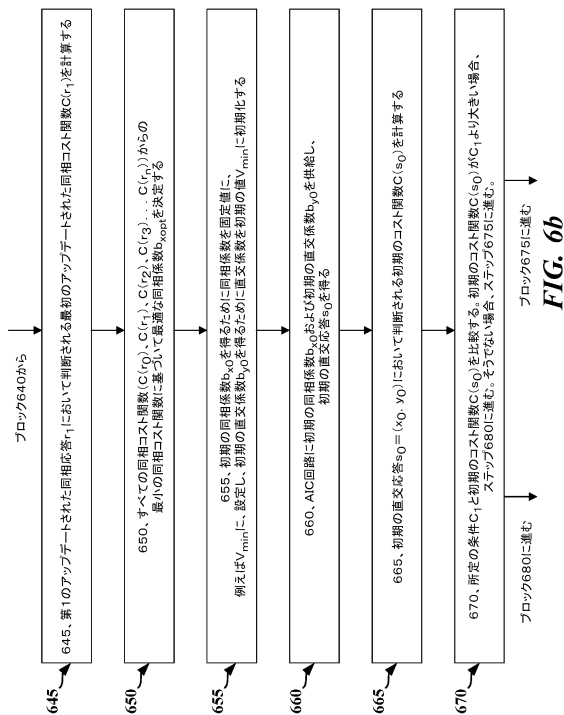


FIG. 6b

【図 6 c】

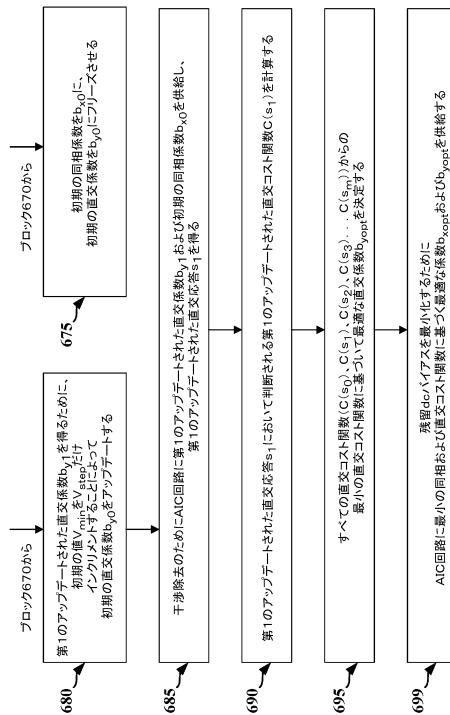
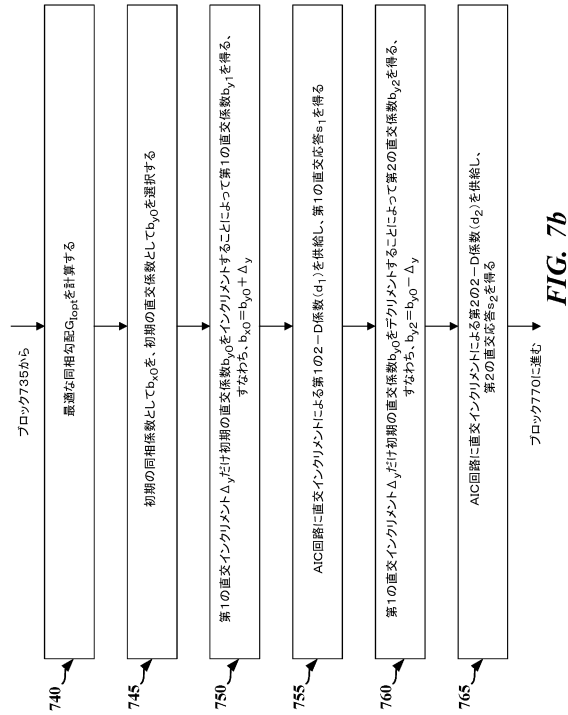


FIG. 6c

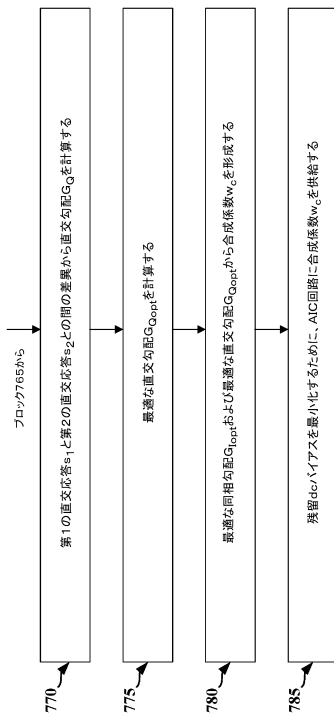
【図 7 a】



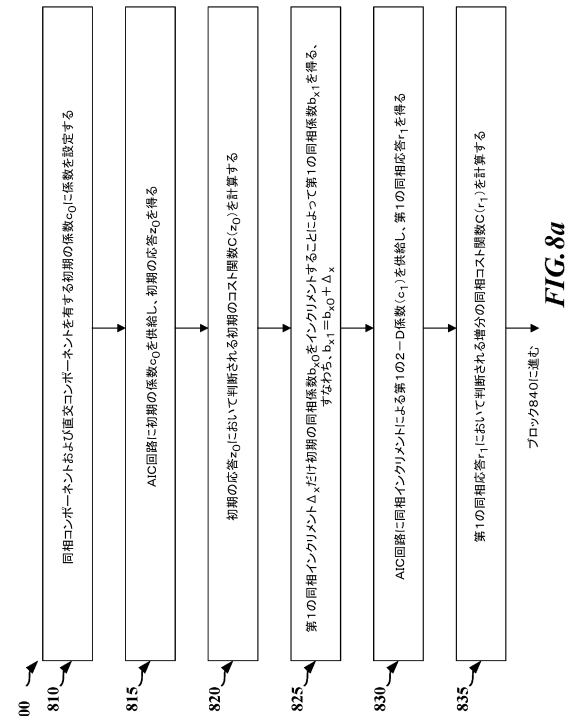
【図 7 b】



【図 7 c】

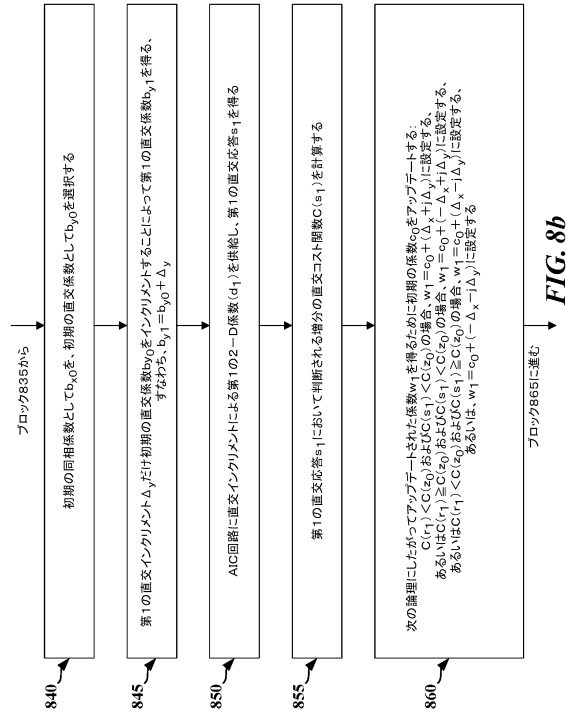


【図 8 a】

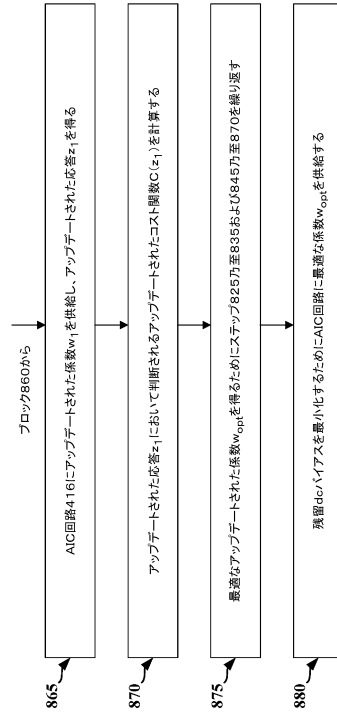




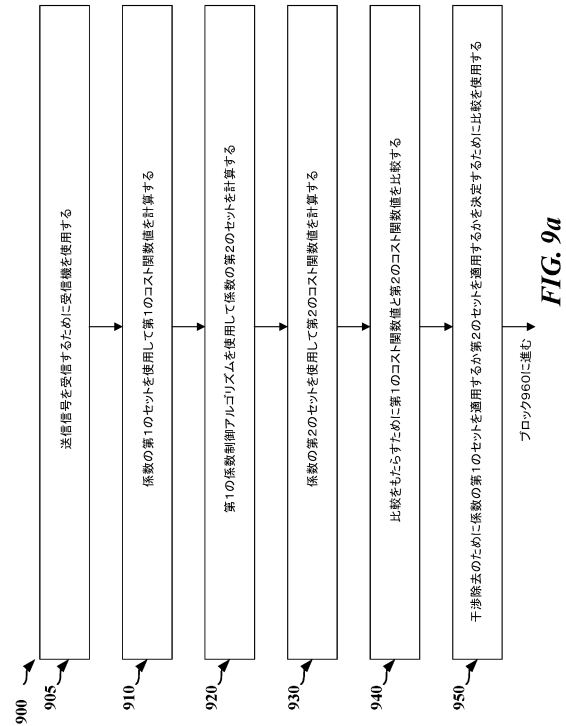
【図 8 b】



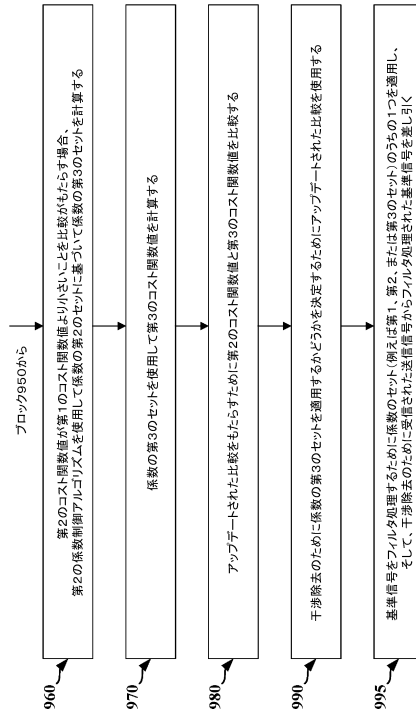
【図 8 c】



【図 9 a】



【図 9 b】



【 図 1 1 】



## フロントページの続き

- (72)発明者 ホワン、インス  
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5
- (72)発明者 ソン、ボンヨン  
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5
- (72)発明者 トランド、ヒューイ  
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5
- (72)発明者 アルカラ、オスバルド  
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5
- (72)発明者 ソリマン、サミール・サリブ  
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

審査官 対馬 英明

- (56)参考文献 特開2015-046865(JP,A)  
米国特許第06862315(US,B1)  
特表2010-507337(JP,A)  
米国特許第08792598(US,B1)

- (58)調査した分野(Int.Cl., DB名)
- H04B 1/38 - 1/58
  - H04B 1/76 - 3/44
  - H04B 3/50 - 3/60
  - H04B 7/00 - 7/01
  - H04B 1/10 - 1/14
  - H04B 15/00 - 15/06