

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第4423402号
(P4423402)

(45) 発行日 平成22年3月3日(2010.3.3)

(24) 登録日 平成21年12月18日(2009.12.18)

(51) Int.Cl.	F I
HO 4 L 29/14 (2006.01)	HO 4 L 13/00 3 1 1
HO 4 L 1/22 (2006.01)	HO 4 L 1/22
HO 4 M 3/22 (2006.01)	HO 4 M 3/22 B
HO 4 L 7/00 (2006.01)	HO 4 L 7/00 Z

請求項の数 4 (全 10 頁)

(21) 出願番号	特願2000-223568 (P2000-223568)	(73) 特許権者	305027456
(22) 出願日	平成12年7月25日 (2000.7.25)		ネッツエスアイ東洋株式会社
(65) 公開番号	特開2002-44058 (P2002-44058A)		神奈川県横浜市中区日本大通 1 8 番地
(43) 公開日	平成14年2月8日 (2002.2.8)	(72) 発明者	青木 裕夫
審査請求日	平成19年6月20日 (2007.6.20)		神奈川県高座郡寒川町小谷 2 丁目 1 番 1 号
			東洋通信機株式会社内
		審査官	谷岡 佳彦

最終頁に続く

(54) 【発明の名称】 冗長構成を有する伝送装置

(57) 【特許請求の範囲】

【請求項 1】

現用系及び待機系として使用される一対のインターフェース部を備えた第 1 のユニットと、現用系及び待機系として使用される一対のインターフェース部を備え、前記第 1 のユニットとデータ通信を行う第 2 のユニットと、前記第 1 及び第 2 のユニットの各インターフェース部の現用系と待機系の切替を制御する制御部とを有する伝送装置において、前記第 1 及び第 2 のユニットの各インターフェース部は、それが待機系である場合に、前記制御部から送られる現用系への切替要求に応じて、それと対をなす現用系の前記インターフェース部に待機系への切替要求を送信する切替要求送信部、及び他のユニットの待機系のインターフェース部に対し、現用系と待機系の切替要求を設定したユニット間通信フレームを送信するフレーム送信部と、それが現用系である場合に、前記待機系への切替要求を受信する切替要求受信部と、現用系と待機系の切替を所定のタイミングで行う切替制御部と、を備えることを特徴とする冗長構成を有する伝送装置。

【請求項 2】

所定のクロックパルスを生成するクロックパルス生成手段を更に備え、前記各切替制御部は、前記生成されたクロックパルスに基づいて、現用系と待機系の切替タイミングの同期を取ることを特徴とする請求項 1 に記載の冗長構成を有する伝送装置。

【請求項 3】

前記フレーム送信部は、更に前記現用系と待機系の切替要求のビット列を反転したビット

列を設定した前記ユニット間通信フレームを送信することを特徴とする請求項 1 又は 2 に記載の冗長構成を有する伝送装置。

【請求項 4】

前記フレーム送信部は、更に所定のフレーム同期パターン設定した前記ユニット間通信フレームを送信することを特徴とする請求項 1 ~ 3 の何れかに記載の冗長構成を有する伝送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、冗長構成を有する伝送装置に関し、特に、現用・予備の切替を行う伝送装置に関する。

10

【0002】

【従来の技術】

一般に伝送装置は、1 の基本ユニットと、この基本ユニットに接続される 1 又は複数の増設ユニットによって構成される。増設ユニットは、収容回線数の増加に応じて随時増設可能なものであり、基本ユニットと各増設ユニットとの間は、それぞれ異なる信号線で接続され、相互にユニット間通信フレームの送受信ができるようになっている。

【0003】

図 4 に従来の伝送装置におけるユニット間接続の一例を示す。同図に示すように、基本ユニット 102 は、現用系としての 0 系インターフェース (I/F) 部 104、待機系としての 1 系インターフェース (I/F) 部 106 を備えている。同様に増設ユニット 112 は、現用系としての 0 系インターフェース (I/F) 部 114、待機系としての 1 系インターフェース (I/F) 部 116 を備えている。

20

【0004】

各 I/F 部の送端側は、接続相手のユニットの各 I/F 部の受端側のそれぞれと信号線により接続されている。すなわち、各 I/F 部の受端側は、接続相手のユニットの各 I/F 部の送端側のそれぞれと接続されており、セクタによる切替動作で何れかの I/F 部の送端側を選択するようになっている。この選択方式は、マルチ出力受端選択方式と呼ばれるものである。

【0005】

30

例えば、通常運用時においては、0 系 I/F 部 104 と 0 系 I/F 部 114 が動作し、0 系 I/F 部 104 の送端側から送出されたユニット間通信フレームは 0 系 I/F 部 114 の受端側で受信され、0 系 I/F 部 114 の送端側から送出されたユニット間通信フレームは 0 系 I/F 部 104 の受端側で受信される。しかし、増設ユニット 112 内の 0 系 I/F 部 114 に異常が生じた場合には、ソフトウェア制御により、基本ユニット 102 内の 0 系 I/F 部 104 の受端側のセクタ 105 が切り替えられ、増設ユニット 112 内の 1 系 I/F 部 116 の送端側と接続されるとともに、増設ユニット 112 内の 1 系 I/F 部 116 の受端側のセクタ 117 が切り替えられ、基本ユニット 102 内の 0 系 I/F 部 104 の送端側と接続される。以上の切替動作により、0 系 I/F 部 104 と 1 系 I/F 部 116 との間でフレーム伝送が行われることになる。

40

【0006】

【発明が解決しようとする課題】

しかしながら、上述したようにマルチ出力受端選択方式を採用すると、ユニット間を接続する信号線の本数が増えるため、高密度実装が要求される現在では、必ずしも適切な方式ではない。また、上述したような切替動作を行う際には、各ユニットの制御部 (CPU) 同士がファームウェア (F/W) 通信処理により、複数のセクタに対して制御を行うため、切替完了までに時間を要することがあった。このため、高密度実装が可能で且つ障害時における I/F 部の切替動作を迅速に行うことが可能な冗長構成を有する伝送装置が要求されていた。

【0007】

50

本発明は、上記従来の問題点を解決するものであり、その目的は高密度実装が可能で且つ障害時におけるＩ／Ｆ部の切替動作を迅速に行うことが可能な冗長構成を有する伝送装置を提供することにある。

【０００８】

【課題を解決するための手段】

上記目的を達成するため、本発明の冗長構成を有する伝送装置は、現用系及び待機系として使用される一対のインターフェース部を備えた第１のユニットと、現用系及び待機系として使用される一対のインターフェース部を備え、前記第１のユニットとデータ通信を行う第２のユニットと、前記第１及び第２のユニットの各インターフェース部の現用系と待機系の切替を制御する制御部とを有するものであり、前記第１及び第２のユニットの各インターフェース部は、それが待機系である場合に、前記制御部から送られる現用系への切替要求に応じて、それと対をなす現用系の前記インターフェース部に待機系への切替要求を送信する切替要求送信部、及び他のユニットの待機系のインターフェース部に対し、現用系と待機系の切替要求を設定したユニット間通信フレームを送信するフレーム送信部と、それが現用系である場合に、前記待機系への切替要求を受信する切替要求受信部と、現用系と待機系の切替を所定のタイミングで行う切替制御部とを備える。

10

【０００９】

この場合において、所定のクロックパルスを生成するクロックパルス生成手段を更に備え、前記各切替制御部は、前記生成されたクロックパルスに基づいて、現用系と待機系の切替タイミングの同期を取ることが好ましい。

20

【００１０】

また、前記フレーム送信部は、更に前記現用系と待機系の切替要求のビット列を反転したビット列を設定した前記ユニット間通信フレームを送信することが好ましい。

【００１１】

また、前記フレーム送信部は、更に所定のフレーム同期パターン設定した前記ユニット間通信フレームを送信することが好ましい。

【００１２】

【発明の実施の形態】

以下、図示した一実施形態に基づいて本発明を詳細に説明する。図１は、本発明に係る伝送装置の構成例を示すブロック図である。同図に示す伝送装置２は、基本ユニット４、増設ユニット６を備えており、これら基本ユニット４と増設ユニット６との間で、ユニット間通信フレームのやりとりが行われる。

30

【００１３】

基本ユニット４は、制御部１２、基本ユニット１系インターフェース（Ｉ／Ｆ）部１４、基本ユニット０系インターフェース（Ｉ／Ｆ）部１６、クロック生成部１８を備えて構成されている。一方、増設ユニット６は、制御部２２、増設ユニット１系インターフェース（Ｉ／Ｆ）部２４、増設ユニット０系インターフェース（Ｉ／Ｆ）部２６、クロック生成部２８を備えて構成されている。

【００１４】

基本ユニット４と増設ユニット６の間は、基本ユニット０系Ｉ／Ｆ部１６と増設ユニット０系Ｉ／Ｆ部２６が、基本ユニット４から増設ユニット６へ向かうデータを伝送する信号線（下り回線）３２及び増設ユニット６から基本ユニット４へ向かうデータを伝送する信号線（上り回線）３４によって接続され、基本ユニット１系Ｉ／Ｆ部１４と増設ユニット０系Ｉ／Ｆ部２４が、基本ユニット４から増設ユニット６へ向かうデータを伝送する信号線（下り回線）３６及び増設ユニット６から基本ユニット４へ向かうデータを伝送する信号線（上り回線）３８によって接続されている。

40

【００１５】

なお、以下においては、基本ユニット０系Ｉ／Ｆ部１６及び増設ユニット０系Ｉ／Ｆ部２６が現用系、基本ユニット１系Ｉ／Ｆ部１４及び増設ユニット１系Ｉ／Ｆ部２４が待機系となっており、現用系である基本ユニット０系Ｉ／Ｆ部１６及び増設ユニット０系Ｉ／Ｆ

50

部 2 6 の間で、ユニット間通信フレームのやりとりが行われているときに、系切替が発生する場合について説明する。

【 0 0 1 6 】

基本ユニット 4 の制御部 1 2 は、基本ユニット 4 及び増設ユニット 6 内の各 I / F 部の系切替を制御するものである。具体的には、制御部 1 2 は、外部からの制御又は装置内の異常検出（例えば基本ユニット 0 系 I / F 部 1 6 の障害発生）により、系切替の必要が生じた場合には、待機系である基本ユニット 1 系 I / F 部 1 4 に対し、待機系から現用系に切り替える要求を送出する。

【 0 0 1 7 】

基本ユニット 1 系 I / F 部 1 4 は、ハードウェア（H / W）制御部 4 0、ペア系制御送信部 4 2、ペア系制御受信部 4 4、基本ユニット制御送信部 4 6、基本ユニット状態受信部 4 8、スイッチ部 4 9 を備えている。

【 0 0 1 8 】

H / W 制御部 4 0 は、制御部 1 2 からの系切替要求を受信すると、現用系である基本ユニット 0 系 I / F 部 1 6 に対し、現用系から待機系に切り替える要求を送出する。この系切替要求は、ペア系制御送信部 4 2 及びバックワイヤードボード（B W B）バス 2 0 を介して基本ユニット 0 系 I / F 部 1 6 へ送られる。

【 0 0 1 9 】

また、H / W 制御部 4 0 は、基本ユニット 0 系 I / F 部 1 6 への系切替要求の送出と並行して、ユニット間通信フレームの所定位置のタイムスロットに系の切替要求、該系の切替要求のビット列を反転したビット列（以下、「切替要求反転ビット」と称する）及びフレーム同期パターンを設定する。

【 0 0 2 0 】

図 2 は、ユニット間通信フレームの一例を示す図である。同図に示すユニット間通信フレームは、1 0 ビットのビット長を有するタイムスロットを 3 1 5 6 個分結合して構成される。このうち、1 番目から 3 0 1 6 番目までのタイムスロットには、主信号のマッピング領域として用いられている。また、3 0 1 7 番目のタイムスロットには、主信号マッピング領域のパリティビットがマッピングされ、3 0 1 8 番目のタイムスロットには、該パリティビットの反転ビットがマッピングされる。

【 0 0 2 1 】

このため、3 0 1 9 番目以降のタイムスロットが未使用になっており、図 3 に示すように、これら未使用のタイムスロットのうち、3 1 4 1 番目から 3 1 4 8 番目のタイムスロットにフレーム同期パターンが設定される。また、3 1 5 3 番目のタイムスロットに系の切替要求が設定され、3 1 5 4 番目のタイムスロットに切替要求反転ビットが設定される。なお、3 1 5 5 番目のタイムスロットには、運用状態が設定されるが、この運用状態の設定方法については後述する。

【 0 0 2 2 】

H / W 制御部 4 0 は、このようにして系の切替要求、切替要求反転ビット及びフレーム同期パターンを設定したユニット間通信フレームを、基本ユニット制御送信部 4 6 及び下り回線 3 6 を介して、増設ユニット 6 の待機系である増設ユニット 1 系 I / F 部 2 4 へ送出する。

【 0 0 2 3 】

上述した基本ユニット 0 系 I / F 部 1 6 に対する系の切替要求の送出と、増設ユニット 1 系 I / F 部 2 4 に対するユニット間通信フレームの送出の後、H / W 制御部 4 0 は、所定のタイミングでスイッチ 4 9 をオフ状態からオン状態にする。これにより、基本ユニット 1 系 I / F 部 1 4 は、待機系から現用系に切り替わることになる。

【 0 0 2 4 】

基本ユニット 0 系 I / F 部 1 6 は、ハードウェア（H / W）制御部 5 0、ペア系制御送信部 5 2、ペア系制御受信部 5 4、基本ユニット制御送信部 5 6、基本ユニット状態受信部 5 8、スイッチ部 5 9 を備えている。

【 0 0 2 5 】

ペア系制御受信部 5 4 は、基本ユニット 1 系 I / F 部 1 4 からの系の切替要求を受信し、H / W 制御部 5 0 へ送出する。H / W 制御部 5 0 は、この系の切替要求を受信すると、所定のタイミングでスイッチ 5 9 をオン状態からオフ状態にする。これにより、基本ユニット 0 系 I / F 部 1 6 は、現用系から待機系に切り替わることになる。

【 0 0 2 6 】

増設ユニット 1 系 I / F 部 2 4 は、ハードウェア (H / W) 制御部 6 0、ペア系制御送信部 6 2、ペア系制御受信部 6 4、増設ユニット状態送信部 6 6、増設ユニット制御受信部 6 8、スイッチ部 6 9 を備えている。

【 0 0 2 7 】

増設ユニット制御受信部 6 8 は、基本ユニット 1 系 I / F 部 1 4 からのユニット間通信フレームを受信し、H / W 制御部 6 0 へ送出する。H / W 制御部 6 0 は、このユニット間通信フレーム内のフレーム同期パターンを検出する。図 3 に示したように、ユニット間通信フレームには、フレーム同期パターンの 4 タイムスロット後に系の切替要求と切替要求反転ビットが設定されている。このため、H / W 制御部 6 0 は、フレーム同期パターンを検出した場合には、その 4 タイムスロット後に系の切替要求と切替要求反転ビットが設定されていると判断し、これら系の切替要求と切替要求反転ビットを抽出する。

【 0 0 2 8 】

系の切替要求と切替要求反転ビットの抽出後、H / W 制御部 6 0 は、切替要求反転ビットが系の切替要求のビット列を反転したものになっているか否かを判定する。このような判定を行うことにより、系の切替要求の信頼性を判断することができる。すなわち、切替要求反転ビットが系の切替要求のビット列を反転したものでないならば、系の切替要求にビット誤りが生じている可能性は極めて小さく、該系の切替要求の信頼性は高いといえる。一方、切替要求反転ビットが系の切替要求のビット列を反転したものでないならば、系の切替要求にビット誤りが生じている可能性は大きく、該系の切替要求の信頼性は低いといえる。

【 0 0 2 9 】

系の切替要求の信頼性を判定した後、H / W 制御部 6 0 は、現用系である増設ユニット 0 系 I / F 部 2 6 に対し、現用系から待機系に切り替える要求を送出する。この系切替要求は、ペア系制御送信部 6 2 及びバックワイヤードボード (B W B) バス 3 0 を介して増設ユニット 0 系 I / F 部 2 6 へ送られる。

【 0 0 3 0 】

上述した増設ユニット 0 系 I / F 部 2 6 に対する系の切替要求の送出的後、H / W 制御部 6 0 は、所定のタイミングでスイッチ 6 9 をオフ状態からオン状態にする。これにより、増設ユニット 1 系 I / F 部 2 4 は、待機系から現用系に切り替わることになる。

【 0 0 3 1 】

なお、受信したユニット間通信フレーム内の系の切替要求の信頼性が低い場合には、上述した増設ユニット 0 系 I / F 部 2 6 に対する系の切替要求の送人や、スイッチ 6 9 の切替は行わなくてもよい。

【 0 0 3 2 】

増設ユニット 0 系 I / F 部 2 6 は、ハードウェア (H / W) 制御部 7 0、ペア系制御送信部 7 2、ペア系制御受信部 7 4、増設ユニット状態送信部 7 6、増設ユニット制御受信部 7 8、スイッチ部 7 9 を備えている。

【 0 0 3 3 】

ペア系制御受信部 7 4 は、増設ユニット 1 系 I / F 部 2 4 からの系の切替要求を受信し、H / W 制御部 7 0 へ送出する。H / W 制御部 7 0 は、この系の切替要求を受信すると、所定のタイミングでスイッチ 6 9 をオン状態からオフ状態にする。これにより、増設ユニット 0 系 I / F 部 2 6 は、現用系から待機系に切り替わることになる。

【 0 0 3 4 】

基本ユニット 4 のクロック生成部 1 8 は、上述した各 I / F 部内の H / W 制御部によるス

10

20

30

40

50

イチの切替タイミングの同期を取るためのクロックパルスを生成するものであり、生成したクロックパルスを基本ユニット１系Ｉ／Ｆ部１４のＨ／Ｗ制御部４０と基本ユニット０系Ｉ／Ｆ部１６のＨ／Ｗ制御部５０とに供給するとともに、増設ユニット６のクロック生成部２８に供給する。クロック生成部２８は供給されたクロックパルスを増設ユニット１系Ｉ／Ｆ部２４のＨ／Ｗ制御部６０と増設ユニット０系Ｉ／Ｆ部２６のＨ／Ｗ制御部７０とに供給する。

【００３５】

各Ｉ／Ｆ部のＨ／Ｗ制御部は、供給されるクロックパルスに基づいて、同時にスイッチを切り替える。これにより、各Ｉ／Ｆ部の系切替のタイミングを一致させることができる。

【００３６】

以上のように、各Ｉ／Ｆ部のＨ／Ｗ制御部がスイッチを切り替えることにより、系の切替が終了すると、基本ユニット１系Ｉ／Ｆ部１４と増設ユニット１系Ｉ／Ｆ部２４が現用系、基本ユニット０系Ｉ／Ｆ部１６と増設ユニット０系Ｉ／Ｆ部２６が待機系となり、基本ユニット４のＢＷＢバス２０と増設ユニット６のＢＷＢバス３０が基本ユニット１系Ｉ／Ｆ部１４、下り回線３６、上り回線３８及び増設ユニット１系Ｉ／Ｆ部２４によって接続され、これらを介してユニット間通信フレームがやりとりされることになる。

【００３７】

系切替の終了後、増設ユニット１系Ｉ／Ｆ部２４内のＨ／Ｗ制御部６０は、ユニット間通信フレームの所定位置のタイムスロット（図４に示した３１５５番目のタイムスロット）に、増設ユニット１系Ｉ／Ｆ部２４の運用状態（現用系）を設定し、増設ユニット状態送信部６６及び上り回線３８を介して、基本ユニット１系Ｉ／Ｆ部１４へ送出する。

【００３８】

基本ユニット１系Ｉ／Ｆ部１４の基本ユニット状態受信部４８は、このユニット間通信フレームを受信し、Ｈ／Ｗ制御部４０に送出する。Ｈ／Ｗ制御部４０は、受信したユニット間通信フレームから増設ユニット１系Ｉ／Ｆ部２４の運用状態を抽出し、基本ユニット１系Ｉ／Ｆ部１４の運用状態（現用系）とともに、制御部１２へ送出する。

【００３９】

同様に、増設ユニット０系Ｉ／Ｆ部２６内のＨ／Ｗ制御部７０は、ユニット間通信フレームの所定位置のタイムスロット（図３に示した３１５５番目のタイムスロット）に、増設ユニット０系Ｉ／Ｆ部２６の運用状態（待機系）を設定し、増設ユニット状態送信部７６及び上り回線３４を介して、基本ユニット０系Ｉ／Ｆ部１６へ送出する。

【００４０】

基本ユニット０系Ｉ／Ｆ部１６の基本ユニット状態受信部５８は、このユニット間通信フレームを受信し、Ｈ／Ｗ制御部５０に送出する。Ｈ／Ｗ制御部５０は、受信したユニット間通信フレームから増設ユニット０系Ｉ／Ｆ部２６の運用状態を抽出し、基本ユニット０系Ｉ／Ｆ部１６の運用状態（待機系）とともに、制御部１２へ送出する。

【００４１】

制御部１２は、これらの運用状態を受信することにより、各Ｉ／Ｆ部の運用状態を認識し、系切替が終了したか否かを判断することが可能となる。

【００４２】

このように、伝送装置２のＩ／Ｆ部間の接続状態は、基本ユニット０系Ｉ／Ｆ部１６が下り回線３２及び上り回線３４を介して増設ユニット０系Ｉ／Ｆ部２６のみと接続され、基本ユニット１系Ｉ／Ｆ部１４が下り回線３６及び上り回線３８を介して増設ユニット１系Ｉ／Ｆ部２４のみと接続されている。このため、マルチ出力受端選択方式と比較すると、接続する信号線の本数が少なくなり、高密度実装に適したものとなる。また、伝送装置２では、系の切替制御をハードウェア処理により行うため、切替完了までに時間を要することはない。

【００４３】

以上、本発明の一実施形態を図面に沿って説明した。しかしながら本発明は前記実施形態に示した事項に限定されず、特許請求の範囲の記載に基いてその変更、改良等が可能であ

10

20

30

40

50

ることは明らかである。

【 0 0 4 4 】

例えば上述した実施形態では、基本ユニット 0 系 I / F 部 1 6 及び増設ユニット 0 系 I / F 部 2 6 が現用系、基本ユニット 1 系 I / F 部 1 4 及び増設ユニット 1 系 I / F 部 2 4 が待機系となっており、現用系である基本ユニット 0 系 I / F 部 1 6 及び増設ユニット 0 系 I / F 部 2 6 の間で、ユニット間通信フレームのやりとりが行われているときに、系切替が発生する場合について説明したが、基本ユニット 1 系 I / F 部 1 4 及び増設ユニット 1 系 I / F 部 2 4 が現用系、基本ユニット 0 系 I / F 部 1 6 及び増設ユニット 0 系 I / F 部 2 6 が待機系となっており、現用系である基本ユニット 1 系 I / F 部 1 4 及び増設ユニット 1 系 I / F 部 2 4 の間で、ユニット間通信フレームのやりとりが行われているときに、系切替が発生する場合についても同様に本発明を適用することができる。

10

【 0 0 4 5 】

【発明の効果】

以上の如く本発明によれば、高密度実装が可能で且つ障害時における I / F 部の切替動作を迅速に行うことが可能となる。

【図面の簡単な説明】

【図 1】本発明に係る伝送装置の構成例を示すブロック図である。

【図 2】ユニット間通信フレームの一例を示す図である。

【図 3】ユニット間通信フレームにおける、系の切替要求、切替要求反転ビット、フレーム同期パターン及び運用状態の設定位置の一例を示す図である。

20

【図 4】従来の伝送装置におけるユニット間接続の一例を示す図である。

【符号の説明】

2 伝送装置

4 基本ユニット

6 増設ユニット

1 2 制御部

1 4 基本ユニット 1 系 I / F 部

1 6 基本ユニット 0 系 I / F 部

1 8 クロック生成部

2 0 B W B バス

30

2 2 制御部

2 4 増設ユニット 1 系 I / F 部

2 6 増設ユニット 0 系 I / F 部

2 8 クロック生成部

3 0 B W B バス

3 2 下り回線

3 4 上り回線

3 6 下り回線

3 8 上り回線

4 0 H / W 制御部

40

4 2 ペア系制御送信部

4 4 ペア系制御受信部

4 6 基本ユニット制御送信部

4 8 基本ユニット状態受信部

4 9 スイッチ部

5 0 H / W 制御部

5 2 ペア系制御送信部

5 4 ペア系制御受信部

5 6 基本ユニット制御送信部

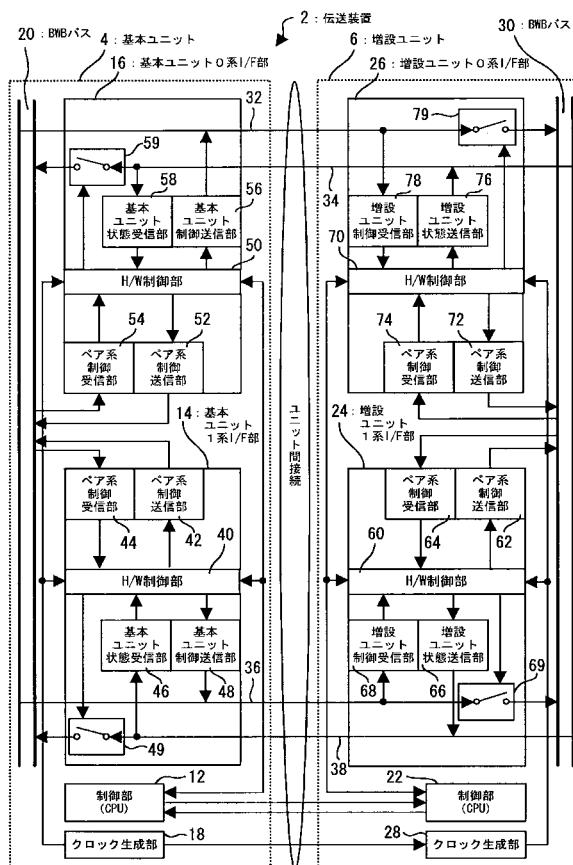
5 8 基本ユニット状態受信部

50

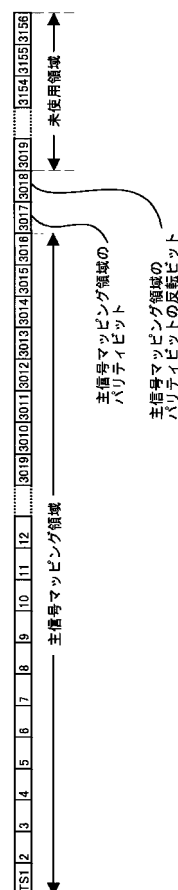
- 5 9 スイッチ部
- 6 0 H / W制御部
- 6 2 ペア系制御送信部
- 6 4 ペア系制御受信部
- 6 6 増設ユニット状態送信部
- 6 8 増設ユニット制御受信部
- 6 9 スイッチ部
- 7 0 H / W制御部
- 7 2 ペア系制御送信部
- 7 4 ペア系制御受信部
- 7 6 増設ユニット状態送信部
- 7 8 増設ユニット制御受信部
- 7 9 スイッチ部

10

【図 1】



【図 2】



TS No

3141	3142	3143	3144	3145	3146	3147	3148	3149	3150	3151	3152	3153	3154	3155
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							
1	1	1	1	1	1	1	1							

フレーム同期パターン

フロントページの続き

(56)参考文献 特開平02-219154(JP,A)
特開平10-243055(JP,A)
特開2000-196748(JP,A)
特開2000-049801(JP,A)
特開平07-226729(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04L 29/14
H04L 1/22
H04L 7/00
H04M 3/22