

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成22年11月25日(2010.11.25)

【公開番号】特開2008-227531(P2008-227531A)

【公開日】平成20年9月25日(2008.9.25)

【年通号数】公開・登録公報2008-038

【出願番号】特願2008-122984(P2008-122984)

【国際特許分類】

H 0 1 L 23/50 (2006.01)

H 0 1 L 23/12 (2006.01)

【F I】

H 0 1 L 23/50 H

H 0 1 L 23/50 R

H 0 1 L 23/50 U

H 0 1 L 23/12 Q

【手続補正書】

【提出日】平成22年10月8日(2010.10.8)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

チップ支持面、及び前記チップ支持面とは反対側の裏面を有するチップ搭載部と、
複数の表面電極が形成された主面を有し、前記チップ搭載部の前記チップ支持面上に搭載された半導体チップと、

封止部形成面、前記封止部形成面とは反対側の被実装面、前記封止部形成面と前記被実装面との間に位置し、かつ前記チップ搭載部と向かい合う内側端面、前記封止部形成面と前記被実装面との間に位置し、かつ前記内側端面とは反対側の外側端面、及び前記封止部形成面と前記被実装面との間に位置し、かつ前記内側端面と前記外側端面との間に位置するリード側面を有し、前記チップ搭載部の周囲に配置された複数のリードと、

前記半導体チップの前記複数の表面電極と前記複数のリードとをそれぞれ電氣的に接続する複数のワイヤと、

上面、前記上面とは反対側の下面、及び前記上面と前記下面との間に位置する側面を有し、前記複数のリードのそれぞれの前記被実装面が前記下面から露出するように、前記半導体チップ、前記複数のリード及び前記複数のワイヤを封止する封止部と、

を含み、

前記複数のリードのそれぞれは、前記封止部形成面と前記内側端面とが交わる第 1 内側端部と、前記被実装面と前記内側端面とが交わる第 2 内側端部とを有し、

前記第 1 内側端部は、前記第 2 内側端部よりも前記外側端面側に位置しており、

前記複数のリードのそれぞれは、前記封止部形成面における前記リードの延在方向と交差する方向の幅が、前記被実装面における前記リードの延在方向と交差する方向の幅よりも広いことを特徴とする半導体装置。

【請求項 2】

請求項 1 記載の半導体装置において、前記複数のリードのそれぞれの前記リード側面は、湾曲していることを特徴とする半導体装置。

【請求項 3】

請求項 2 記載の半導体装置において、前記封止部は、前記複数のリードのそれぞれの前記被実装面が前記封止部の前記下面から露出するように、かつ前記複数のリードのそれぞれの前記外側端面が前記封止部の前記側面から露出するように、前記半導体チップ、前記複数のリードのそれぞれの前記一部及び前記複数のワイヤを封止していることを特徴とする半導体装置。

【請求項 4】

請求項 3 記載の半導体装置において、前記チップ搭載部の外形寸法は、前記半導体チップの外形寸法よりも小さいことを特徴とする半導体装置。

【請求項 5】

請求項 4 記載の半導体装置において、前記チップ搭載部の前記裏面は、前記封止部の前記下面から露出していることを特徴とする半導体装置。

【請求項 6】

請求項 4 記載の半導体装置において、前記チップ搭載部の厚さは、前記複数のリードのそれぞれの厚さよりも薄く形成されており、前記チップ搭載部の前記裏面は、前記封止部で覆われていることを特徴とする半導体装置。

【請求項 7】

請求項 6 記載の半導体装置において、前記複数のワイヤのそれぞれは、前記半導体チップの前記表面電極と前記複数のリードのそれぞれの前記封止部形成面とを電気的に接続していることを特徴とする半導体装置。

【請求項 8】

請求項 6 記載の半導体装置において、前記封止部形成面には、切り欠き部が形成されていることを特徴とする半導体装置。

【請求項 9】

請求項 8 記載の半導体装置において、前記複数のワイヤのそれぞれは、前記半導体チップの前記表面電極と前記複数のリードのそれぞれの前記切り欠き部の表面とを電気的に接続していることを特徴とする半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

すなわち、本発明は、チップ支持面、及び前記チップ支持面とは反対側の裏面を有するチップ搭載部と、複数の表面電極が形成された主面を有し、前記チップ搭載部の前記チップ支持面上に搭載された半導体チップと、封止部形成面、前記封止部形成面とは反対側の被実装面、前記封止部形成面と前記被実装面との間に位置し、かつ前記チップ搭載部と向かい合う内側端面、前記封止部形成面と前記被実装面との間に位置し、かつ前記内側端面とは反対側の外側端面、及び前記封止部形成面と前記被実装面との間に位置し、かつ前記内側端面と前記外側端面との間に位置するリード側面を有し、前記チップ搭載部の周囲に配置された複数のリードと、前記半導体チップの前記複数の表面電極と前記複数のリードとをそれぞれ電気的に接続する複数のワイヤと、上面、前記上面とは反対側の下面、及び前記上面と前記下面との間に位置する側面を有し、前記複数のリードのそれぞれの前記被実装面が前記下面から露出するように、前記半導体チップ、前記複数のリード及び前記複数のワイヤを封止する封止部と、を含み、前記複数のリードのそれぞれは、前記封止部形成面と前記内側端面とが交わる第 1 内側端部と、前記被実装面と前記内側端面とが交わる第 2 内側端部とを有し、前記第 1 内側端部は、前記第 2 内側端部よりも前記外側端面側に位置しており、前記複数のリードのそれぞれは、前記封止部形成面における前記リードの延在方向と交差する方向の幅が、前記被実装面における前記リードの延在方向と交差する方向の幅よりも広いものである。