



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2019년09월03일  
(11) 등록번호 10-1984695  
(24) 등록일자 2019년05월27일

(51) 국제특허분류(Int. Cl.)  
C01B 31/02 (2006.01) C23C 16/26 (2006.01)  
H01L 21/36 (2006.01)  
(21) 출원번호 10-2012-0095172  
(22) 출원일자 2012년08월29일  
심사청구일자 2017년03월23일  
(65) 공개번호 10-2014-0028603  
(43) 공개일자 2014년03월10일  
(56) 선행기술조사문헌  
US20100327847 A1\*  
(뒷면에 계속)

(73) 특허권자  
삼성전자주식회사  
경기도 수원시 영통구 삼성로 129 (매탄동)  
(72) 발명자  
이주호  
경기 화성시 동탄중앙로 171, 350동 1803호 (반송동, 시범다운마을우남퍼스트빌아파트)  
전태한  
경기 화성시 병점중앙로21번길 26, 104동 901호 (병점동, 임광그대가아파트)  
(뒷면에 계속)  
(74) 대리인  
리앤목특허법인

전체 청구항 수 : 총 20 항

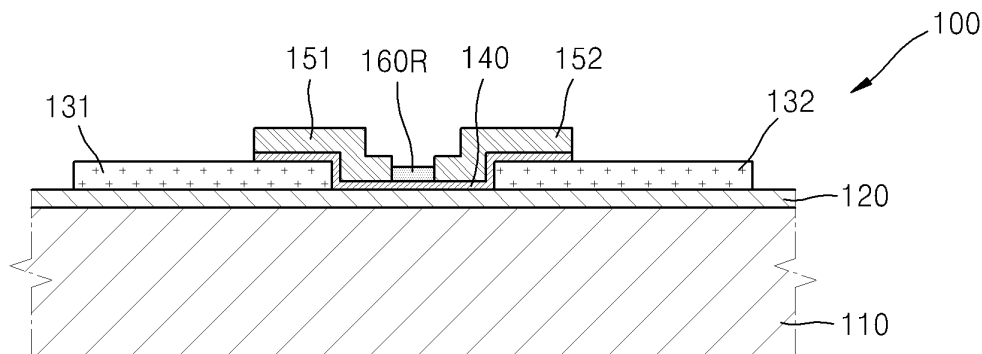
심사관 : 최문정

(54) 발명의 명칭 그래핀 소자 및 그 제조방법

(57) 요약

개시된 그래핀 소자 제조방법은 그래핀 소자 제조방법은 기판 상에 절연물질층을 형성하는 단계; 상기 절연물질층 상에, 서로 이격 배치된 제1 금속패드 및 제2 금속패드를 형성하는 단계; 상기 절연물질층 상의, 상기 제1 금속패드와 상기 제2 금속패드 사이의 영역에 그래핀층을 형성하고, 상기 그래핀층의 일부 영역을 활성화 영역으로 정하는 그래핀층 형성 단계; 상기 그래핀층 상에, 상기 활성화 영역을 사이에 두고 서로 이격 배치되고, 각각 제1 금속패드 및 제2금속패드의 상면으로 연장되는 제3금속패드 및 제4금속패드를 형성하는 단계; 상기 제1 금속패드, 제2 금속패드, 그래핀층, 제3 금속패드, 제4 금속패드를 전체적으로 덮는 보호층을 형성하는 단계; 상기 제1보호층을 전면 식각하되, 상기 활성화 영역상에는 상기 제1보호층을 이루는 물질 일부의 잔류층을 남기는 식각 단계;를 포함한다.

대표도 - 도1g



(72) 발명자

**김용성**

경기 남양주시 와부읍 덕소로 180, 102동 101호 (두산위브아파트)

**이창승**

경기 용인시 처인구 원삼면 맏리로 192, 2호 (지산빌리지)

**정용석**

경기 화성시 동탄공원로 21-11, 952동 402호 (능동, 푸른마을모아미래도아파트)

(56) 선행기술조사문헌

US20120037919 A1

US20120256167 A1

WO2010010766 A1

US20110057168 A1

KR1020120068390 A

US20050212014 A1\*

\*는 심사관에 의하여 인용된 문헌

## 명세서

### 청구범위

#### 청구항 1

기판 상에 절연물질층을 형성하는 단계;

상기 절연물질층 상에, 서로 이격 배치된 제1 금속패드 및 제2 금속패드를 형성하는 단계;

상기 절연물질층 상의, 상기 제1 금속패드와 상기 제2 금속패드 사이의 영역에 그래핀층을 형성하고, 상기 그래핀층의 일부 영역을 활성 영역으로 정하는 그래핀층 형성 단계;

상기 그래핀층 상에, 상기 활성 영역을 사이에 두고 서로 이격 배치되고, 각각 제1금속패드 및 제2금속패드의 상면으로 연장되는 제3금속패드 및 제4금속패드를 형성하는 단계;

상기 제1 금속패드, 제2 금속패드, 그래핀층, 제3 금속패드, 제4 금속패드, 상기 활성 영역을 전체적으로 덮는 제1보호층을 형성하는 단계;

상기 제1보호층을 전면 식각하되, 상기 활성 영역상에는 상기 제1보호층을 이루는 물질 일부의 잔류층을 남기는 식각 단계;를 포함하며

상기 제1보호층을 형성하는 단계에서

상기 활성 영역 상에 형성된 제1보호층의 두께를 나머지 영역 상에 형성된 제1보호층의 두께보다 크게 형성하는, 그래핀 소자 제조방법.

#### 청구항 2

제1항에 있어서,

상기 제1금속패드 및 제2금속패드를 형성하는 단계는

상기 절연물질층 상에 제1금속층을 형성하고 상기 제1금속패드 및 제2금속패드의 형상으로 패터닝하는 단계를 포함하는 그래핀 소자 제조방법.

#### 청구항 3

제2항에 있어서,

상기 제1금속층은 금(Au), 구리(Cu), 팔라듐(Pd), 니켈(Ni), 티타늄(Ti), 크롬(Cr), 철(Fe), 코발트(Co), 백금(Pt), 루테튬(Ru) 중 어느 하나를 포함하는 그래핀 소자 제조방법.

#### 청구항 4

제1항에 있어서,

상기 그래핀층 형성단계는

상기 그래핀층을 상기 절연물질층, 상기 제1 금속패드 및 상기 제2 금속패드를 전체적으로 덮는 형태로 형성하는 그래핀 소자 제조방법.

#### 청구항 5

제4항에 있어서,

상기 그래핀층 형성단계는

금속촉매층 상에 그래핀을 화학 기상 증착법으로 합성하는 단계;

합성된 그래핀을 상기 절연물질층, 상기 제1 금속패드 및 상기 제2 금속패드위로 전사(transfer)하는 단계;를 포함하는 그래핀 소자 제조방법.

#### 청구항 6

제1항에 있어서,

상기 제3금속패드 및 제4금속패드를 형성하는 단계는

상기 그래핀층 상에 제2금속층을 형성하고, 상기 제3금속패드 및 제4금속패드의 형상으로 패터닝하는 단계를 포함하는 그래핀 소자 제조방법.

#### 청구항 7

제6항에 있어서,

상기 제2금속층은 금(Au), 구리(Cu), 팔라듐(Pd), 니켈(Ni), 티타늄(Ti), 크롬(Cr), 철(Fe), 코발트(Co), 백금(Pt), 루테튬(Ru) 중 어느 하나를 포함하는 그래핀 소자 제조방법.

#### 청구항 8

제6항에 있어서,

상기 제2금속층의 두께는 10nm 내지 1000nm의 범위로 형성되는 그래핀 소자 제조방법.

#### 청구항 9

삭제

#### 청구항 10

제1항에 있어서,

상기 제1보호층을 형성하는 단계에서

상기 활성 영역 상에 형성된 제1보호층의 두께를 상기 제3 금속패드 및 제4 금속패드의 두께 이상으로 형성하는 그래핀 소자 제조방법.

#### 청구항 11

제1항에 있어서,

상기 제1보호층을 형성하는 단계는

단원자층 증착법 또는 화학 기상 증착법 또는 증발법을 사용하는 그래핀 소자 제조방법.

#### 청구항 12

제1항에 있어서,

상기 제1보호층은  $Al_2O_3$ ,  $SiO_2$ , HfO,  $SiN_x$  중 어느 하나를 포함하는 그래핀 소자 제조방법.

#### 청구항 13

제1항에 있어서,

상기 제1보호층을 형성하는 단계는

상기 제1보호층의 두께를 상기 제3 금속패드와 제4 금속패드 간의 이격 거리의 반 이상으로 형성하는 그래핀 소자 제조방법.

#### 청구항 14

제1항에 있어서,

상기 제3 금속패드 및 제4 금속패드 전체와, 제1 금속패드 및 제2 금속패드의 일부를 덮는 제2보호층을 형성하는 단계를 더 포함하는 그래핀 소자 제조방법.

#### 청구항 15

제1항에 있어서,

상기 기판의 하부에 상기 절연물질층이 드러나도록 개구를 형성하는 단계를 더 포함하는 그래핀 소자 제조방법.

#### 청구항 16

제14항에 있어서,

상기 제2보호층, 제1보호층, 활성영역, 절연물질층을 관통하는 나노포어를 형성하는 단계를 더 포함하는 그래핀 소자 제조방법.

#### 청구항 17

제1항에 있어서,

상기 활성 영역상에 남은 잔류층을 제거하는 단계를 더 포함하는 그래핀 소자 제조방법.

#### 청구항 18

제1항에 있어서,

상기 활성 영역상에 남은 잔류층 위에 금속 물질로 게이트층을 형성하는 단계;를 더 포함하는 그래핀 소자 제조 방법.

#### 청구항 19

기판;

상기 기판 상에 형성된 절연물질층;

상기 절연물질층 상에 서로 이격 배치된 제1 금속패드 및 제2 금속패드;

상기 절연물질층 상의, 상기 제1 금속패드 및 상기 제2 금속패드 사이의 영역으로부터 상기 제1 금속패드 및 제 2 금속패드의 상면으로 연장 형성되고, 상기 제1 금속패드 및 상기 제2 금속패드 사이의 소정 영역이 활성 영역으로 정의된 그래핀층;

상기 그래핀층 상에, 상기 활성 영역을 사이에 두고 서로 이격 배치되고, 각각 제1 금속패드 및 제2 금속패드의 상면으로 연장되는 제3 금속패드 및 제4 금속패드;

상기 활성 영역, 상기 제1 금속패드, 상기 제2 금속패드, 상기 제3 금속패드, 상기 제4 금속패드를 전체적으로 덮는 보호층;을 포함하며,

상기 보호층은 상기 활성 영역 상의 두께가 다른 영역 상의 두께보다 두꺼운, 그래핀 소자.

#### 청구항 20

제19항에 있어서,

상기 기판의 하부에 상기 절연물질층을 노출하는 개구가 더 형성되고,

상기 보호층, 그래핀층, 절연물질층을 관통하는 나노포어가 더 형성된 그래핀 소자.

#### 청구항 21

제19항에 있어서,

상기 보호층 상에 금속 물질로 된 게이트층이 더 형성된 그래핀 소자.

### 발명의 설명

### 기술 분야

[0001] 본 개시는 그래핀 소자 및 그 제조방법에 관한 것이다.

## 배경 기술

[0002] 그래핀(graphene)은 2차원 6각형 탄소 구조(2-dimensional hexagonal carbon structure)를 가지는 물질로 그 두께가 원자 한 층에 불과할 정도로 얇으며, 반도체로 주로 쓰는 단결정 실리콘보다 100배 이상 빠르게 전기를 통한다. 그래핀은 제로 갭 반도체(zero gap semiconductor)로서, 기존의 반도체 물질을 대체하는 등, 전자 회로의 기초 소재로 관심을 받고 있다.

[0003] 그래핀은 보통 Cu나 Ni 같은 금속 박막 위에 화학 기상 증착법으로 형성되거나, 또는 SiC 기판 위에 열분해 방법으로 형성될 수 있다. 그래핀 박막을 반도체 소자나 나노갭 센서 등의 그래핀 소자로 이용하기 위해서는 절연막 위에 형성되어야 하며, 즉, 금속 박막 위에 성장된 그래핀을 절연막 위에 전사한 후, 패터닝하는 단계를 거치게 된다.

[0004] 그래핀 소자의 분해능을 높이기 위해, 그래핀의 나노 패터닝이 필요하며, 이 과정에서 그래핀 품질이 열화되는 경우가 있다. 예를 들어, 전자빔 리소그래피(electron beam lithography)을 사용하는 경우, 전자빔 리지스트(electron beam resist)와 그래핀간의 상호 작용에 의해, 또는, 리지스트를 제거하는 단계에서 그래핀이 손상될 수 있으며, 현재까지의 기술로는 절연막 위에 나노 패턴을 가지는 양질의 그래핀 박막을 형성하는 것에 어려움이 있다.

## 발명의 내용

### 해결하려는 과제

[0005] 본 개시는 그래핀 소자 및 이의 제조방법에 관한 것이다.

### 과제의 해결 수단

[0006] 일 유형에 따르는 그래핀 소자 제조방법은 기판 상에 절연물질층을 형성하는 단계; 상기 절연물질층 상에, 서로 이격 배치된 제1 금속패드 및 제2 금속패드를 형성하는 단계; 상기 절연물질층 상의, 상기 제1 금속패드와 상기 제2 금속패드 사이의 영역에 그래핀층을 형성하고, 상기 그래핀층의 일부 영역을 활성 영역으로 정하는 그래핀층 형성 단계; 상기 그래핀층 상에, 상기 활성 영역을 사이에 두고 서로 이격 배치되고, 각각 제1금속패드 및 제2금속패드의 상면으로 연장되는 제3금속패드 및 제4금속패드를 형성하는 단계; 상기 제1 금속패드, 제2 금속패드, 그래핀층, 제3 금속패드, 제4 금속패드를 전체적으로 덮는 보호층을 형성하는 단계; 상기 제1보호층을 전면 식각하되, 상기 활성 영역상에는 상기 제1보호층을 이루는 물질 일부의 잔류층을 남기는 식각 단계;를 포함한다.

[0007] 상기 제1금속패드 및 제2금속패드를 형성하는 단계는 상기 절연물질층 상에 제1금속층을 형성하고 상기 제1금속패드 및 제2금속패드의 형상으로 패터닝하는 단계를 포함하며, 상기 제1금속층은 금(Au), 구리(Cu), 팔라듐(Pd), 니켈(Ni), 티타늄(Ti), 크롬(Cr), 철(Fe), 코발트(Co), 백금(Pt), 루테튬(Ru) 중 어느 하나를 포함할 수 있다.

[0008] 상기 그래핀층 형성단계는 상기 그래핀층을 상기 절연물질층, 상기 제1 금속패드 및 상기 제2 금속패드를 전체적으로 덮는 형태로 형성할 수 있다.

[0009] 상기 그래핀층 형성단계는 금속촉매층 상에 그래핀을 화학 기상 증착법으로 합성하는 단계; 합성된 그래핀을 상기 절연물질층, 상기 제1 금속패드 및 상기 제2 금속패드위로 전사(transfer)하는 단계;를 포함할 수 있다.

[0010] 상기 제3금속패드 및 제4금속패드를 형성하는 단계는 상기 그래핀층 상에 제2금속층을 형성하고, 상기 제3금속패드 및 제4금속패드의 형상으로 패터닝하는 단계를 포함할 수 있고, 상기 제2금속층은 금(Au), 구리(Cu), 팔라듐(Pd), 니켈(Ni), 티타늄(Ti), 크롬(Cr), 철(Fe), 코발트(Co), 백금(Pt), 루테튬(Ru) 중 어느 하나를 포함할 수 있다.

[0011] 상기 제2금속층의 두께는 10nm 내지 1000nm의 범위로 형성될 수 있다.

[0012] 상기 활성 영역 상에 형성된 제1보호층의 두께를 나머지 영역 상에 형성된 보호층의 두께보다 크게 형성할 수 있고, 또한, 활성 영역 상에 형성된 제1보호층의 두께를 상기 제3 금속패드 및 제4 금속패드의 두께 이상으로 형성할 수 있다.

- [0013] 상기 제1보호층을 형성하는 단계는 단위자층 증착법 또는 화학 기상 증착법 또는 증발법을 사용할 수 있으며, 상기 제1보호층은  $Al_2O_3$ ,  $SiO_2$ ,  $HfO$ ,  $SiNx$  중 어느 하나를 포함할 수 있다.
- [0014] 상기 제1보호층을 형성하는 단계는 상기 제1보호층의 증착 두께를 상기 제3 전극패드와 제4 전극패드 간의 이격 거리의 반 이상으로 형성할 수 있다.
- [0015] 또한, 상기 그래핀 소자 제조방법은 상기 제3 금속패드 및 제4 금속패드 전체와, 제1 금속패드 및 제2 금속패드의 일부를 덮는 제2보호층을 형성하는 단계를 더 포함한다.
- [0016] 또한, 상기 그래핀 소자 제조방법은 상기 기판의 하부에 상기 절연물질층이 드러나도록 개구를 형성하는 단계를 더 포함할 수 있고, 또한, 상기 제2보호층, 제1보호층, 활성영역, 절연물질층을 관통하는 나노포어를 형성하는 단계를 더 포함할 수 있다.
- [0017] 또한, 상기 그래핀 소자 제조방법은 상기 활성 영역상에 남은 잔류층을 제거하는 단계를 더 포함할 수 있다.
- [0018] 또한, 상기 그래핀 소자 제조방법은 상기 활성 영역상에 남은 잔류층 위에 금속 물질로 게이트층을 형성하는 단계;를 더 포함할 수 있다.
- [0019] 또한, 일 유형에 따르는 그래핀 소자는 기판; 상기 기판 상에 형성된 절연물질층; 상기 절연물질층 상에 서로 이격 배치된 제1 금속패드 및 제2 금속패드; 상기 절연물질층 상의, 상기 제1 금속패드 및 상기 제2 금속패드 사이의 영역으로부터 상기 제1 금속패드 및 제2 금속패드의 상면으로 연장 형성되고, 상기 제1 금속패드 및 상기 제2 금속패드 사이의 소정 영역이 활성 영역으로 정의된 그래핀층; 상기 그래핀층 상에, 상기 활성 영역을 사이에 두고 서로 이격 배치되고, 각각 제1금속패드 및 제2금속패드의 상면으로 연장되는 제3금속패드 및 제4금속패드; 상기 활성 영역을 덮는 보호층;을 포함한다.
- [0020] 상기 기판의 하부에 상기 절연물질층을 노출하는 개구가 더 형성되고, 상기 보호층, 그래핀층, 절연물질층을 관통하는 나노포어가 더 형성될 수 있다.
- [0021] 상기 보호층 상에 금속 물질로 된 게이트층이 더 형성될 수 있다.

### 발명의 효과

- [0022] 상술한 그래핀 소자 제조방법에 따르면, 그래핀층을 원하는 형상으로 패터닝하기 위해, 제1금속층, 그래핀층, 제2금속층 및 보호층의 적층 구조를 이용하고 있으며, 그래핀의 손상을 최소화할 수 있다.
- [0023] 따라서, 상술한 그래핀 소자 제조방법에 따르면, 양질의 그래핀 물질을 활성영역으로 활용하여 우수한 품질의 나노갭 소자, 그래핀 센서, 전계효과 트랜지스터 등의 그래핀 소자가 제조될 수 있다.

### 도면의 간단한 설명

- [0024] 도 1a 내지 도 1h는 실시예에 따른 그래핀 소자 제조방법의 단계를 설명하는 도면들이다.
- 도 2a 및 도 2b는 다른 실시예에 따른 그래핀 소자 제조방법 및 이에 의해 제조된 그래핀 소자를 보인다.
- 도 3은 또 다른 실시예에 따른 그래핀 소자 제조방법 및 이에 의해 제조된 그래핀 소자의 다른 예를 보인다.
- 도 4는 또 다른 실시예에 따른 그래핀 소자 제조방법 및 이에 의해 제조된 그래핀 소자의 다른 예를 보인다.

### 발명을 실시하기 위한 구체적인 내용

- [0025] 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 그래핀 소자 및 이의 제조방법에 대해 상세히 설명하기로 한다. 이하의 도면들에서 동일한 참조부호는 동일한 구성요소를 지칭하며, 도면상에서 각 구성요소의 크기는 설명의 명료성과 편의상 과장되어 있을 수 있다. 한편, 이하에서 설명되는 실시예는 단지 예시적인 것에 불과하며, 이러한 실시예들로부터 다양한 변형이 가능하다. 이하에서, "상부" 나 "상"이라고 기재된 것은 접촉하여 바로 위에 있는 것뿐만 아니라 비접촉으로 위에 있는 것도 포함할 수 있다.
- [0026] 도 1a 내지 도 1h는 실시예에 따른 그래핀 소자 제조방법의 단계를 설명하는 도면들이다.
- [0027] 실시예에 따른 그래핀 소자 제조방법은 그래핀(graphene)의 손상을 가능한 줄이며 원하는 형상을 패터닝하는 하기 위해, 제1금속층, 그래핀층, 제2금속층 및 보호층의 적층 구조를 사용하고 있으며, 기존의 공정에 비해 포토 공정이나 식각 공정 회수를 줄이고 있다. 구체적인 단계의 예를 살펴보면 다음과 같다.

- [0028] 먼저, 도 1a와 같이, 기판(110)상에 절연물질층(120)을 형성한다.
- [0029] 기판(110)으로는 다양한 재질의 기판, 예를 들어, 반도체 기판, 폴리머 기판 등이 채용될 수 있다. 반도체 기판은 예를 들어, Si, Ge, GaAs, GaN 등을 포함할 수 있고, 폴리머 기판은 유기 폴리머와 무기 폴리머를 포함할 수 있다. 이외에도, 기판(110)은 석영(quartz), 유리 등으로 형성될 수도 있다.
- [0030] 절연물질층(120)은 절연물질, 예를 들어, 실리콘 질화물 또는 실리콘 산화물로 이루어질 수 있다.
- [0031] 다음, 도 1b와 같이, 절연물질층(120) 상에 서로 이격 배치된 제1 금속패드(131) 및 제2 금속패드(132)를 형성한다. 제1 금속패드(131) 및 제2 금속패드(132)를 형성하는 단계는 절연물질층(120) 상에 금속물질층을 형성하고 금속물질층을 원하는 제1 금속패드(131) 및 제2 금속패드(132)의 형상으로 패터닝하는 단계를 포함할 수 있다. 패터닝 과정은 일반적인 금속 패터닝 방법에 따른 포토 리소그래피(photo lithography) 및 리프트 오프(lift-off) 법을 사용할 수 있다. 금속물질로는 금(Au), 구리(Cu), 팔라듐(Pd), 니켈(Ni), 티타늄(Ti), 크롬(Cr), 철(Fe), 코발트(Co), 백금(Pt), 루테튬(Ru) 중 어느 하나가 사용될 수 있다.
- [0032] 다음, 도 1c와 같이, 절연물질층(120) 상의, 제1 금속패드(131)와 상기 제2 금속패드(132) 사이의 영역에 그래핀층(140)을 형성한다. 그래핀층(140)은 도시된 바와 같이, 절연물질층(120), 제1 금속패드(131) 및 제2 금속패드(132)를 전체적으로 덮는 형태로 형성될 수 있다.
- [0033] 그래핀층(240)은 다른 기판 상에 화학 기상 증착법(CVD)등을 이용하여 미리 성장된 후, 도 1b와 같은 구조물 위로 전사(transfer)될 수 있다. 예를 들어, 금속촉매층이 형성된 기판과 탄소를 포함하는 가스( $\text{CH}_4$ ,  $\text{C}_2\text{H}_2$ ,  $\text{C}_2\text{H}_4$ ,  $\text{CO}$ 등)를 열화학 기상 증착이나 유도 결합 화학 기상 증착법(ICP-CVD, Inductive Coupled Plasma Chemical Vapor Deposition)을 위한 반응기에 넣고 가열하여 금속 촉매층에 탄소가 흡수되도록 하고, 다음, 급속히 냉각을 수행하여 금속 촉매층으로부터 탄소를 분리시켜 결정화시키는 방법으로 그래핀을 성장시킬 수 있다. 이러한 그래핀 상에 지지층으로 PMMA(Polymethyl Methacrylate)를 스핀 코팅하거나, 뒀/또는 접착 테이프(adhesive tape), 풀(glue), PC(Poly Carbonate) 같은 에폭시 수지(epoxy resin), 열박리 테이프(thermal release tape), 수용성 테이프(water-soluble tape)에 접합한 후, 도 1b의 구조물 위로 전사하고, 지지층을 제거하여, 도 1c의 구조물을 형성할 수 있다.
- [0034] 그래핀층(140)의 일부 영역은 활성 영역(A)으로 정해질 수 있다. 한다. 활성 영역(A)은 제조될 그래핀 소자의 구체적인 기능에 따라, 나노갭 전극, 센서, 또는 채널층으로 활용되며, 제조 과정에서 그래핀의 손상이 일어나지 않도록 보호될 영역으로 정의되는 것이다.
- [0035] 다음, 도 1d와 같이, 그래핀층(140) 상에, 활성 영역(A)을 사이에 두고 서로 이격 배치되고, 각각 제1 금속패드(131) 및 제2 금속패드(132)의 상면으로 연장되는 제3 금속패드(151) 및 제4 금속패드(152)를 형성한다. 제3 금속패드(151) 및 제4 금속패드(152)의 형성은 그래핀층 상에 금속물질층을 형성하고, 도 1e의 평면도에서 도시된 바와 같이, 제3 금속패드(151) 및 제4 금속패드(152)의 형상으로 패터닝하는 단계를 포함한다. 제3 금속패드(151)와 제4 금속패드(152)의 이격 거리(d)는 활성 영역의 폭이 되며, 이 거리는 예를 들어, 나노갭 소자로 응용될 때, 나노갭(NG)에 대응한다. 이러한 패터닝은 일반적인 금속 패터닝 방법에 따른 포토 리소그래피 및 리프트 오프(lift-off) 법을 사용할 수 있다. 또한, 활성 영역(A)이 매우 작은 영역이 되어, 미세 패터닝이 필요한 경우, 전자 빔 리소그래피(electron beam lithography) 방법을 사용할 수도 있다. 금속물질층은 금(Au), 구리(Cu), 팔라듐(Pd), 니켈(Ni), 티타늄(Ti), 크롬(Cr), 철(Fe), 코발트(Co), 백금(Pt), 루테튬(Ru) 중 어느 하나를 포함할 수 있다. 금속물질층의 두께는 10nm 내지 1000nm의 범위로 형성될 수 있다.
- [0036] 다음, 도 1f와 같이, 제1 금속패드(131), 제2 금속패드(132), 그래핀층(140), 제3 금속패드(151), 제4 금속패드(152)를 전체적으로 덮는 제1보호층(160)을 형성한다.
- [0037] 제1보호층(160)은  $\text{Al}_2\text{O}_3$ ,  $\text{SiO}_2$ , HfO,  $\text{SiN}_x$  중 어느 하나를 포함할 수 있으며, 단원자층 증착법(atomic layer deposition; ALD) 또는 화학 기상 증착법(chemical vapor deposition; CVD) 또는 증발법(evaporation)을 사용하여 형성될 수 있다. 제1보호층(160)의 형성 단계에서 스텝 커버리지(step coverage) 특성이 중요하며, 즉, 도 1d와 같은 구조물의 상면 뿐 아니라 측면상에도 제1보호층(160)을 이루는 물질의 증착이 잘 이루어져야 한다.
- [0038] 제1보호층(160)의 두께는 도시된 바와 같이, 활성 영역(A) 상에서의 두께( $t_2$ )가 를 나머지 영역 상에 형성된 두께( $t_1$ )보다 크게 형성될 수 있다. 이를 위하여, 제1보호층(160)의 증착 두께를  $t_1$ 으로 하며,  $t_1$ 을 제3 전극패드(151)와 제4 전극패드(152) 간의 이격 거리(d)의 반 이상으로, 즉,  $t_1 = d/2$ 로 형성할 수 있다.
- [0039] 다음, 제1보호층(160)을 전면 식각하여 도 1g와 같은 그래핀 소자(100)가 형성된다. 이러한 식각 단계에서, 또

한, 제1 금속패드(131) 및 제1 금속패드(132)가 노출되도록 이 위에 형성된 그래핀층(140)도 함께 식각된다. 노출된 제1 금속패드(131) 및 제1 금속패드(132)는 예를 들어, 그래핀층(140)의 활성 영역(A)에서 일어나는 반응, 예를 들어, 전기적 변화를 측정하기 위한 전극 패드로 활용될 수 있다.

- [0040] 활성 영역(A)상에는 도시된 바와 같이, 제1보호층(160)을 이루는 물질 일부의 잔류층(160R)이 남겨지게 되며, 이러한 잔류층(160R)은 제1보호층(160)의 두께가 활성 영역(A) 상에서 다른 부분보다 두껍게 형성되어 있는 결과에 의한 것으로, 전면 식각 공정을 수행시, 잔류층(160R)을 남기기 위한 다른 조치가 필요한 것이 아니다.
- [0041] 도 1h의 도 1g의 단계 후에 제3 전극패드(151), 제4 전극패드(152) 전체와 제1 전극패드(131), 제2 전극패드(132)의 일부를 덮는 형태의 제2보호층(161)이 더 형성된 그래핀 소자(102)를 보인다. 제2보호층(161)은  $Al_2O_3$ ,  $SiO_2$ , HfO,  $SiN_x$ 와 같은 절연물질로 형성될 수 있다.
- [0042] 도 2a 및 도 2b는 다른 실시예에 따른 그래핀 소자 제조방법 및 이에 의해 제조된 그래핀 소자(200)를 보인다.
- [0043] 예시된 그래핀 소자(200)는 도 1h의 단계에서 추가적으로 개구(H)와 나노포어(NP)를 더 형성하여 나노갭 소자(nanogap device)로 동작하는 예이다. 제3 전극패드(151), 제4 전극패드(152)의 이격 거리가 나노갭(NG)이 된다. 도 2a와 같이, 기판(110) 하부에 절연물질층(120)이 드러나도록 개구(A)를 형성하고, 도 2b와 같이, 제2 보호층(161), 제1보호층(160), 그래핀층(140)의 활성영역(A), 절연물질층(120)을 관통하는 나노포어(nanopore, NP)를 형성한다.
- [0044] 기판(110)에 형성된 개구(H)는 그 크기가 수  $\mu m$  이하일 수 있으며, 개구(H)의 측면은 경사면으로 이루어지며, 예를 들어, 기판(110)의 하면으로부터 절연물질층(120)이 형성된 기판(110)의 상면 쪽으로 갈수록 좁아지는 형상을 가질 수 있다. 기판(110) 하면에는 도시되지는 않았으나, 소정의 개구 형성을 위한 식각 마스크층이 더 마련될 수도 있다.
- [0045] 또한, 나노포어(NP)는 개구(H)와 연결되는 위치에, TEM(transmission electron microscope) 장비를 이용하여 형성될 수 있다.
- [0046] 제조된 그래핀 소자(200)에서 그래핀층(140)은 나노갭 전극(nanogap electrode)으로 동작하게 된다. 예를 들어, DNA, RNA 등의 표적 생분자가 나노포어(NP)를 지나갈 때 터널링 전류(tunneling current)를 나노갭 전극으로부터 측정할 수 있다. 그래핀층(140)을 이용하는 경우, 그 두께를 일반적인 금속 물질보다 매우 얇게 할 수 있으며, 이에 따라 표적 생분자가 지나가는 나노갭 전극의 길이, 즉, 그래핀층(140)의 두께가 매우 얇아, 검출의 분해능이 높아진다. 또한, 상술한 제조 단계에 따라 그래핀층(140)의 손상이 최소화될 수 있어 고감도의 DNA 검출 시스템으로 활용될 수 있다.
- [0047] 도 3은 또 다른 실시예에 따른 그래핀 소자 제조방법 및 이에 의해 제조된 그래핀 소자(300)의 다른 예를 보인다.
- [0048] 그래핀 소자(300)는 그래핀 센서로 동작하는 예를 보인다. 도시된 바와 같이 활성 영역 상의 잔류층이 제거되어 그래핀층(140)의 활성 영역이 노출되어 있다. 그래핀층(140)은 특정 물질에 대한 센서의 역할을 하며, 활성 영역에 상기 특정 물질의 흡착 등으로 인한 전기적 특성의 변화가 제1 금속패드(131), 제2 금속패드(132)로부터 측정될 수 있다.
- [0049] 도 4는 또 다른 실시예에 따른 그래핀 소자 제조방법 및 이에 의해 제조된 그래핀 소자(400)의 다른 예를 보인다.
- [0050] 그래핀 소자(400)는 활성 영역(A) 상에 남은 잔류층(160R) 위에 게이트층(170)이 더 구비된 구조를 갖는다. 게이트층(170)은 전기 전도성이 높은 금속 재질, 예를 들어, Pt, Ru, Au, Ag, Mo, Al, W 또는 Cu등의 재료로 형성될 수 있다. 제1 금속패드(131), 제2 금속패드(132)는 각각 소스 전극, 드레인 전극이 될 수 있고, 그래핀 소자(400)는 그래핀층(140)을 채널층으로 하는 전계 효과 트랜지스터(field effect transistor; FET)의 기능을 하게 된다.
- [0051] 이러한 본원 발명인 그래핀 소자 및 이의 제조방법은 이해를 돕기 위하여 도면에 도시된 실시예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위에 의해 정해져야 할 것이다.

# 부호의 설명

[0052]

100, 101, 200, 300, 400...그래핀 소자

110...기판

120...절연물질층

131...제1 금속패드

132...제2 금속패드

140...그래핀층

160...제1 보호층

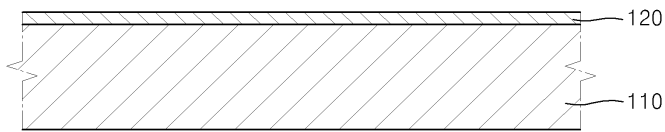
160R...잔류층

162...제2 보호층

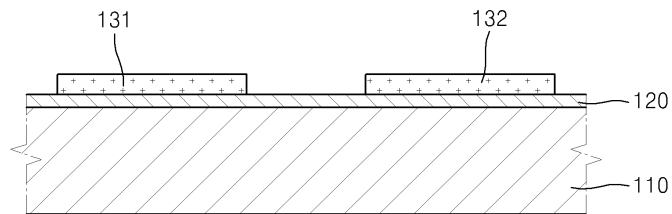
170...게이트층

## 도면

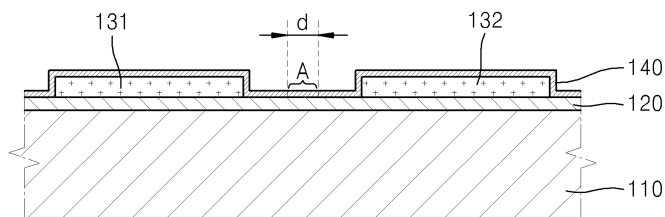
도면1a



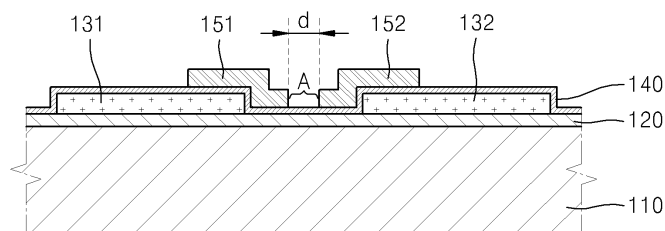
도면1b



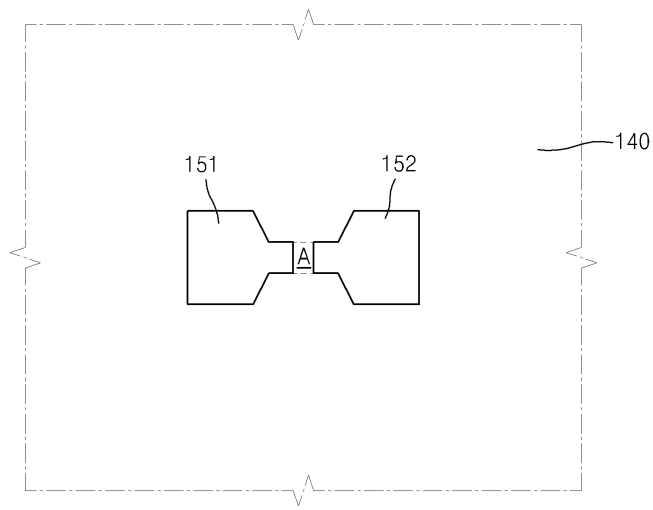
도면1c



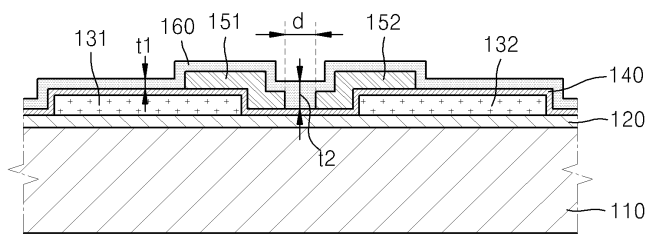
도면1d



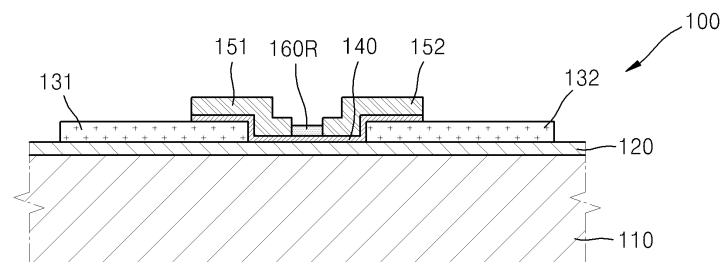
도면1e



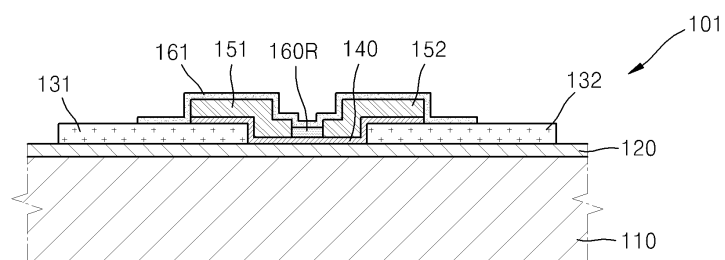
도면1f



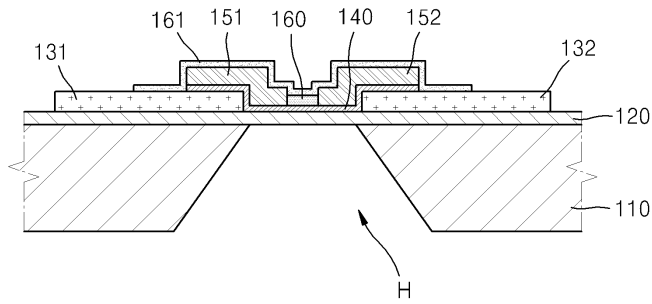
도면1g



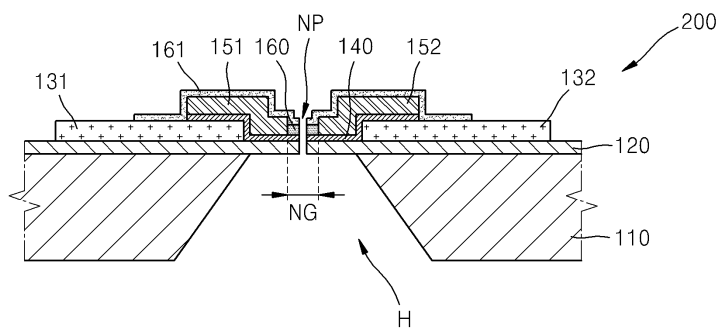
도면1h



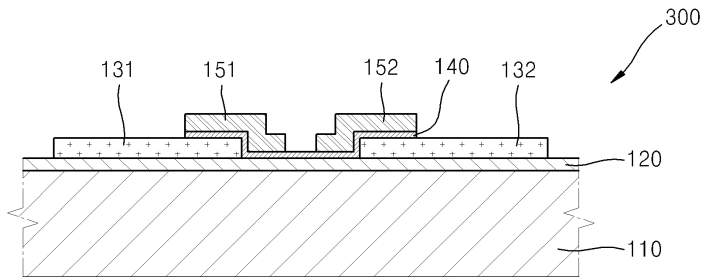
도면2a



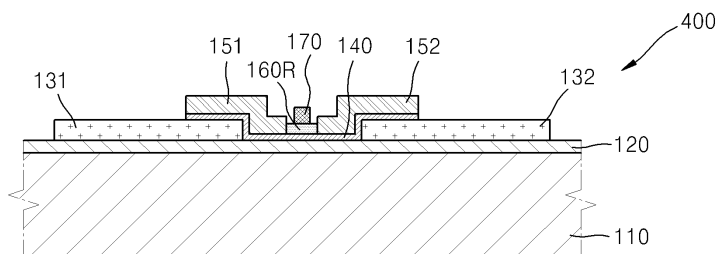
도면2b



도면3



도면4



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 제16항

**【변경전】**

제15항에 있어서, 상기 제2보호층

**【변경후】**

제14항에 있어서, 상기 제2보호층

**【식권보정 2】**

**【보정항목】** 청구범위

**【보정세부항목】** 청구항 제13항

**【변경전】**

제3 전극패드와 제4 전극패드

**【변경후】**

제3 금속패드와 제4 금속패드