

(12)

PATENTSCHRIFT

(21) Anmeldenummer: 617/86

(51) Int.Cl.⁶ : H04N 5/44
H04N 7/01

(22) Anmeldetag: 9. 5.1983

(42) Beginn der Patentdauer: 15. 5.1994

(45) Ausgabetag: 25. 1.1995

(62) Ausscheidung aus Anmeldung Nr.: 9046/82

(30) Priorität:

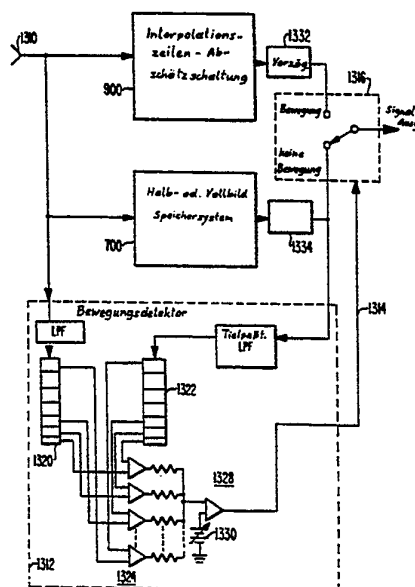
8. 9.1981 US 300227 beansprucht.

(73) Patentinhaber:

RCA LICENSING CORPORATION
08540 PRINCETON (US).

(54) SCHALTUNGSANORDNUNG ZUR ERZEUGUNG EINER DARSTELLUNG EINES BILDES

(57) Eine Schaltungsanordnung zur Erzeugung einer Darstellung eines Bildes enthält einen ersten Vollbildsignalgenerator (900) mit einem Zeilenspeicher, welcher zumindest das Videosignal einer Zeile speichert und aufeinanderfolgende Vollbilder eines ersten fortlaufenden und nicht halbbildverschachtelten Videosignals erzeugt, von dem aufeinanderfolgende Zeilen in jedem Vollbild zwischen Zeilen eines Halbbildes der ursprünglichen Videosignale und Zwischenzeilen, die nur von Zeilen desselben Halbbilds abgeleitet sind, alternieren, einen zweiten Vollbildsignalgenerator (700) mit einem Halbbildspeicher, welcher zumindest die Videosignale eines Halbbilds speichert und aus den ursprünglichen Videosignalen aufeinanderfolgende Vollbilder eines zweiten fortlaufenden und nicht halbbildverschachtelten Videosignals erzeugt, von dem aufeinanderfolgende Zeilen in jedem Vollbild zwischen Zeilen unterschiedlicher Halbbilder der ursprünglichen Videosignale alternieren, und eine Auswahlschaltung (1316), welche unter Steuerung durch einen Bewegungsdetektor (1312) zur Wiedergabe des Bildes wahlweise entweder beim Vorhandensein einer erfassten Bewegung das erste fortlaufende, nicht halbbildverschachtelte Videosignal vom ersten Vollbildsignalgenerator oder beim Fehlen einer Bewegung das zweite fortlaufende, nicht halbbildverschachtelte Videosignal vom zweiten Vollbildsignal liefert.



Die Erfindung betrifft eine Schaltungsanordnung zur Erzeugung einer Darstellung eines Bildes, welches zeilenweise durch halbbildverschachtelte Abtastung abgetastet wurde, um ursprüngliche Videosignale zu erzeugen, die Vollbilder aus nacheinander erzeugten ersten und zweiten Halbbildern darstellen, wobei jedes Vollbild das ganze Bild darstellt und von diesen Videosignalen verschiedenartige Vollbilder für die Wieder-
5 gabe erzeugt werden, in Abhängigkeit davon, ob ein Bewegungsdetektor das Vorhandensein einer Bewegung in dem Bild erfaßt.

Derzeit benutzte Fernsehempfänger und Monitoren ergeben nicht so gute Bilder, wie sie innerhalb der Einschränkungen der üblichen Zeilenabtastnormen möglich wären. Es besteht daher der Wunsch nach wesentlichen Verbesserungen im Sinne einer "High-Fidelity"-Wiedergabe. Dieses Problem ist detailliert in
10 dem Aufsatz "High Definition Television Studies On Compatible Basis With Present Standards" von Broder Wendland diskutiert, der in dem Buch "Television Technology in the 80's" erschienen ist, welches von der SMPTE herausgegeben ist.

Ein Hauptproblem bei Abtastsystemen mit 525 Zeilen pro Vollbild und 30 Vollbildern pro Sekunde (525/30), wie etwa beim NTSC-System, oder auch bei anderen Systemen, wie dem 625/25-System (PAL) sind diejenigen Strukturfehler, die aus dem Zeilenabtastverfahren selbst resultieren. Die Strukturfehler
15 entstehen hauptsächlich durch das bei diesen Normen angewandte Zeilensprungverfahren. Dieses Zeilensprungverfahren ist vergleichbar mit dem Verfahren der Bildunterbrechung in der Laufbildtechnik. Sein Zweck besteht in der Erhöhung der Flimmerfrequenz des wiedergegebenen Bildes, um auf diese Weise das periodische Auftreten und Verschwinden des Bildes weniger wahrnehmbar zu machen. Eine hohe
20 Flimmerfrequenz ist erwünscht, weil sie ein kontinuierlich vorhandenes Bild vortäuscht.

Bei einem 525/30-System werden 525 Zeilen innerhalb 1/30 s abgetastet (Abtastfrequenz 30 Hz). Durch die Verschachtelung oder das Zeilensprungverfahren wird das 525-zeilige Bild (Vollbild) in zwei aufeinanderfolgende Halbbilder von jeweils 262 1/2 Zeilen zerlegt, die als ungerades (Zeilen 1, 3, 5...) bzw. als
25 gerades (Zeilen 2, 4, 6...) Halbbild bezeichnet werden. Die 262 1/2 Zeilen des ungeraden Halbbildes werden innerhalb 1/60s abgetastet, und darauf folgt die Abtastung der zusätzlichen 262 1/2 Zeilen des geraden Halbbildes, wobei die Zeilen des geraden Halbbildes in den Zwischenräumen zwischen den Zeilen des ungeraden Halbbildes liegen. Das von jedem Halbbild allein abgetastete Raster kann praktisch angesehen werden als weißes oder farbiges Bild mit einem eingeschachtelten unmodulierten schwarzen Raster (Fig. 1). Während des nächstfolgenden Halbbildes werden die schwarzen Zeilen des schwarzen Rasters des
30 vorangegangenen Halbbildes von den weißen Zeilen des folgenden Halbbildes überschrieben, aber anstatt daß dadurch die Sichtbarkeit des schwarzen Rasters verschwindet, entsteht der subjektive Effekt oder der Eindruck, als ob sich das schwarze Raster scheinbar vertikal verschöbe. Man kann das sich bewegende schwarze Raster leicht bei der Betrachtung eines großflächigen Bildschirms aus kleinem Abstand sehen.

Ein anderer, durch das Zeilensprungverfahren hervorgerufener Strukturfehler ergibt sich aus der
35 Sichtbarkeit der Abtastzeilen an den Kanten bewegter Gegenstände. Der Grund hierfür ist die von Halbbild zu Halbbild unterschiedliche Position des sich bewegenden Gegenstandes. Die Kanten der bewegten Gegenstände haben nur die halbe nominelle Vertikalauflösung und sehen gezackt oder sägezahnförmig aus mit Unterbrechungen durch die deutlich sichtbaren schwarzen Abtastlinien. Fig. 2 veranschaulicht die Wirkung eines sich bewegenden schwarzen kreisförmigen Gegenstandes auf einem weißen Hintergrund,
40 wobei die gezackten Kanten deutlich sichtbar sind.

Aufgabe der Erfindung ist es, ein System der eingangs beschriebenen Art zu schaffen, welches die oben beschriebenen Nachteile herkömmlicher Systeme vermeidet.

Die Erfindung löst diese Aufgabe durch einen ersten Vollbildsignalgenerator mit einem Zeilenspeicher, welcher zumindest das Videosignal einer Zeile speichert und aufeinanderfolgende Vollbilder eines ersten
45 fortlaufenden und nicht halbbildverschachtelten Videosignals erzeugt, von dem aufeinanderfolgende Zeilen in jedem Vollbild zwischen Zeilen eines Halbbildes der ursprünglichen Videosignale und Zwischenzeilen, die nur von Zeilen desselben Halbbildes dieser Videosignale abgeleitet sind, alternieren, durch einen zweiten Vollbildsignalgenerator mit einem Halbbildspeicher, welcher zumindest die Videosignale eines Halbbildes speichert und aus den ursprünglichen Videosignalen aufeinanderfolgende Vollbilder eines zweiten fortlau-
50 fenden und nicht halbbildverschachtelten Videosignals erzeugt, von dem aufeinanderfolgende Zeilen in jedem Vollbild zwischen Zeilen unterschiedlicher Halbbilder der ursprünglichen Videosignale alternieren, und durch eine Auswahlhaltung, welche unter Steuerung durch den Bewegungsdetektor zur Wiedergabe des Bildes wahlweise entweder beim Vorhandensein einer erfaßten Bewegung das erste fortlaufende und nicht halbbildverschachtelte Videosignal vom ersten Vollbildsignalgenerator oder beim Fehlen einer Bewe-
55 gung das zweite fortlaufende und nicht halbbildverschachtelte Videosignal vom zweiten Vollbildsignal liefert.

Auf diese Weise ergibt sich der vorteilhafte Effekt einer nichthalbbildverschachtelten Wiedergabe sowohl beim Nichtvorhandensein als auch beim Vorhandensein von Bewegung, womit die bei Verschachtelungswiedergabe auftretenden Probleme (z.B. Zeilenflimmern) vermieden werden.

Die Erfindung wird nun anhand eines bevorzugten Ausführungsbeispiels, welches auf die beigeschlossenen Zeichnungen bezogen ist, näher erläutert.

- Fig. 1 veranschaulicht ein abgetastetes Bild, welches die Information eines Halbbildes enthält und ein schwarzes Raster zeigt; Fig. 2 stellt ein Vollbild eines sich bewegenden kreisförmigen Objektes dar, welches mit verschachtelter Zeilenabtastung wiedergegeben wird, wobei ein Sägezahnkanteneffekt sichtbar ist; Fig. 3 und 9 zeigen Blockschaltbilder von Ausführungsformen der Erfindung, bei welchen durch Interpolation aufeinanderfolgender Zeilen Zwischenzeilen für die Wiedergabe erzeugt werden; Fig. 4, 5 und 6 zeigen Details der Ausführungsform nach Fig. 3; Fig. 7 zeigt eine Ausführungsform der Erfindung unter Verwendung eines Halbbild-Verzögerungsspeichers zur Erzeugung von Zwischenzeilen für die Darstellung; Fig. 8 zeigt einen Fernsehempfänger mit einer Wiedergabeeinrichtung gemäß der Erfindung;
- Fig. 10 ist ein Diagramm zur Erleichterung des Verständnisses der Ausführungsform gemäß Fig. 9; Fig. 11 zeigt eine Ausführungsform der Erfindung, bei welcher ein Speicher für 527 Horizontalzeilen die wiederholte Auslesung eines vollen NTSC-Vollbildes ohne Verlust einlaufender Information erlaubt;
- Fig. 12 zeigt den Speicher nach Fig. 11 zu verschiedenen Zeitpunkten;
- Fig. 13 zeigt entweder abwechselnd gespeicherte und neue Daten oder abwechselnd neue und geschätzte Daten je nachdem, ob in der Szene eine Bewegung auftritt oder nicht; und
- Fig. 14 zeigt ein Blockschaltbild einer Ausführungsform der Erfindung, bei welcher die Zeilenabtaststruktur einer wiederholten Vollbildinformation durch Schätzung weiter verringert ist.
- Bei der Anordnung gemäß Fig. 3 wird ein normgemäßes analoges NTSC-Farbfernsehsignalgemisch mit Zeilensprung von einer nicht dargestellten Quelle einem Anschluß 10 zugeführt und mit Hilfe eines Analog/Digital-Konverters 12, der unter Steuerung durch ein von einer ebenfalls nicht dargestellten Quelle einem Anschluß 14 zugeführten Taktsignal getaktet wird, in digitale Form umgesetzt. Die Taktsignale werden ebenfalls verschiedenen Teilen der übrigen Schaltung nach Fig. 3 zur zeitlichen Steuerung der verschiedenen Funktionen zugeführt. Das digitalisierte Videosignal wird einer Abschätzschaltung 300 zugeführt, welche abgeschätzte Zwischenzeilen mit der doppelten Frequenz für die Zuführung zur Wiedergabeeinrichtung erzeugt. Das digitalisierte Videosignalgemisch gelangt zu einem Leuchtdichte-Farb-Decoder 14, der das Leuchtdichtesignal Y und die beiden Farbsignale I, Q voneinander trennt und sie den Abschätzschaltungen 16, 17 bzw. 18 für die Leuchtdichtesignale und die Farbsignale I bzw. Q zuführt. Jede Abschätzschaltung erzeugt eine Folge von Zeilen unmodifizierter Videosignale F_{uV} , die gegenüber dem einlaufenden Videosignal um eine Zeilendauer H (nach der US-Norm etwa 63 μs) verzögert sind. Jede Abschätzschaltung erzeugt ferner gleichzeitig Zeilen abgeschätzter oder interpolierter Videosignale F_e . Die verzögerten unmodifizierten Videosignale, die aus der Leuchtdichteinformation F_{uV} abgeleitet sind, werden einem Pufferspeicher 20 (vom Typ First In-First Out) zugeführt, welcher beispielsweise eine CCD-Verzögerungsleitung aufweisen kann. Die von der Leuchtdichteinformation F_{eV} abgeleiteten geschätzten Videosignale werden in gleicher Weise einem Pufferspeicher 22 zugeführt. Die unmodifizierten verzögerten Videosignale, die aus der Farbinformation I und Q abgeleitet sind (F_{uI}, F_{uQ}) werden den Pufferspeichern 24 bzw. 26 zugeführt und die abgeschätzte Farbinformation (F_{eI}, F_{eQ}) gelangt zu den Pufferspeichern 28 und 30. Jeder dieser sechs Pufferspeicher erhält kontinuierlich Daten, und die Pufferspeicher werden alternativ paarweise (20,22;24,28;26,30) ausgelesen, so daß kontinuierlich getrennte Ausgangssignale Y, I und Q zur Verfügung stehen. Die Pufferspeicher können ähnlich aufgebaut sein, wie es in der DE-OS 31 07 032 beschrieben ist. Die Pufferspeicher sind so angeordnet, daß ihnen Eingangssignale mit einer ersten Taktfrequenz zugeführt werden und daß ihre Ausgangssignale mit der doppelten Taktfrequenz ausgelesen werden. Durch die Auslesung mit der doppelten Taktfrequenz wird die Signalbandbreite um den Faktor 2 vergrößert, und die Dauer der Signale verkürzt sich um den Faktor 2. Daher wird jede aktive Videosignalzeile, die normalerweise über 53 μs reicht und auch in 53 μs in den Speicher eingelesen wird, in etwa 26 μs aus dem Speicher ausgelesen. Damit man ein kontinuierliches Videosignal erhält, ist ein Umschalter oder eine entsprechende elektronische Torschaltung 32 mit einem Umschaltkontakt an die Ausgänge der Pufferspeicher 20 und 22 angeschlossen, um wahlweise jeden Pufferspeicher an einen Ausgangs-D/A-Konverter 34 anzuschließen. Entsprechend koppelt der Umschaltkontakt b des Schalters 32 die Ausgänge der Pufferspeicher 24 und 28 alternativ an einen D/A-Konverter 36 und der Umschaltkontakt c koppelt die Ausgänge der Pufferspeicher 26 und 30 mit einem D/A-Konverter 38. Die getrennten Signale Y, I und Q werden wieder hergestellt und gefiltert zur Wiedergewinnung eines Analogsignals, das frei von Quantisierungssprüngen ist. Die wiederhergestellten Signale Y, I und Q werden einer Matrixschaltung 40 zugeführt, welche die Signale R, G und B erzeugt, die einer Wiedergabeeinheit mit einer Bildröhre zugeführt werden, welche mit 31,5 kHz betrieben wird, um 262 1/2 Zeilen des verzögerten unmodifizierten Videosignals abwechselnd mit 262 1/2 - Zeilen des abgeschätzten Videosignals in 1/60 Sekunde abzutasten, so daß sich insgesamt 525 Zeilen ergeben.

Somit erzeugt die Schaltung nach Fig. 3 für jedes Halbbild von 262 1/2 Zeilen des ankommenden Zeilensprung-Videosignales 525 Zeilen fortlaufend abgetasteter oder nichtverschachtelter Videosignale und bringt diese zur Anzeige. Damit nähert sich ein Bild mehr dem Aussehen einer zeilenfreien Wiedergabe (welche keine Abtastzeilen hat), wie es durch das Bild eines sich bewegenden kreisförmigen Objektes

5 veranschaulicht ist, das in Fig. 2b in interpolierter Form zeigt.

Fig. 4a zeigt das Pufferspeicherpaar 20, 22 detaillierter in Blockdarstellung. Das abgeschätzte Signal F_e wird einem Eingangsanschluß 410 zugeführt und gelangt zu den Eingängen von Verzögerungsleitungen D_{e1} und D_{e2} für das abgeschätzte Signal. Das unmodifizierte verzögerte Signal F_u wird einem Eingangsanschluß 412 zugeführt und gelangt zu den Eingängen getakteter Verzögerungsleitungen D_{n1} und D_{n2} , welche CCD-
10 Verzögerungsleitungen sein können. Mit den Verzögerungsleitungen D_{e2} und D_{n2} ist über die Schalter 32e und 32b in den gezeichneten Schalterpositionen ein Schreibtaktgenerator gekoppelt. Die Verzögerungsleitungen D_{e2} und D_{n2} werden gleichzeitig mit einer niedrigen Frequenz zur Eingabe der abgeschätzten bzw. unmodifizierten Signale getaktet. Die Eingabe erfolgt in etwa 53 μ s. Während des Eingabeintervalls ist der Ausgangsanschluß 414 über den Schalter 32a mit den Ausgängen der Verzögerungsleitungen D_{e1} und D_{n1}
15 gekoppelt, so daß ihm ein Signal von der jeweils getakteten Verzögerungsleitung zugeführt wird. In den dargestellten Positionen liegt ein Lesetakt 416 über den Schalter S2 und den Schalter 32c an der Verzögerungsleitung D_{n1} , die mit der doppelten Eingaberate ausgelesen wird. Die Schalter 32a, 32b und 32d werden gleichzeitig von einer Schaltersteuereinheit 418 betätigt, welcher Horizontalsynchronimpulse zugeführt werden, die den Beginn jeder ankommenden Horizontalzeile markieren. Das Horizontalsynchronsignal kann beispielsweise von einer nicht dargestellten Synchronsignaltrennschaltung geliefert werden, welche mit dem Eingangsanschluß 10 (Fig. 3) gekoppelt ist, dem das analoge Videosignal zugeführt wird. Die Schalter 32a, d und e werden beim Auftreten des nächsten Horizontalsynchronintervalls aus den in Fig. 4a dargestellten Positionen umgeschaltet. Die Schalter werden zu jedem Horizontalsynchronisierungszeitpunkt betätigt und ändern dabei ihre Positionen. Der Schalter S2 wird doppelt so oft wie die Schalter 32
25 umgeschaltet. Die Steuerung des Schalters S2 erfolgt durch Rücksetzen einer Zähler- und Schaltersteuereinheit 420 beim Auftreten jedes ankommenden Horizontalsynchronimpulses. Die Einheit 420 zählt soviel Lesetaktimpulse, wie die Verzögerungsleitung Speicherzellen hat, und schaltet den Schalter S2 so um, daß der Lesetaktgenerator 416 mit der zweiten Verzögerungsleitung gekoppelt wird, die gerade dann ausgelesen werden soll, wenn die erste des Paares leer ist. Somit schaltet der Schalter S2 normalerweise in der Nähe der Mitte, einer Zeile des einlaufenden Videosignals. Damit ist das Videosignal am Ausgangs-
30 anschluß 414 kontinuierlich verfügbar. Fig. 4b zeigt als F_e und F_u die Videosignale, die zu den beiden Anschlüssen 410 oder 412 gelangen und im wesentlichen identisch sind. Das am Ausgang 414 auftretende Videosignal 430, das aus abwechselnden zeitkomprimierten Abschnitten F_e , F_u besteht, ist ebenfalls in zeitlichem Zusammenhang hiermit veranschaulicht.

Fig. 5 zeigt den Aufbau einer Abschätzschaltung, wie etwa der Abschätzschaltung 16 aus Fig. 3. Das Eingangssignal wird einer 1H-Verzögerungsleitung 510 mit der Verzögerungsdauer einer Zeile und außerdem einem Eingang einer Addierschaltung 512 zugeführt. Dem anderen Eingang der Addierschaltung 512 wird das um 1H verzögerte Videosignal von Ausgang der Verzögerungsleitung 510 zugeführt. An ihrem
40 Ausgang liefert die Addierschaltung 512 ein Signal, dessen Amplitude gleich der Summe der Amplituden der Eingangssignale ist. Zur Normierung des Signales zu einem Signal, dessen Amplitude gleich dem arithmetischen Mittelwert zwischen dem Eingangssignal und dem verzögerten Eingangssignal ist, wird die Amplitude in einem Dämpfungsglied 514 durch 2 geteilt. Die gemittelten Ausgangssignale gelangen zu einem Ausgangsanschluß 516 und stellen das abgeschätzte Ausgangssignal F_e dar. Das unverzögerte Eingangssignal wird ebenfalls einem Eingangsanschluß 518 zugeführt und bildet das Ausgangssignal F_u .

Es können auch andere Abschätzschaltungen benutzt werden. So zeigt Fig. 6 einen Interpolator für quadratische Interpolation, bei welchem das Eingangssignal einer Kaskade von 1H-Verzögerungsleitungen 612, 614 und 616 zugeführt wird. Die Eingangs- und Ausgangssignale jeder Verzögerungsleitung werden einzelnen Multiplizierschaltungen 618, 626, 628 und 630 zugeführt, welche übliche 8 x 8 Multiplizierer sind und die Signale mit einer bekannten Funktion multiplizieren, die einem Tabellen-ROM-Speicher 620
50 entnommen werden. Der ROM-Speicher 620 des Multiplizierers erzeugt eine laufende Variable in Abhängigkeit von Horizontalsynchronimpulsen, die einem Eingangsanschluß 624 zugeführt werden, und diese laufende Variable gelangt als zweites Eingangssignal zu den Multiplizierschaltungen 618, 626, 628 und 630. Das Ausgangssignal der Multiplizierschaltungen wird einer Summierschaltung 632 zugeführt, die an einem Ausgangsanschluß 634 einen abgeschätzten Wert F_e eines Zwischensignals erzeugt, wie dies in weiteren
55 Einzelheiten in der DE-AS 3 217 681 beschrieben ist. Die unmodifizierten Zeilen F_u werden aus dem verzögerten Eingangssignal 610 am Ausgang der 1H-Verzögerungsleitung 612 erhalten und dem Ausgangs-anschluß 636 zugeführt.

Benutzt man die Anordnung gemäß Fig. 3 zusammen mit dem quadratischen Interpolator nach Fig. 6, dann benötigt man drei solche Interpolatoren. Verglichen mit der Schaltung nach Fig. 3 erzeugt diejenige nach Fig. 9 eine zeilenfreie Halbbilddarstellung aus einem verschachtelten Videosignalgemisch durch die Verwendung eines einzigen quadratischen Interpolators und nur zweier Pufferspeicher. Nach Fig. 9 wird ein Videosignalgemisch, welches entweder analog oder digital sein kann, über einen Eingangsanschluß 910 dem Eingang eines quadratischen Interpolators 912 und einer Kaskade von Verzögerungsleitungen 914 916 und 918 zugeführt. Das Ausgangssignal der Verzögerungsleitung 914 ist mit F_n bezeichnet, die Ausgänge der Verzögerungsleitungen 916 und 918 jeweils mit F_{n+1} bzw. F_{n+2} . Das entsprechende unverzögerte Eingangssignal ist mit F_{n-1} bezeichnet (in Übereinstimmung mit den in der DE-AS 3 217 681 benutzten Bezeichnungen). Das Ausgangssignal des Interpolators 912 ist mit $F_{n+1/2}$ bezeichnet und wird einem Pufferspeicher 920 für die geraden Zeilen zugeführt, während das Ausgangssignal F_n von der Verzögerungsleitung 914 einem Pufferspeicher 922 für die ungeraden Zeilen zugeführt wird. Die Ausgangssignale der Pufferspeicher 920 und 922 gelangen zu den Eingängen eines Umschalters 925. Der Umschalter 925 koppelt die Ausgangssignale von den Pufferspeichern 920 und 922 über zwei Signalwege den Eingängen eines Leuchtdichte-Farb-Decoders 924. Einer der beiden Signalwege enthält eine Verzögerungsleitung 926. Der Decoder erzeugt die Signale Y, I und Q, welche zu einer Matrix 928 gelangen, in welcher die Signale R, G und B erzeugt werden, die einer Wiedergabeeinrichtung 930 zugeführt werden. Die Verzögerung jeder der Verzögerungsleitungen 914, 916 und 918 wird auf etwas mehr als 1H eingestellt. Beim NTSC-System ist die zusätzliche Verzögerung gleich der Zeit einer halben Periode des Farbträgers ($\frac{1}{2}$ fsc).

Dies wird in näheren Einzelheiten mit Bezug auf Fig. 10 erläutert, welche Abtastpunkte an Teilen von vier aufeinanderfolgenden Horizontalzeilen 1010 bis 1016 zeigt. Zum Zwecke der Veranschaulichung sei angenommen, daß die Abtastung mit der vierfachen Farbträgerfrequenz ($4 \times$ fsc) und phasengleich mit der I-Achse erfolgt. Die untere Zeile 1016 stellt die ankommende Eingangszeile F_{n-1} dar, während die Zeilen 1014, 1012 und 1010 den zeilen F_n , F_{n+1} bzw. F_{n+2} entsprechen. Die relative Phase der Farbkomponente ist für jeden Abtastwert dargestellt. Es ist auch eine gestrichelte Linie 1018 veranschaulicht, die eine Zeile des abgeschätzten Videosignals darstellt, welche aus den danebenliegenden vier Abtastzeilen des ankommenden Videosignals interpoliert wird. Nimmt man an, daß das gerade abgeschätzte Bildelement 1020 sei, dann sieht man, daß die Abschätzung aus den Werten der Bildelemente 1022 bis 1028 gebildet wird, wenn die Verzögerungsleitungen 914 916 und 918 eine Verzögerung von jeweils 1H haben. Mit einer solchen Anordnung würde die Abschätzung jedoch aufgrund von vier Punkten erfolgen, von denen zwei einen Wert Y-I und zwei einen Wert Y+I haben. Daher würde der Farbwert unterdrückt werden, und der resultierende Abschätzwert würde nur Leuchtdichteinformation enthalten. Diese monochrome Abschätzung vermeidet man durch eine Verzögerung von mehr als 1H, nämlich um einen halben Farbträgerzyklus, also bei der NTSC-Norm etwa 140 ns. Mit diesen Verzögerungen erfolgt die Interpolation für den Punkt 1020 von vier in der Nähe liegenden Abtastpunkten 1030, 1032, 1034 und 1036, welche auf einer Diagonale liegen und durch eine Linie 1040 umschrieben sind. Alle diese Abtastwerte 1030, 1032, 1034 und 1036 haben dieselbe Farbträgerphase, so daß das Farbsignal im Wert des abgeschätzten Bildelementes nicht ausgelöscht ist.

Der Interpolator 912 liefert eine abgeschätzte Zeile 1018 zwischen den Eingangszeilen 1012 und 1014 und erzeugt auf diese Weise eine mit $F_{n+1/2}$ bezeichnete Zeile gleichzeitig mit der ankommenden Zeile. Da die beiden Zeilen gleichzeitig erzeugt werden, muß man eine Zeitkompression vorsehen, wie es im Zusammenhang mit Fig. 3 beschrieben ist. Der Umschalter 925 dient der Anordnung der abgeschätzten und der unveränderten Zeilen in einem Zeitmultiplex- oder alternierenden Zeitmuster für die weitere Verarbeitung. Die Verzögerungsleitung 926 hat eine Verzögerung von $\frac{1}{2}$ H, die wegen der Zeitkompression dieselbe Wirkung wie eine 1H-Verzögerung bei der normalen Frequenz hat. Der Leuchtdichte-Farb-Decoder 924 erzeugt Summen- und Differenzsignale für die Bildung der Leuchtdichtesignale bzw. der Farbsignale. Die Signale I und Q werden mit Hilfe eines Phasendetektors mit dem Farbsynchronsignal als Bezugsfrequenz getrennt, und die resultierenden Signale Y, I und Q werden einer Matrix 928 zur Umwandlung in Signale R, G und B zugeführt, die zur Wiedergabeeinrichtung 930 zur Wiedergabe mit einer Abtastfrequenz von 31,5 kHz gelangen. Somit erzeugt die in Fig. 9 veranschaulichte Anordnung aus einem verschachtelten Videosignalgemisch ein zeilenfreies Bild mit der Halbbildfrequenz, das aus Zeilen des unmodifizierten Videosignals, die mit Zeilen eines quadratisch approximierten abgeschätzten Videosignals abwechseln, besteht. Auf diese Weise wird die Anzahl der dargestellten Zeilen verdoppelt, und die Zeilenstruktur wird weniger sichtbar.

Die in Fig. 7 veranschaulichte Anordnung benutzt einen Halbbildspeicher zur Erzeugung eines vollen Rasters von 525 Zeilen eines nichtverschachtelten Videosignals für die Darstellung, welches aus den Halbbildern des mit Zeilensprung ankommenden Videosignals abgeleitet wird. Gemäß Fig. 7 werden die verschachtelten Halbbilder des Farbsignalgemisches, dessen Horizontalzeilen durch Horizontalsynchronsignale identifiziert werden, welche mit einer Frequenz von 15,734 Hz auftreten, über einen Eingangsanschluß

701 einer Zeitsteuerschaltung 702 und einem Analog/Digital-Konverter 704 zugeführt. Dieser digitalisiert die Signale und führt sie dem Eingang einer Halbbildverzögerungseinrichtung 706 und einem Pufferspeicher 708 zu. Für jede Zeile des dem Eingang des Pufferspeichers 708 zugeführten Videosignals gelangt eine entsprechende Zeile vom vorausgegangenen Halbbild vom Ausgang der Verzögerungseinrichtung 706 zum
 5 einem Pufferspeicher 710. Die ankommenden und die um $1/2$ Bild verzögerten Signale, die den Pufferspeicher 708 und 710 zugeführt werden, entsprechen den ankommenden und abgeschätzten Signalen, welche den Pufferspeichern in Fig. 3 zugeführt werden. Die Pufferspeicher 708 und 710 erhalten ihre Eingangssignale kontinuierlich, und die Signalauslesung erfolgt sequentiell mit einer Zeilenfrequenz, die doppelt so groß wie diejenige ihrer Eingangssignale ist (31,5 kHz), wie es im Zusammenhang mit Fig. 4 bereits
 10 beschrieben wurde. Diese 31,5 kHz-Signale an den Ausgängen der Pufferspeicher 708 und 710 werden über einen Umschalter oder eine Torschaltung 714, die durch eine mit der Zeitsteuerschaltung 702 synchronisierte Schaltertreiberstufe 716 gesteuert wird, auf eine Leitung 712 gegeben. Damit erscheinen die mit der doppelten Frequenz oder 31,5 kHz zeitlich komprimierten Videosignale auf der Leitung 712 und gelangen zu einem Leuchtdichte-Farb-Decoder 716 zur Trennung der Signalgemischkomponenten Y, I und
 15 Q für die Umwandlung in Analogsignale mit Hilfe einer D/A-Konverter-Anordnung 718. Die Analogsignale Y, I und Q werden den Matrix- und Videotreiberschaltungen 720 zugeführt, welche mit einer Frequenz von 31,5 kHz, also der doppelten Zeilenfrequenz des ankommenden Signals, die Bildröhre 722 ansteuern. Die Vertikalablenkrate beträgt $1/60$ s, entspricht also der normalen Halbbildfrequenz des ankommenden Videosignals.

20 Die in Fig. 7 gezeigte Anordnung erfordert nur einen Halbbildspeicher zur Erzeugung eines fortschreitend abgetasteten Bildes ohne Zeilensprung - von 525 Zeilen in $1/60$ s beim NTSC-System (für das PAL-System und ähnliche Signale wären es 625 Zeilen in $1/50$ s). Dadurch wird das Zeilenabtastmuster abgeschwächt, und man erhält eine bessere Approximation einer zeilenfreien Darstellung ohne unerwünschtes stärkeres Flimmern. Die Anordnung nach Fig. 7 hat den Vorteil, daß man nur einen Halbbildspeicher
 25 braucht, um eine fortschreitend abgetastete Darstellung ohne Zeilensprung zu erhalten, jedoch kann es als Nachteil angesehen werden, daß jedes wiedergegebene Raster aus einem gegenwärtigen und einem vorhergehenden Halbbild besteht. Bei einer Verschiebung in der Szene kann dies zur Wiedergabe einer Rasterabtaftung führen, bei welcher die Informationen der neuen und der alten Szene miteinander versachtelt sind. Auch kann die Flimmerfrequenz nicht um mehr als den Faktor 2:1 verbessert werden.

30 Die in Fig. 11 veranschaulichte Anordnung hat einen Speicher, der etwas mehr als ein Vollbild der ankommenden Information speichern kann und erlaubt eine fortlaufend abgetastete Darstellung ohne Zeilensprung, bei welcher die Flimmerfrequenz für die bessere Angleichung an ein zeilenfreies Bild erhöht ist. Gemäß Fig. 11 gelangt ein analoges Videosignal mit Zeilensprung über einen Eingangsanschluß 1110 zu einem A/D-Konverter 1112 und einer Synchronisierschaltung 1114. Die digitale Information im Parallelformat wird einem Speicher zugeführt, dessen Organisation am besten anhand einer Darstellung als ein Rad
 35 1116 (Fig. 11A) verständlich ist. Das Rad hat eine Dicke von 8 Bit entsprechend der Anzahl von Eingangszeilen, und der Abstand vom inneren Radius zum äußeren Radius stellt die Anzahl von Abtastwerten pro horizontaler Zeile dar, die im Falle von NTSC-Signalen mit der vierfachen Farbrägerfrequenz abgetastet werden: Dies entspricht 910 Bits. Somit repräsentiert jeder tortenstückförmige Sektor 910 Abtastwerte von jeweils 8 Bit. Das Signal wird dem Speicher durch einen Speicheradressengenerator zugeführt, der als Schleifer 1118 dargestellt ist und jede Zeile des ankommenden Videosignals in einen
 40 tortenstückförmigen Sektor, wie etwa den Sektor 11002, einschreibt, so daß die älteste Information in jeder Zeile an der Außenseite des Rades erscheint und die neueste Bildelementinformation in den acht Speicherbits am innersten Radius gespeichert ist. In der dargestellten Position hat der Schleifer 1118 ein
 45 Halbbild begonnen durch Einspeichern der Zeile 1 des Halbbildes 1 in den Sektor 11001, und hat dann aufeinanderfolgend die Zeilen 3, 5, 7 in die Sektoren 11003, 11005, 11007 usw. um das ganze Rad herum eingeschrieben. Das mit dem Einschreiben in den Sektor 11001 begonnene Halbbild war zu Ende mit dem Einschreiben einer halben Zeile in den Sektor 11525, womit 262 $1/2$ Zeilen oder ein Halbbild komplett sind.

Der aus Fig. 11a ersichtliche Speichersektor 11525 wird durch einen Leseschleifer 1134 adressiert, der
 50 in Pfeilrichtung um das Speicherrad rotiert und dem Schreibschleifer 1118 um eine Horizontalzeile, entsprechend einem Sektor, nachfolgt. Ein entsprechender Leseschleifer 1136 auf der gegenüberliegenden Seite des Speicherrades rotiert in derselben Richtung wie - der Leseschleifer 1134, jedoch um ein Halbbild später, so daß der Schleifer 1136 die ältere Information liest.

Ein Umschalter 1138 wird mit der Frequenz $2f_H$ betrieben und koppelt abwechselnd die Leseschleifer
 55 1134 und 1136 an eine Ausgangsleitung 1140, über welche die Signale zu einem Leuchtdichte-Farb-Decoder 1142 gelangen, der die Signale in die Komponenten Y, I und Q decodiert, welche eine Matrix 1144 durchlaufen und zur Wiedergabeeinrichtung 1146 gelangen, wo sie mit fortlaufender Abtastung in Zeilen wiedergegeben werden, die abwechselnd von Positionen auf dem Speicherrad stammen, die um ein

Halbbild auseinanderliegen.

In Fig. 11a ist der Schreibschleifer 1118 in einer Lage dargestellt, wo er gerade die Zeile 525 des ersten oder ungeraden Halbbildes in den Speichersektor 11525 eingeschrieben hat und nun die erste Zeile des nächsten Halbbildes (Zeile 2 des geraden Halbbildes) in das Segment 11002 einschreibt. Der Leseschleifer 1134 folgt dem Schreibschleifer 1118 um einen Speichersektor, und der entsprechende Schleifer 1136 rotiert um das Rad in derselben Richtung wie der Leseschleifer 1134. Befindet sich der Leseschleifer 1134 am Sektor 11525, dann befindet sich der Leseschleifer 1136 an einer leeren Adresse neben der Adresse 11001.

Während der nächsten ankommenden Horizontalzeileninformation schreibt der Schreibschleifer 1118 in den Sektor 11004, während die Leseschleifer 1136 und 1134 zu Sektoren 11001 bzw. 11002 weiterlaufen, und Zeile 1 des ungeraden Halbbildes wird vom Sektor 11001 ausgelesen, und die gerade eingegebene Zeile 2 des geraden Halbbildes wird aus dem Sektor 11002 ausgelesen. Die Auslesung schreitet abwechselnd mit einer Rate der 8-fachen Farbträgerfrequenz fort, und damit erhält man ein um den Faktor 2 zeitlich komprimiertes Videosignal. Daher erfolgt die Auslesung der beiden Zeilen des Videosignals aus den Sektoren 11001 und 11002 innerhalb der Zeit, die zum Einschreiben einer einzigen Zeile in den Sektor 11004 erforderlich ist.

Mit fortschreitender Zeit während des zweiten Halbbildes läuft der Schleifer 1118 in Uhrzeigerrichtung weiter und schreibt gerade Zeilen in die Speichersektoren, und der Leseschleifer 1136 fährt mit dem Auslesen der ungeraden Zeilen fort, während der Schleifer 1134 die entsprechenden gerade eingegebenen geraden Zeilen ausliest.

Irgendwann erreicht der Schreibschleifer 1118 eine Position, wie sie Fig. 12a zeigt, in welcher er soeben die gerade Zeile 524 in den Speichersektor 11524 eingeschrieben hat und zum nächstfolgenden leeren Sektor 12001 vorgerückt ist. Zur gleichen Zeit rückt der Leseschleifer 1134 zum Sektor 11524 vor, das der Schreibschleifer 1118 soeben verlassen hat, und gleichzeitig rückt der Leseschleifer 1136 zum Sektor 11525 vor. Während des nächsten Zeilenintervalls des ankommenden Signals wird in den Sektor 12001 die erste Zeile des ersten Halbbildes des nächsten Vollbildes eingeschrieben. Wenn der Sektor 12001 gerade voll ist, dann ist die Auslesung des Sektors 11525 beendet. Der Schreibschleifer 1118 rückt zum nächsten leeren Sektor 12003 vor, während gleichzeitig der Leseschleifer 1136 zum nächsten Sektor 11002 vorrückt und der Leseschleifer 1134 um zwei Abstände zum Sektor 11001 weiterläuft. Diese Position ist in Fig. 12b dargestellt. Während in den Sektor 12003 die zweite Zeile der Videoinformation des ungeraden Halbbildes des zweiten Vollbildes eingeschrieben wird, liest der Leseschleifer 1134 die Zeile 1 des vorangegangenen Vollbildes, und der Schleifer 1136 folgt schnell nach mit dem Auslesen der Zeile 2 des vorangegangenen Vollbildes.

Das Lesen der Zeilen 1 und 2 aus den Sektoren 11001 und 11002 stellt den Beginn der zweiten Auslesung des vorangegangenen Vollbildes dar. Das Vollbildauslesen erfolgt in derjenigen Zeit, welche zum Einschreiben eines Halbbildes der gegenwärtigen Information benötigt wird. Da die gegenwärtige oder augenblickliche Information nicht in den Speicher überschrieben werden kann, solange die zweite Auslesung der momentan gespeicherten Information nicht erfolgt ist, eilt der Leseschleifer 1134 dem Schreibschleifer 1118 im Uhrzeigersinn um das Speicherrad gesehen vor bis nahe dem Ende des ankommenden ersten Halbbildes des zweiten Vollbildes: die entsprechenden Schleiferpositionen sind in Fig. 12c veranschaulicht.

In Fig. 12c haben die Schleifer 1134 und 1136 solche Positionen, daß sie die letzten Teile des vorangegangenen Vollbildes lesen, indem sie die Zeilen 524 und 525 aus den Speichersektoren 11524 und 11525 ein zweites Mal auslesen. Der Schreibschleifer 1118 liegt an der Speicherposition, welche durch 11523 gekennzeichnet war, und schreibt dort die Zeile 2 des zweiten Halbbildes des zweiten Vollbildes ein, so daß der Speichersektor 11523 nunmehr die Kennzahl 12002 erhält. Wenn die Auslesung der Sektoren 11524 und 11525 beendet ist, dann läuft der Leseschleifer 1136 in Vorbereitung des nächsten Lesezyklus im Uhrzeigersinn auf den Sektor 12001 weiter und der Schleifer 1134 läuft im Gegenuhrzeigersinn um einen Schritt zum Sektor 12002 weiter, und der Schreibschleifer 1118 rückt im Uhrzeigersinn um einen Speichersektor zum Sektor 11525 vor. Dadurch kommt der Leseschleifer 1134 für den nächsten Lesezyklus hinter den Schreibschleifer 1118, wie dies Fig. 12d zeigt, und währenddessen rückt der Leseschleifer 1136 nacheinander über die ungeraden Sektoren 12001, 12003 usw. vor, während der Leseschleifer 1134 in entsprechender Weise über die Sektoren 12002, 12004 weiterläuft.

Nahe dem Ende der ersten Auslesung des zweiten Vollbildes haben die Schleifer die in Fig. 12e gezeigten Positionen. Die Schleifer 1134 und 1136 befinden sich in Positionen, wo sie die Zeilen 524 und 525 aus den Sektoren 12524 und 12525 auslesen, und der Schreibschleifer 1118 befindet sich in einer Position, wo er in den Sektor 11522 einschreibt (der nun alte Daten enthält oder im wesentlichen leer ist). Der Sektor 11522 wird mit der Zeile 1 des Halbbildes 1 des dritten Vollbildes überschrieben (und wird nun

zum Sektor 13001), während zur gleichen Zeit die letzten zwei Zeilen des Vollbildes 2 aus den Sektoren 12524 und 12525 ausgelesen werden. Die zweite Auslesung des Vollbildes 2 beginnt damit, daß der Schleifer 1134 um zwei Zeilen zum Sektor 12001 vorspringt, während der Schleifer 1136 zum Sektor 12002 vorläuft, um das zweite Auslesen der Zeilen 1 und 2 des zweiten Vollbildes zu beginnen. Zu diesem Zeitpunkt rückt der Schreibschleifer 1118 zum Sektor 11524 vor, um das Oberschreiben der zweiten ungeraden Zeile des Halbbildes 3 in den Sektor vorzubereiten, wobei dieser Sektor die Kennziffer 13003 erhält. Es liegt nun der gleiche Zustand vor, wie er dem Beginn des zweiten Auslesens des Halbbildes 1 vorangegangen ist. Der Betrieb setzt sich mit der zyklischen Vor- und Zurücksetzung der Leseschleifer gegenüber der Schreibschleiferlage so daß jedes Vollbild mehrfach ausgelesen wird, während gleichzeitig ein kontinuierliches Einschreiben in den Vollbildspeicher erfolgt, der nur zwei Speicherzeilen mehr als ein komplettes Vollbild hat. Die beiden zusätzlichen Speichersektoren über ein Vollbild hinaus führen zu einem Fortschreiten im Gegenuhrzeigersinn oder zu einer Voreilung von zwei leeren Sektoren um den Radumfang herum.

Fig. 11b zeigt ein detaillierteres Blockschaltbild der Steuerteile der in Fig. 11a veranschaulichten Speicheranordnung. Entsprechende Elemente sind in den Fig. 11a und 11b mit denselben Bezugszeichen bezeichnet. Der Speicher 1116 ist als üblicher Rechteckspeicher mit 527 Zeilen dargestellt, die aus jeweils 910 Bildelementen zu je 8 Bit bestehen. Die Adresse jedes Bildelementes enthält ein höchststelliges Bit (MSB), welches sich auf die Zeilennummer bezieht, und ein niedrigststelliges Bit (LSB), welches sich auf die Bildelementnummer bezieht. Die Einschreib-Bildelementadressen werden von einem Bildelementadressenzähler 1148 erzeugt, dem Taktimpulse der vierfachen Farbträgerfrequenz zugeführt werden und der 910 einzelne Adressen erzeugt, die dem Speicher 1116 als Einschreibadressen für die niedrigststelligen Bits zugeführt werden. Die höchststelligen Bits der Schreibadressen werden von einer durch 527 teilenden Zählerkette erzeugt, die als Block 1150 dargestellt ist und horizontalfrequente Impulse zählt und als decodiertes Ausgangssignal die MSB-Signale der Adressen des Schreibschleifers 1118 liefert. Der Schreibschleifer 1118 läuft in der beschriebenen Weise periodisch ohne anzuhalten über den Speicher.

Der Leseschleifer 1136 schreitet regulär über den Speicher in Synchronismus mit dem Schreibschleifer fort, jedoch ist er um konstant 265 Zeilen gegenüber diesem versetzt. Daher können die höchststelligen Bits für die Adressen für den Leseschleifer 1136 vom decodierten Ausgangssignal einer durch 527 dividierenden Zählerkette 1152 erzeugt werden, welche von einem Decoder 1154 jedesmal dann auf Null zurückgesetzt wird, wenn der Zähler 1150 den Zählwert 265 erreicht. Das von der Zählerkette 1152 erzeugte höchststellige Bit gelangt über einen Halbzeilengschalter 1156 zu dem MSB-Teil der Leseadresse des Speichers 1116. Der Schalter 1156 wird von einem $2f_H$ -Signal gesteuert, das von einem mit dem Adressenzähler 1148 gekoppelten Decoder 1158 abgeleitet wird. Der Decoder 1158 decodiert das Ausgangssignal des Zählers 1148 und erzeugt jedesmal dann einen Ausgangsimpuls, wenn der Zähler entweder den Stand 455 oder den Stand 910 erreicht. Das niedrigststellige Bit der Leseadresse wird von einem Bildelementadressenzähler 1160 erzeugt, der durch das Taktsignal der 8-fachen Farbträgerfrequenz gesteuert wird, und damit wird jede Informationszeile mit der doppelten Einschreibrate ausgelesen.

Das höchststellige Bit zur Steuerung des Leseschleifers 1134 wird von einer durch 527 teilenden Zählerkette 1162 erzeugt, die horizontalfrequente Signale zählt und Adressensteuersignale erzeugt, welche dem MSB-Eingang des Speichers 1116 über den Schalter 1156 zugeführt werden.

Das Vor- und Zurücklaufen der Position des Leseschleifers 1134 gegenüber dem Schreibschleifer 1118 wird bewirkt mit Hilfe eines 263-Decoders 1164, der auf den Zählwert 263 der Zählerkette 1150 reagiert und den Zähler 1162 auf den Zählwert 262 einstellt, so daß der Schleifer 1134 dem Schleifer 1118 nachfolgt. Ein 527-Decoder 1165 reagiert auf das Erreichen des Zählwertes 527 vom Zähler 1150 und stellt dann den Zähler 1162 auf einen Zählwert von 1 ein. Da die Zählerkette 1150 sich selbst auf einen Zählerstand 0 zurückstellt, wenn der volle Zählwert 527 erreicht ist, bewirkt die Rückstellung, daß die Adressen für den Schleifer 1134 den Adressen für den Schleifer 1118 wie gewünscht um eine Zeile voreilen.

Mehrfache Auslesungen desselben Vollbildes können zu einem Fehler in der Farbsignalphase führen, der sich daraus ergibt, daß kein volles Farbbild mit vier Halbbildern vorliegt. Zu diesem Zweck kann das dem Leuchtdichte-Farb-Decoder 1142 zugeführte Ausgangssignal einen Phasenschieber durchlaufen, um die Farbphase zu Beginn der Auslesung jedes neuen Vollbildes zu verschieben. Daher ist ein 001-Decoder 1166 an die Auslese-MSB-Leitung gekoppelt, um einen mit dem Phasenregeleingang des Decoders 1142 gekoppelten Flipflop zu setzen.

Die in Fig. 14 dargestellte Anordnung verwendet das System für ein Vollbild und zwei Zeilen, wie das in Fig. 11a mit 1100 bezeichnete System, zusammen mit einer Abschätzschaltung, wie etwa derjenigen nach Fig. 3, zur Erzeugung wiederholt auftretender Vollbilder mit 525 Zeilen aus dem Speicher 1116, die mit 525 abgeschätzten Zwischenzeilen verschachtelt sind, zur Erzeugung einer fortschreitenden Wiedergabe von

1050 Zeilen mit einer hohen Flimmerfrequenz. Gemäß Fig. 14 wird ein mit der doppelten Rate fortschreiten-
des Videosignal (525 Zeilen in 1/60 Sekunde) am Ausgang eines Schalters 1138 erzeugt, wie dies im
Zusammenhang mit Fig. 11b beschrieben ist. Diese Information von doppelter Rate gelangt durch einen
Leuchtdichte-Farb-Decoder 1410 und wird die Komponenten Y, I und Q aufgetrennt, welche einer Abschätz-
5 schaltung 300 zugeführt werden, die von der in Fig. 3 gezeigten Art sein kann, jedoch mit der Ausnahme,
daß die Verzögerungen $H/2$ betragen (entsprechend etwa $31,7 \mu s$) für die Erzeugung der Zwischenzeilen.
Die Abschätzschaltung 300 schätzt den Wert ab, welcher eine Zwischenabtastrate haben würde, und
erzeugt Paare unmodifizierter und abgeschätzter Zeilen, die um einen weiteren Faktor von 2 zeitlich
komprimiert sind. Diese Abschätzungen werden für jedes der Signale Y, I und Q durchgeführt, die dann
10 einem Analog/Digital-Konverter 1420 zugeführt werden, um analoge Signale Y, I und Q zu erzeugen, die
über eine Matrix 1422 zu einer Wiedergabeeinrichtung 1424 gelangen und dort ein fortschreitend abgetastes-
tes Bild mit 1050 Zeilen in jeder 60-stel Sekunde ergeben.

Fig. 8 zeigt einen Fernsehempfänger mit den erfindungsgemäßen Wiedergabeeinrichtungen. Eine
Antenne 802 ist an einem Tuner 804 angeschlossen, der aus den von der Antenne empfangenen Kanälen
15 einen auswählt und in eine Zwischenfrequenz umsetzt, die in einem ZF-Verstärker 806 verstärkt wird. Das
verstärkte Signal gelangt zu einem zweiten Detektor 808 zur Demodulierung in das Basisband. Am Ausgang
des zweiten Detektors steht ein Fernsehsignalgemisch zusammen mit einem auf einem 4,5 MHz-Träger
frequenzmodulierten Tonsignal zur Verfügung. Der FM-Träger wird durch ein Tonfilter 810 selektiert und
einem FM-Detektor 812 zugeführt, welcher ein Tonsignal im Basisband liefert, das über einen Tonverstärker
20 814 zu einem Lautsprecher 816 gelangt. Das Videosignalgemisch am Ausgang des zweiten Detektors 808
wird ferner einer Synchronsignaltrennschaltung 820 zugeführt, welche Horizontalsynchronsignale abtrennt,
die zur Tastung einer automatischen Verstärkungsregelschaltung 822 und für andere Zwecke im Empfänger
und der Wiedergabeeinrichtung benutzt werden. Das der Schaltung 822 zugeführte Videosignalgemisch
wird getastet und die Amplitude des getasteten Signals wird benutzt zur Steuerung der Verstärkung der
25 regelbaren Stufen im Tuner 804 und im Verstärker 806. Das Videosignalgemisch wird einer erfindungsge-
mäßen Wiedergabeeinrichtung zugeführt, die ähnlich der Wiedergabeeinrichtung 700 nach Fig. 7 sein kann.
Diese Wiedergabeeinrichtung 700 erhält jede 60-stel Sekunde ein Halbbild eines verschachtelten Signals
und erzeugt in einem gleichen Zeitintervall ein fortschreitend abgetastetes nichtverschachteltes Raster,
welches Information vom momentanen Halbbild und vom vorherigen Halbbild enthält. Natürlich kann in Fig.
30 8 auch eine Wiedergabeeinrichtung mit Abschätzung, wie sie in Fig. 3 beschrieben ist, anstelle der
Wiedergabeeinrichtung 700 benutzt werden.

Es wurde bereits gesagt, daß bei der Anordnung nach Fig. 7 ein Problem ergibt, wenn in einer Szene
eine Änderung oder eine nennenswerte Bewegung auftritt, weil dann nämlich mehrfach miteinander
verschachtelte Bilder auf dem abgetasteten Raster auftreten. Tritt jedoch keine Bewegung auf, wie
35 beispielsweise in Flächen mit einem unveränderlichen Hintergrund, dann ergibt die Wiedergabe, die durch
die fortschreitende Abtastung momentaner Zeilen des Videosignals mit dazwischengeschachtelten Zeilen
eines gespeicherten Halbbildes entsteht, eine genaue Darstellung des Bildes. Die Interpolatoren der Fig. 3
und 9 erzeugen nur einen Schätzwert des Zwischenvideosignals, welcher manchmal falsch sein kann. Die
Auswirkungen einer Bewegung beeinflussen das abgeschätzte Videosignal jedoch nicht stark.

40 Fig. 13 veranschaulicht eine Anordnung mit einer Abschätzschaltung und einem Halb- oder Vollbildspei-
cher, zusammen mit einer Anordnung zum Umschalten zwischen Schätzwerten in Abhängigkeit davon, ob
in einem bestimmten Teil des abgeschätzten Rasters eine Bewegung auftritt. Gemäß Fig. 13 gelangt ein
digitales Videosignal über einen Eingangsanschluß 1310 zu Eingängen einer Interpolationszeilenabschätz-
schaltung 900 und eines Halbbildspeichersystems 700. Die Abschätzschaltung ist ähnlich wie die in Fig. 9
45 mit 900 bezeichnete quadratische Interpolationsschaltung. Das Halbbildspeichersystem 700 entspricht
demjenigen aus Fig. 7. Das dem Eingangsanschluß 1310 zugeführte Eingangssignal gelangt auch zu einem
Bewegungsdetektor 1312, wo es mit verzögerten Daten verglichen wird zur Feststellung, ob eine Bewegung
vorhanden ist oder nicht, und entsprechender Erzeugung eines Schaltersteuersignals auf einer Ausgangslei-
tung 1314. Dieses Signal auf der Leitung 1314 wird einem Multiplexschalter 1316 zugeführt, der beim
50 Vorhandensein einer Bewegung das Signal von der Abschätzschaltung 900 einer Ausgangsschaltung
zuführt und beim Fehlen einer Bewegung der Ausgangsschaltung das Ausgangssignal des Halb- oder
Vollbildspeichers zuführt. Die Ausgangsschaltung kann einen Leuchtdichte-Farb-Decoder, eine Matrix und
eine Wiedergabeeinrichtung enthalten, wie dies in den Fig. 7 oder 9 angegeben ist.

Der Bewegungsdetektor 1312 enthält eine erste und eine zweite Verzögerungsleitung 1320 und 1322,
55 welchen jeweils die tiefpaßgefilterten momentanen und um ein Halbbild verzögerten Signale zugeführt
werden und durch sie mit Hilfe einer verzögernden Übertragungsleitung wie etwa einer CCD-Verzögerungs-
leitung verzögert werden. Wenn die Signale durch die Verzögerungsleitungen 1320 und 1322 hindurchlau-
fen, vergleichen allgemein mit 1324 bezeichnete Vergleichsschaltungen bei jedem Verzögerungsschritt

jedes momentane Bildelement mit dem entsprechenden, um ein Halbbild verzögerten Bildelement und erzeugen je ein Signal, welches das Ausmaß der Übereinstimmung angibt. Die Signale werden über Gewichtungswiderstände 1326 summiert und einer Vergleichsschaltung 1328 zugeführt, welche das gewichtete Signal mit einem vorbestimmten Schwellwert vergleicht, der durch eine Batterie 1330 veranschaulicht ist, um zu entscheiden, ob in einer Szene örtlich eine Bewegung auftritt oder nicht. Um den Zeitpunkt des Auftretens der verarbeiteten Signale mit dem Zeitpunkt des Auftretens des Steuersignals in Übereinstimmung zu bringen, können weitere Verzögerungseinrichtungen 1332 und 1334 erforderlich sein. Es können aber auch andere Arten von Bewegungsdetektoren benutzt werden.

10 Patentansprüche

1. Schaltungsanordnung zur Erzeugung einer Darstellung eines Bildes, welches zeilenweise durch halbbildverschachtelte Abtastung abgetastet wurde, um ursprüngliche Videosignale zu erzeugen, die Vollbilder aus nacheinander erzeugten ersten und zweiten Halbbildern darstellen, wobei jedes Vollbild das ganze Bild darstellt und von diesen Videosignalen verschiedenartige Vollbilder für die Wiedergabe erzeugt werden, in Abhängigkeit davon, ob ein Bewegungsdetektor das Vorhandensein einer Bewegung in dem Bild erfaßt, gekennzeichnet durch einen ersten Vollbildsignalgenerator (900) mit einem Zeilenspeicher, welcher zumindest das Videosignal einer Zeile speichert und aufeinanderfolgende Vollbilder eines ersten fortlaufenden und nicht halbbildverschachtelten Videosignals erzeugt, von dem aufeinanderfolgende Zeilen in jedem Vollbild zwischen Zeilen eines Halbbildes der ursprünglichen Videosignale und Zwischenzeilen, die nur von Zeilen desselben Halbbildes dieser Videosignale abgeleitet sind, alternieren, durch einen zweiten Vollbildsignalgenerator (700) mit einem Halbbildspeicher, welcher zumindest die Videosignale eines Halbbildes speichert und aus den ursprünglichen Videosignalen aufeinanderfolgende Vollbilder eines zweiten fortlaufenden und nicht halbbildverschachtelten Videosignals erzeugt, von dem aufeinanderfolgende Zeilen in jedem Vollbild zwischen Zeilen unterschiedlicher Halbbilder der ursprünglichen Videosignale alternieren, und durch eine Auswahlerschaltung (1316), welche unter Steuerung durch den Bewegungsdetektor (1312) zur Wiedergabe des Bildes wahlweise entweder beim Vorhandensein einer erfaßten Bewegung das erste fortlaufende und nicht halbbildverschachtelte Videosignal vom ersten Vollbildsignalgenerator oder beim Fehlen einer Bewegung das zweite fortlaufende und nicht halbbildverschachtelte Videosignal vom zweiten Vollbildsignal liefert.
2. Schaltungsanordnung nach Anspruch 1, **dadurch gekennzeichnet**, daß der erste Vollbildgenerator (900) einen Interpolator aufweist, der mit dem Zeilenspeicher verbunden ist, um die Zwischenzeilen durch Interpolieren benachbarter Zeilen des Videosignals zu erzeugen.
3. Schaltungsanordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß der zweite Vollbildsignalgenerator (700) einen Multiplexerschalter aufweist, der mit dem Halbbildspeicher verbunden ist, um Zeilen der ursprünglichen Videosignale mit Zeilen von in der Abtastung verzögerten Videosignalen aus dem Halbbildspeicher zeitlich zu multiplizieren, sodaß jedes Vollbild des zweiten fortlaufenden Videosignals als Zeilen eines Halbbildes, welche mit Zeilen des vorangegangenen Halbbildes alternieren, erzeugt werden.
4. Schaltungsanordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet**, daß der zweite Vollbildsignalgenerator (700) als Halbbildspeicher eine Speicherschaltung zur Speicherung von zumindest einem Vollbild der Videosignale sowie eine Schaltung zum abwechselnden Abrufen von Videosignalzeilen aus unterschiedlichen Halbbildern aufweist.
5. Schaltungsanordnung nach einem der vorangegangenen Ansprüche, **dadurch gekennzeichnet**, daß der Bewegungsdetektor einen ersten Vergleichler, der die ursprünglichen Videosignale mit verzögerten Videosignalen vergleicht und ein den Grad der Übereinstimmung zwischen diesen beiden Signalen darstellendes Signal erzeugt, und einen zweiten Vergleichler aufweist, der das den Übereinstimmungsgrad darstellende Signal mit einem vorbestimmten Schwellwert vergleicht und ein Steuersignal für die Auswahlerschaltung liefert, dessen Wert das Vorhandensein oder das Fehlen einer wesentlichen örtlichen Bewegung im Bild angibt.

Hiezu 13 Blatt Zeichnungen

Ausgegeben

25. 1.1995

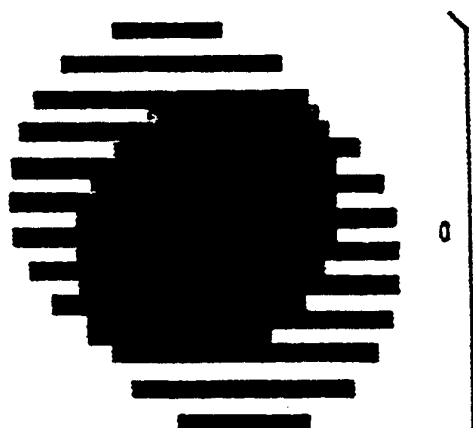
Int. Cl.⁶: H04N 5/44
H04N 7/01

Blatt 1

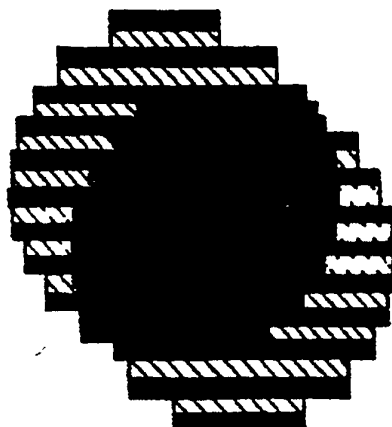


SCHWARZER BILDRASTER

Fig. 1



a



b

Fig. 2

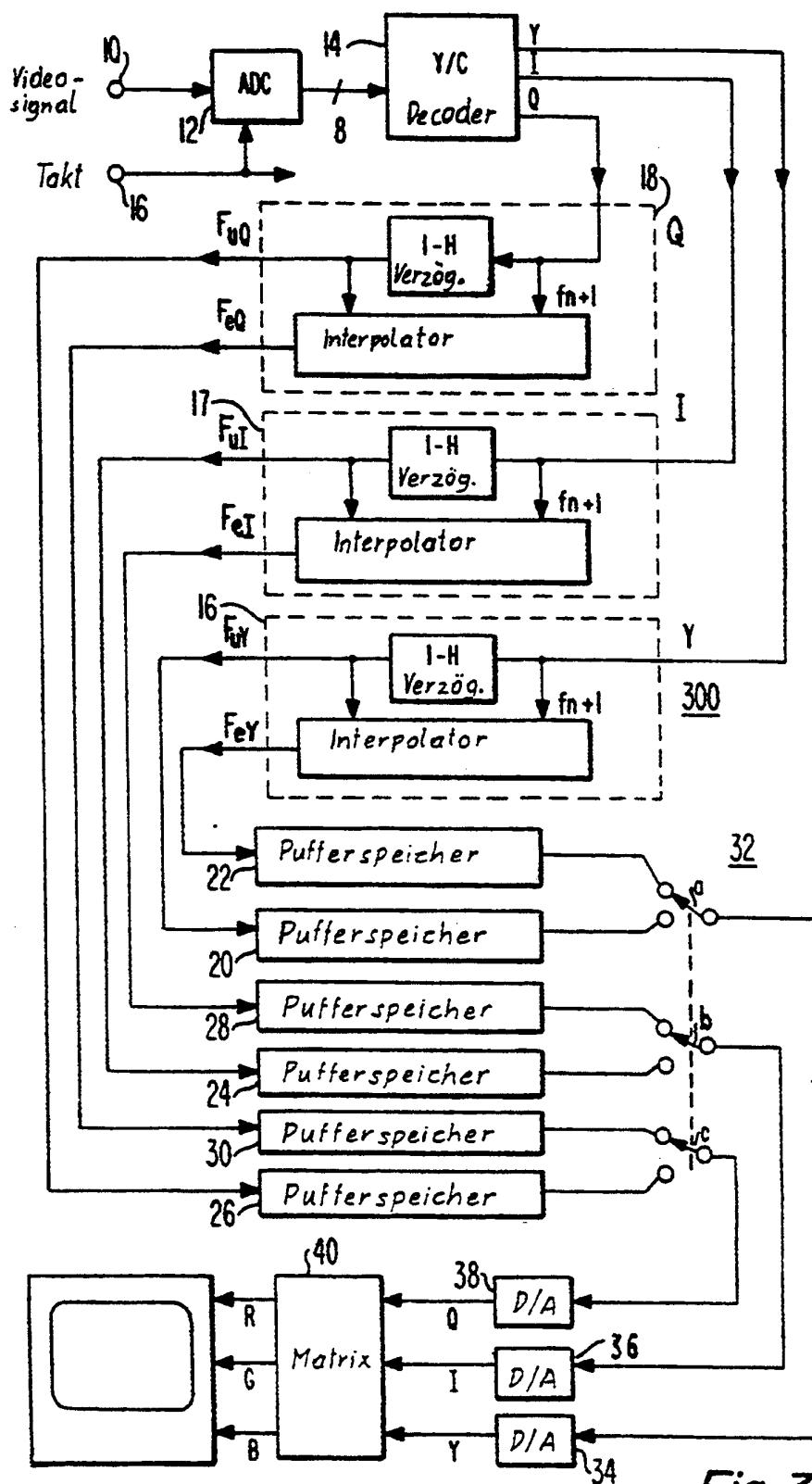


Fig. 3

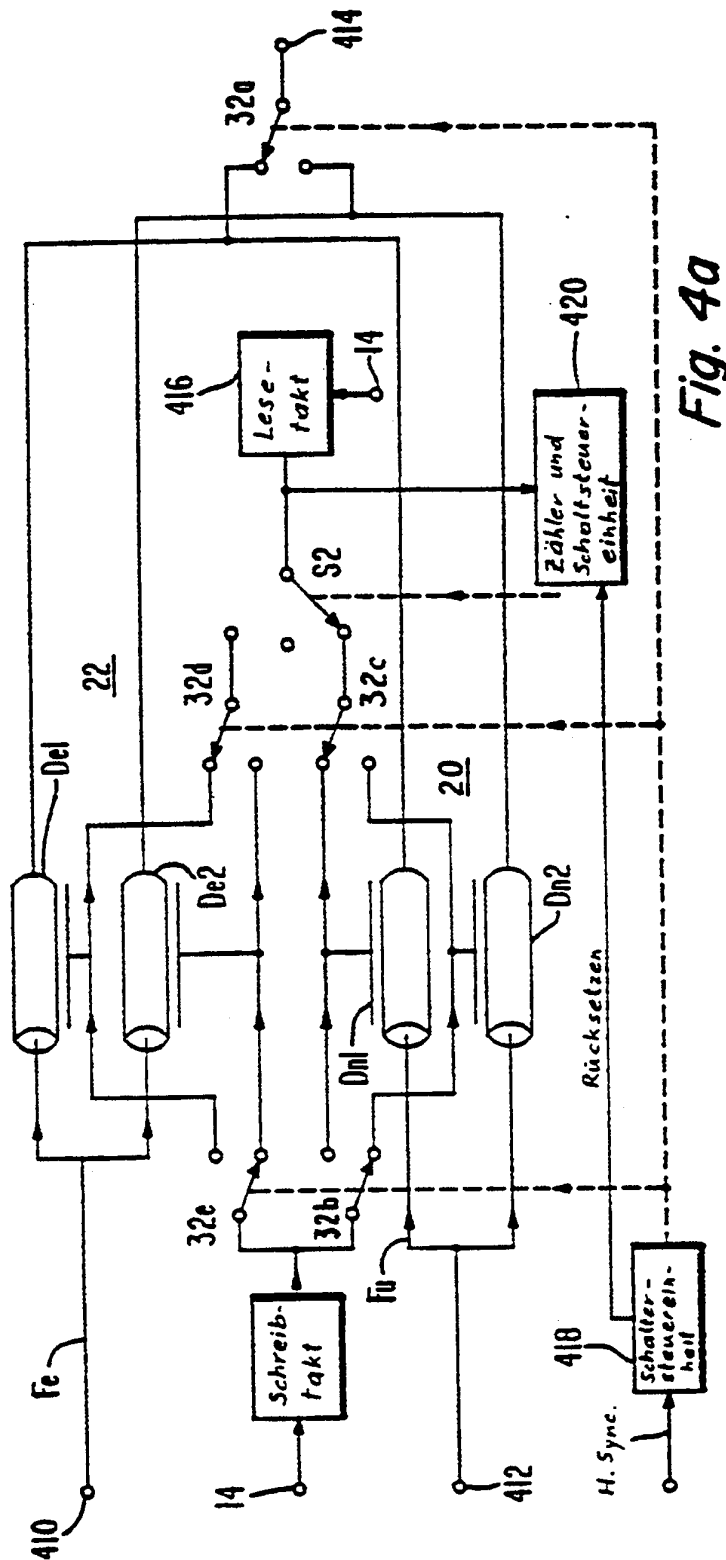


Fig. 4a

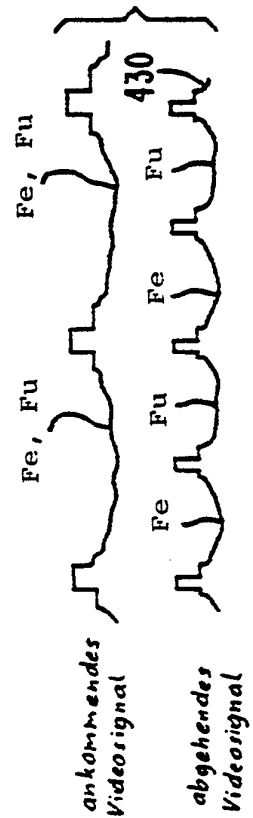
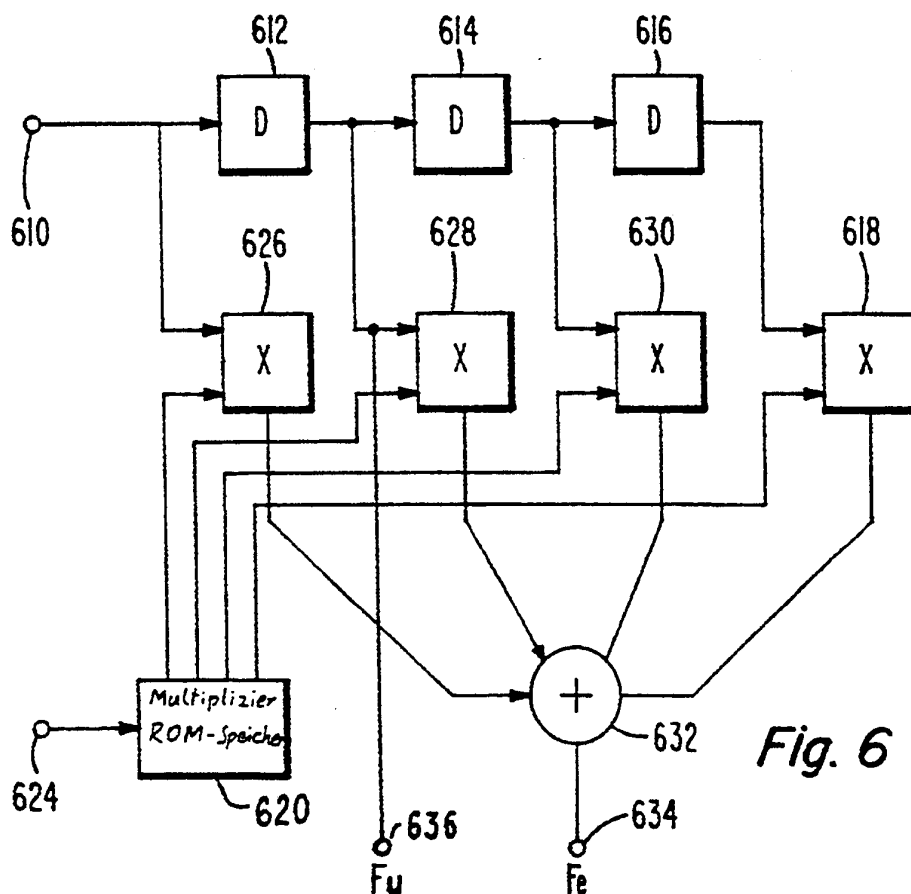
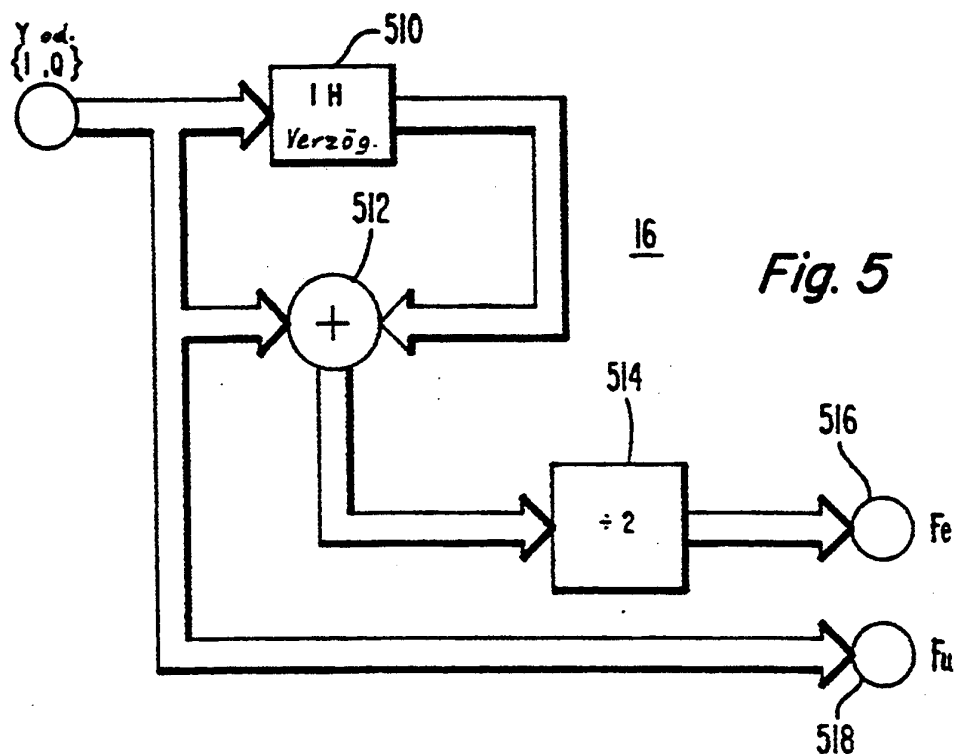


Fig. 4b



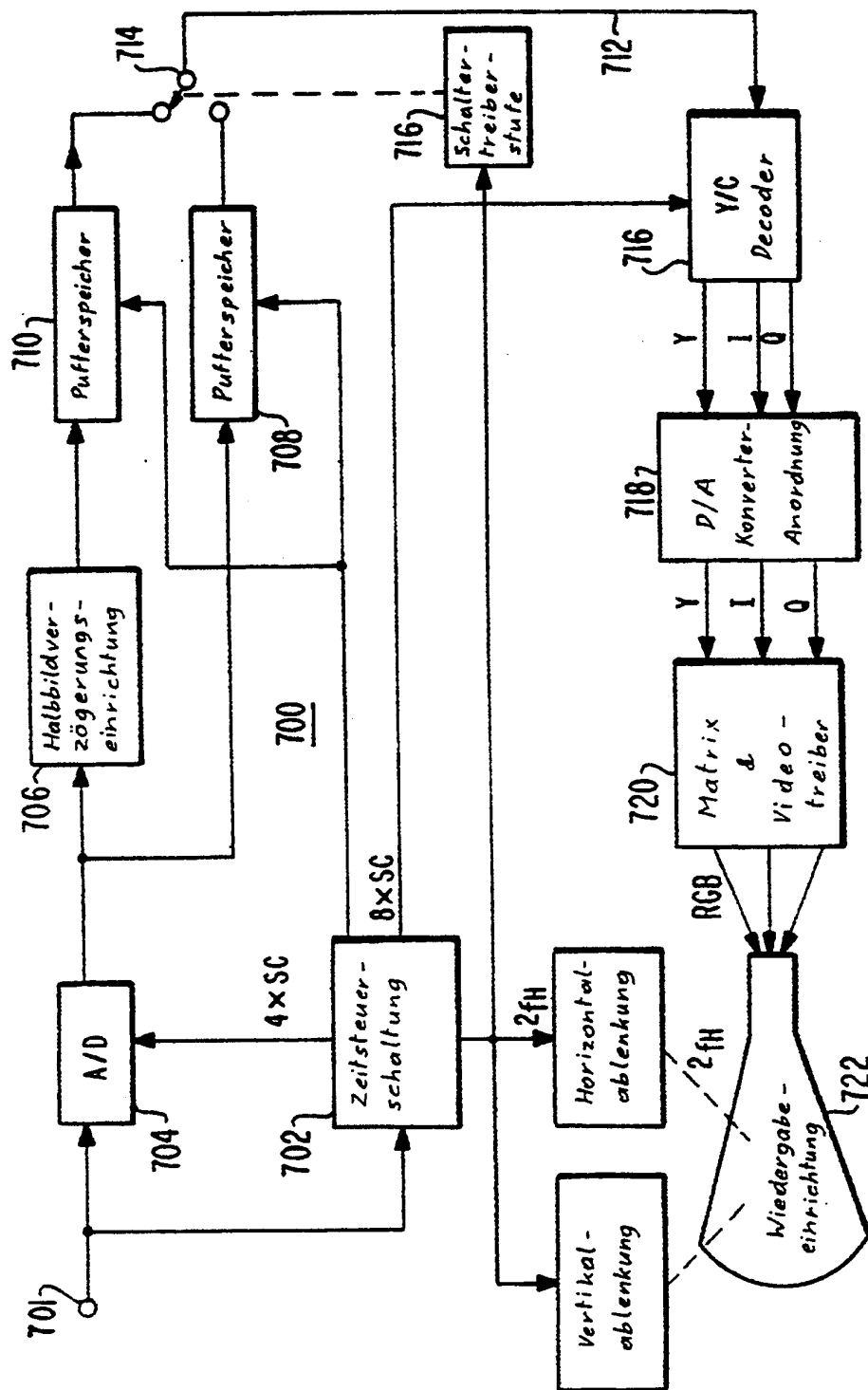


Fig. 7

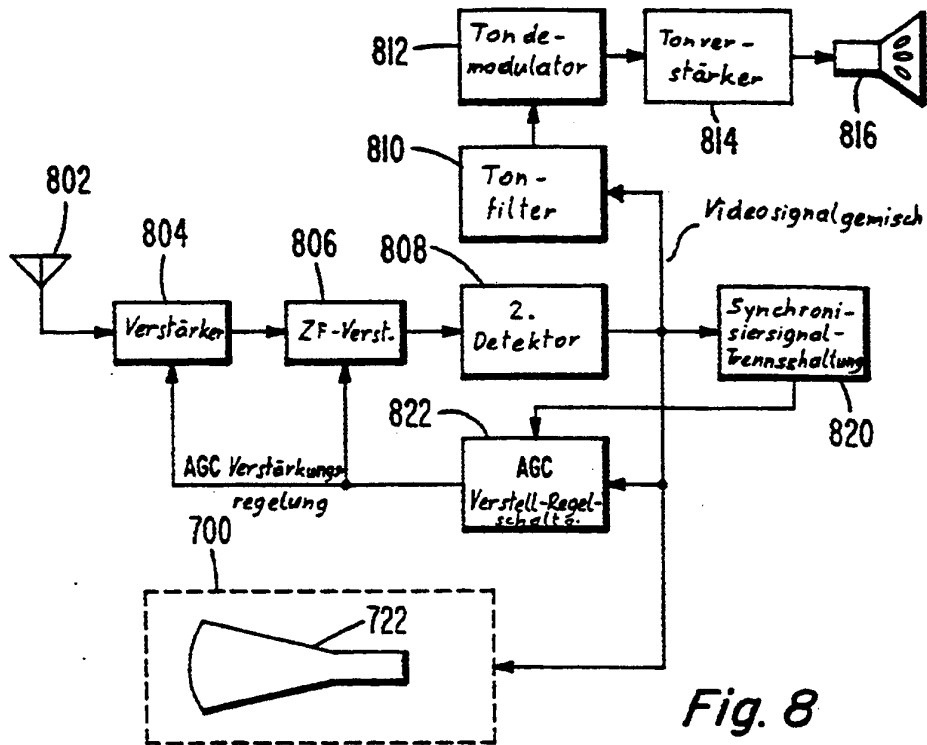


Fig. 8

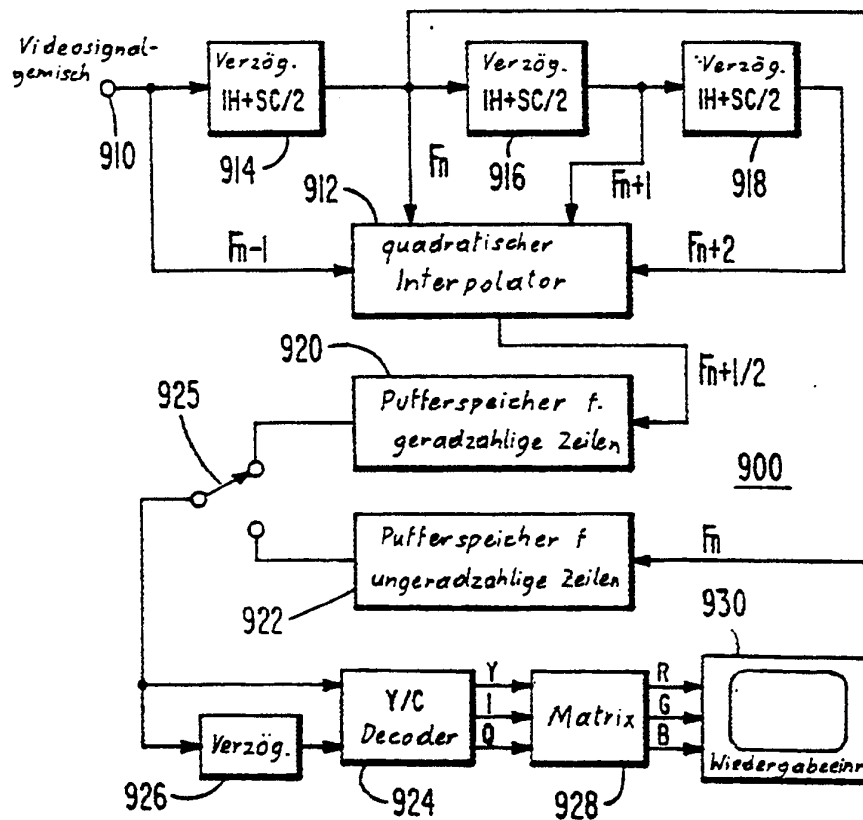
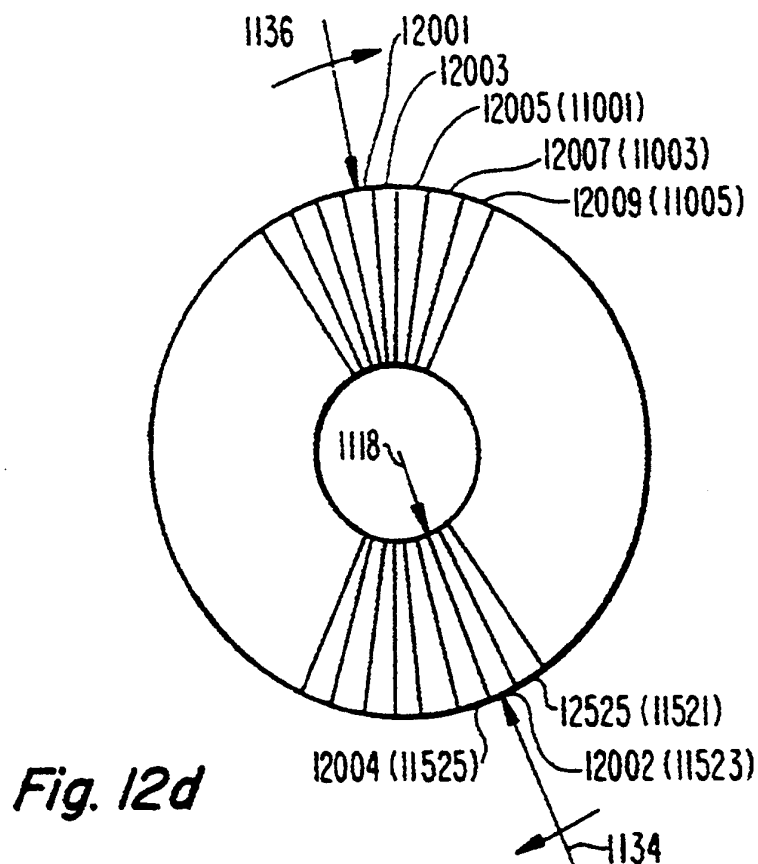
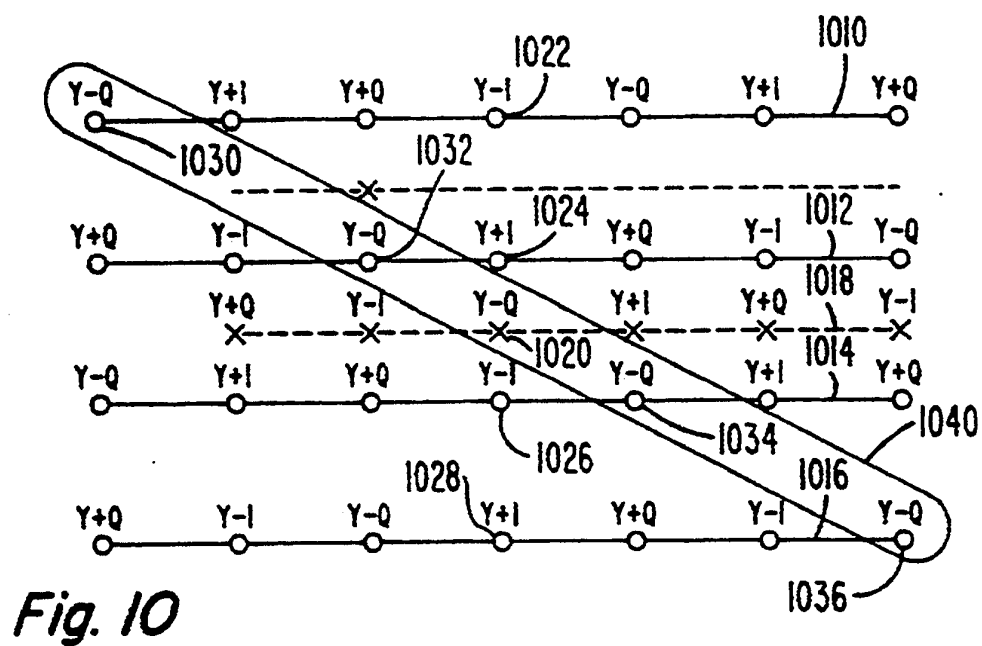


Fig. 9



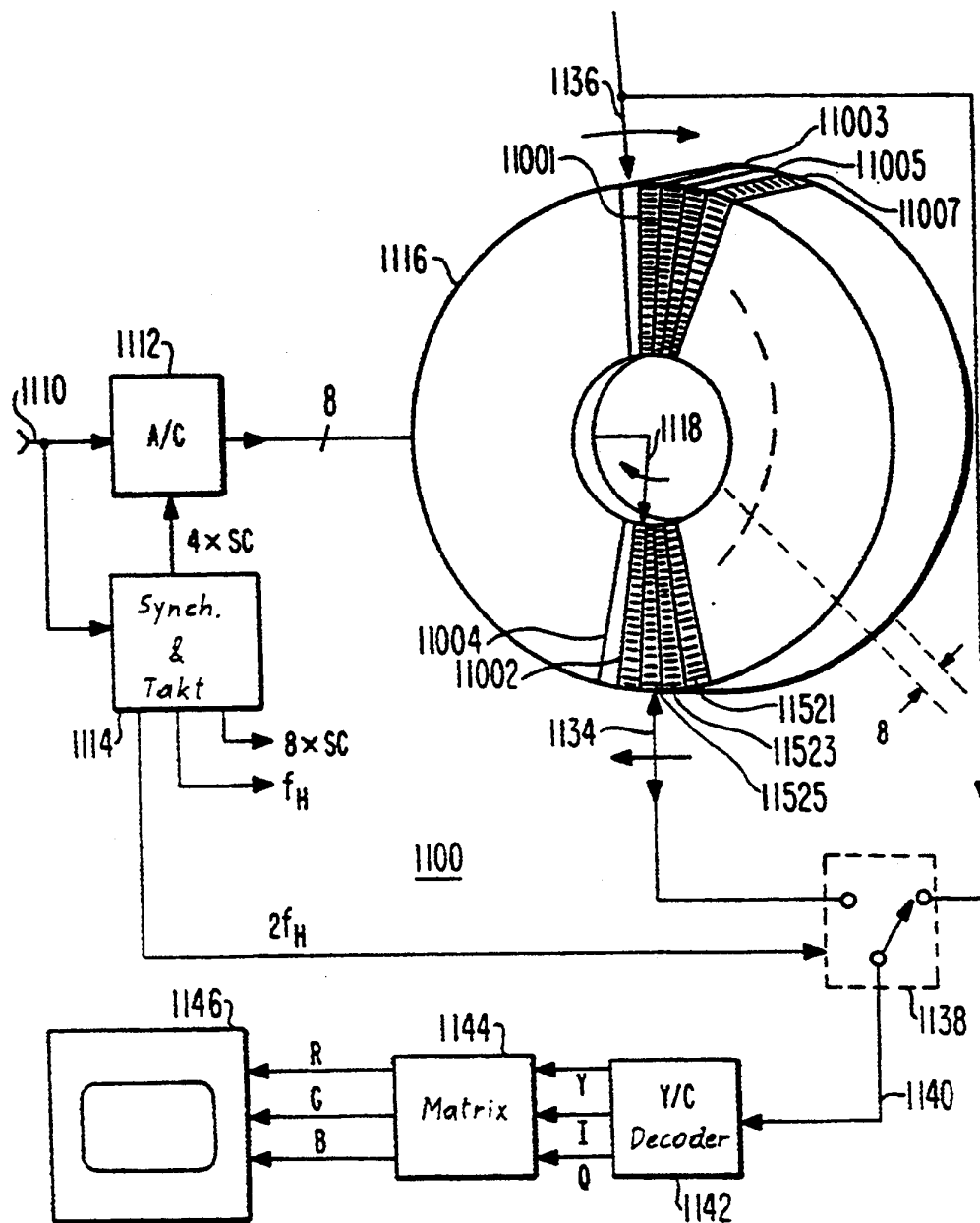


Fig. 11a



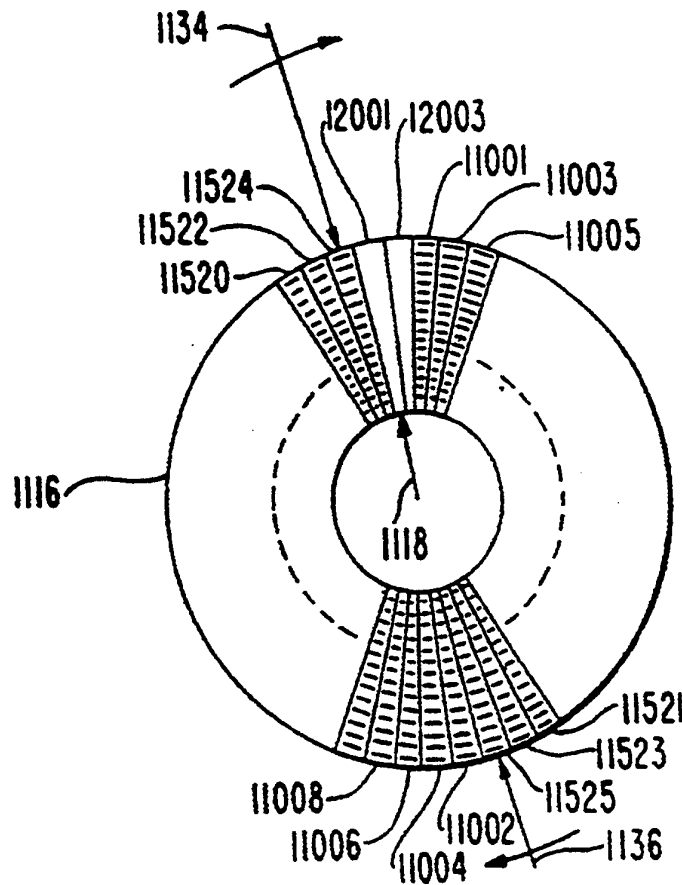


Fig. 12a

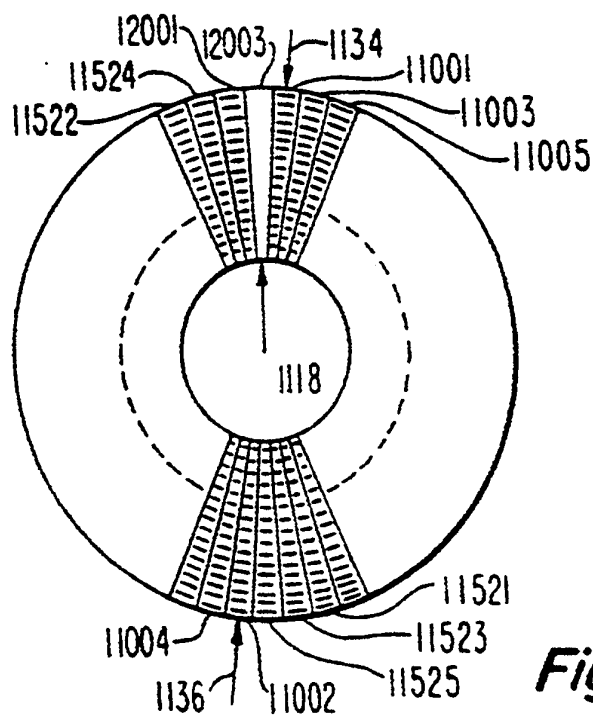


Fig. 12b

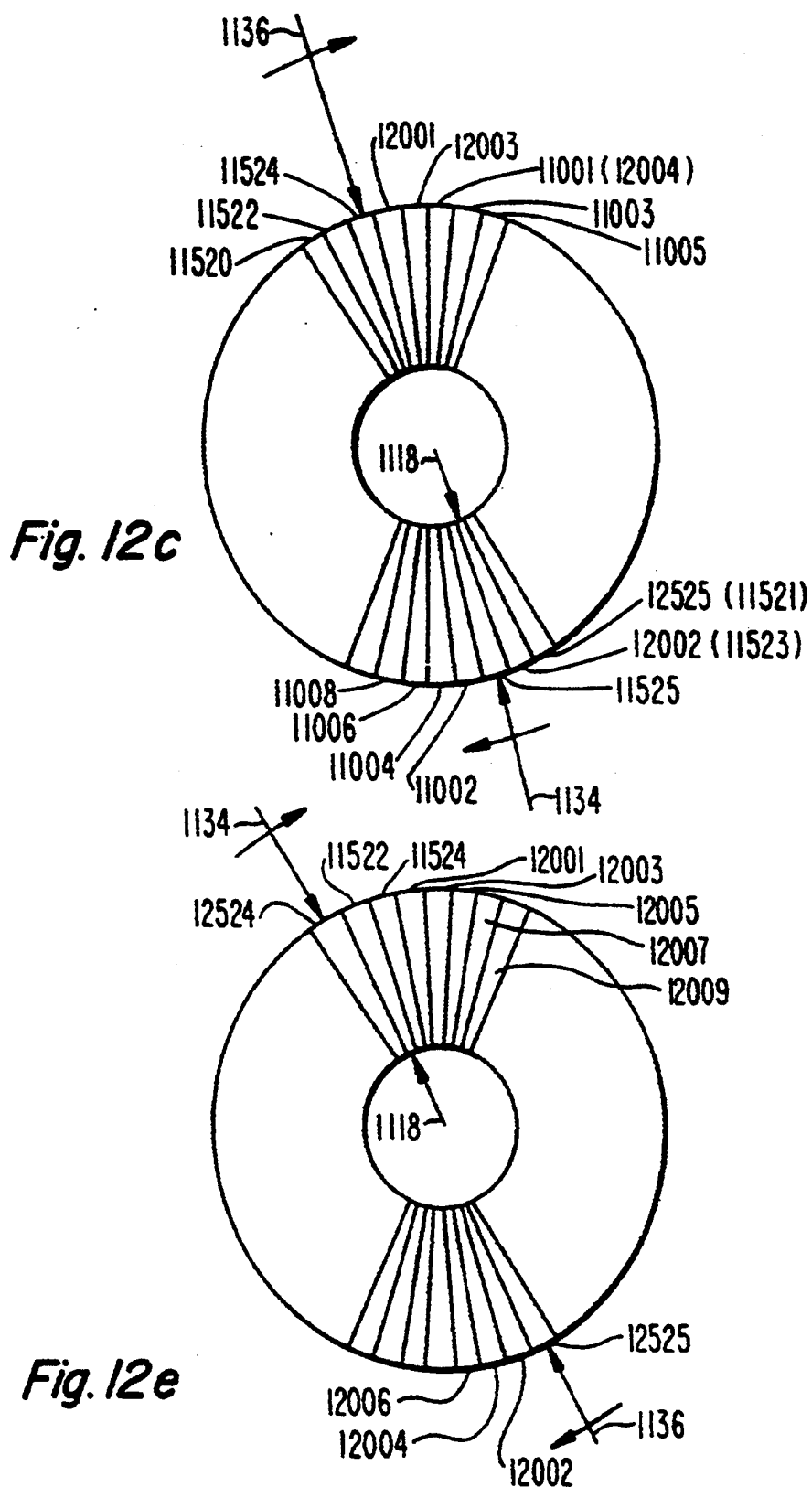
Ausgegeben

25. 1.1995

Int. Cl.⁶: H04N 5/44

H04N 7/01

Blatt 11



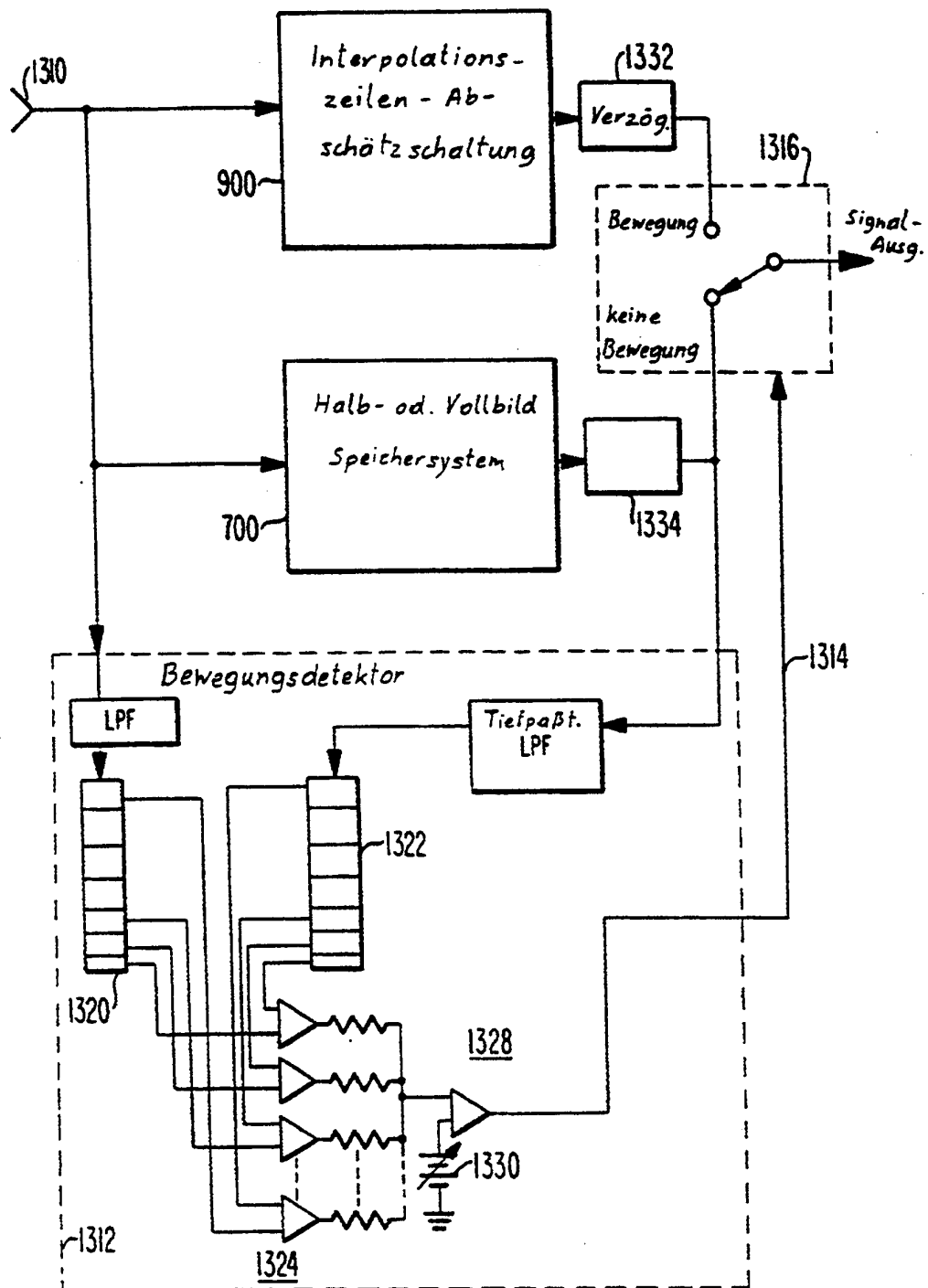


Fig. 13

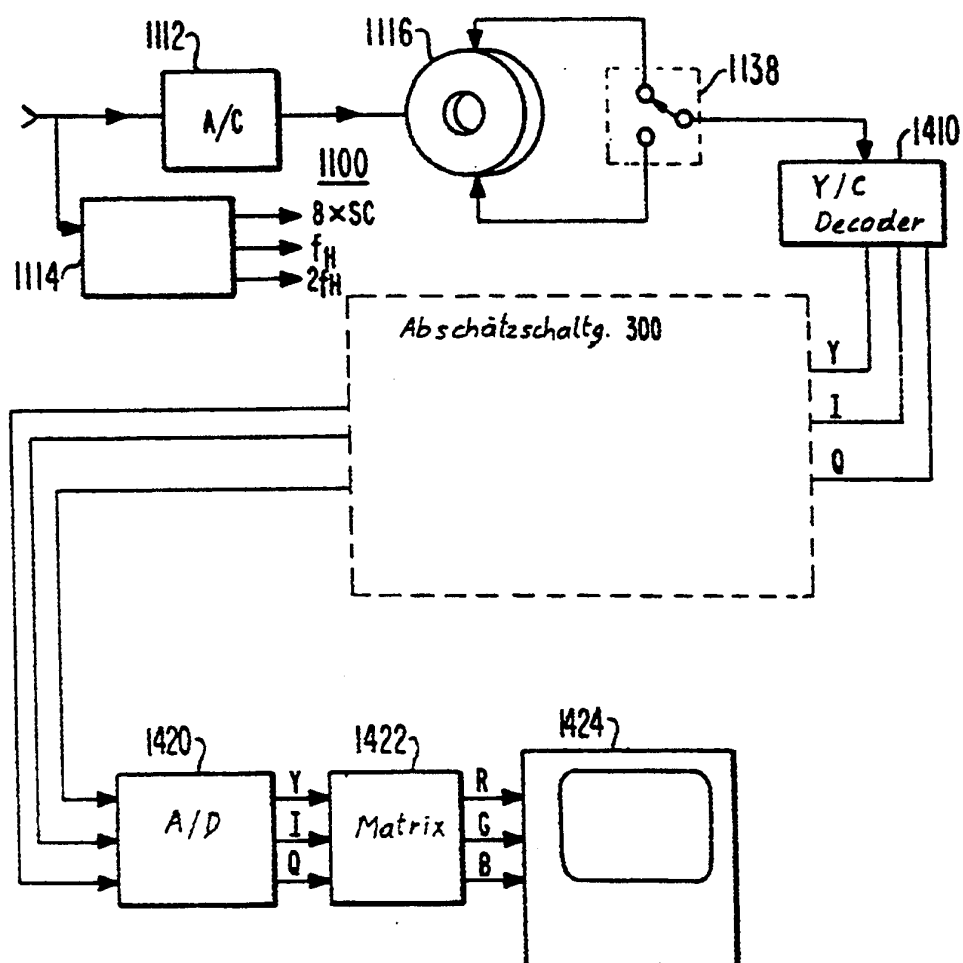


Fig. 14