

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月31日(31.10.2024)



(10) 国際公開番号

WO 2024/225129 A1

(51) 国際特許分類:

H01L 25/07 (2006.01) H01L 23/48 (2006.01)
H01L 25/18 (2023.01)

(21) 国際出願番号: PCT/JP2024/015219

(22) 国際出願日: 2024年4月17日(17.04.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2023-074805 2023年4月28日(28.04.2023) JP

(71) 出願人: 新 電 元 工 業 株 式 会 社 (SHIN-DENGEN ELECTRIC MANUFACTURING CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目2番1号 Tokyo (JP).

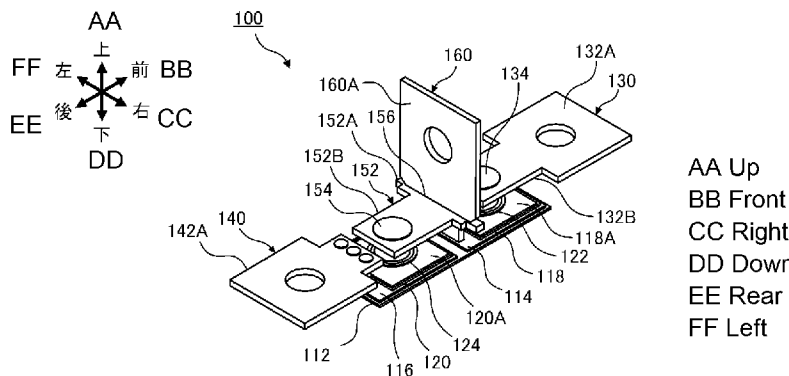
(72) 発明者: 梅 田 宗 一 郎 (UMEDA, Soichiro); 〒3578585 埼玉県朝霞市幸町三丁目14番1号 新電元工業株式会社朝霞事業所内 Saitama (JP).
久 徳 淳 志 (KYUTOKU, Atsushi); 〒3578585 埼玉県朝霞市幸町三丁目14番1号 新電元工業株式会社朝霞事業所内 Saitama (JP).

(74) 代理人: めぶき弁理士法人 (MEBUKI IP LAW FIRM); 〒4080044 山梨県北杜市小淵沢町1037番地5 Yamanashi (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) Title: ELECTRONIC MODULE

(54) 発明の名称: 電子モジュール



(57) **Abstract:** This electronic module 100 comprises: a first semiconductor element 118 having two electrodes, namely a first electrode and a second electrode; a second semiconductor element 120 having two electrodes, namely a third electrode and a fourth electrode; and a flat plate-shaped midpoint power terminal 160 connected to the other electrode of the first electrode and the second electrode and the other electrode of the third electrode and the fourth electrode. The electronic module also comprises a flat plate-shaped internal connection frame 152 connecting the other electrode of the first electrode and the second electrode and the other electrode of the third electrode and the fourth electrode, the internal connection frame having a long hole 156 into which the midpoint power terminal 160 is press-fitted. The midpoint power terminal 160 is press-fitted into the long hole 156 of the internal connection frame 152 and erected in the vertical direction. According to the electronic module 100, the contact area of the midpoint power terminal with respect to the frame is reduced, the package size is reduced, and the wiring length is shortened, so as to reduce inductance and wiring resistance.



MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: 本発明の電子モジュール100は、第1電極および第2電極の2つの電極を有する第1の半導体素子118と、第3電極および第4電極の2つの電極を有する第2の半導体素子120と、第1電極および第2電極のうち他方の電極と第3電極および第4電極のうち他方の電極に接続された平板状の midpoint パワー端子160とを備え、第1電極および第2電極のうち他方の電極と第3電極および第4電極のうち他方の電極とを接続する平板状の内部接続フレーム152であって、 midpoint パワー端子160を圧入するための長穴156を有する内部接続フレーム152を備える。 midpoint パワー端子160は、内部接続フレーム152の長穴156に圧入され垂直方向に立設している。本発明の電子モジュール100によれば、 midpoint パワー端子のフレームに対する接触面積を小さくするとともにパッケージを小さくして配線長を短くしてインダクタンスや配線抵抗が低減される。

明 細 書

発明の名称：電子モジュール

クロスリファレンス

[0001] 本出願は、日本国において、2023年4月28日に出願された特願2023-074805号に基づく優先権を主張するものであり、当該出願に記載された内容はすべて参照によりそのまま本明細書に援用される。

技術分野

[0002] 本発明は、電子モジュールに関する。

背景技術

[0003] 従来、ハーフブリッジ構造を有する電子モジュール500が知られている（例えば、特許文献1参照）。上記した電子モジュールには、例えば、以下に示すような構成を有するものがある。例えば、図14に記載の電子モジュール500は、ハイサイドの第1トランジスタ（半導体素子）730と、ローサイドの第2トランジスタ（半導体素子）740と、第1トランジスタ730の第1ドレイン電極（図示せず）に接続された第1パワー端子630と、第2トランジスタ740の第2ソース電極（図示せず）に接続された第2パワー端子640と、第1トランジスタ730の第1ソース電極（図示せず）と第2トランジスタ740の第2ドレイン電極（図示せず）に接続された中点パワー端子660とを備え、ハーフブリッジ構造を有する。

先行技術文献

特許文献

[0004] 特許文献1：国際公開第2013/146212号

発明の概要

発明が解決しようとする課題

[0005] しかしながら、インダクタンスや配線抵抗を低減するために、第1パワー端子630、第2パワー端子640及び中点パワー端子660を平面状の端子とするとともにこれら3つの端子にセルナット構造を適用して外部に電流

を取り出すようにした場合、外部接続部材と中点パワー端子660との接続領域を確保する必要があるため、第1トランジスタ730と第2トランジスタ740の間に位置する中点パワー端子660の平面積を小さくすることは難しく、第1トランジスタ730と第2トランジスタ740との間隔を狭くすることが難しくなる。その結果、パッケージが大きくなるとともに配線長が長くなり、これに起因してインダクタンスや配線抵抗が増大してしまうという課題が生じる。なお、上記課題は、半導体チップとして、トランジスタの代わりに、トランジスタ以外の3電極半導体チップ（例えばサイリスタ）や2電極半導体チップ（例えばダイオード）を用いた場合にも上記同様の課題が生じる。

[0006] そこで、本発明は上記課題に鑑みてなされたものであり、2つの半導体チップを備える電子モジュールにおいて、外部接続部材と中点パワー端子との接続領域を確保しながら、インダクタンスや配線抵抗を低減することが可能な電子モジュールを提供することを目的とする。

課題を解決するための手段

[0007] 本発明の電子モジュールは、第1電極および第2電極の2つの電極を有する第1の半導体素子と、第3電極および第4電極の2つの電極を有する第2の半導体素子と、前記第1電極および前記第2電極のうち一方の電極に接続された平板状の第1パワー端子と、前記第3電極および前記第4電極のうち一方の電極に接続された平板状の第2パワー端子と、前記第1電極および前記第2電極のうち他方の電極と前記第3電極および前記第4電極のうち他方の電極に接続された平板状の中点パワー端子とを備える電子モジュールであって、前記電子モジュールは、前記第1電極および前記第2電極のうち前記他方の電極と前記第3電極および前記第4電極のうち前記他方の電極とを接続する平板状の内部接続フレームであって、前記中点パワー端子を圧入するための長穴を有する内部接続フレームをさらに備え、前記中点パワー端子は、前記内部接続フレームの前記長穴に圧入され垂直方向に立設していることを特徴とする。

発明の効果

[0008] 本発明の電子モジュールによれば、中点パワー端子が、上記した内部接続フレームの長穴に圧入され垂直方向に立設しているものであることから、外部接続部材と中点パワー端子 660 との接続領域を確保することができる。

[0009] また、第 1 の半導体素子と第 2 の半導体素子との設置間隔を狭くできる。このため、パッケージを小さくするとともに配線長も短くできるため、インダクタンスや配線抵抗が低減することができる。

図面の簡単な説明

[0010] [図1]第 1 の実施形態に係る電子モジュール 100 の外観を示した斜視図である。

[図2]第 1 の実施形態に係る電子モジュール 100 の側面図である。

[図3]長穴の形状を説明するための図である。

[図4]第 1 の実施形態に係る電子モジュール 100 の内部構造を説明するために示す部分分解斜視図である。

[図5]第 1 の実施形態に係る電子モジュール 100 を示す図である。図 5 (a) は第 1 の実施形態に係る電子モジュール 100 の平面図である。図 5 (b) は図 5 (a) の電子モジュール 100 を構成する 2 個の半導体素子近傍の断面構造を示す図である。

[図6]2 個の半導体素子の接続態様を示す図である。図 6 (a) ~ 図 6 (c) は 2 個の半導体素子がダイオードである場合の接続態様の例を示す図であり、図 6 (d) は 2 個の半導体素子の一方のみがダイオードである場合の接続態様の例を示す図である。

[図7]第 2 の実施形態に係る電子モジュール 300 の外観を示した斜視図である。

[図8]第 2 の実施形態に係る電子モジュール 300 の内部構造を説明するために示す部分分解斜視図である。

[図9]2 個の半導体素子の接続態様を示す図である。図 9 (a) ~ 図 9 (d) は 2 個の半導体素子がトランジスタである場合の接続態様の例を示す図であ

る。

[図10]第2の実施形態に係る電子モジュール300を示す図である。図10(a)～図10(c)は第2の実施形態に係る電子モジュール300を構成する2個の半導体素子近傍の断面構造の一例を示す図である。

[図11]第3の実施形態に係る電子モジュール400の外観を示した斜視図である。

[図12]第3の実施形態に係る電子モジュール400を示す図である。図12(a)～図12(d)は第3の実施形態に係る電子モジュール400を構成する2個の半導体素子近傍の断面構造の一例を示す図である。

[図13]電子モジュール100を構成する半導体素子が4個の場合の接続態様の例を示す図である。

[図14]従来技術に係る電子モジュールを説明するために示す図である。

発明を実施するための形態

[0011] (第1の実施形態)

以下、本発明の第1の実施形態に係る電子モジュールについて、電子モジュールとしてダイオードモジュールを例に挙げて説明する。以下に説明する実施形態は、特許請求の範囲に係る発明を限定するものではない。また、実施形態の中で説明されている諸要素及びその組み合わせの全てが本発明に必須であるとは限らない。

[0012] 以下の説明において、図1～図2に示すように、電子モジュール100の長手方向を前後方向とし、短手方向を左右方向として説明する。また、電子モジュール100の高さ方向を上下方向として説明する。なお、以下の説明における、前、後、左、右、上、下は、説明のために便宜上使用するものであり、電子モジュール100を使用するときに、電子モジュール100が取り付けられる向きを特定するものではない。

[0013] 電子モジュール100は、図1～図4に示すように、前後方向に長尺で、かつ上下方向に扁平な略直方体形状をなしている。電子モジュール100は、絶縁基板112と、第1導体部114及び第2導体部116と、第1の半

導体素子 118 と、第 2 の半導体素子 120 と、第 1 パワー端子 130 と、第 2 パワー端子 140 と、内部接続フレーム 152 と、第 3 パワー端子 160 と、封止樹脂 170 とを備えている。

[0014] 絶縁基板 112 は、セラミック製の絶縁性基板の下面（裏面）に放熱用の金属板が形成され、上面に第 1 導体部 114 及び第 2 導体部 116 が形成された DCB 基板（Direct Copper Bonding 基板）である。なお、絶縁基板 112 は、プリント基板等であってもよい。絶縁基板 112 は、矩形の平板状に形成されており、電子モジュール 100 の長手方向である前後方向の中央部に配設されていることが好ましい。

[0015] 第 1 導体部 114 及び第 2 導体部 116 は、絶縁基板 112 上に形成された導体部である。図 4 に示されるように、第 1 導体部 114 上には第 1 の半導体素子 118 が配置されており、第 2 導体部 116 上には第 2 の半導体素子 120 が配置されている。第 1 の半導体素子 118 および第 2 の半導体素子 120 のそれぞれはダイオードである。第 1 の半導体素子 118 は一方の面（絶縁基板 112 側の面（下面））に形成された図示しないカソード電極と、他方の面（絶縁基板 112 とは反対側の面（上面））に形成されたアノード電極 118A を有している。第 2 の半導体素子 120 は一方の面（絶縁基板 112 側の面（下面））に形成された図示しないカソード電極と、他方の面（絶縁基板 112 とは反対側の面（上面））に形成されたアノード電極 120A を有している。第 1 の半導体素子 118 および第 2 の半導体素子 120 のカソード電極は、それぞれ第 1 導体部 114 および第 2 導体部 116 に対して導電性接合材によって接合されている。

[0016] 第 1 パワー端子 130 および第 2 パワー端子 140 は、図 1、図 2 および図 4 に示すように、電子モジュール 100 の前後方向の前方に配設されている。第 1 パワー端子 130 および第 2 パワー端子 140 は、それぞれ導電性を有する平板材（例えば銅板）132A および平板材（例えば銅板）142A により形成される。第 1 パワー端子 130 は、導電性を有する平板材（例えば銅板）132A から構成され、第 2 パワー端子 140 は、導電性を有す

る平板材（例えば銅板）１４２Ａから構成される。

[0017] 第３パワー端子１６０は、図１，図２および図４に示されるように、導電性を有する平板材（例えば銅板）１６０Ａにより形成される。第３パワー端子１６０は、前後方向が板厚方向となるように配設されており、上下方向を長手方向とする長尺状をなしている。第３パワー端子１６０は、封止樹脂１７０の上側に配設され、封止樹脂１７０から露出する部分と、封止樹脂１７０に覆われた部分とを有する。

[0018] 内部接続フレーム１５２には図３に示すように長穴１５６が形成されており、第３パワー端子１６０の左右方向の幅寸法は長穴１５６の長手方向寸法より若干小さく設定されている。内部接続フレーム１５２に形成される長穴１５６は、平面的に見て第１の半導体素子１１８のアノード電極と第２の半導体素子１２０のカソード電極に挟まれた領域において、第１の半導体素子１１８と第２の半導体素子１２０とを結ぶ線に直交する方向に沿って延在する。

[0019] 第３パワー端子１６０の下側部分は、内部接続フレーム１５２の長穴１５６に圧入されている。第３パワー端子１６０の下側部分は、長穴１５６内において内部接続フレーム１５２と部分的に接触しており、内部接続フレーム１５２と電氣的に接続されている。第３パワー端子１６０の下端面は、導電性接合材によって第１の半導体素子１１８および第２の半導体素子１２０の所定の電極と接続されている。

[0020] なお、上記した実施形態はダイオードモジュールの場合であるが、半導体素子がＭＯＳトランジスタやＩＧＢＴ（絶縁ゲート型バイポーラトランジスタ）であるような場合には、ＭＯＳトランジスタやＩＧＢＴを構成するゲート電極から制御端子として機能する信号端子（図示せず）が、封止樹脂１７０の上方に突出するよう配設され、図示しない外部接続部材と接続される。

[0021] 第１の半導体素子１１８と第２の半導体素子１２０は、本第１の実施形態では、ダイオードである。素子はダイオード以外にも例えば、後述するパワーＭＯＳＦＥＴ（Metal-Oxide-Semiconductor Field-Effect Transistor）、

サイリスタ等の他の半導体素子や、電子素子であってもよい。また、半導体素子の材料としては、シリコン、SiC、GaN等の素材を用いることができる。なお、半導体素子がMOSトランジスタやIGBT（絶縁ゲート型バイポーラトランジスタ）である場合の具体例は後述する。

[0022] （ダイオードモジュールにおける半導体素子の等価回路および断面構造）

以下に、電子モジュールをダイオードモジュールとした場合における半導体素子の等価回路および断面構造について図5（b）、図6（a）～図6（c）を参照して説明する。図6（a）～図6（c）はそれぞれ電子モジュール100（ダイオードモジュール）の等価回路バリエーション1～3を示した図であり、図5（b）は図6（a）の等価回路に対応するダイオードモジュールの断面構造を示した図である。

[0023] [接続バリエーション]

図5および図6（a）に示すように、第1の半導体素子118を図6（a）の上側ダイオードとし、第2の半導体素子120を図6（a）の下側ダイオードとして、第1の半導体素子118および第2の半導体素子120が内部接続フレームICF（図5（a）の150に相当）および中点パワー端子MPT（図4の160に相当）の接点（以下「ノード」と呼ぶ。）MPを介して直列接続されている。そして上側ダイオードのアノード電極A（図4の118Aに相当）が第2のパワー端子PT2（図4の130に相当）に接続され、上側ダイオードのカソード電極Kが下側ダイオードのアノード電極A（図4の120Aに相当）に接続され、下側ダイオードのカソード電極Kが第1のパワー端子PT1（図4の140に相当）に接続されている。

[0024] なお、変形例として下側ダイオードの極性を逆にして上側ダイオードのカソード電極Kが下側ダイオードのカソード電極Kに接続するようにしてもよい（図6（b）参照）。また、他の変形例としてダイオードの代わりにサイリスタを用いてもよい（図6（c）参照）。さらに他の変形例として、純粋なダイオードモジュールではないが2つのダイオードの一方（例えば、上側ダイオード）をMOSトランジスタに代えてもよい（図6（d）参照）。な

お、図 6 (c) および図 6 (d) の制御端子 C T 1, C T 2 は制御信号の入出力ノードである。

[0025] [第 1 の実施形態における効果]

第 1 の実施形態に係る電子モジュール 1 0 0 は、第 1 電極および第 2 電極の 2 つの電極を有する第 1 の半導体素子 1 1 8 と、第 3 電極および第 4 電極の 2 つの電極を有する第 2 の半導体素子 1 2 0 と、第 1 電極および第 2 電極のうち一方の電極に接続された平板状の第 1 パワー端子 1 3 0 と、第 3 電極および第 4 電極のうち一方の電極に接続された平板状の第 2 パワー端子 1 4 0 と、第 1 電極および第 2 電極のうち他方の電極と第 3 電極および第 4 電極のうち他方の電極に接続された平板状の中点パワー端子 (第 3 パワー端子 1 6 0) とを備える。電子モジュール 1 0 0 は、第 1 電極および第 2 電極のうち他方の電極と第 3 電極および第 4 電極のうち他方の電極とを接続する平板状の内部接続フレーム 1 5 2 であって、中点パワー端子 (第 3 パワー端子 1 6 0) を圧入するための長穴 1 5 6 を有する内部接続フレーム 1 5 2 を備える。中点パワー端子 (第 3 パワー端子 1 6 0) は、内部接続フレーム 1 5 2 の長穴 1 5 6 に圧入され垂直方向に立設している。

[0026] 上記した第 1 の実施形態の構成によれば、2 個の半導体素子を備える電子モジュールにおいて、2 個の半導体素子の中点パワー端子の内部接続フレーム 1 5 2 に対する接触面積を小さくするとともにパッケージを小さくして配線長を短くすることができるので、インダクタンスや配線抵抗が低減された電子モジュールを提供することができる。

[0027] さらに、長穴 1 5 6 は、平面的に見て第 1 の半導体素子 1 1 8 の第 1 電極および第 2 電極のうち他方の電極と第 2 の半導体素子 1 2 0 の第 3 電極および第 4 電極のうち他方の電極とに挟まれた領域において、第 1 の半導体素子 1 1 8 と第 2 の半導体素子 1 2 0 とを結ぶ線に直交する方向に沿って延在している。したがって、2 個の半導体素子同士を結ぶ線に直交する方向に沿って延在させることによって電子モジュール 1 0 0 を構成する内部接続フレーム 1 5 2 の前後方向の領域にスペースができるためパッケージング (パッケ

ージの設計)や配線設計の自由度が向上する。

[0028] さらに、第1パワー端子130、第2パワー端子140及び内部接続フレーム152は、同じリードフレーム由来のものであることが好ましい。すなわち複数のリードフレームにまたがって第1パワー端子130と第2パワー端子140が接続されて場合に比較して、第1パワー端子130、第2パワー端子140及び内部接続フレーム152に関する接続線の配線長を短くすることができるので、インダクタンスや配線抵抗が低減された電子モジュールを提供することができる。

[0029] (第2の実施形態)

第2の実施形態に係る電子モジュール300は、基本的には第1の実施形態に係る電子モジュール100と同様の構成を有するが、半導体素子としてダイオードの代わりにトランジスタを用いる点で第1の実施形態に係る電子モジュール100と異なる。

[0030] 第2の実施形態に係る電子モジュール300は、図7および図8に示すように、前後方向に長尺で、かつ上下方向に扁平な略直方体形状をなしている。電子モジュール300は、半導体素子320と、第1パワー端子330と、第2パワー端子340と、第3パワー端子360と、第1接続フレーム(内部接続フレーム)332Bと、第2接続フレーム342Bと、封止樹脂370とを含んで構成される。

[0031] 電子モジュール300は、2つの半導体素子320A、320Bを備える。半導体素子320A、320Bとしては、例えば、パワーMOSFET(Metal-Oxide-Semiconductor Field-Effect Transistor)を用いることができる。半導体素子320A、320Bは、絶縁基板312の一方の面上に配設されていてもよい。半導体素子320A、320Bは、半導体基板の一方の面又は両方の面に形成された図示しない電極を備える。

[0032] 絶縁基板312は、下面(裏面)に放熱用の金属板が形成されたDCB基板(Direct Copper Bonding基板)のセラミックス基板である。2つの半導体素子320は、例えば、絶縁基板312の一方の面

に形成され、もう一方の面に放熱用の金属が形成されている。なお、絶縁基板 312 は、プリント基板等であってもよい。絶縁基板 312 は、矩形の平板状に形成されており、電子モジュール 300 の長手方向である前後方向の中央部に配設されていることが好ましい。

[0033] 第 1 パワー端子 330 は、図 7 に示すように、電子モジュール 300 の前後方向の前方に配設されている。第 1 パワー端子 330 は、導電性を有する平板材、例えば銅板によって板状に形成された板材 332 A から構成される。第 1 パワー端子 330 は、第 1 パワー端子 330 を上下方向に貫通する貫通孔 331 を備える。貫通孔 331 は、上下方向に見たとき、例えば、円形形状をなしている。

[0034] 第 1 接続フレーム 332 B は、第 1 パワー端子 330 と電氣的に接続されている。第 1 接続フレーム 332 B は、封止樹脂 370 の内部に埋まっている。電子モジュール 300 において、第 1 接続フレーム 332 B は、第 1 パワー端子 330 と同じ板材 332 により、一体に形成されている。すなわち、板材 332 のうち、封止樹脂 370 に埋まっている部分が第 1 接続フレーム 332 B に該当する。

[0035] 第 1 接続フレーム 332 B は、第 1 接続フレーム 332 B を上下方向に貫通する貫通孔（符号省略）を備える。貫通孔は、上下方向に見たとき円形形状をなしている。貫通孔には、内部接続端子 334 の上端部が嵌合している。内部接続端子 334 により、第 1 接続フレーム 332 B と半導体素子 320 A の電極とが接続されている。内部接続端子 334 は、例えば圧入によって、第 1 接続フレーム 332 B に固定されている。なお、貫通孔の形状は、円形形状に限られず、六角形等の多角形であってもよい。

[0036] 第 2 パワー端子 340 は、図 8 に示すように、電子モジュール 300 の前後方向の後方に配設されている。第 2 パワー端子 340 は、導電性を有する平板材、例えば銅板から形成された板材 342 A から構成される。第 2 パワー端子 340 は、第 2 パワー端子 340 を上下方向に貫通する貫通孔 341 を備える。貫通孔 341 は、上下方向に見たとき、例えば、円形形状をなし

ている。

[0037] 第2接続フレーム342Bは、第2パワー端子340と電氣的に接続されている。第2接続フレーム342Bは、封止樹脂370の内部に埋まっている。電子モジュール300において、第2接続フレーム342Bは、第2パワー端子340と同じ板材342により、一体に形成されている。すなわち、板材342のうち、封止樹脂370に埋まっている部分が、第2接続フレーム342Bに該当する。

[0038] 第2接続フレーム342Bは、第2接続フレーム342Bを上下方向に貫通する4つの貫通孔（符号省略）を備える。貫通孔は、上下方向に見たとき円形形状をなしている。4つの貫通孔には、それぞれ、内部接続電極344の上端部が嵌合している。4つの内部接続電極344により、第2接続フレーム342Bと半導体素子320Bの図示しない電極とが接続されている。内部接続電極344は、例えば圧入によって、第2接続フレーム342Bに固定されている。上記した貫通孔及び内部接続電極344の数は、必要な電力を流通することが可能であれば4個に限られず、1個以上の任意の数であることができる。

[0039] 電子モジュール300は第3パワー端子360を備えている。第3パワー端子360は、図8に示されるように、導電性を有する平板材、例えば、銅板により形成されている。第3パワー端子360は、前後方向が板厚方向となるように配設されており、上下方向を長手方向とする長尺状をなしている。第3パワー端子360は、封止樹脂370の上側に配設され、封止樹脂370から露出する部分と、封止樹脂370に覆われた部分とを有する。

[0040] 電子モジュール300は、内部接続フレーム352を備えている。内部接続フレーム352は、第3パワー端子360と電氣的に接続されている。内部接続フレーム352は、第1接続フレーム332B及び第2接続フレーム342Bと同じ平面上に配設されていてもよい。

[0041] 内部接続フレーム352は、内部接続フレーム352を上下方向に貫通する貫通孔（符号省略）を備える。貫通孔は、上下方向に見たとき円形形状を

なしている。貫通孔には、内部接続端子 354 の上端部が嵌合している。内部接続端子 354 により、内部接続フレーム 352 と半導体素子 320B の図示しない電極とが接続されている。内部接続端子 354 は、例えば圧入によって、内部接続フレーム 352 に固定されている。

[0042] (接続バリエーション)

以下に、半導体素子が MOS トランジスタである場合における等価回路および断面構造について図 9 (a) ~ (d) および図 10 (a) ~ (c) を参照して説明する。図 9 (a) は電子モジュール 300 を構成する半導体素子 320A、320B の等価回路を示した図であり、図 10 (a) は図 9 (a) の等価回路に対応する電子モジュールの断面構造を示した図である。

[0043] 図 9 (a) および図 10 (a) に示すように、半導体素子 320B を第 1 の MOS トランジスタ (図 9 (a) の上側トランジスタ) とし、半導体素子 320A を第 2 の MOS トランジスタ (図 9 (a) の下側トランジスタ) として、第 1 の MOS トランジスタおよび第 2 の MOS トランジスタが内部接続フレーム ICF および中点パワー端子 MPT (図 8 では 360 に相当) の接点 (以下「ノード」と呼ぶ。) MP を介して直列接続されている。そして第 1 の MOS トランジスタのドレイン電極が第 1 のパワー端子 PT1 (図 8 の 340 に相当) に接続され、第 1 の MOS トランジスタのソース電極 S が第 2 の MOS トランジスタのドレイン電極 D に接続され、第 2 の MOS トランジスタのソース電極 S が第 2 のパワー端子 PT2 (図 4 の 330 に相当) に接続されている。

[0044] また、第 1 の MOS トランジスタのソース電極 S が内部接続フレーム ICF を介して中点パワー端子 MPT (図 4 では 360 に相当) に接続され、第 1 の MOS トランジスタのゲート電極 G が制御端子 (図 8 の 382) CT1 に接続されている。そして第 2 の MOS トランジスタのゲート電極 G が制御端子 (図 8 の 372) CT2 に接続されている。

[0045] なお、変形例として上記した構成が上側の半導体素子 320B (上側トランジスタ) と下側の半導体素子 320A (下側トランジスタ) が順方向 (上

側トランジスタのソース電極Sが下側トランジスタのドレイン電極Dに接続)に接続されたものであるのに対し、図9(c)および図10(b)に示すように下側の半導体素子320Aの極性を逆にして上側の半導体素子320Bのソース電極Sが下側の半導体素子320Aのソース電極Sに接続するようにしてもよい。また、他の変形例として図9(d)に示すように、上側の半導体素子320Bの極性を逆にして上側の半導体素子320Bのドレイン電極Dが下側の半導体素子320Aのドレイン電極Dに接続するようにしてもよい。なお、図9(a)～図9(d)の制御端子CT1やCT2は制御信号の入出力ノードである。

[0046] 次に図9(c)および図10(b)の構成においてMOSトランジスタをIGBTに置き換えた場合における等価回路および断面構造について図9(b)、図10(c)に示されているが、上記トランジスタをIGBTに変えた以外は同じであるので説明を省略する。なお、図示した態様以外の他の接続態様(等価回路及び断面)についても上記同様である。

[0047] 次に、半導体素子がIGBTとショットキーバリアダイオード(以下、「SBD」と呼ぶ。)である場合における等価回路について図13を参照して説明する。図13は電子モジュール300を構成する半導体素子が4個の場合の等価回路を示した図である。

[0048] 図13に示すように、第1のIGBT(図13の上側IGBT)と第1のSBD(図13の上側SBD)が並列接続され、第1のIGBTのゲート電極Gが制御端子CT1に接続されている。第1のIGBTおよび第2のIGBT(図13の下側IGBT)は内部接続フレームICFおよび中点パワー端子MPT(図8では360に相当)のノードMPを介して直列接続されている。そして第2のIGBTと第2のSBD(図13の下側SBD)が並列接続され、第2のIGBTのエミッタ電極Eが第2のパワー端子PT2(図8の340に相当)に接続されている。また、第1のIGBTのエミッタ電極EがノードMPを介して中点パワー端子MPT(図8では360に相当)に接続され、第1のIGBTのゲート電極Gが制御端子(図8に図示しない

ピン端子) C T 1 に接続されている。そして第 2 の I G B T のゲート電極 G が制御端子 C T 2 に接続されている。

[0049] [第 2 の実施形態における効果]

このように、第 2 の実施形態に係る電子モジュール 3 0 0 は、半導体素子としてダイオードの代わりにトランジスタを用いる点で第 1 の実施形態に係る電子モジュール 1 0 0 とは異なるが、第 1 の実施形態に係る電子モジュール 1 0 0 と同様に、2 個の半導体素子を備える電子モジュールにおいて、2 個の半導体素子の中点パワー端子の内部接続フレーム 3 5 2 に対する接触面積を小さくするとともにパッケージを小さくして配線長を短くできるので、インダクタンスや配線抵抗が低減された電子モジュールを提供することができる。

[0050] さらに、長穴は、平面的に見て第 1 の半導体素子 3 2 0 A の他方の電極と第 2 の半導体素子 3 2 0 B の他方の電極に挟まれた領域において、第 1 の半導体素子 3 2 0 A と第 2 の半導体素子 3 2 0 B とを結ぶ線に直交する方向に沿って延在している。したがって、2 個の半導体素子同士を結ぶ線に直行する方向に沿って延在させることによって電子モジュール 3 0 0 を構成する内部接続フレーム 3 5 2 の前後方向の領域にスペースができるためパッケージング（パッケージの設計）や配線設計の自由度が向上する。

[0051] さらに、第 1 パワー端子 3 3 0、第 2 パワー端子 3 4 0 及び内部接続フレーム 3 5 2 は、同じリードフレーム由来のものであることが好ましい。したがって、第 1 パワー端子 3 3 0、第 2 パワー端子 3 4 0 及び内部接続フレーム 3 5 2 に接続される接続線の配線長を短くできるので、インダクタンスや配線抵抗が低減された電子モジュールを提供することができる。

[0052] さらに、第 1 の半導体素子 3 2 0 A は、第 1 制御電極（ゲート電極）をさらに有し、第 2 の半導体素子 3 2 0 B は、第 2 制御電極（ゲート電極）をさらに有し、電子モジュール 3 0 0 は、第 1 の半導体素子 3 2 0 A の第 1 制御電極に接続された制御端子 C T 2 と、第 2 の半導体素子 3 2 0 B の第 2 制御電極に接続された制御端子 C T 1 とをさらに備える。したがって、第 1 パワ

一端子 330、第 2 パワー端子 340 及び内部接続フレーム 352 に接続される接続線の配線長を短くできるので、インダクタンスや配線抵抗が低減されたハーフブリッジ構造を有する電子モジュールを提供することができる。

[0053] (第 3 の実施形態)

以下、本発明の第 3 の実施形態に係る電子モジュールについて、図 11、図 12 (a) ~ (d) を参照して説明する。なお、この第 3 の実施形態は、上記した第 1 の実施形態と以下の点を除いて同様であるので異なる点についてのみ説明し同様の部分の説明は省略する。また、異なる点以外の符号は区別する必要がないため第 1 の実施形態で用いた符号と同様の符号を用いる。

[0054] 長穴 256 は、平面的に見て第 1 の半導体素子 118 の他方の電極と第 2 の半導体素子 120 の前記他方の電極に重ならない領域において、第 1 の半導体素子 118 と第 2 の半導体素子 120 とを結ぶ線に平行な方向に沿って延在している。ここで、第 2 の実施形態に係る電子モジュール 400 がダイオードモジュールである場合にはその断面構造は図 12 (d) に示すとおりである。電子モジュール 400 における 2 個の半導体素子が共に MOS トランジスタである場合の断面構造は例えば、図 12 (a)、図 12 (b) に示すとおりである。電子モジュール 400 における 2 個の半導体素子が共に IGBT である場合の断面構造は図 12 (c) に示すとおりである。

[0055] [第 3 の実施形態における効果]

長穴 256 は、第 1 の半導体素子 118 の第 1 電極および第 2 電極のうち他方の電極と第 2 の半導体素子 120 の第 3 電極および第 4 電極のうち他方の電極に重ならない領域において、第 1 の半導体素子 118 と第 2 の半導体素子 120 とを結ぶ線に平行な方向に沿って延在しているので、電子モジュール（特に内部接続フレーム）の左右方向の領域にスペースができるためパッケージング（パッケージの設計）や配線設計の自由度が向上する。

符号の説明

[0056] 100, 300, 400…電子モジュール、112, 312…絶縁基板、1

18, 120, 320A, 320B、…半導体素子、130, 330…第1
パワー端子、132A, 142A, 160A, 332A, 342, 360…
平板材、140, 340…第2パワー端子、152, 352…内部接続フレ
ーム、156, 256, 356…長穴、160, 360…第3パワー端子、
170, 370…封止樹脂

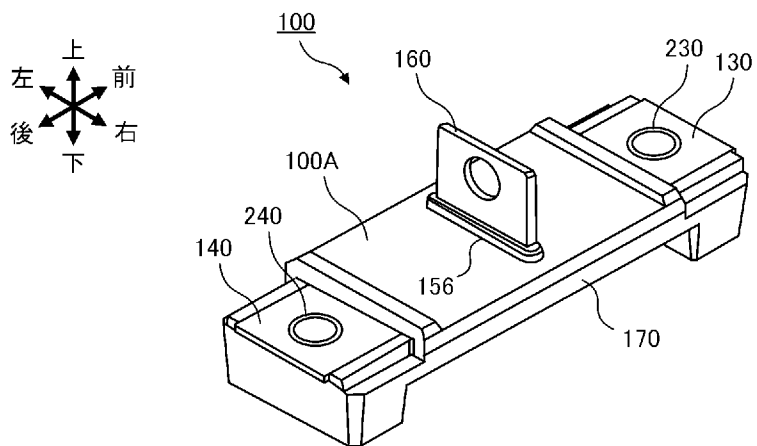
請求の範囲

- [請求項1] 第1電極および第2電極の2つの電極を有する第1の半導体素子と、
、
第3電極および第4電極の2つの電極を有する第2の半導体素子と、
、
前記第1電極および前記第2電極のうち一方の電極に接続された平板状の第1パワー端子と、
前記第3電極および前記第4電極のうち一方の電極に接続された平板状の第2パワー端子と、
前記第1電極および前記第2電極のうち他方の電極と前記第3電極および前記第4電極のうち他方の電極に接続された平板状の midpoint パワー端子とを備える電子モジュールであって、
前記電子モジュールは、前記第1電極および前記第2電極のうち前記他方の電極と前記第3電極および前記第4電極のうち前記他方の電極とを接続する平板状の内部接続フレームであって、前記 midpoint パワー端子を圧入するための長穴を有する内部接続フレームをさらに備え、
前記 midpoint パワー端子は、前記内部接続フレームの前記長穴に圧入され垂直方向に立設していることを特徴とする電子モジュール。
- [請求項2] 前記長穴は、平面的に見て前記第1電極および前記第2電極のうち前記他方の電極と前記第3電極および前記第4電極のうち前記他方の電極とに挟まれた領域において、前記第1の半導体素子と前記第2の半導体素子とを結ぶ線に直交する方向に沿って延在することを特徴とする請求項1に記載の電子モジュール。
- [請求項3] 前記長穴は、平面的に見て前記第1電極および前記第2電極のうち前記他方の電極と前記第3電極および前記第4電極のうち前記他方の電極に重ならない領域において、前記第1の半導体素子と前記第2の半導体素子とを結ぶ線に平行な方向に沿って延在することを特徴とする請求項1に記載の電子モジュール。

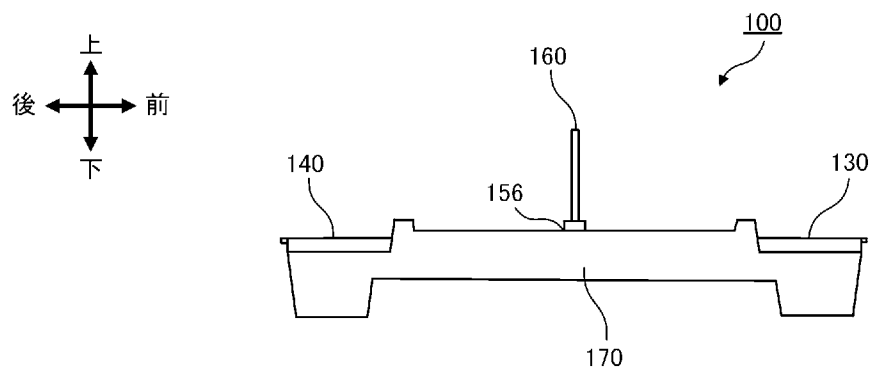
[請求項4] 前記第1パワー端子、前記第2パワー端子及び前記内部接続フレームは、同じリードフレーム由来のものであることを特徴とする請求項1に記載の電子モジュール。

[請求項5] 前記第1の半導体素子は、第1制御電極をさらに有し、
前記第2の半導体素子は、第2制御電極をさらに有し、
前記電子モジュールは、
前記第1の半導体素子の前記第1制御電極に接続された第1制御端子と、
前記第2の半導体素子の前記第2制御電極に接続された第2制御端子とをさらに備え、ハーフブリッジ構造を有することを特徴とする請求項1に記載の電子モジュール。

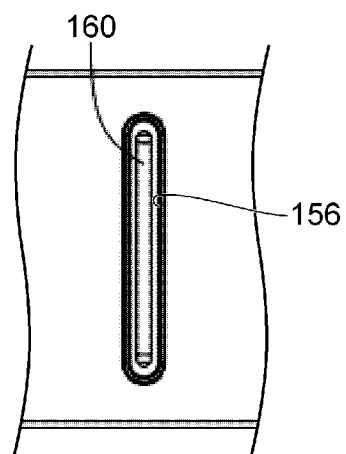
[図1]



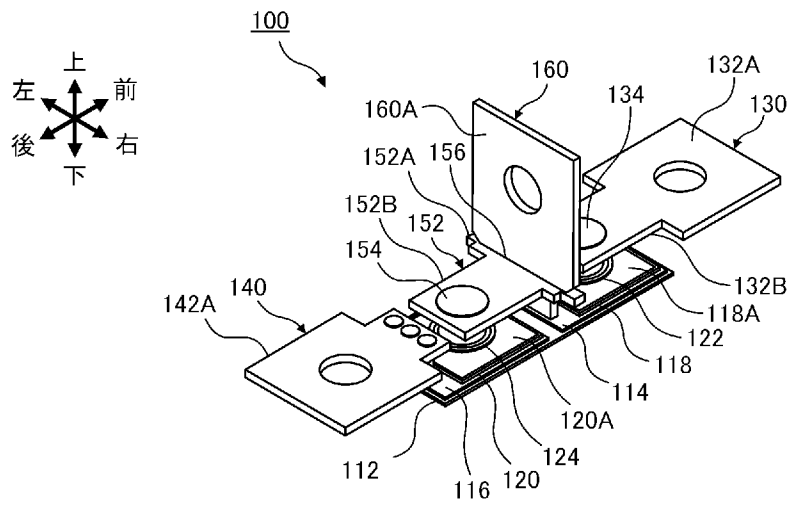
[図2]



[図3]

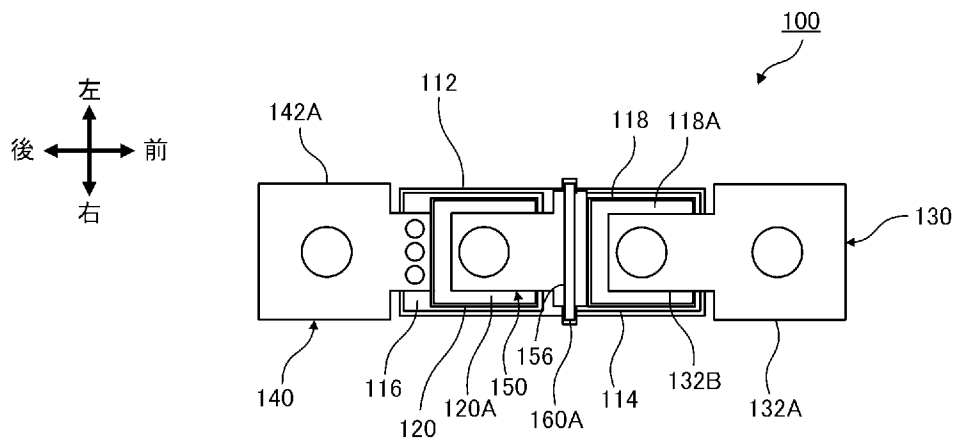


[図4]

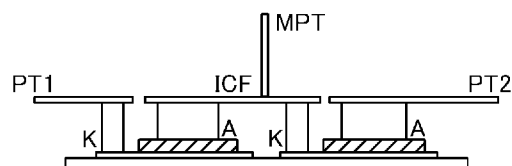


[図5]

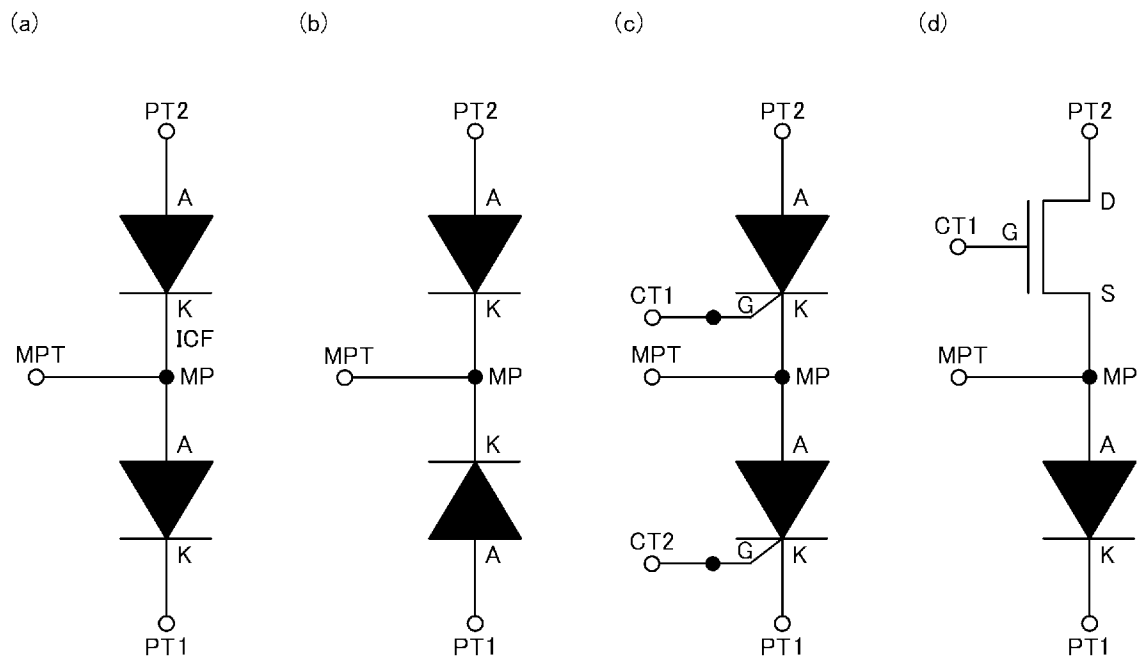
(a)



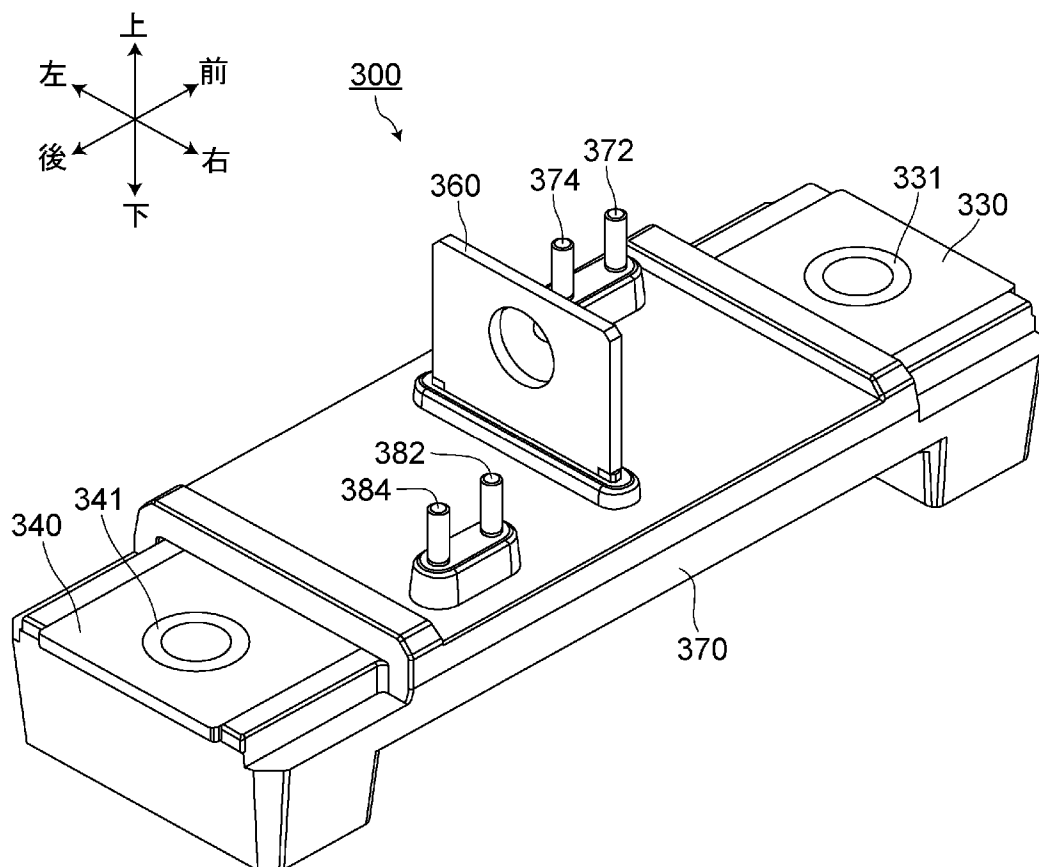
(b)



[図6]

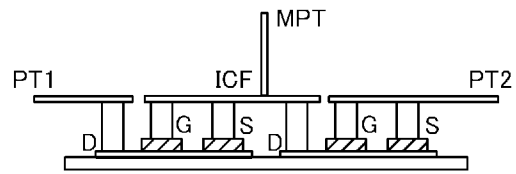


[図7]

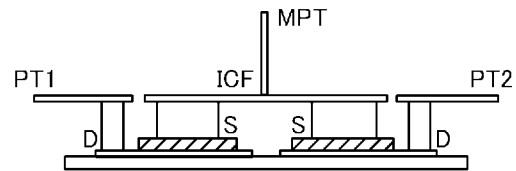


[図10]

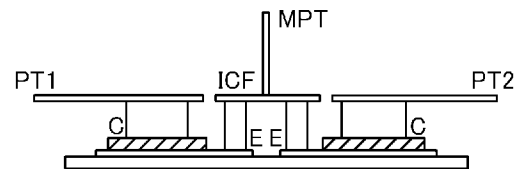
(a)



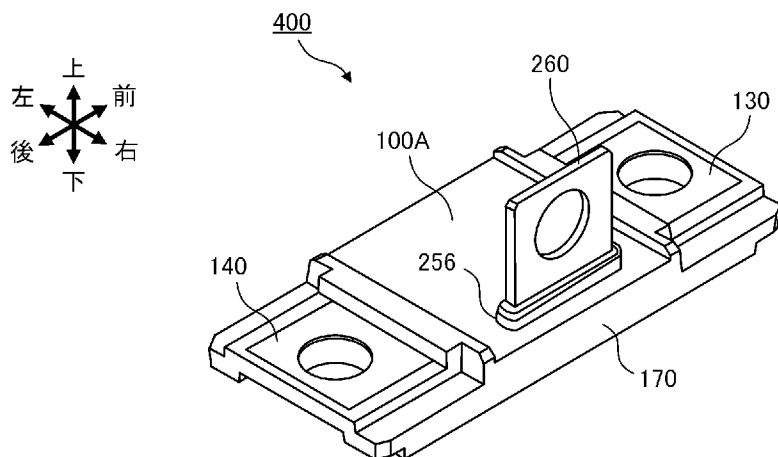
(b)



(c)

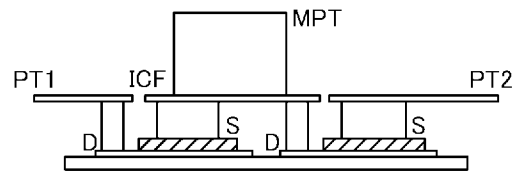


[図11]

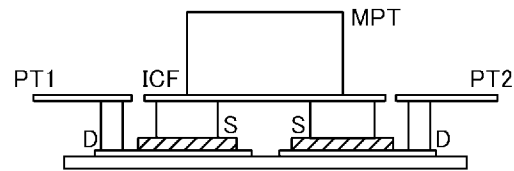


[図12]

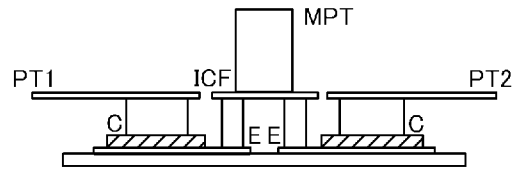
(a)



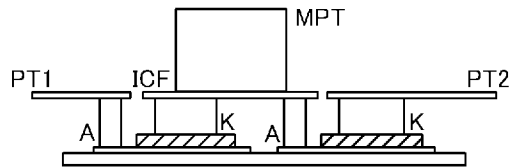
(b)



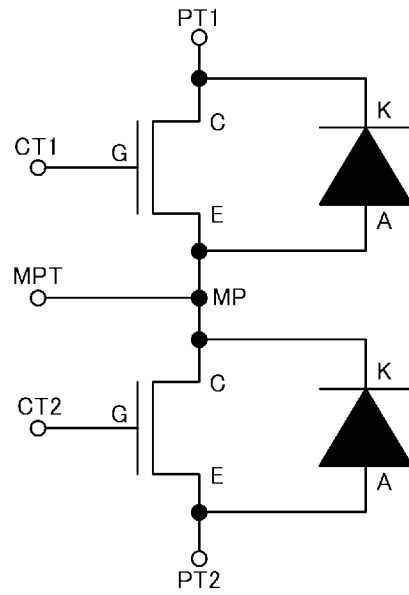
(c)



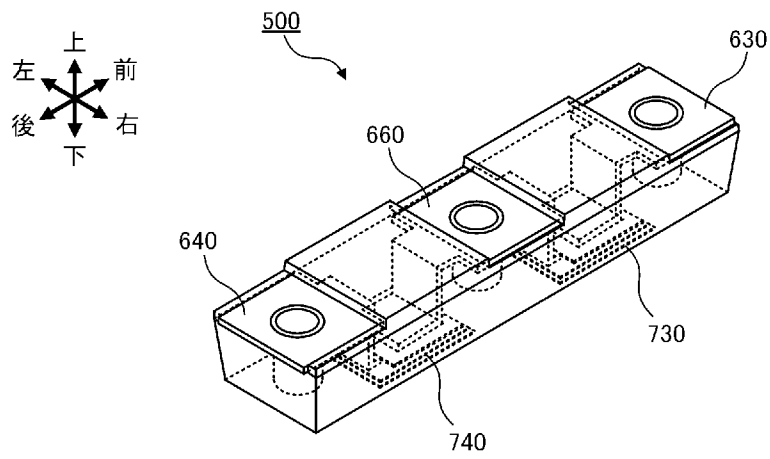
(d)



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/015219

A. CLASSIFICATION OF SUBJECT MATTER**H01L 25/07**(2006.01)i; **H01L 25/18**(2023.01)i; **H01L 23/48**(2006.01)i

FI: H01L25/04 C; H01L23/48 G; H01L23/48 Q

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L25/07; H01L25/18; H01L23/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2024

Registered utility model specifications of Japan 1996-2024

Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-068859 A (FUJI ELECTRIC CO., LTD.) 30 April 2021 (2021-04-30)	1-5
A	JP 2017-204580 A (ROHM CO., LTD.) 16 November 2017 (2017-11-16)	1-5
A	JP 2017-050374 A (ROHM CO., LTD.) 09 March 2017 (2017-03-09)	1-5
A	WO 2014/174854 A1 (FUJI ELECTRIC CO., LTD.) 30 October 2014 (2014-10-30)	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

02 July 2024

Date of mailing of the international search report

16 July 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/015219

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2021-068859	A	30 April 2021	US	2021/0125916	A1	
JP	2017-204580	A	16 November 2017	(Family: none)			
JP	2017-050374	A	09 March 2017	US	2018/0160569	A1	
				WO	2017/038460	A1	
				DE	112016003982	B	
				CN	107924893	A	
WO	2014/174854	A1	30 October 2014	US	2015/0380338	A1	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01L 25/07(2006.01)i; H01L 25/18(2023.01)i; H01L 23/48(2006.01)i
FI: H01L25/04 C; H01L23/48 G; H01L23/48 Q

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01L25/07; H01L25/18; H01L23/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922 - 1996年
日本国公開実用新案公報	1971 - 2024年
日本国実用新案登録公報	1996 - 2024年
日本国登録実用新案公報	1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2021-068859 A（富士電機株式会社）30.04.2021（2021 - 04 - 30）	1-5
A	JP 2017-204580 A（ローム株式会社）16.11.2017（2017 - 11 - 16）	1-5
A	JP 2017-050374 A（ローム株式会社）09.03.2017（2017 - 03 - 09）	1-5
A	WO 2014/174854 A1（富士電機株式会社）30.10.2014（2014 - 10 - 30）	1-5

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

02.07.2024

国際調査報告の発送日

16.07.2024

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

ゆずりは 広行 5D 3046

電話番号 03-3581-1101 内線 3549

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/015219

引用文献			公表日	パテントファミリー文献			公表日
JP	2021-068859	A	30.04.2021	US	2021/0125916	A1	
JP	2017-204580	A	16.11.2017	(ファミリーなし)			
JP	2017-050374	A	09.03.2017	US	2018/0160569	A1	
				WO	2017/038460	A1	
				DE	112016003982	B	
				CN	107924893	A	
WO	2014/174854	A1	30.10.2014	US	2015/0380338	A1	