



(12) 发明专利

(10) 授权公告号 CN 112417802 B

(45) 授权公告日 2022. 04. 19

(21) 申请号 202011260615.X

(22) 申请日 2020.11.12

(65) 同一申请的已公布的文献号
申请公布号 CN 112417802 A

(43) 申请公布日 2021.02.26

(73) 专利权人 深圳市创智成科技股份有限公司
地址 518000 广东省深圳市宝安区新安街
道留仙三路长丰工业园F2A座1-2楼

(72) 发明人 罗捍文 徐建平 叶继丰 杨国军

(74) 专利代理机构 北京维正专利代理有限公司
11508

代理人 任志龙

(51) Int.Cl.
G06F 30/36 (2020.01)

(56) 对比文件

CN 107463494 A, 2017.12.12
CN 105892933 A, 2016.08.24
CN 104020704 A, 2014.09.03
US 2009024773 A1, 2009.01.22
CN 109062517 A, 2018.12.21
CN 102932599 A, 2013.02.13
CN 105892933 A, 2016.08.24
CN 110765058 A, 2020.02.07

审查员 姜玲玲

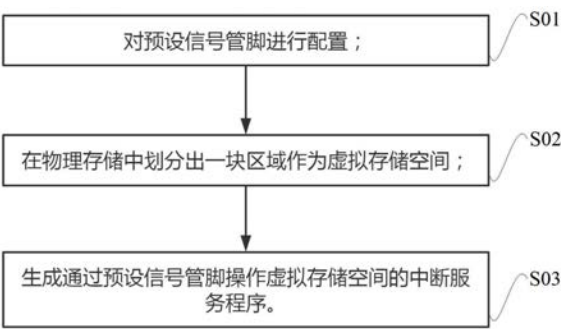
权利要求书1页 说明书5页 附图3页

(54) 发明名称

一种模拟存储芯片的方法、系统、设备及存储介质

(57) 摘要

本申请涉及硬件系统设计的领域,尤其是涉及一种模拟存储芯片的方法、系统、设备及存储介质,该模拟存储芯片的方法,包括:对预设信号管脚进行配置;在物理存储中划分出一块区域作为虚拟存储空间;生成通过所述预设信号管脚操作所述虚拟存储空间的中断服务程序。本申请具有能够降低硬件成本、简化线路布局、优化信号质量等优点。



1. 一种模拟存储芯片的方法,其特征在于,包括:
根据所需模拟的存储芯片类型及通信协议,对预设信号管脚进行相应配置;
在物理存储中划分出一块区域作为虚拟存储空间,所述虚拟存储空间支持数据的读、写或者格式化操作;
生成通过所述预设信号管脚操作所述虚拟存储空间的中断服务程序;
其中,所述中断服务程序包括:
判断所述预设信号管脚是否接收到读写命令,若是,则进入下一步,若否,则结束所述中断服务程序;
根据所述读写命令执行相应的命令处理程序;
根据所述命令处理程序的处理结果执行相应的数据处理程序;
执行所述数据处理程序的处理结果,并结束所述中断服务程序。
2. 根据权利要求1所述的模拟存储芯片的方法,其特征在于:所述通信协议包括I2C、SPI或UART。
3. 根据权利要求1所述的模拟存储芯片的方法,其特征在于:所述所需模拟的存储芯片类型及通信协议由接入到所述预设信号管脚的外部设备决定。
4. 根据权利要求1所述的模拟存储芯片的方法,其特征在于:当所述预设信号管脚接收到读写命令时,还执行存储芯片类型识别处理程序。
5. 一种模拟存储芯片的系统,其特征在于,包括:
配置单元(1),用于根据所需模拟的存储芯片类型及通信协议,对预设信号管脚进行相应配置;
划分单元(2),用于在物理存储中划分出一块区域作为虚拟存储空间,所述虚拟存储空间支持数据的读、写或者格式化操作;以及
生成单元(3),用于生成通过所述预设信号管脚操作所述虚拟存储空间的中断服务程序;
其中,所述中断服务程序包括:
判断所述预设信号管脚是否接收到读写命令,若是,则进入下一步,若否,则结束所述中断服务程序;
根据所述读写命令执行相应的命令处理程序;
根据所述命令处理程序的处理结果执行相应的数据处理程序;
执行所述数据处理程序的处理结果,并结束所述中断服务程序。
6. 一种计算机设备,其特征在于:包括存储器和处理器,所述存储器上存储有能够被处理器加载并执行如权利要求1至4中任一种方法的计算机程序。
7. 一种计算机可读存储介质,其特征在于,存储有能够被处理器加载并执行如权利要求1至4中任一种方法的计算机程序。

一种模拟存储芯片的方法、系统、设备及存储介质

技术领域

[0001] 本申请涉及硬件系统设计的领域,尤其是涉及一种模拟存储芯片的方法、系统、设备及存储介质。

背景技术

[0002] 在相关的硬件电路设计中,网卡、显卡、PCIE卡等硬件设备均使用I2C或SPI等接口的小容量存储芯片来存储这些硬件设备的参数设定。因此,在一个CPU(X86、ARM或MCU)硬件系统中,会使用多个小容量(<1Kbytes)的存储芯片。

[0003] 针对上述中的相关技术,发明人认为存在有线路布局过于复杂等问题。

发明内容

[0004] 为了降低硬件成本、简化线路布局,本申请提供了一种模拟存储芯片的方法、系统、设备及存储介质。

[0005] 第一方面,本申请提供一种模拟存储芯片的方法,采用如下的技术方案:

[0006] 一种模拟存储芯片的方法,包括:

[0007] 对预设信号管脚进行配置;

[0008] 在物理存储中划分出一块区域作为虚拟存储空间;

[0009] 生成通过所述预设信号管脚操作所述虚拟存储空间的中断服务程序。

[0010] 通过采用上述技术方案,通过对预设信号管脚进行配置,并在物理存储中划分出一块区域作为虚拟存储空间,并采用中断服务程序,只需要利用CPU中空闲的GPIO接口和Flash物理存储空间就可以实现模拟小容量存储芯片的功能,在不需要增加额外硬件成本的情况下,实现小容量存储芯片的功能。

[0011] 可选的,所述对预设信号管脚进行配置,包括:根据所需模拟的存储芯片类型及通信协议,对所述预设信号管脚进行相应配置。

[0012] 通过采用上述技术方案,根据接入的设备不同,对不同的预设信号管脚进行相应配置,得到符合接入设备通信协议的预设信号管脚,方便接下来对预设信号管脚的操作。

[0013] 可选的,所述通信协议包括I2C、SPI或UART。

[0014] 可选的,所述所需模拟的存储芯片类型及通信协议由接入到所述预设信号管脚的外部设备决定。

[0015] 可选的,所述中断服务程序包括:

[0016] 判断所述预设信号管脚是否接收到读写命令,若是,则进入下一步,若否,则结束所述中断服务程序;

[0017] 根据所述读写命令执行相应的命令处理程序;

[0018] 根据所述命令处理程序的处理结果执行相应的数据处理程序;

[0019] 执行所述数据处理程序的处理结果,并结束所述中断服务程序。

[0020] 通过采用上述技术方案,判断预设信号管脚是否接收到读写命令,若没有则直接

结束中断服务程序,从而节约CPU资源,若接收到读写命令,则对该读写命令进行处理,并根据处理结果执行相应的数据处理程序,从而便于将数据写入到虚拟存储空间或者从虚拟存储空间中读取数据。

[0021] 可选的,当所述预设信号管脚接收到读写命令时,还执行存储芯片类型识别处理程序。

[0022] 通过采用上述技术方案,在执行命令处理程序和数据处理程序之前,首先识别外部设备所需的存储芯片的类型,并根据该存储芯片的类型执行相应的处理程序,从而能够模拟出更符合外部设备的虚拟存储空间。

[0023] 可选的,所述虚拟存储空间支持数据的读、写或者格式化操作。

[0024] 第二方面,本申请提供一种模拟存储芯片的系统,采用如下的技术方案:

[0025] 一种模拟存储芯片的系统,包括:

[0026] 配置单元,用于对预设信号管脚进行配置;

[0027] 划分单元,用于在物理存储中划分出一块区域作为虚拟存储空间;以及

[0028] 生成单元,用于生成通过所述预设信号管脚操作所述虚拟存储空间的中断服务程序。

[0029] 通过采用上述技术方案,通过对预设信号管脚进行配置,并在物理存储中划分出一块区域作为虚拟存储空间,并采用中断服务程序,只需要利用CPU中空闲的GPIO接口和Flash物理存储空间就可以实现模拟小容量存储芯片的功能,在不需要增加额外硬件成本的情况下,实现小容量存储芯片的功能。

[0030] 第三方面,本申请提供一种计算机设备,采用如下的技术方案:

[0031] 一种计算机设备,包括存储器和处理器,所述存储器上存储有能够被处理器加载并执行上述任一种方法的计算机程序。

[0032] 第四方面,本申请提供一种计算机可读存储介质,采用如下的技术方案:

[0033] 一种计算机可读存储介质,存储有能够被处理器加载并执行上述任一种方法的计算机程序。

[0034] 综上所述,本申请具有能够降低硬件成本、简化线路布局、优化信号质量等优点。

附图说明

[0035] 图1是本申请模拟存储芯片的方法流程示意图。

[0036] 图2是本申请一实施例的中断服务程序流程示意图。

[0037] 图3是本申请另一实施例的中断服务程序流程示意图。

[0038] 图4是本申请模拟存储芯片的系统框图。

[0039] 附图标记说明:1、配置单元;2、划分单元;3、生成单元;31、判断模块;32、命令处理模块;33、数据处理模块;34、执行模块。

具体实施方式

[0040] 为了使本申请的目的、技术方案及优点更加清楚明白,以下结合附图1-4及实施例,对本申请进行进一步详细说明。应当理解,此处所描述的具体实施例仅用以解释本申请,并不用于限定本申请。

[0041] GPIO(General Purpose I/O Ports)意思为通用输入/输出端口,通俗地说,就是一些引脚,可以通过它们输出高低电平或者通过它们读入引脚的状态-是高电平或是低电平。GPIO接口是个比较重要的概念,用户可以通过GPIO接口和硬件进行数据交互(如UART),控制硬件工作(如LED、蜂鸣器等),读取硬件的工作状态信号(如中断信号)等;GPIO接口的使用非常广泛。

[0042] 本申请实施例公开一种模拟存储芯片的方法,参照图1,该方法包括:

[0043] S01:对预设信号管脚进行配置;

[0044] 具体来说,由于目前CPU芯片性能过剩,CPU芯片本身有大量的闲置GPIO接口,可以利用CPU的空闲GPIO接口整理出一组或多组预设信号管脚,预设信号管脚的数量可以根据实际需要进行选择;并且对预设信号管脚进行配置,包括:根据所需模拟的存储芯片类型及通信协议,对预设信号管脚进行相应配置;所需模拟的存储芯片类型及通信协议由接入到预设信号管脚的外部设备决定,存储芯片类型包括EEPROM、EPROM、SRAM或DRAM等,通信协议包括I2C、SPI或UART等,例如接入到预设信号管脚的外部设备如果是网卡或显卡等,则通信协议可以选择I2C协议,接入到预设信号管脚的外部设备如果是PCIE卡等,则通信协议可以选择SPI协议。

[0045] 在对预设信号管脚进行配置时,这里的配置包括配置指定GPIO接口的传输方向是输入还是输出状态、及输入或输出电平的高低状态。具体配置方法:根据需要模拟的通信协议,如I2C或SPI,配置对应GPIO接口的是输入状态还是输出状态;如果是配置成输出状态,还根据需要模拟的通信协议,如I2C或SPI,配置对应GPIO接口的输出电平的高低状态。在本申请中,对于GPIO接口的访问包括对GPIO接口的读取或输出,其中,GPIO接口的读取包括读取指定GPIO接口的电平高低状态;GPIO接口的输出包括配置指定GPIO接口的电平高低状态。通过对GPIO接口进行配置,方便了接下来对GPIO接口的操作。

[0046] S02:在物理存储中划分出一块区域作为虚拟存储空间;

[0047] 具体来说,由于CPU芯片本身有大容量的Flash存储空间等空闲物理存储,在该物理存储中划分出一块功能独立的区域作为虚拟存储空间,虚拟存储空间支持数据的读、写或者格式化操作。

[0048] S03:生成通过预设信号管脚操作虚拟存储空间的中断服务程序。

[0049] 其中,参照图2,中断服务程序包括:

[0050] S31:判断预设信号管脚是否接收到读写命令,若是,则进入下一步,若否,则结束中断服务程序;

[0051] 具体来说,采用10ns的CPU中断,产生中断服务程序,判断预设信号管脚是否接收到读写命令,若没有则直接结束中断服务程序。

[0052] S33:根据读写命令执行相应的命令处理程序;

[0053] 具体来说,如果预设信号管脚接收到的是读命令,则执行读命令处理程序,以便于在后续程序中对虚拟存储空间进行读取数据的操作;如果预设信号管脚接收到的是写命令,则执行写命令处理程序,以便于在后续程序中对虚拟存储空间进行写入数据的操作。

[0054] S35:根据命令处理程序的处理结果执行相应的数据处理程序;

[0055] 具体来说,如果命令处理程序是执行读命令处理程序,则根据读命令处理程序的处理结果执行读取数据处理程序;如果命令处理程序是执行写命令处理程序,则根据写命

令处理程序的处理结果执行写入数据处理程序。

[0056] S37:执行数据处理程序的处理结果,并结束中断服务程序。

[0057] 具体来说,如果数据处理程序是执行读取数据处理程序,则执行读取虚拟存储空间中数据的读取操作,并结束中断服务程序;如果数据处理程序是执行写入数据处理程序,则执行将数据写入虚拟存储空间中的写入操作,并结束中断服务程序。

[0058] 本申请实施例的实施原理:将网卡、显卡或PCIE卡等外部设备的I2C或SPI总线接在CPU处理器的这些预设信号管脚上,外部设备通过对应的协议进行正常的读写操作,CPU处理器在这些预设信号管脚和虚拟存储空间上模拟成对应协议,因此外部设备的读写操作能够在虚拟存储空间中正常完成。

[0059] 本申请实施例可以降低系统的硬件成本,只需要利用CPU中空闲的GPIO接口和Flash存储空间就可以实现模拟小容量存储芯片的功能,在不需要增加额外硬件成本(存储芯片)的情况下,实现小容量存储芯片的功能,通过节约的存储芯片成本能产生可观的利润,并形成产品的成本优势,从而加强产品的竞争力;并且可以简化线路布局、优化信号质量,因为减少了小容量存储芯片硬件的布局空间,使得线路布局总体更加简洁,并且提高了整体的信号质量;同时,只需要软件按照I2C或SPI等相应协议编写对不同存储芯片的支持,便能实现和物理存储芯片完全相同的功能。只需要按照I2C或SPI协议编写对不同存储芯片的支持,便能实现和物理存储芯片完全相同的功能,对各种品牌的I2C或SPI的存储芯片形成库文件后能快速移植到各种硬件平台上。

[0060] 在本申请另一实施例中,参照图3,与上述实施例不同之处在于,当所述预设信号管脚接收到读写命令时,还包括步骤S32:执行存储芯片类型识别处理程序;

[0061] 具体来说,当所述预设信号管脚接收到读写命令时,执行存储芯片类型识别处理程序,在执行命令处理程序 and 数据处理程序之前,首先识别外部设备所需的存储芯片的类型,并根据该存储芯片的类型执行相应的处理程序,从而能够模拟出更符合外部设备的虚拟存储空间。

[0062] 本实施例还提供一种模拟存储芯片的系统,参照图4,该系统包括:

[0063] 配置单元1,用于对预设信号管脚进行配置;

[0064] 划分单元2,用于在物理存储中划分出一块区域作为虚拟存储空间;以及

[0065] 生成单元3,用于生成通过预设信号管脚操作虚拟存储空间的中断服务程序。

[0066] 其中,生成单元3包括:

[0067] 判断模块31,用于判断所述预设信号管脚是否接收到读写命令,若是,则进入下一步,若否,则结束所述中断服务程序;

[0068] 命令处理模块32,用于根据所述读写命令执行相应的命令处理程序;

[0069] 数据处理模块33,用于根据所述命令处理程序的处理结果执行相应的数据处理程序;以及

[0070] 执行模块34,用于执行所述数据处理程序的处理结果,并结束所述中断服务程序。

[0071] 由于CPU芯片本身有大量的闲置GPIO接口和大容量的Flash存储空间,并且CPU处理器的处理性能高,工作时钟快(>500MHz)。因此完全可以使用CPU处理器的中断服务程序,通过对GPIO接口模拟产生I2C/SPI协议,将数据存储在大容量Flash存储空间中的空闲区域。将网卡、显卡或PCIE卡等外部设备的I2C或SPI总线接在这些预设信号管脚上,外部设备

通过对应的协议读写,CPU处理器模拟成对应协议,因此外部设备的存储读写能够正常完成。

[0072] 本申请实施例还公开一种计算机设备。

[0073] 具体来说,该计算机设备包括存储器和处理器,存储器上存储有能够被处理器加载并执行上述任一种模拟存储芯片的方法的计算机程序。

[0074] 本申请实施例还公开一种计算机可读存储介质。

[0075] 具体来说,该计算机可读存储介质,其存储有能够被处理器加载并执行上述任一种模拟存储芯片的方法的计算机程序,该计算机可读存储介质例如包括:U盘、移动硬盘、只读存储器(Read-OnlyMemory,ROM)、随机存取存储器(RandomAccessMemory,RAM)、磁碟或者光盘等各种可以存储程序代码的介质。

[0076] 以上均为本申请的较佳实施例,并非依此限制本申请的保护范围,本说明书(包括摘要和附图)中公开的任一特征,除非特别叙述,均可被其他等效或者具有类似目的的替代特征加以替换。即,除非特别叙述,每个特征只是一系列等效或类似特征中的一个例子而已。

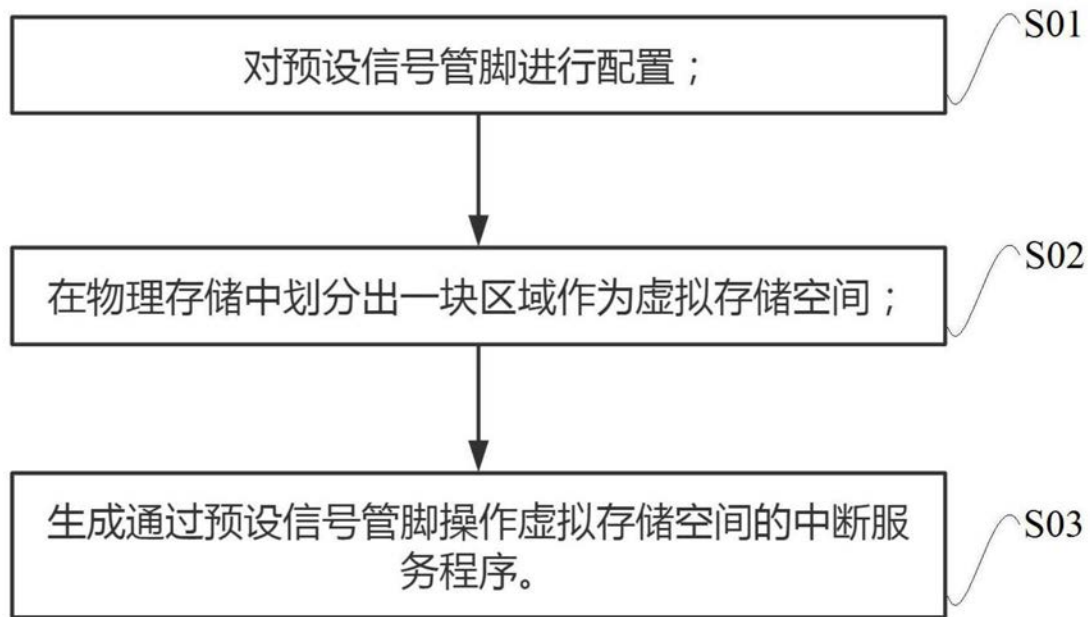


图1

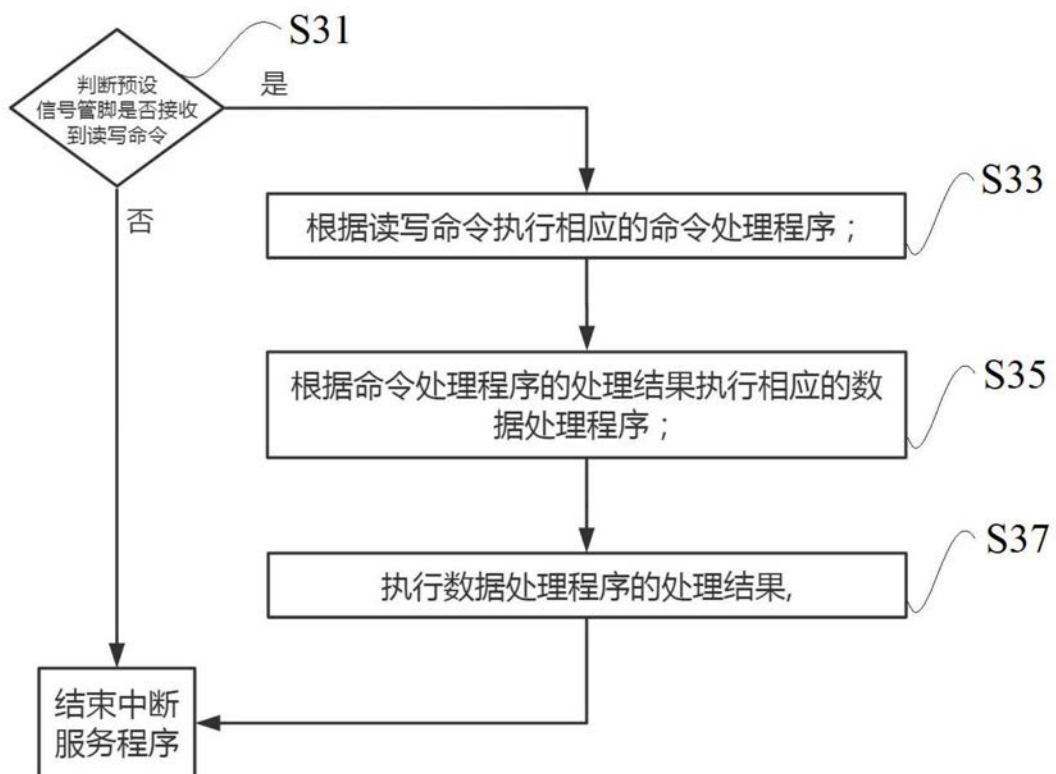


图2

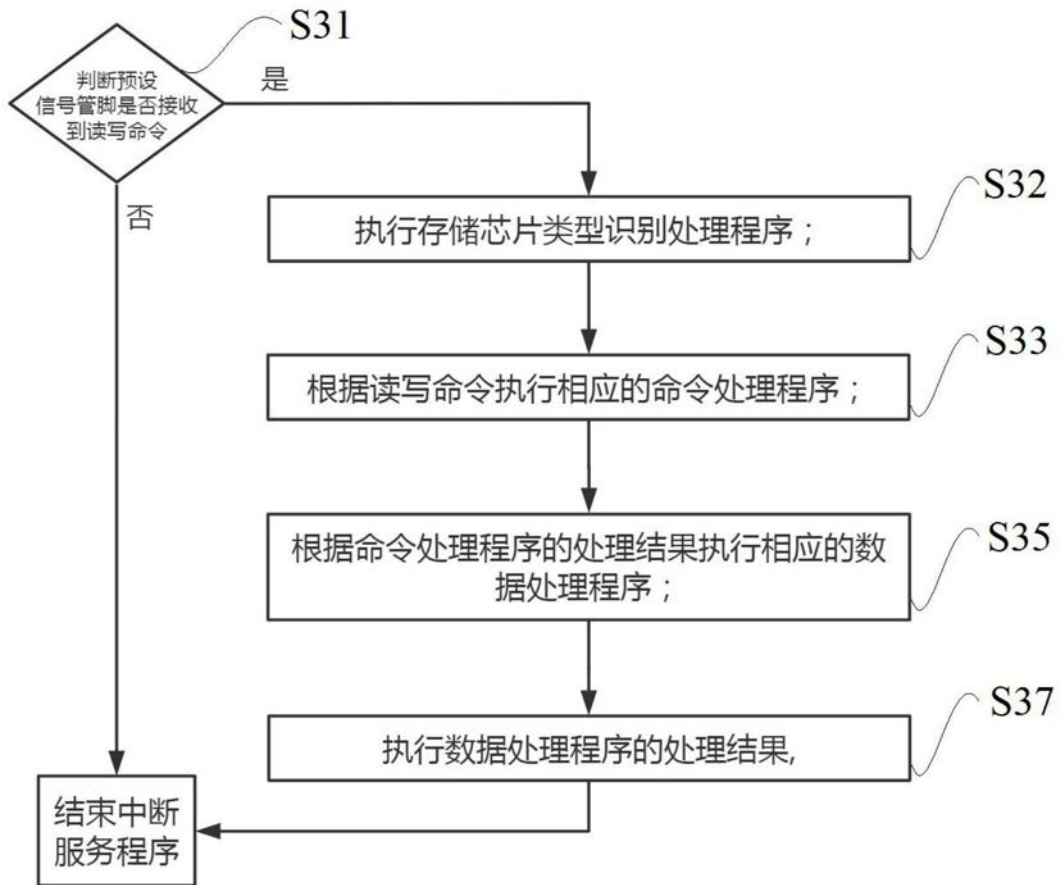


图3

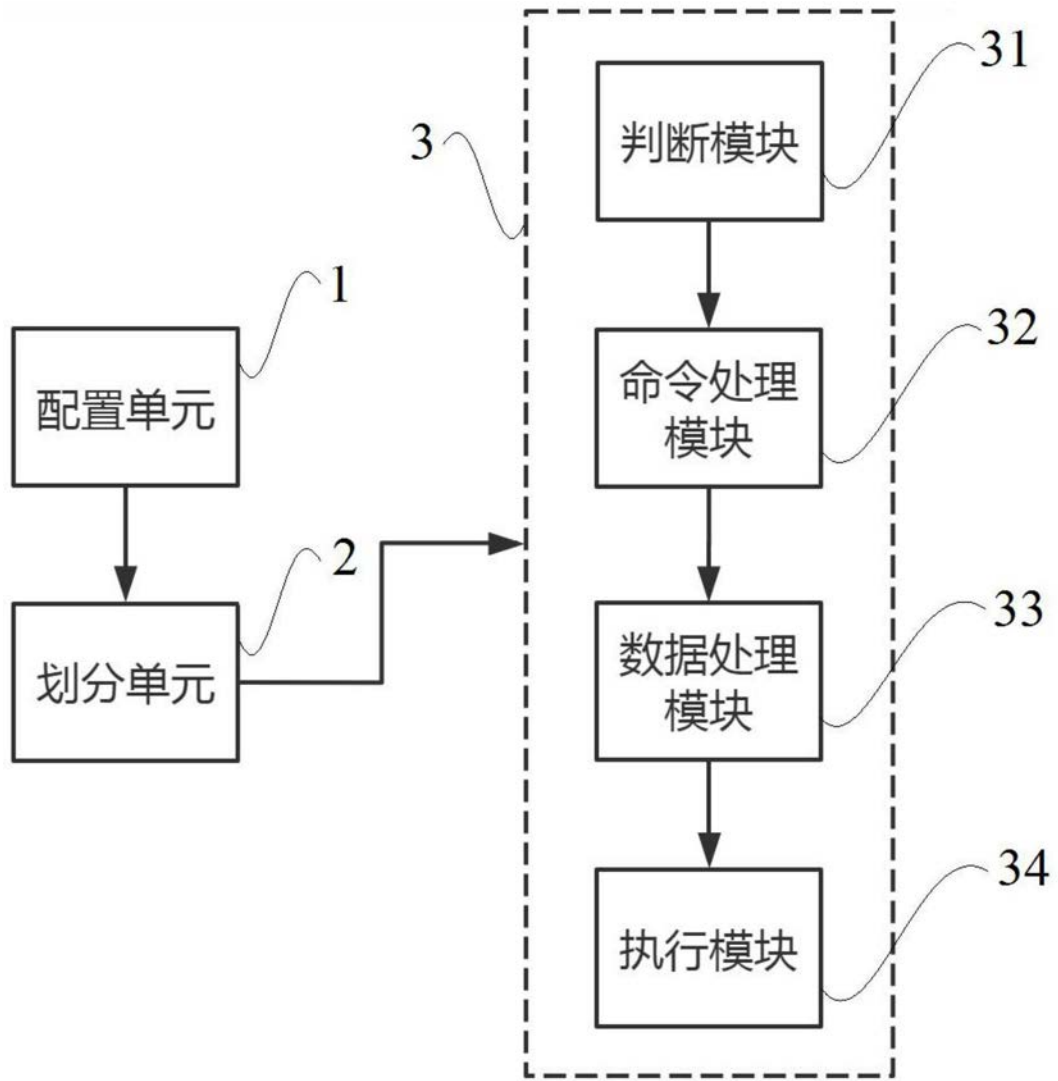


图4