

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5952575号  
(P5952575)

(45) 発行日 平成28年7月13日 (2016. 7. 13)

(24) 登録日 平成28年6月17日 (2016. 6. 17)

(51) Int. Cl.

H02M 3/07 (2006.01)

F I

H02M 3/07

請求項の数 8 (全 19 頁)

(21) 出願番号 特願2012-24333 (P2012-24333)  
 (22) 出願日 平成24年2月7日 (2012. 2. 7)  
 (65) 公開番号 特開2013-162688 (P2013-162688A)  
 (43) 公開日 平成25年8月19日 (2013. 8. 19)  
 審査請求日 平成27年1月29日 (2015. 1. 29)

(73) 特許権者 303046277  
 旭化成エレクトロニクス株式会社  
 東京都千代田区神田神保町一丁目105番  
 地  
 (74) 代理人 100066980  
 弁理士 森 哲也  
 (74) 代理人 100109380  
 弁理士 小西 恵  
 (74) 代理人 100103850  
 弁理士 田中 秀▲てつ▼  
 (72) 発明者 稲田 憲哉  
 宮崎県宮崎市橘通東5丁目3番10号 A  
 KMテクノロジー株式会社内

審査官 ▲桑▼原 恭雄

最終頁に続く

(54) 【発明の名称】 チャージポンプ回路

(57) 【特許請求の範囲】

【請求項 1】

キャパシタを充放電して電圧を昇降圧するチャージポンプ回路において、

相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、

前段の相補チャージポンプ回路の出力クロックを、次段の相補チャージポンプ回路の入力クロックとなるよう接続し、連結された複数の前記相補チャージポンプ回路の動作クロックが重複しないように動作することを特徴とするチャージポンプ回路。

【請求項 2】

前記連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作することで、1つの相補チャージポンプ回路がその入力電圧をそのフライングキャパシタに電化充電する期間は、他の相補チャージポンプ回路がそのフライングキャパシタの電化放電期間となり出力電圧を連続して生成することを特徴とする請求項1に記載のチャージポンプ回路。

【請求項 3】

前記連結された複数の相補チャージポンプ回路の最後段の前記相補チャージポンプ回路の出力クロックを、最前段の相補チャージポンプ回路の入力クロックとなるよう接続し、リング発振器を構成することを特徴とする請求項1又は2に記載のチャージポンプ回路。

【請求項 4】

10

20

前記相補チャージポンプ回路は、第 1 のチャージポンプと第 2 のチャージポンプで構成され、前記第 1 のチャージポンプと前記第 2 のチャージポンプが相補動作することで、前記第 1 のチャージポンプと前記第 2 のチャージポンプが交互に各出力電圧を生成することを特徴とする請求項 1 乃至 3 のいずれかに記載のチャージポンプ回路。

【請求項 5】

前記第 1 のチャージポンプを構成する各スイッチと前記第 2 のチャージポンプを構成する各スイッチの制御を互いに相補制御することを特徴とする請求項 4 に記載のチャージポンプ回路。

【請求項 6】

前記相補チャージポンプ回路は、

入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第 1 のキャパシタと、該第 1 のキャパシタの他端に各入力端子が接続される第 1 及び第 2 のスイッチとを有し、前記第 2 のスイッチの出力端子から出力電圧を出力する第 1 のチャージポンプと、

前記クロック信号の反転信号が一端に入力される第 2 のキャパシタと、該第 2 のキャパシタの他端に接続される第 3 及び第 4 のスイッチとを有し、前記第 4 のスイッチの出力端子から出力電圧を出力する第 2 のチャージポンプとを備え、

前記第 1 のキャパシタの他端の電圧に従い前記第 3 及び第 4 のスイッチがオンオフ制御され、前記第 2 のキャパシタの他端の電圧に従い前記第 1 及び第 2 のスイッチがオンオフ制御することで、前記第 1 のチャージポンプと前記第 2 のチャージポンプが交互に各出力電圧を出力することを特徴とする請求項 1 乃至 3 のいずれかに記載のチャージポンプ回路。

【請求項 7】

前記相補チャージポンプ回路は、

入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第 1 のキャパシタと、該第 1 のキャパシタの他端に各入力端子が接続される第 1 及び第 2 のスイッチとを有し、前記第 2 のスイッチの出力端子から出力電圧を出力する第 1 のチャージポンプとを備え、

前記第 1 及び第 2 のスイッチがオンオフ制御することで、前記第 1 のチャージポンプが出力電圧を出力することを特徴とする請求項 1 乃至 3 のいずれかに記載のチャージポンプ回路。

【請求項 8】

キャパシタを充放電して電圧を昇降圧するチャージポンプ回路において、

相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、

前記相補チャージポンプ回路は、

入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第 1 のキャパシタと、該第 1 のキャパシタの他端に各入力端子が接続される第 1 及び第 2 のスイッチとを有し、前記第 2 のスイッチの出力端子から出力電圧を出力する第 1 のチャージポンプと、

前記クロック信号の反転信号が一端に入力される第 2 のキャパシタと、該第 2 のキャパシタの他端に接続される第 3 及び第 4 のスイッチとを有し、前記第 4 のスイッチの出力端子から出力電圧を出力する第 2 のチャージポンプとを備え、

前記第 1 のキャパシタの他端の電圧に従い前記第 3 及び第 4 のスイッチがオンオフ制御され、前記第 2 のキャパシタの他端の電圧に従い前記第 1 及び第 2 のスイッチがオンオフ制御することで、前記第 1 のチャージポンプと前記第 2 のチャージポンプが交互に各出力電圧を出力することを特徴とするチャージポンプ回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、チャージポンプ回路に関し、より詳細には、キャパシタを充放電して電圧を

10

20

30

40

50

昇降圧するチャージポンプ回路に関する。

【背景技術】

【0002】

近年、LSIデバイスに供給される電源電圧 $V_{DD}$ ・グラウンド $V_{SS}$ を元にそれをチャージポンプ回路にて負昇圧し、電源電圧 $V_{DD}$ の電圧の極性を反転した電圧（負電圧）を基準電圧とすることで、LSIデバイス内部における電源電圧範囲を拡大させることがある。

図1(a)、(b)は、従来のチャージポンプ回路を説明するための回路構成図で、従来の負電圧を供給するための回路としては、図1(a)、(b)に示すような電圧反転回路が提案されている（例えば、特許文献1参照）。チャージポンプ（Charge pump）とは、コンデンサとスイッチを組み合わせることによって電圧を上昇させるための電子回路である。

10

【0003】

上述した特許文献1に記載されている単一構成のチャージポンプ回路は、入力電圧 $+V_{ref}$ の電圧の極性を反転した電圧を出力するチャージポンプ回路である。図1(a)、(b)に示したチャージポンプ回路は、2つのキャパシタ $C1$ 、 $C2$ 及びMOSFETスイッチ $S1 \sim S4$ から構成されている。入力端子INに $+V_{ref}$ を印加した状態で、スイッチ $S1$ 、 $S2$ をオンし、キャパシタ $C1$ に基準電圧 $V_{ref}$ を充電し、その後に、スイッチ $S3$ 、 $S4$ をオンし、キャパシタ $C1$ の基準電圧 $V_{ref}$ は放電され、キャパシタ $C2$ に反転した電圧を充電する。この動作を繰り返すことにより、出力電圧として $-V_{ref}$ を負荷に供給することができる。

20

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2001-258241号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した従来のチャージポンプ回路は、充電と放電との切替えを一定の周期で行うと、その周期で充電及び放電の電流が瞬間的に流れ、切替えの周期（周波数）で大きな電磁ノイズが発生するという問題がある。チャージポンプ回路から所定の周波数で大きな電磁ノイズが発生すると、同じ周波数あるいはその高調波帯を利用する電子機器に悪影響を与えるEMI（Electromagnetic Interference：電磁干渉）が問題となる。そのため、電磁ノイズを抑制可能なチャージポンプ回路が必要である。しかしながら、上述した特許文献1には、充放電に起因する電磁ノイズを抑制することについては何ら念頭に置いていない。また、上述した特許文献1のチャージポンプ回路は、各スイッチを制御するためのスイッチ制御回路とクロック生成回路が別途必要となる。

30

【0006】

本発明は、このような問題に鑑みてなされたもので、その目的とするところは、キャパシタの充放電に伴って発生する電磁ノイズを抑制可能とし、かつスイッチ制御回路とクロック生成回路が不要なチャージポンプ回路を提供することにある。

40

【課題を解決するための手段】

【0007】

本発明は、このような目的を達成するためになされたもので、請求項1に記載の発明は、キャパシタを充放電して電圧を昇降圧するチャージポンプ回路において、相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、前段の相補チャージポンプ回路の出力クロックを、次段の相補チャージポンプ回路の入力クロックとなるよう接続し、連結された複数の前記相補チャージポンプ回路の

50

動作クロックが重複しないように動作することを特徴とするチャージポンプ回路。(図5及び図9に対応)

【0008】

また、請求項2に記載の発明は、請求項1に記載の発明において、前記連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作することで、1つの相補チャージポンプ回路がその入力電圧をそのフライングキャパシタに電化充電する期間は、他の相補チャージポンプ回路がそのフライングキャパシタの電化放電期間となり出力電圧を連続して生成すること

を特徴とする。

【0009】

また、請求項3に記載の発明は、請求項1又は2に記載の発明において、前記連結された複数の相補チャージポンプ回路の最後段の前記相補チャージポンプ回路の出力クロックを、最前段の相補チャージポンプ回路の入力クロックとなるよう接続し、リング発振器を構成すること

を特徴とする。

また、請求項4に記載の発明は、請求項1乃至3のいずれかに記載の発明において、前記相補チャージポンプ回路は、第1のチャージポンプと第2のチャージポンプで構成され、前記第1のチャージポンプと前記第2のチャージポンプが相補動作することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を生成すること

を特徴とする。

【0010】

また、請求項5に記載の発明は、請求項4に記載の発明において、前記第1のチャージポンプを構成する各スイッチと前記第2のチャージポンプを構成する各スイッチの制御を互いに相補制御すること

を特徴とする。

また、請求項6に記載の発明は、請求項1乃至3のいずれかに記載の発明において、前記相補チャージポンプ回路は、入力電圧(VDD)と基準電圧(VSS)と間で遷移するクロック信号(CK011)が一端に入力される第1のキャパシタ(C111)と、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチ(SW131, SW141)とを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプと、前記クロック信号の反転信号(CK021)が一端に入力される第2のキャパシタ(C211)と、該第2のキャパシタの他端に接続される第3及び第4のスイッチ(SW231, SW241)とを有し、前記第4のスイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、前記第1のキャパシタの他端の電圧に従い前記第3及び第4のスイッチがオンオフ制御され、前記第2のキャパシタの他端の電圧に従い前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を出力すること

を特徴とする。(図2乃至図3に対応)

【0011】

また、請求項7に記載の発明は、請求項1乃至3のいずれかに記載の発明において、前記相補チャージポンプ回路は、入力電圧(VDD)と基準電圧(VSS)と間で遷移するクロック信号(CK011)が一端に入力される第1のキャパシタ(C111)と、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチ(SW131, SW141)とを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプとを備え、前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプが出力電圧を出力すること

を特徴とする。(図7及び図8に対応)

また、請求項8に記載の発明は、キャパシタを充放電して電圧を昇降するチャージポンプ回路において、相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、前記相補チャージポンプ回路は、入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第1のキャパシタと、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチとを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプと、前記クロック信

10

20

30

40

50

号の反転信号が一端に入力される第2のキャパシタと、該第2のキャパシタの他端に接続される第3及び第4のスイッチとを有し、前記第4のスイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、前記第1のキャパシタの他端の電圧に従い前記第3及び第4のスイッチがオンオフ制御され、前記第2のキャパシタの他端の電圧に従い前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を出力することを特徴とする。

【発明の効果】

【0012】

本発明によれば、複数の相補チャージポンプ回路を設置接続することで、キャパシタの充放電に伴って発生する電磁ノイズを分散させ、また、複数の相補チャージポンプ回路のクロック接続系を自己発振させることで、動作クロックを自己生成する。このため、チャージポンプ回路の電磁ノイズを抑制でき、かつスイッチ制御回路とクロック生成回路が不要となる。したがって、キャパシタの充放電に伴って発生する電磁ノイズを抑制可能とし、かつスイッチ制御回路とクロック生成回路が不要なチャージポンプ回路が実現できる。

10

【図面の簡単な説明】

【0013】

【図1】(a)、(b)は、従来のチャージポンプ回路を説明するための回路構成図である。

【図2】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1を説明するための回路構成図である。

20

【図3】(a)乃至(f)は、図2に示した相補チャージポンプ回路の動作タイミング・チャートを示す図である。

【図4】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。

【図5】本発明に係るチャージポンプ回路の実施例1を説明するための回路ブロック図である。

【図6】(a)、(b)は、図5に示したチャージポンプ回路の動作タイミング・チャートを示す図である。

【図7】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態2を説明するための回路構成図である。

30

【図8】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。

【図9】本発明に係るチャージポンプ回路の実施例2を説明するための回路ブロック図である。

【図10】(a)、(b)は、図9に示したチャージポンプ回路の動作タイミング・チャートを示す図である。

【発明を実施するための形態】

【0014】

以下、図面を参照して本発明の各実施形態について説明する。

40

<実施形態1>

図2は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1を説明するための回路構成図である。図中符号20は相補チャージポンプ回路を示している。

【0015】

まず、本発明の相補チャージポンプ回路が、Nウェル(N-well)を備えたP型基板上に構成されるものとして説明する。なお、ここでは、素子遅延はないものとして動作を説明する。

図2に示した相補チャージポンプ回路は、スイッチSW111~SW141とフライングキャパシタC111で構成される第1のチャージポンプと、スイッチSW211~SW

50

241とフライングキャパシタC211で構成される第2のチャージポンプとを有する。以下では、フライングキャパシタC111の電極のうち、SW111側を第1電極、SW131側を第2電極という。フライングキャパシタC211の電極のうち、SW211側を第1電極、SW231側を第2電極という。

【0016】

第1のチャージポンプのSW111、SW131は、PMOSトランジスタであり、SW121、SW141は、NMOSトランジスタとなる。SW111は、フライングキャパシタC111の第1電極と入力端子VIN111との間に接続される。SW121は、フライングキャパシタC111の第1電極と接地端子との間に接続される。SW131は、フライングキャパシタC111の第2電極と接地端子との間に接続される。SW141は、フライングキャパシタC111の第2電極と出力端子VOUT111との間に接続される。SW141のバックゲート端子は、SW141がラッチアップするのを防止するためにVOUT111に接続される。SW111、SW121のゲート端子は、入力クロック端子CKI111に接続される。SW131、SW141のゲート端子は、第2のチャージポンプのフライングキャパシタC211の第2電極に接続される。SW111とSW121で構成されるインバータ出力は、出力クロック端子CKO111となる。

【0017】

第2のチャージポンプのSW211、SW231は、PMOSトランジスタであり、SW221、SW241は、NMOSトランジスタとなる。SW211は、フライングキャパシタC211の第1電極と入力端子VIN211との間に接続される。SW221は、フライングキャパシタC211の第1電極と接地端子との間に接続される。SW231は、フライングキャパシタC211の第2電極と接地端子との間に接続される。SW241は、フライングキャパシタC211の第2電極と出力端子VOUT211との間に接続される。SW241のバックゲート端子は、SW241がラッチアップするのを防止するためにVOUT211に接続される。SW211、SW221のゲート端子は、CKO111に接続される。SW231、SW241のゲート端子は、第1のチャージポンプのフライングキャパシタC111の第2電極に接続される。SW211とSW221で構成されるインバータ出力は、出力クロック端子CKO211となる。第1のチャージポンプの入力端子VIN111と第2のチャージポンプの出力端子VIN211は、VIN端子に共通接続される。第1のチャージポンプの出力端子VOUT111と第2のチャージポンプの出力端子VOUT211は、VOUT端子に共通接続され、VOUT端子には安定化キャパシタCoutが接地接続されている。

【0018】

図3(a)乃至(f)は、図2に示した相補チャージポンプ回路の動作タイミング・チャートを示す図である。ただし、クロック入力前の初期状態では、各フライングキャパシタの充電電圧は0Vとする。入力端子VINは電源電圧VDDを印加した状態とする。

クロックCKI111にVDDを入力開始直後、区間[1]において、ノードCKO111はVSS、ノードCKO211はVDD、ノードVCK111はVSS、ノードVCK211はVDDとなる。このときSW231はオンし、フライングキャパシタC211を充電する。C211の充電によりノードVCK211の電圧レベルがVDDから徐々に下降し、この下降分をV1とする。このときSW131はオフする。また、このとき、SW141はオンし、VCK111の電圧VSSがVOUT111に出力されVOUT端子のキャパシタCoutに充電される。このとき、SW241はオフする。

【0019】

次の区間[2]において、クロックCKI111がVSSのとき、CKO111はVDD、CKO211はVSSとなり、このときVCK211はC211の充電電圧V211よりVSS-V1となり、SW131がオンしてフライングキャパシタC111を充電する。C111の充電によりVCK111の電位がVDDから徐々に下降し、この下降分をV2とする。このときSW231はオフする。また、このとき、SW241はオンし、VCK211の電圧VSS-V1がVOUT211に出力されVOUT端子のキャパシタC

10

20

30

40

50

outに充電される。このとき、SW141はオフする。

【0020】

次の区間[3]において、クロックCKI111がVDDのとき、VCK111はC111の充電電圧V2よりVSS-V2となり、SW231がオンしてC211を充電する。このとき、SW141はオンし、VCK111の電圧VSS-V2がVOUT111に出力されVOUT端子のキャパシタCoutに充電される。

以下CKI111が位相反転するごとに同様の動作を繰り返すことで、C111とC211の充電電圧は上昇し、最終的にVDDとなることで、VOUT111とVOUT211は交互に-VDDが出力され、VOUT端子は安定的に-VDDとなりキャパシタCoutに充電される。

10

【0021】

上述したように、本発明の相補チャージポンプ回路は、第1のチャージポンプと第2のチャージポンプで構成され、第1のチャージポンプと第2のチャージポンプが相補動作することで、第1のチャージポンプと第2のチャージポンプが交互に出力電圧を生成することを特徴とするチャージポンプ回路である。

また、第1のチャージポンプを構成する各スイッチと第2のチャージポンプを構成する各スイッチの制御を、互いに相補制御することで、外部スイッチ制御回路を不要とすることを特徴とするチャージポンプ回路である。

【0022】

図4は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。図中符号40は相補チャージポンプ回路を示している。

20

図2に示した負電圧を出力生成する相補チャージポンプ回路に対して、図4に示すように、第1のチャージポンプのSW141をPMOSトランジスタ、SW131をNMOSトランジスタとし、第2のチャージポンプのSW241をPMOSトランジスタ、SW131をNMOSトランジスタとすることで、入力端子VINに入力電圧VDDを印加したとき、出力電圧に $2 \times VDD$ の昇電圧を出力生成する構成としてもよい。

【0023】

つまり、本発明に係る相補チャージポンプ回路は、入力電圧VDDと基準電圧VSSと間で遷移するクロック信号CKO111が一端に輸入される第1のキャパシタC111と、この第1キャパシタの他端に各入力端子が接続される第1及び第2のスイッチSW131、SW141とを有し、第2スイッチの出力端子から出力電圧を出力する第1のチャージポンプと、クロック信号の反転信号CKO211が一端に輸入される第2のキャパシタC211と、この第2キャパシタの他端に接続される第3及び第4のスイッチSW231、SW241とを有し、第4スイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、第1キャパシタの他端の電圧に従い第3及び第4のスイッチがオンオフ制御され、第2キャパシタの他端の電圧に従い第1及び第2のスイッチがオンオフ制御することで、第1のチャージポンプと第2のチャージポンプが交互に各出力電圧を出力する。

30

【実施例1】

40

【0024】

図5は、本発明に係るチャージポンプ回路の実施例1を説明するための回路ブロック図で、図2又は図4に示した相補チャージポンプ回路をN個設けたチャージポンプ回路を示している。図中符号101乃至10Nは相補チャージポンプ回路、111乃至11N及び211乃至21Nはチャージポンプを示している。

本発明に係る相補チャージポンプ回路を複数個設置し、この相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成する。

【0025】

また、前段の相補チャージポンプ回路の出力クロックを、次段の相補チャージポンプ回

50

路の入力クロックとなるよう接続し、連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作する。

また、連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作することで、１つの相補チャージポンプ回路がその入力電圧をそのフライングキャパシタに電化充電する期間は、他の相補チャージポンプ回路がそのフライングキャパシタの電化放電期間となり出力電圧を連続して生成する。

【００２６】

また、連結された複数の相補チャージポンプ回路の最後段の相補チャージポンプ回路の出力クロックを、最前段の相補チャージポンプ回路の入力クロックとなるよう接続し、リング発振器を構成する。

10

また、相補チャージポンプ回路は、第１のチャージポンプと第２のチャージポンプで構成され、第１のチャージポンプと第２のチャージポンプが相補動作することで、第１のチャージポンプと第２のチャージポンプが交互に各出力電圧を生成する。

【００２７】

また、第１のチャージポンプを構成する各スイッチと第２のチャージポンプを構成する各スイッチの制御を互いに相補制御する。

図５に示したチャージポンプ回路は、相補チャージポンプ回路００１～００Ｎで構成されている。相補チャージポンプ回路００Ｎは、スイッチＳＷ１１Ｎ～ＳＷ１４ＮとフライングキャパシタＣ１１Ｎで構成されるチャージポンプ１１Ｎと、スイッチＳＷ２１Ｎ～ＳＷ２４ＮとフライングキャパシタＣ２１Ｎで構成されるチャージポンプ２１Ｎを備え、これにより、本実施例１は、 $N \times 2$ 個の相補チャージポンプで構成されている。

20

【００２８】

入力端子ＶＩＮは、相補チャージポンプ回路００ＮのＶＩＮ１１ＮとＶＩＮ２１Ｎに共通接続される。出力端子ＶＯＵＴは、相補チャージポンプ回路００ＮのＶＯＵＴ１１ＮとＶＯＵＴ２１Ｎに共通接続される。出力端子ＶＯＵＴには安定化キャパシタＣｏｕｔが接地接続される。

相補チャージポンプ回路００１のクロック入力端ＣＫＩ１１１には、相補チャージポンプ回路００Ｎの出力クロックＣＫＯ１１Ｎが接続される。相補チャージポンプ回路００Ｎのクロック入力端ＣＫＩ００Ｎには、相補チャージポンプ回路００（ $N - 1$ ）の出力クロックＣＫＯ１１（ $N - 1$ ）が接続される。

30

【００２９】

これにより、図２又は図４で示す相補チャージポンプ００１のチャージポンプ１１１におけるＳＷ１１１とＳＷ１２１で構成されるインバータから出力されるクロックＣＫＯ１１１が、本実施例１では、クロックＣＫＯ１１１～クロックＣＫＯ１１Ｎは奇数の位相反転するクロック系により、リング発振器を構成する。

相補チャージポンプ回路００Ｎのチャージポンプ１１ＮにおけるスイッチＳＷ１１Ｎ～ＳＷ１４Ｎは、図１に示した従来の単一構成のチャージポンプ回路のスイッチＳ１～Ｓ４に対して各々 $1 / (N \times 2)$ 倍のサイズとし、フライングキャパシタＣ１１Ｎは、図１に示した単一構成のチャージポンプ回路のキャパシタＣ１に対して各々 $1 / (N \times 2)$ 倍のサイズとする。同様に相補チャージポンプ回路００Ｎのチャージポンプ２１ＮにおけるスイッチＳＷ２１Ｎ～ＳＷ２４Ｎは、図１に示した単一構成のチャージポンプ回路のスイッチＳ１～Ｓ４に対して各々 $1 / (N \times 2)$ 倍のサイズとし、フライングキャパシタＣ２１Ｎは、図１に示した単一構成のチャージポンプ回路のキャパシタＣ１に対して各々 $1 / (N \times 2)$ 倍のサイズとする。

40

【００３０】

図６（ａ），（ｂ）は、図５に示したチャージポンプ回路の動作タイミング・チャートを示す図である。相補チャージポンプ回路００（ $N - 1$ ）の出力クロックＣＫＯ１１（ $N - 1$ ）と相補チャージポンプ回路００Ｎの出力クロックＣＫＯ１１Ｎには時間 $t_1$ の素子遅延があるものとする。

区間〔 $a_1$ 〕において、相補チャージポンプ回路００Ｎの出力クロックＣＫＯ１１Ｎが

50

VDDのとき、位相反転した時間 $t_1$ 遅延する相補チャージポンプ回路00NのクロックCKO21Nと相補チャージポンプ回路001のクロックCKO111がVSSとなり、チャージポンプ21NのフライングキャパシタC211は放電されVOUTのキャパシタCoutに-VDDを充電開始、及びチャージポンプ111のフライングキャパシタC111は放電されVOUTのキャパシタCoutに-VDDを充電開始する。このときタイミングa1Tでチャージポンプ21Nとチャージポンプ111の電磁ノイズが発生する。

【0031】

区間[b2]において、クロックCKO111に対し、位相反転した時間 $t_1$ 遅延する相補チャージポンプ回路001のクロックCKO211と相補チャージポンプ回路002のクロックCKO112がVDDとなり、チャージポンプ211のフライングキャパシタC211にVDDを充電開始、及びチャージポンプ112のフライングキャパシタC112にVDDを充電開始する。このとき、タイミングb2Tでチャージポンプ211とチャージポンプ112の電磁ノイズが発生する。

10

【0032】

区間[a3]において、クロックCKO112に対し、位相反転した時間 $t_1$ 遅延する相補チャージポンプ回路002のクロックCKO212と相補チャージポンプ回路003のクロック113がVSSとなり、チャージポンプ212のフライングキャパシタC212は放電されVOUTのキャパシタCoutに-VDDを充電開始、及びチャージポンプ113のフライングキャパシタC113は放電されVOUTのキャパシタCoutに-VDDを充電開始する。このとき、タイミングa3Tでチャージポンプ212とチャージポンプ113の電磁ノイズが発生する。

20

【0033】

区間[aN]において、相補チャージポンプ回路00(N-1)の出力クロックCKO11(N-1)がVDDのとき、位相反転した時間 $t_1$ 遅延する相補チャージポンプ回路00(N-1)のクロックCKO21(N-1)と相補チャージポンプ回路00NのクロックCKO11NがVSSとなり、チャージポンプ21(N-1)のフライングキャパシタC21(N-1)は放電されVOUTのキャパシタCoutに-VDDを充電開始、及びチャージポンプ11NのフライングキャパシタC11Nは放電されVOUTのキャパシタCoutに-VDDを充電開始する。このとき、タイミングaN Tでチャージポンプ21(N-1)とチャージポンプ11Nの電磁ノイズが発生する。

30

【0034】

区間[b1]において、クロックCKO11Nに対し、位相反転した時間 $t_1$ 遅延する相補チャージポンプ回路00NのクロックCKO21Nと相補チャージポンプ回路001のクロックCKO111がVDDとなり、チャージポンプ21NのフライングキャパシタC21NにVDDを充電開始、及びチャージポンプ111のフライングキャパシタC111にVDDを充電開始する。このときタイミングb1Tでチャージポンプ21Nとチャージポンプ111の電磁ノイズが発生する。

【0035】

区間[a2]において、クロックCKO111に対し、位相反転した時間 $t_1$ 遅延する相補チャージポンプ回路001のクロックCKO211と相補チャージポンプ回路002のクロックCKO112がVSSとなり、チャージポンプ211のフライングキャパシタC211は放電されVOUTのキャパシタCoutに-VDDを充電開始、及びチャージポンプ112のフライングキャパシタC112は放電されVOUTのキャパシタCoutに-VDDを充電開始する。このとき、タイミングa2Tでチャージポンプ211とチャージポンプ112の電磁ノイズが発生する。

40

【0036】

区間[b3]において、クロックCKO112に対し、位相反転した時間 $t_1$ 遅延する相補チャージポンプ回路002のクロックCKO212と相補チャージポンプ回路003のクロック113がVDDとなり、チャージポンプ212のフライングキャパシタC212にVDDを充電開始、及びチャージポンプ113のフライングキャパシタC113にV

50

DDを充電開始する。このとき、タイミングb3Tでチャージポンプ212とチャージポンプ113の電磁ノイズが発生する。

【0037】

区間[bN]において、相補チャージポンプ回路00(N-1)の出力クロックCKO11(N-1)がVSSのとき、位相反転した時間t1遅延する相補チャージポンプ回路00(N-1)のクロックCKO21(N-1)と相補チャージポンプ回路00NのクロックCKO11NがVDDとなり、チャージポンプ21(N-1)のフライングキャパシタC21(N-1)にVDDを充電開始、及びチャージポンプ11NのフライングキャパシタC11NにVDDを充電開始する。このとき、タイミングbNTでチャージポンプ21(N-1)とチャージポンプ11Nの電磁ノイズが発生する。

10

【0038】

以降、上述した区間[a1]乃至区間[bN]の動作を繰り返す。

上述した動作により、区間aNでは、同位相で動作する相補チャージポンプ回路00(N-1)におけるチャージポンプ21(N-1)と相補チャージポンプ回路00Nにおけるチャージポンプ11Nは、タイミングaNTのフライングキャパシタ電化放電時、図1に示した単一構成のチャージポンプ回路の電磁ノイズの1/(2×N)倍の電磁ノイズが各々発生し、合わさることで1/N倍の電磁ノイズとなる。また、区間bNでは、同位相で動作する相補チャージポンプ回路00(N-1)におけるチャージポンプ21(N-1)と相補チャージポンプ回路00Nにおけるチャージポンプ11Nは、タイミングbNTのフライングキャパシタ電化充電時、図1に示した単一構成のチャージポンプ回路の電磁ノイズの1/(2×N)倍の電磁ノイズが各々発生し、合わさることで1/N倍の電磁ノイズとなる。

20

【0039】

また、クロックCKO111~クロックCKO11Nにて奇数の位相反転するクロック系により構成されるリング発振器により、クロックCKO111~クロックCKO11Nは各々がt1遅延するt1×N周期のクロックとなる。

また、区間aNで同位相で動作する相補チャージポンプ回路00(N-1)におけるチャージポンプ21(N-1)と相補チャージポンプ回路00Nの2個のチャージポンプがフライングキャパシタへの充電期間、それ以外の2×N-2個のチャージポンプは放電期間であり、VOUT端子のキャパシタCoutへ電化充電しているため、負荷への電圧供給能力は、図1で示す単一チャージポンプ回路の充放電周期をt1×Nとしたときと同等である。

30

【0040】

これにより、本実施例1から発生する電磁ノイズは、図1に示した単一構成のチャージポンプ回路のそれに対し、時間t1間隔で1/N倍で発生する。よって本実施例1で発生する電磁ノイズは、図1に示した単一構成のチャージポンプ回路のそれに対して、1/N倍程度に抑圧されることになる。

さらに、本実施例1は、リング発振動作によるチャージポンプクロックを自己生成することで、デバイス内部にクロック生成回路は設置不要とし、またはデバイス外部からクロック供給を不要とすることで、付随するデバイスピンや関連する制御回路も不要となる。このため、デバイス面積を小さくすることができる。

40

【0041】

なお、上述した実施例1は、一例を示したもので、この構成に限定されるものではない。つまり、相補チャージポンプ回路00Nのチャージポンプ11NにおけるスイッチSW11N~SW14NとフライングキャパシタC11N、チャージポンプ21NにおけるスイッチSW21N~SW24NとフライングキャパシタC21Nは、負荷への出力電圧の必要供給能力に応じて、それ本実施形態で示したサイズ以下としてもよく、電磁ノイズの抑制効果を高めることが可能である。

【0042】

また、相補チャージポンプ回路001~00Nにおける各クロックCKO111~CK

50

00Nのクロック間隔として時間 $t_1$ を素子遅延としているが、相補チャージポンプ回路00Nのチャージポンプ11Nにおけるスイッチ $SW_{11N} \sim SW_{14N}$ とフライングキャパシタ $C_{11N}$ 、チャージポンプ21Nにおけるスイッチ $SW_{21N} \sim SW_{24N}$ とフライングキャパシタ $C_{21N}$ のサイズを調整することで、時間 $t_1$ 以上、またはそれ以下とすることも可能である。及び、連結するチャージポンプ回路の各出力クロックの間に遅延素子を設置することで、クロック間隔を時間 $t_2$ 以上とすることも可能である。

#### 【0043】

また、本実施例1では、VOUT端子のキャパシタ $C_{out}$ は出力電圧安定化のために設置しているが、区間aNで同位相で動作する相補チャージポンプ回路00(N-1)におけるチャージポンプ21(N-1)と相補チャージポンプ回路00Nの2個のチャージポンプがフライングキャパシタへの充電期間、それ以外の $2 \times N - 2$ 個のチャージポンプは放電期間であり、VOUT端子のキャパシタ $C_{out}$ へ電化充電しているため、全期間で安定した出力電圧を得ることができるため、キャパシタ $C_{out}$ は設置しなくてもよい。

10

また、本実施例1では、相補チャージポンプ回路001のクロック入力端に、相補チャージポンプ回路00Nの出力クロック $CKO_{11N}$ を接続することでリング発振動作によるチャージポンプクロックを自己生成しているが、本接続を削除し、相補チャージポンプ回路001のクロック入力端に外部供給クロックを入力してもよい。

#### 【0044】

##### <実施形態2>

20

図7は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態2を説明するための回路構成図で、図2に示した相補チャージポンプ回路における第1チャージポンプのみで構成される相補チャージポンプ回路を示している。スイッチ $SW_{111} \sim SW_{141}$ とフライングキャパシタ $C_{111}$ で構成される。 $SW_{111}$ 、 $SW_{131}$ は、PMOSTランジスタであり、 $SW_{121}$ 、 $SW_{141}$ は、NMOSTランジスタとなる。 $SW_{111}$ は、フライングキャパシタ $C_{111}$ の第1電極と入力端子 $VIN_{111}$ との間に接続される。 $SW_{121}$ は、フライングキャパシタ $C_{111}$ の第1電極と接地端子との間に接続される。 $SW_{131}$ は、フライングキャパシタ $C_{111}$ の第2電極と接地端子との間に接続される。 $SW_{141}$ は、フライングキャパシタ $C_{111}$ の第2電極と出力端子 $VOUT_{111}$ との間に接続される。 $SW_{141}$ のバックゲート端子は、 $SW_{141}$ がラッチアップするのを防止するために $VOUT_{111}$ に接続される。 $SW_{111}$ 、 $SW_{121}$ のゲート端子は、入力クロック端子 $CKI_{001}$ に接続される。

30

#### 【0045】

また、 $SW_{111}$ と $SW_{121}$ で構成されるインバータ出力は、出力クロック端子 $CKO_{111}$ となる。 $SW_{131}$ 、 $SW_{141}$ のゲート端子は、入力クロック端子 $VCKI_{111}$ に接続される。

図8は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。図7に示した負電圧を出力生成するチャージポンプ回路に対して、図8に示すように、チャージポンプ回路の $SW_{141}$ をPMOSTランジスタ、 $SW_{131}$ をNMOSTランジスタとすることで昇電圧を出力生成する構成としてもよい。

40

#### 【0046】

本発明に係る相補チャージポンプ回路は、入力電圧VDDと基準電圧VSSと間で遷移するクロック信号 $CKO_{111}$ が一端に入力される第1のキャパシタ $C_{111}$ と、この第1キャパシタの他端に各入力端子が接続される第1及び第2のスイッチ $SW_{131}$ 、 $SW_{141}$ とを有し、第2スイッチの出力端子から出力電圧を出力する第1のチャージポンプとを備え、第1及び第2のスイッチがオンオフ制御することで、第1のチャージポンプが出力電圧を出力する。

#### 【実施例2】

#### 【0047】

50

図 9 は、本発明に係るチャージポンプ回路の実施例 2 を説明するための回路ブロック図で、図 7 又は図 8 に示した相補チャージポンプ回路を  $2 \times N + 1$  個設けたチャージポンプ回路を示している。図中符号  $11(2 \times N)$  及び  $11(2 \times N + 1)$  はチャージポンプを示している。なお、図 5 に示した構成要素と同一の機能を有する構成要素には同一の符号を付してある。

#### 【0048】

図 9 に示したチャージポンプ回路は、チャージポンプ  $001 \sim 00(2 \times N + 1)$  で構成されている。これにより、本実施例 2 は  $2 \times N + 1$  個のチャージポンプで構成されている。

入力端子  $V_{IN}$  は、チャージポンプ  $11(2 \times N + 1)$  の  $V_{IN}11(2 \times N + 1)$  にて共通接続される。出力端子  $V_{OUT}$  は、チャージポンプ  $11(2 \times N + 1)$  の  $V_{OUT}11(2 \times N + 1)$  にて共通接続される。出力端子  $V_{OUT}$  には安定化キャパシタ  $C_{out}$  が接地接続される。

#### 【0049】

また、チャージポンプ  $001$  のクロック入力端  $CKI111$  には、チャージポンプ  $00N$  の出力クロック  $CKO11N$  が接続される。チャージポンプ  $00(2 \times N + 1)$  のクロック入力端  $CKI00(2 \times N + 1)$  には、チャージポンプ  $00(2 \times N)$  の出力クロック  $CKO11(2 \times N)$  が接続される。

これにより、図 7 又は図 8 に示したチャージポンプ  $001$  における  $SW111$  と  $SW121$  で構成されるインバータから出力されるクロック  $CKO111$  が、本実施例 2 では、クロック  $CKO111 \sim$  クロック  $CKO11(2 \times N + 1)$  は奇数の位相反転するクロック系により、リング発振器を構成する。

#### 【0050】

また、チャージポンプ  $00(2 \times N + 1)$  におけるスイッチ  $SW11(2 \times N + 1) \sim SW14(2 \times N + 1)$  は、図 1 に示した単一構成のチャージポンプ回路のスイッチ  $S1 \sim S4$  に対して各々  $1/(2 \times N + 1)$  倍のサイズとし、フライングキャパシタ  $C11(2 \times N + 1)$  は、図 1 に示した単一構成のチャージポンプ回路のキャパシタ  $C1$  に対して各々  $1/(2 \times N + 1)$  倍のサイズとする。

#### 【0051】

図 10 (a), (b) は、図 9 に示したチャージポンプ回路の動作タイミング・チャートを示す図である。チャージポンプ  $00(2 \times N)$  の出力クロック  $CKO11(2 \times N)$  とチャージポンプ  $00(2 \times N + 1)$  の出力クロック  $CKO11(2 \times N + 1)$  には時間  $t2$  の素子遅延があるものとする。

区間 [a1] において、チャージポンプ  $11(2 \times N + 1)$  の出力クロック  $CKO11(2 \times N + 1)$  が  $V_{DD}$  のとき (このとき出力クロック  $V_{CKO11(2 \times N + 1)}$  は  $V_{SS}$ )、位相反転した時間  $t2$  遅延するチャージポンプ  $111$  のクロック  $CKO111$  が  $V_{SS}$  となり、チャージポンプ  $111$  のフライングキャパシタ  $C111$  は放電され、 $V_{OUT}$  のキャパシタ  $C_{out}$  に  $-V_{DD}$  を充電開始する。このときタイミング  $a1T$  でチャージポンプ  $111$  の電磁ノイズが発生する。

#### 【0052】

また、区間 [b2] において、チャージポンプ  $111$  の出力クロック  $CKO111$  が  $V_{SS}$  のとき (このとき出力クロック  $V_{CKO111}$  は  $-V_{DD}$ )、位相反転した時間  $t2$  遅延するチャージポンプ  $112$  のクロック  $CKO112$  が  $V_{DD}$  となり、チャージポンプ  $112$  のフライングキャパシタ  $C112$  に  $V_{DD}$  を充電開始する。このとき、タイミング  $b2T$  でチャージポンプ  $112$  の電磁ノイズが発生する。

#### 【0053】

また、区間 [a3] において、チャージポンプ  $112$  の出力クロック  $CKO112$  が  $V_{DD}$  のとき (このとき出力クロック  $V_{CKO112}$  は  $V_{SS}$ )、位相反転した時間  $t2$  遅延するチャージポンプ回路  $113$  のクロック  $CKO113$  が  $V_{SS}$  となり、チャージポンプ  $113$  のフライングキャパシタ  $C113$  は放電され、 $V_{OUT}$  のキャパシタ  $C_{out}$  に

10

20

30

40

50

-  $VDD$ を充電開始する。このときタイミングa 3でチャージポンプ1 1 3の電磁ノイズが発生する。

【0054】

また、区間[ b 4 ]において、チャージポンプ1 1 3の出力クロックCKO 1 1 3がVSSのとき(このとき出力クロックVCKO 1 1 3は $-VDD$ )、位相反転した時間t 2遅延するチャージポンプ回路1 1 4のクロックCKO 1 1 4が $VDD$ となり、チャージポンプ1 1 4のフライングキャパシタC 1 1 4に $VDD$ を充電開始する。このとき、タイミングb 4でチャージポンプ1 1 4の電磁ノイズが発生する。

【0055】

また、区間[ b ( 2 x N ) ]において、チャージポンプ1 1 ( 2 x N - 1 )の出力クロックCKO 1 1 ( 2 x N - 1 )がVSSのとき(このとき出力クロックVCKO 1 1 ( 2 x N - 1 )は $-VDD$ )、位相反転した時間t 2遅延するチャージポンプ1 1 ( 2 x N )のクロックCKO 1 1 ( 2 x N )が $VDD$ となり、チャージポンプ1 1 ( 2 x N )のフライングキャパシタC 1 1 ( 2 x N )に $VDD$ を充電開始する。このとき、タイミングb ( 2 x N ) Tでチャージポンプ1 1 ( 2 x N )の電磁ノイズが発生する。

【0056】

また、区間[ a ( 2 x N + 1 ) ]において、チャージポンプ1 1 ( 2 x N )の出力クロックCKO 1 1 ( 2 x N )が $VDD$ のとき(このとき出力クロックVCKO 1 1 ( 2 x N )はVSS)、位相反転した時間t 2遅延するチャージポンプ1 1 ( 2 x N + 1 )のクロックCKO 1 1 ( 2 x N + 1 )がVSSとなり、チャージポンプ1 1 ( 2 x N + 1 )のフライングキャパシタC 1 1 ( 2 x N + 1 )は放電され、VOUTのキャパシタCoutに $-VDD$ を充電開始する。このときタイミングa ( 2 x N + 1 ) Tでチャージポンプ1 1 ( 2 x N + 1 )の電磁ノイズが発生する。

【0057】

また、区間[ b 1 ]において、チャージポンプ1 1 ( 2 x N + 1 )の出力クロックCKO 1 1 ( 2 x N + 1 )がVSSのとき(このとき出力クロックVCKO 1 1 ( 2 x N + 1 )は $-VDD$ )、位相反転した時間t 2遅延するチャージポンプ回路1 1 1のクロックCKO 1 1 1が $VDD$ となり、チャージポンプ1 1 1のフライングキャパシタC 1 1 1に $VDD$ を充電開始する。このとき、タイミングb 1 Tでチャージポンプ1 1 1の電磁ノイズが発生する。

【0058】

また、区間[ a 2 ]において、チャージポンプ1 1 1の出力クロックCKO 1 1 1が $VDD$ のとき(このとき出力クロックVCKO 1 1 1はVSS)、位相反転した時間t 2遅延するチャージポンプ1 1 2のクロックCKO 1 1 2がVSSとなり、チャージポンプ1 1 2のフライングキャパシタC 1 1 2は放電され、VOUTのキャパシタCoutに $-VDD$ を充電開始する。このときタイミングa 2 Tでチャージポンプ1 1 2の電磁ノイズが発生する。

【0059】

また、区間[ b 3 ]において、チャージポンプ1 1 2の出力クロックCKO 1 1 2がVSSのとき(このとき出力クロックVCKO 1 1 2は $-VDD$ )、位相反転した時間t 2遅延するチャージポンプ1 1 3のクロックCKO 1 1 3が $VDD$ となり、チャージポンプ1 1 3のフライングキャパシタC 1 1 3に $VDD$ を充電開始する。このとき、タイミングb 3 Tでチャージポンプ1 1 3の電磁ノイズが発生する。

【0060】

また、区間[ a 4 ]において、チャージポンプ1 1 3の出力クロックCKO 1 1 3が $VDD$ のとき(このとき出力クロックVCKO 1 1 3はVSS)、位相反転した時間t 2遅延するチャージポンプ1 1 4のクロックCKO 1 1 4がVSSとなり、チャージポンプ1 1 4のフライングキャパシタC 1 1 4は放電され、VOUTのキャパシタCoutに $-VDD$ を充電開始する。このときタイミングa 4 Tでチャージポンプ1 1 4の電磁ノイズが発生する。

10

20

30

40

50

## 【0061】

また、区間  $[a(2 \times N)T]$  において、チャージポンプ  $11(2 \times N - 1)$  の出力クロック  $CKO11(2 \times N - 1)$  が  $VDD$  のとき（このとき出力クロック  $VCKO11(2 \times N - 1)$  は  $VSS$ ）、位相反転した時間  $t_2$  遅延するチャージポンプ  $11(2 \times N)$  のクロック  $CKO11(2 \times N)$  が  $VDD$  となり、チャージポンプ  $11(2 \times N)$  のフライングキャパシタ  $C11(2 \times N)$  は放電され、 $VOUT$  のキャパシタ  $C_{out}$  に  $-VDD$  を充電開始する。このときタイミング  $a(2 \times N)T$  でチャージポンプ  $(2 \times N)$  の電磁ノイズが発生する。

## 【0062】

また、区間  $[b(2 \times N + 1)]$  において、チャージポンプ  $11(2 \times N)$  の出力クロック  $CKO11(2 \times N)$  が  $VSS$  のとき（このとき出力クロック  $VCKO11(2 \times N)$  は  $-VDD$ ）、位相反転した時間  $t_2$  遅延するチャージポンプ  $11(2 \times N + 1)$  のクロック  $CKO11(2 \times N + 1)$  が  $VDD$  となり、チャージポンプ  $11(2 \times N + 1)$  のフライングキャパシタ  $C11(2 \times N + 1)$  に  $VDD$  を充電開始する。このとき、タイミング  $b11(2 \times N + 1)T$  でチャージポンプ  $11(2 \times N + 1)$  の電磁ノイズが発生する。

10

## 【0063】

以降、入力クロック  $CKI$  が位相反転することと同様の動作を繰り返す。

上述した動作により、区間  $aN$  にて、チャージポンプ  $00(2 \times N - 1)$  が、タイミング  $aNT$  でフライングキャパシタ電化放電時、図1に示した単一構成のチャージポンプ回路の電磁ノイズの  $1/(2 \times N + 1)$  倍の電磁ノイズが発生する。また、区間  $bN$  では、チャージポンプ  $00(2 \times N - 1)$  が、タイミング  $bNT$  でフライングキャパシタ電化充電時、図1に示した単一構成のチャージポンプ回路の電磁ノイズの  $1/(2 \times N + 1)$  倍の電磁ノイズが発生する。

20

## 【0064】

また、クロック  $CKO111 \sim$  クロック  $CKO11(2 \times N + 1)$  にて奇数の位相反転するクロック系により構成されるリング発振器により、クロック  $CKO111 \sim$  クロック  $CKO11(2 \times N + 1)$  は各々が  $t_2$  遅延する  $t_2 \times (2 \times N + 1)$  周期のクロックとなる。

また、区間  $aN$  でチャージポンプ  $00(2 \times N + 1)$  がフライングキャパシタへの充電期間、それ以外の  $2 \times N$  個のチャージポンプは放電期間であり、 $VOUT$  端子のキャパシタ  $C_{out}$  へ電化充電しているため、負荷への電圧供給能力は、図1で示す単一チャージポンプ回路の充放電周期を  $t_2 \times (2 \times N + 1)$  としたときと同等である。

30

## 【0065】

これにより、本実施例2から発生する電磁ノイズは、図1に示した単一構成のチャージポンプ回路のそれに対し、時間  $t_2$  間隔で  $1/(2 \times N + 1)$  倍で発生する。よって本実施形態で発生する電磁ノイズは、図1に示した単一構成のチャージポンプ回路のそれに対して、 $1/(2 \times N + 1)$  倍程度に抑圧されることになる。

さらに、本実施例2は、リング発振動作によるチャージポンプクロックを自己生成することで、デバイス内部にクロック生成回路は設置不要とし、またはデバイス外部からクロック供給を不要とすることで、付随するデバイスピンや関連する制御回路も不要となる。このため、デバイス面積を小さくすることができる。

40

## 【0066】

なお、上述した実施例2は、一例を示したもので、この構成に限定されるものではない。つまり、チャージポンプ  $00(2 \times N + 1)$  におけるスイッチ  $SW11(2 \times N + 1) \sim SW14(2 \times N + 1)$  と、フライングキャパシタ  $C11(2 \times N + 1)$  は、負荷への出力電圧の必要供給能力に応じて、本実施例2で示したサイズ以下としてもよく、電磁ノイズの抑制効果を高めることが可能である。

## 【0067】

また、チャージポンプ  $001 \sim 00(2 \times N + 1)$  における各クロック  $CKO111 \sim$

50

C K 0 0 ( 2 × N + 1 ) のクロック間隔として時間  $t_2$  を素子遅延としているが、チャージポンプ 0 0 ( 2 × N + 1 ) におけるスイッチ S W 1 1 ( 2 × N + 1 ) ~ S W 1 4 ( 2 × N + 1 ) と、フライングキャパシタ C 1 1 ( 2 × N + 1 ) のサイズを調整することで、時間  $t_2$  以上、またはそれ以下とすることも可能である。及び、連結するチャージポンプの各出力クロックの間に遅延素子を設置することで、クロック間隔を時間  $t_2$  以上とすることも可能である。

【 0 0 6 8 】

また、本実施例 2 では V O U T 端子のキャパシタ C o u t は出力電圧安定化のために設置しているが、区間 a N でチャージポンプ 0 0 ( 2 × N + 1 ) がフライングキャパシタへの充電期間、それ以外の 2 × N 個のチャージポンプは放電期間であり、V O U T 端子のキャパシタ C o u t へ電化充電しているため、全期間で安定した出力電圧を得ることができるため、キャパシタ C o u t は設置しなくてもよい。

10

【 0 0 6 9 】

また、本実施例 2 では、チャージポンプ 0 0 1 のクロック入力端に、チャージポンプ 0 0 ( 2 × N + 1 ) の出力クロック C K O 1 1 ( 2 × N + 1 ) を接続することでリング発振動作によるチャージポンプクロックを自己生成しているが、本接続を削除し、チャージポンプ 0 0 1 のクロック入力端に外部供給クロックを入力してもよい。

なお、本発明の実施形態 1 及び 2 は、上述した構成に限定されるものではない。例えば、上述した実施形態 1 及び 2 では、いずれも N ウェル ( N - w e l l ) を備えた P 型基板上に構成された回路を例として説明したが、同様な技術的思想が、P ウェル ( P - w e l l ) を備えた N 型基板上に構成された回路にも適用可能であることは言うまでもない。

20

【 0 0 7 0 】

また、上述した実施形態 1 及び 2 では、構成素子として M O S トランジスタを使用した場合について説明したが、回路の一部分あるいは全部が M O S トランジスタ以外の回路要素、例えば、バイポーラトランジスタ等の素子で実現することも可能である。

【 符号の説明 】

【 0 0 7 1 】

2 0 , 4 0 相補チャージポンプ回路

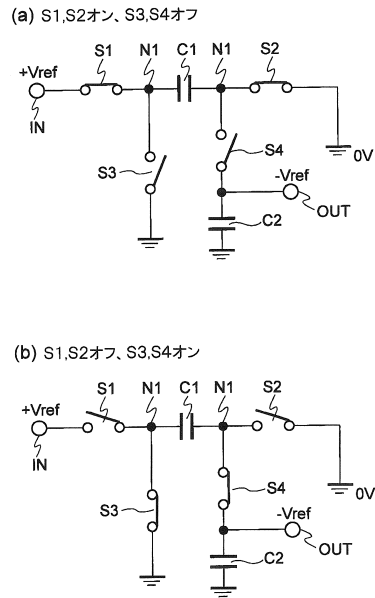
1 0 1 乃至 1 0 N 相補チャージポンプ回路

1 1 1 乃至 1 1 N 及び 2 1 1 乃至 2 1 N チャージポンプ

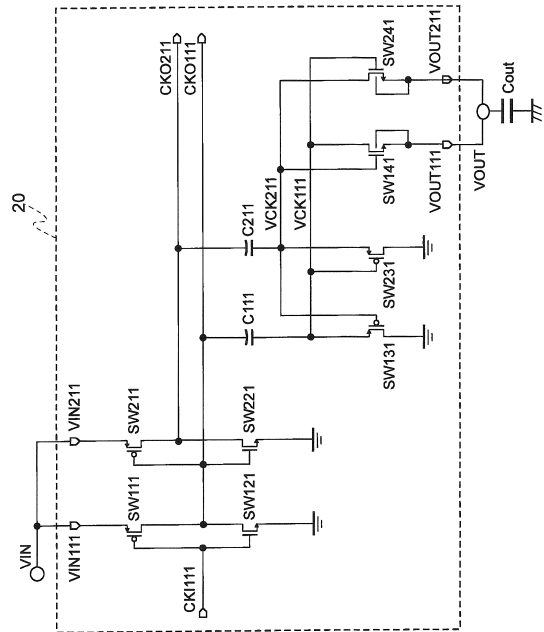
1 1 ( 2 × N ) 及び 1 1 ( 2 × N + 1 ) チャージポンプ

30

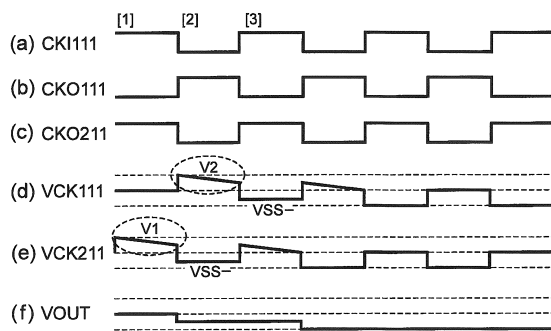
【図 1】



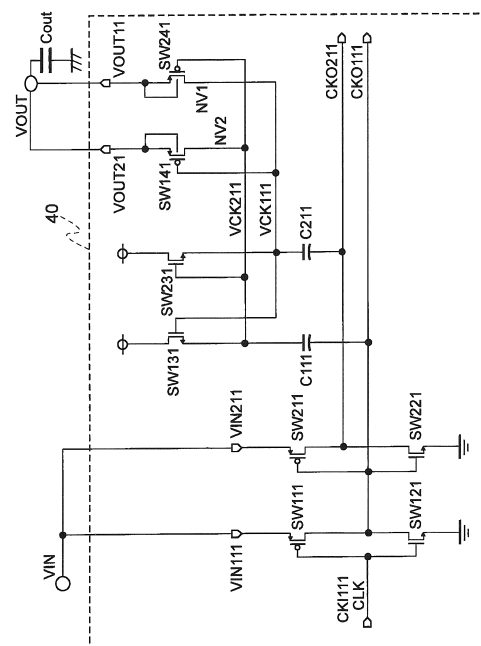
【図 2】



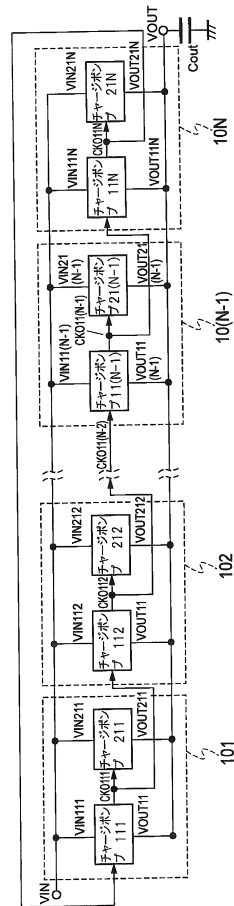
【図 3】



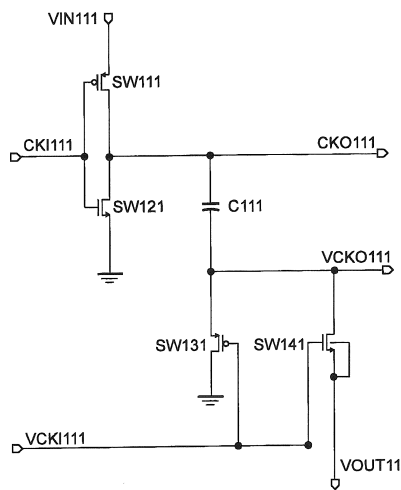
【図 4】



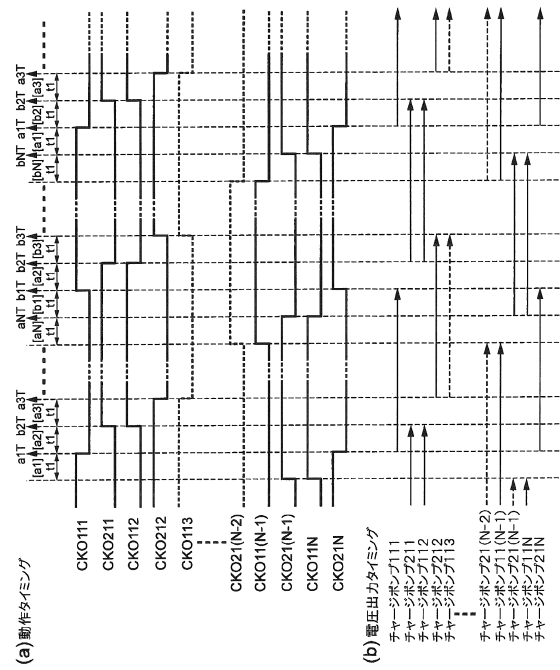
【図 5】



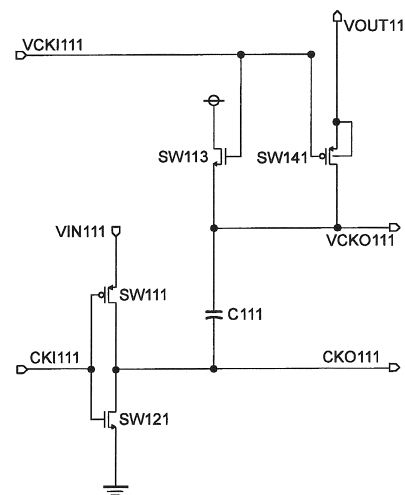
【図 7】



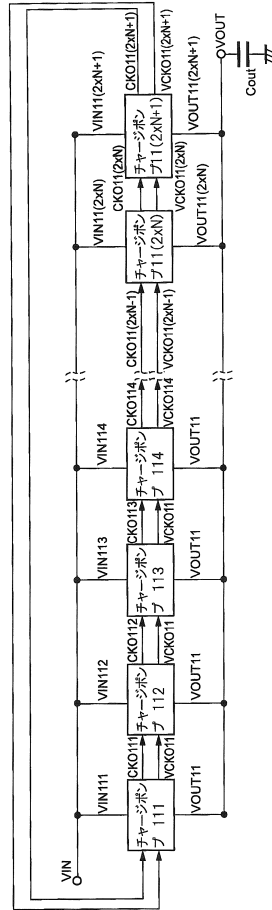
【図 6】



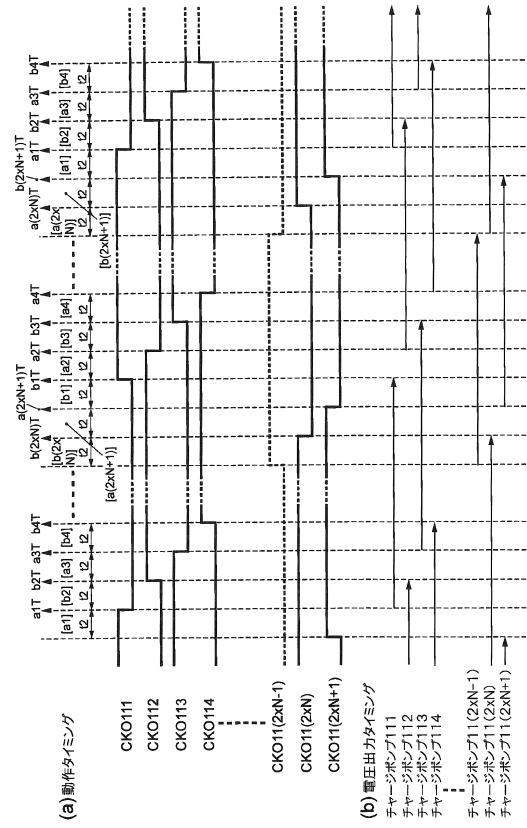
【図 8】



【図 9】



【図 10】



---

フロントページの続き

(56)参考文献 特開2008-104316(JP,A)  
特開2001-258241(JP,A)  
特開平09-163721(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H02M 3/07