

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5952575号
(P5952575)

(45) 発行日 平成28年7月13日(2016.7.13)

(24) 登録日 平成28年6月17日(2016.6.17)

(51) Int.Cl.

H02M 3/07 (2006.01)

F 1

H02M 3/07

請求項の数 8 (全 19 頁)

(21) 出願番号 特願2012-24333 (P2012-24333)
 (22) 出願日 平成24年2月7日 (2012.2.7)
 (65) 公開番号 特開2013-162688 (P2013-162688A)
 (43) 公開日 平成25年8月19日 (2013.8.19)
 審査請求日 平成27年1月29日 (2015.1.29)

(73) 特許権者 303046277
 旭化成エレクトロニクス株式会社
 東京都千代田区神田神保町一丁目105番地
 (74) 代理人 100066980
 弁理士 森 哲也
 (74) 代理人 100109380
 弁理士 小西 恵
 (74) 代理人 100103850
 弁理士 田中 秀▲でつ▼
 (72) 発明者 稲田 肇哉
 宮崎県宮崎市橋通東5丁目3番10号 A
 KMテクノロジ株式会社内
 審査官 ▲桑▼原 恭雄

最終頁に続く

(54) 【発明の名称】チャージポンプ回路

(57) 【特許請求の範囲】

【請求項 1】

キャパシタを充放電して電圧を昇降圧するチャージポンプ回路において、相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、

前段の相補チャージポンプ回路の出力クロックを、次段の相補チャージポンプ回路の入力クロックとなるよう接続し、連結された複数の前記相補チャージポンプ回路の動作クロックが重複しないように動作することを特徴とするチャージポンプ回路。

【請求項 2】

前記連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作することで、1つの相補チャージポンプ回路がその入力電圧をそのフライングキャパシタに電化充電する期間は、他の相補チャージポンプ回路がそのフライングキャパシタの電化放電期間となり出力電圧を連続して生成することを特徴とする請求項1に記載のチャージポンプ回路。

【請求項 3】

前記連結された複数の相補チャージポンプ回路の最後段の前記相補チャージポンプ回路の出力クロックを、最前段の相補チャージポンプ回路の入力クロックとなるよう接続し、リング発振器を構成することを特徴とする請求項1又は2に記載のチャージポンプ回路。

【請求項 4】

10

20

前記相補チャージポンプ回路は、第1のチャージポンプと第2のチャージポンプで構成され、前記第1のチャージポンプと前記第2のチャージポンプが相補動作することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を生成することを特徴とする請求項1乃至3のいずれかに記載のチャージポンプ回路。

【請求項5】

前記第1のチャージポンプを構成する各スイッチと前記第2のチャージポンプを構成する各スイッチの制御を互いに相補制御することを特徴とする請求項4に記載のチャージポンプ回路。

【請求項6】

前記相補チャージポンプ回路は、

入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第1のキャパシタと、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチとを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプと、

前記クロック信号の反転信号が一端に入力される第2のキャパシタと、該第2のキャパシタの他端に接続される第3及び第4のスイッチとを有し、前記第4のスイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、

前記第1のキャパシタの他端の電圧に従い前記第3及び第4のスイッチがオンオフ制御され、前記第2のキャパシタの他端の電圧に従い前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を出力することを特徴とする請求項1乃至3のいずれかに記載のチャージポンプ回路。

【請求項7】

前記相補チャージポンプ回路は、

入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第1のキャパシタと、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチとを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプとを備え、

前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプが出力電圧を出力することを特徴とする請求項1乃至3のいずれかに記載のチャージポンプ回路。

【請求項8】

キャパシタを充放電して電圧を昇降圧するチャージポンプ回路において、

相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、

前記相補チャージポンプ回路は、

入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第1のキャパシタと、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチとを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプと、

前記クロック信号の反転信号が一端に入力される第2のキャパシタと、該第2のキャパシタの他端に接続される第3及び第4のスイッチとを有し、前記第4のスイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、

前記第1のキャパシタの他端の電圧に従い前記第3及び第4のスイッチがオンオフ制御され、前記第2のキャパシタの他端の電圧に従い前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を出力することを特徴とするチャージポンプ回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、チャージポンプ回路に関し、より詳細には、キャパシタを充放電して電圧を

10

20

30

40

50

昇降圧するチャージポンプ回路に関する。

【背景技術】

【0002】

近年、LSIデバイスに供給される電源電圧VDD・グランドVSSを元にそれをチャージポンプ回路にて負昇圧し、電源電圧VDDの電圧の極性を反転した電圧(負電圧)を基準電圧とすることで、LSIデバイス内部における電源電圧範囲を拡大させることがある。

図1(a), (b)は、従来のチャージポンプ回路を説明するための回路構成図で、従来の負電圧を供給するための回路としては、図1(a), (b)に示すような電圧反転回路が提案されている(例えば、特許文献1参照)。チャージポンプ(Charge pump)とは、コンデンサとスイッチを組み合わせることによって電圧を上昇させるための電子回路である。10

【0003】

上述した特許文献1に記載されている単一構成のチャージポンプ回路は、入力電圧+Vrefの電圧の極性を反転した電圧を出力するチャージポンプ回路である。図1(a), (b)に示したチャージポンプ回路は、2つのキャパシタC1, C2及びMOSFETスイッチS1～S4から構成されている。入力端子INに+Vrefを印加した状態で、スイッチS1, S2をオンし、キャパシタC1に基準電圧Vrefを充電し、その後に、スイッチS3, S4をオンし、キャパシタC1の基準電圧Vrefは放電され、キャパシタC2に反転した電圧を充電する。この動作を繰り返すことにより、出力電圧として-Vrefを負荷に供給することができる。20

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2001-258241号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上述した従来のチャージポンプ回路は、充電と放電との切替えを一定の周期で行うと、その周期で充電及び放電の電流が瞬間に流れ、切替えの周期(周波数)で大きな電磁ノイズが発生するという問題がある。チャージポンプ回路から所定の周波数で大きな電磁ノイズが発生すると、同じ周波数あるいはその高調波帯を利用する電子機器に悪影響を与えるEMI(Electromagnetic Interference:電磁干渉)が問題となる。そのため、電磁ノイズを抑制可能なチャージポンプ回路が必要である。しかしながら、上述した特許文献1には、充放電に起因する電磁ノイズを抑制することについては何ら念頭に置いていない。また、上述した特許文献1のチャージポンプ回路は、各スイッチを制御するためのスイッチ制御回路とクロック生成回路が別途必要となる。

【0006】

本発明は、このような問題に鑑みてなされたもので、その目的とするところは、キャパシタの充放電に伴って発生する電磁ノイズを抑制可能とし、かつスイッチ制御回路とクロック生成回路が不要なチャージポンプ回路を提供することにある。40

【課題を解決するための手段】

【0007】

本発明は、このような目的を達成するためになされたもので、請求項1に記載の発明は、キャパシタを充放電して電圧を昇降圧するチャージポンプ回路において、相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、前段の相補チャージポンプ回路の出力クロックを、次段の相補チャージポンプ回路の入力クロックとなるよう接続し、連結された複数の前記相補チャージポンプ回路の50

動作クロックが重複しないように動作することを特徴とするチャージポンプ回路。（図5及び図9に対応）

【0008】

また、請求項2に記載の発明は、請求項1に記載の発明において、前記連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作することで、1つの相補チャージポンプ回路がその入力電圧をそのフライングキャパシタに電化充電する期間は、他の相補チャージポンプ回路がそのフライングキャパシタの電化放電期間となり出力電圧を連続して生成することを特徴とする。

【0009】

また、請求項3に記載の発明は、請求項1又は2に記載の発明において、前記連結された複数の相補チャージポンプ回路の最後段の前記相補チャージポンプ回路の出力クロックを、最前段の相補チャージポンプ回路の入力クロックとなるよう接続し、リング発振器を構成することを特徴とする。 10

また、請求項4に記載の発明は、請求項1乃至3のいずれかに記載の発明において、前記相補チャージポンプ回路は、第1のチャージポンプと第2のチャージポンプで構成され、前記第1のチャージポンプと前記第2のチャージポンプが相補動作することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を生成することを特徴とする。

【0010】

また、請求項5に記載の発明は、請求項4に記載の発明において、前記第1のチャージポンプを構成する各スイッチと前記第2のチャージポンプを構成する各スイッチの制御を互いに相補制御することを特徴とする。 20

また、請求項6に記載の発明は、請求項1乃至3のいずれかに記載の発明において、前記相補チャージポンプ回路は、入力電圧(VDD)と基準電圧(VSS)と間で遷移するクロック信号(CKO111)が一端に入力される第1のキャパシタ(C111)と、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチ(SW131, SW141)とを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプと、前記クロック信号の反転信号(CKO211)が一端に入力される第2のキャパシタ(C211)と、該第2のキャパシタの他端に接続される第3及び第4のスイッチ(SW231, SW241)とを有し、前記第4のスイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、前記第1のキャパシタの他端の電圧に従い前記第3及び第4のスイッチがオンオフ制御され、前記第2のキャパシタの他端の電圧に従い前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を出力することを特徴とする。（図2乃至図3に対応） 30

【0011】

また、請求項7に記載の発明は、請求項1乃至3のいずれかに記載の発明において、前記相補チャージポンプ回路は、入力電圧(VDD)と基準電圧(VSS)と間で遷移するクロック信号(CKO111)が一端に入力される第1のキャパシタ(C111)と、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチ(SW131, SW141)とを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプとを備え、前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプが出力電圧を出力することを特徴とする。（図7及び図8に対応） 40

また、請求項8に記載の発明は、キャパシタを充放電して電圧を昇降圧するチャージポンプ回路において、相補チャージポンプ回路を複数個設置し、該相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、前記相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成し、前記相補チャージポンプ回路は、入力電圧と基準電圧と間で遷移するクロック信号が一端に入力される第1のキャパシタと、該第1のキャパシタの他端に各入力端子が接続される第1及び第2のスイッチとを有し、前記第2のスイッチの出力端子から出力電圧を出力する第1のチャージポンプと、前記クロック信 50

号の反転信号が一端に入力される第2のキャパシタと、該第2のキャパシタの他端に接続される第3及び第4のスイッチとを有し、前記第4のスイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、前記第1のキャパシタの他端の電圧に従い前記第3及び第4のスイッチがオンオフ制御され、前記第2のキャパシタの他端の電圧に従い前記第1及び第2のスイッチがオンオフ制御することで、前記第1のチャージポンプと前記第2のチャージポンプが交互に各出力電圧を出力することを特徴とする。

【発明の効果】

【0012】

本発明によれば、複数個の相補チャージポンプ回路を設置接続することで、キャパシタの充放電に伴って発生する電磁ノイズを分散させ、また、複数個の相補チャージポンプ回路のクロック接続系を自己発振させることで、動作クロックを自己生成する。このため、チャージポンプ回路の電磁ノイズを抑制でき、かつスイッチ制御回路とクロック生成回路が不要となる。したがって、キャパシタの充放電に伴って発生する電磁ノイズを抑制可能とし、かつスイッチ制御回路とクロック生成回路が不要なチャージポンプ回路が実現できる。

10

【図面の簡単な説明】

【0013】

【図1】(a), (b)は、従来のチャージポンプ回路を説明するための回路構成図である。

20

【図2】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1を説明するための回路構成図である。

【図3】(a)乃至(f)は、図2に示した相補チャージポンプ回路の動作タイミング・チャートを示す図である。

【図4】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。

【図5】本発明に係るチャージポンプ回路の実施例1を説明するための回路ブロック図である。

【図6】(a), (b)は、図5に示したチャージポンプ回路の動作タイミング・チャートを示す図である。

30

【図7】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態2を説明するための回路構成図である。

【図8】本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。

【図9】本発明に係るチャージポンプ回路の実施例2を説明するための回路ブロック図である。

【図10】(a), (b)は、図9に示したチャージポンプ回路の動作タイミング・チャートを示す図である。

【発明を実施するための形態】

【0014】

以下、図面を参照して本発明の各実施形態について説明する。

40

<実施形態1>

図2は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1を説明するための回路構成図である。図中符号20は相補チャージポンプ回路を示している。

【0015】

まず、本発明の相補チャージポンプ回路が、Nウェル(N-well)を備えたP型基板上に構成されるものとして説明する。なお、ここでは、素子遅延はないものとして動作を説明する。

図2に示した相補チャージポンプ回路は、スイッチSW111～SW141とフライングキャパシタC111で構成される第1のチャージポンプと、スイッチSW211～SW

50

241とフライングキャパシタC211で構成される第2のチャージポンプとを有する。以下では、フライングキャパシタC111の電極のうち、SW111側を第1電極、SW131側を第2電極という。フライングキャパシタC211の電極のうち、SW211側を第1電極、SW231側を第2電極という。

【0016】

第1のチャージポンプのSW111、SW131は、PMOSトランジスタであり、SW121、SW141は、NMOSトランジスタとなる。SW111は、フライングキャパシタC111の第1電極と入力端子VIN111との間に接続される。SW121は、フライングキャパシタC111の第1電極と接地端子との間に接続される。SW131は、フライングキャパシタC111の第2電極と接地端子との間に接続される。SW141は、フライングキャパシタC111の第2電極と出力端子VOUT111との間に接続される。SW141のバックゲート端子は、SW141がラッチアップするのを防止するためにVOUT111に接続される。SW111、SW121のゲート端子は、入力クロック端子CKI111に接続される。SW131、SW141のゲート端子は、第2のチャージポンプのフライングキャパシタC211の第2電極に接続される。SW111とSW121で構成されるインバータ出力は、出力クロック端子CKO111となる。

【0017】

第2のチャージポンプのSW211、SW231は、PMOSトランジスタであり、SW221、SW241は、NMOSトランジスタとなる。SW211は、フライングキャパシタC211の第1電極と入力端子VIN211との間に接続される。SW221は、フライングキャパシタC211の第1電極と接地端子との間に接続される。SW231は、フライングキャパシタC211の第2電極と接地端子との間に接続される。SW241は、フライングキャパシタC211の第2電極と出力端子VOUT211との間に接続される。SW241のバックゲート端子は、SW241がラッチアップするのを防止するためにVOUT211に接続される。SW211、SW221のゲート端子は、CKO111に接続される。SW231、SW241のゲート端子は、第1のチャージポンプのフライングキャパシタC111の第2電極に接続される。SW211とSW221で構成されるインバータ出力は、出力クロック端子CKO211となる。第1のチャージポンプの入力端子VIN111と第2のチャージポンプの出力端子VIN211は、VIN端子に共通接続される。第1のチャージポンプの出力端子VOUT111と第2のチャージポンプの出力端子VOUT211は、VOUT端子に共通接続され、VOUT端子には安定化キャパシタCoutが接地接続されている。

【0018】

図3(a)乃至(f)は、図2に示した相補チャージポンプ回路の動作タイミング・チャートを示す図である。ただし、クロック入力前の初期状態では、各フライングキャパシタの充電電圧は0Vとする。入力端子VINは電源電圧VDDを印加した状態とする。

クロックCKI111にVDDを入力開始直後、区間[1]において、ノードCKO111はVSS、ノードCKO211はVDD、ノードVCK111はVSS、ノードVCK211はVDDとなる。このときSW231はオンし、フライングキャパシタC211を充電する。C211の充電によりノードVCK211の電圧レベルがVDDから徐々に下降し、この下降分をV1とする。このときSW131はオフする。また、このとき、SW141はオンし、VCK111の電圧VSSがVOUT111に出力されVOUT端子のキャパシタCoutに充電される。このとき、SW241はオフする。

【0019】

次の区間[2]において、クロックCKI111がVSSのとき、CKO111はVDD、CKO211はVSSとなり、このときVCK211はC211の充電電圧V211よりVSS-V1となり、SW131がオンしてフライングキャパシタC111を充電する。C111の充電によりVCK111の電位がVDDから徐々に下降し、この下降分をV2とする。このときSW231はオフする。また、このとき、SW241はオンし、VCK211の電圧VSS-V1がVOUT211に出力されVOUT端子のキャパシタC

10

20

30

40

50

`o ut` に充電される。このとき、`SW141` はオフする。

【0020】

次の区間 [3]において、クロック `CKI111` が `VDD` のとき、`VCK111` は `C111` の充電電圧 `V2` より `VSS-V2` となり、`SW231` がオンして `C211` を充電する。このとき、`SW141` はオンし、`VCK111` の電圧 `VSS-V2` が `VOUT111` に出力され `VOUT` 端子のキャパシタ `Cout` に充電される。

以下 `CKI111` が位相反転するごとに同様の動作を繰り返すことで、`C111` と `C211` の充電電圧は上昇し、最終的に `VDD` となることで、`VOUT111` と `VOUT211` は交互に `-VDD` が出力され、`VOUT` 端子は安定的に `-VDD` となりキャパシタ `Cout` に充電される。10

【0021】

上述したように、本発明の相補チャージポンプ回路は、第1のチャージポンプと第2のチャージポンプで構成され、第1のチャージポンプと第2のチャージポンプが相補動作することで、第1のチャージポンプと第2のチャージポンプが交互に出力電圧を生成することを特徴とするチャージポンプ回路である。

また、第1のチャージポンプを構成する各スイッチと第2のチャージポンプを構成する各スイッチの制御を、互いに相補制御することで、外部スイッチ制御回路を不要とする特徴とするチャージポンプ回路である。

【0022】

図4は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。図中符号40は相補チャージポンプ回路を示している。20

図2に示した負電圧を出力生成する相補チャージポンプ回路に対して、図4に示すように、第1のチャージポンプの`SW141`をPMOSトランジスタ、`SW131`をNMOSトランジスタとし、第2のチャージポンプの`SW241`をPMOSトランジスタ、`SW231`をNMOSトランジスタとすることで、入力端子`VIN`に入力電圧`VDD`を印加したとき、出力電圧に $2 \times VDD$ の昇電圧を出力生成する構成としてもよい。

【0023】

つまり、本発明に係る相補チャージポンプ回路は、入力電圧`VDD`と基準電圧`VSS`と間で遷移するクロック信号`CKO111`が一端に入力される第1のキャパシタ `C111`と、この第1キャパシタの他端に各入力端子が接続される第1及び第2のスイッチ `SW131`, `SW141`とを有し、第2スイッチの出力端子から出力電圧を出力する第1のチャージポンプと、クロック信号の反転信号`CKO211`が一端に入力される第2のキャパシタ `C211`と、この第2キャパシタの他端に接続される第3及び第4のスイッチ `SW231`, `SW241`とを有し、第4スイッチの出力端子から出力電圧を出力する第2のチャージポンプとを備え、第1キャパシタの他端の電圧に従い第3及び第4のスイッチがオンオフ制御され、第2キャパシタの他端の電圧に従い第1及び第2のスイッチがオンオフ制御することで、第1のチャージポンプと第2のチャージポンプが交互に各出力電圧を出力する。30

【実施例1】

【0024】

図5は、本発明に係るチャージポンプ回路の実施例1を説明するための回路ブロック図で、図2又は図4に示した相補チャージポンプ回路をN個設けたチャージポンプ回路を示している。図中符号`101`乃至`10N`は相補チャージポンプ回路、`111`乃至`11N`及び`211`乃至`21N`はチャージポンプを示している。

本発明に係る相補チャージポンプ回路を複数個設置し、この相補チャージポンプ回路の各入力電圧の電圧入力端子を並列接続し、相補チャージポンプ回路の各出力電圧の電圧出力端子を並列接続するように構成する。

【0025】

また、前段の相補チャージポンプ回路の出力クロックを、次段の相補チャージポンプ回40

50

路の入力クロックとなるよう接続し、連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作する。

また、連結された複数の相補チャージポンプ回路の動作クロックが重複しないように動作することで、1つの相補チャージポンプ回路がその入力電圧をそのフライングキャパシタに電化充電する期間は、他の相補チャージポンプ回路がそのフライングキャパシタの電化放電期間となり出力電圧を連続して生成する。

【0026】

また、連結された複数の相補チャージポンプ回路の最後段の相補チャージポンプ回路の出力クロックを、最前段の相補チャージポンプ回路の入力クロックとなるよう接続し、リング発振器を構成する。

10

また、相補チャージポンプ回路は、第1のチャージポンプと第2のチャージポンプで構成され、第1のチャージポンプと第2のチャージポンプが相補動作することで、第1のチャージポンプと第2のチャージポンプが交互に各出力電圧を生成する。

【0027】

また、第1のチャージポンプを構成する各スイッチと第2のチャージポンプを構成する各スイッチの制御を互いに相補制御する。

図5に示したチャージポンプ回路は、相補チャージポンプ回路001～00Nで構成されている。相補チャージポンプ回路00Nは、スイッチSW11N～SW14NとフライングキャパシタC11Nで構成されるチャージポンプ11Nと、スイッチSW21N～SW24NとフライングキャパシタC21Nで構成されるチャージポンプ21Nを備え、これにより、本実施例1は、N×2個の相補チャージポンプで構成されている。

20

【0028】

入力端子VINは、相補チャージポンプ回路00NのVIN11NとVIN21Nに共通接続される。出力端子VOUTは、相補チャージポンプ回路00NのVOUT11NとVOUT21Nに共通接続される。出力端子VOUTには安定化キャパシタCoutが接地接続される。

相補チャージポンプ回路001のクロック入力端CKI111には、相補チャージポンプ回路00Nの出力クロックCKO11Nが接続される。相補チャージポンプ回路00Nのクロック入力端CKI00Nには、相補チャージポンプ回路00(N-1)の出力クロックCKO11(N-1)が接続される。

30

【0029】

これにより、図2又は図4で示す相補チャージポンプ001のチャージポンプ111におけるSW111とSW121で構成されるインバータから出力されるクロックCKO111が、本実施例1では、クロックCKO111～クロックCKO11Nは奇数の位相反転するクロック系により、リング発振器を構成する。

相補チャージポンプ回路00Nのチャージポンプ11NにおけるスイッチSW11N～SW14Nは、図1に示した従来の単一構成のチャージポンプ回路のスイッチS1～S4に対して各々1/(N×2)倍のサイズとし、フライングキャパシタC11Nは、図1に示した単一構成のチャージポンプ回路のキャパシタC1に対して各々1/(N×2)倍のサイズとする。同様に相補チャージポンプ回路00Nのチャージポンプ21NにおけるスイッチSW21N～SW24Nは、図1に示した単一構成のチャージポンプ回路のスイッチS1～S4に対して各々1/(N×2)倍のサイズとし、フライングキャパシタC21Nは、図1に示した単一構成のチャージポンプ回路のキャパシタC1に対して各々1/(N×2)倍のサイズとする。

40

【0030】

図6(a),(b)は、図5に示したチャージポンプ回路の動作タイミング・チャートを示す図である。相補チャージポンプ回路00(N-1)の出力クロックCKO11(N-1)と相補チャージポンプ回路00Nの出力クロックCKO11Nには時間t1の素子遅延があるものとする。

区間[a1]において、相補チャージポンプ回路00Nの出力クロックCKO11Nが

50

VDDのとき、位相反転した時間 t_1 遅延する相補チャージポンプ回路 00N のクロック CKO21N と相補チャージポンプ回路 001 のクロック CKO111 が VSS となり、チャージポンプ 21N のフライングキャパシタ C211 は放電され VOUT のキャパシタ Cout に -VDD を充電開始、及びチャージポンプ 111 のフライングキャパシタ C111 は放電され VOUT のキャパシタ Cout に -VDD を充電開始する。このときタイミング a1T でチャージポンプ 21N とチャージポンプ 111 の電磁ノイズが発生する。

【0031】

区間 [b2]において、クロック CKO111 に対し、位相反転した時間 t_1 遅延する相補チャージポンプ回路 001 のクロック CKO211 と相補チャージポンプ回路 002 のクロック CKO112 が VDD となり、チャージポンプ 211 のフライングキャパシタ C211 に VDD を充電開始、及びチャージポンプ 112 のフライングキャパシタ C112 に VDD を充電開始する。このとき、タイミング b2T でチャージポンプ 211 とチャージポンプ 112 の電磁ノイズが発生する。

【0032】

区間 [a3]において、クロック CKO112 に対し、位相反転した時間 t_1 遅延する相補チャージポンプ回路 002 のクロック CKO212 と相補チャージポンプ回路 003 のクロック 113 が VSS となり、チャージポンプ 212 のフライングキャパシタ C212 は放電され VOUT のキャパシタ Cout に -VDD を充電開始、及びチャージポンプ 113 のフライングキャパシタ C113 は放電され VOUT のキャパシタ Cout に -VDD を充電開始する。このとき、タイミング a3T でチャージポンプ 212 とチャージポンプ 113 の電磁ノイズが発生する。

【0033】

区間 [aN]において、相補チャージポンプ回路 00(N-1) の出力クロック CK011(N-1) が VDD のとき、位相反転した時間 t_1 遅延する相補チャージポンプ回路 00(N-1) のクロック CKO21(N-1) と相補チャージポンプ回路 00N のクロック CKO11N が VSS となり、チャージポンプ 21(N-1) のフライングキャパシタ C21(N-1) は放電され VOUT のキャパシタ Cout に -VDD を充電開始、及びチャージポンプ 11N のフライングキャパシタ C11N は放電され VOUT のキャパシタ Cout に -VDD を充電開始する。このとき、タイミング aNT でチャージポンプ 21(N-1) とチャージポンプ 11N の電磁ノイズが発生する。

【0034】

区間 [b1]において、クロック CKO11N に対し、位相反転した時間 t_1 遅延する相補チャージポンプ回路 00N のクロック CKO21N と相補チャージポンプ回路 001 のクロック CKO111 が VDD となり、チャージポンプ 21N のフライングキャパシタ C21N に VDD を充電開始、及びチャージポンプ 111 のフライングキャパシタ C111 に VDD を充電開始する。このときタイミング b1T でチャージポンプ 21N とチャージポンプ 111 の電磁ノイズが発生する。

【0035】

区間 [a2]において、クロック CKO111 に対し、位相反転した時間 t_1 遅延する相補チャージポンプ回路 001 のクロック CKO211 と相補チャージポンプ回路 002 のクロック CKO112 が VSS となり、チャージポンプ 211 のフライングキャパシタ C211 は放電され VOUT のキャパシタ Cout に -VDD を充電開始、及びチャージポンプ 112 のフライングキャパシタ C112 は放電され VOUT のキャパシタ Cout に -VDD を充電開始する。このとき、タイミング a2T でチャージポンプ 211 とチャージポンプ 112 の電磁ノイズが発生する。

【0036】

区間 [b3]において、クロック CKO112 に対し、位相反転した時間 t_1 遅延する相補チャージポンプ回路 002 のクロック CKO212 と相補チャージポンプ回路 003 のクロック 113 が VDD となり、チャージポンプ 212 のフライングキャパシタ C212 に VDD を充電開始、及びチャージポンプ 113 のフライングキャパシタ C113 に V

10

20

30

40

50

D D を充電開始する。このとき、タイミング b 3 T でチャージポンプ 2 1 2 とチャージポンプ 1 1 3 の電磁ノイズが発生する。

【 0 0 3 7 】

区間 [b N] において、相補チャージポンプ回路 0 0 (N - 1) の出力クロック CK 0 1 1 (N - 1) が V S S のとき、位相反転した時間 t_1 遅延する相補チャージポンプ回路 0 0 (N - 1) のクロック CK 0 2 1 (N - 1) と相補チャージポンプ回路 0 0 N のクロック CK 0 1 1 N が V D D となり、チャージポンプ 2 1 (N - 1) のフライングキャパシタ C 2 1 (N - 1) に V D D を充電開始、及びチャージポンプ 1 1 N のフライングキャパシタ C 1 1 N に V D D を充電開始する。このとき、タイミング b N T でチャージポンプ 2 1 (N - 1) とチャージポンプ 1 1 N の電磁ノイズが発生する。

10

【 0 0 3 8 】

以降、上述した区間 [a 1] 乃至区間 [b N] の動作を繰り返す。

上述した動作により、区間 a N では、同位相で動作する相補チャージポンプ回路 0 0 (N - 1) におけるチャージポンプ 2 1 (N - 1) と相補チャージポンプ回路 0 0 N におけるチャージポンプ 1 1 N は、タイミング a N T のフライングキャパシタ電化放電時、図 1 に示した単一構成のチャージポンプ回路の電磁ノイズの $1 / (2 \times N)$ 倍の電磁ノイズが各々発生し、合わさることで $1 / N$ 倍の電磁ノイズとなる。また、区間 b N では、同位相で動作する相補チャージポンプ回路 0 0 (N - 1) におけるチャージポンプ 2 1 (N - 1) と相補チャージポンプ回路 0 0 N におけるチャージポンプ 1 1 N は、タイミング b N T のフライングキャパシタ電化充電時、図 1 に示した単一構成のチャージポンプ回路の電磁ノイズの $1 / (2 \times N)$ 倍の電磁ノイズが各々発生し、合わさることで $1 / N$ 倍の電磁ノイズとなる。

20

【 0 0 3 9 】

また、クロック CK 0 1 1 1 ~ クロック CK 0 1 1 N にて奇数の位相反転するクロック系により構成されるリング発振器により、クロック CK 0 1 1 1 ~ クロック CK 0 1 1 N は各々が t_1 遅延する $t_1 \times N$ 周期のクロックとなる。

また、区間 a N で同位相で動作する相補チャージポンプ回路 0 0 (N - 1) におけるチャージポンプ 2 1 (N - 1) と相補チャージポンプ回路 0 0 N の 2 個のチャージポンプがフライングキャパシタへの充電期間、それ以外の $2 \times N - 2$ 個のチャージポンプは放電期間であり、V O U T 端子のキャパシタ C o u t へ電化充電しているため、負荷への電圧供給能力は、図 1 で示す单一チャージポンプ回路の充放電周期を $t_1 \times N$ としたときと同等である。

30

【 0 0 4 0 】

これにより、本実施例 1 から発生する電磁ノイズは、図 1 に示した単一構成のチャージポンプ回路のそれに対し、時間 t_1 間隔で $1 / N$ 倍で発生する。よって本実施例 1 で発生する電磁ノイズは、図 1 に示した単一構成のチャージポンプ回路のそれに対して、 $1 / N$ 倍程度に抑圧されることになる。

さらに、本実施例 1 は、リング発振動作によるチャージポンプクロックを自己生成することで、デバイス内部にクロック生成回路は設置不要とし、またはデバイス外部からクロック供給を不要とすることで、付随するデバイスピニや関連する制御回路も不要となる。このため、デバイス面積を小さくすることができる。

40

【 0 0 4 1 】

なお、上述した実施例 1 は、一例を示したもので、この構成に限定されるものではない。つまり、相補チャージポンプ回路 0 0 N のチャージポンプ 1 1 N におけるスイッチ S W 1 1 N ~ S W 1 4 N とフライングキャパシタ C 1 1 N 、チャージポンプ 2 1 N におけるスイッチ S W 2 1 N ~ S W 2 4 N とフライングキャパシタ C 2 1 N は、負荷への出力電圧の必要供給能力に応じて、それ本実施形態で示したサイズ以下としてもよく、電磁ノイズの抑制効果を高めることができる。

【 0 0 4 2 】

また、相補チャージポンプ回路 0 0 1 ~ 0 0 N における各クロック CK 0 1 1 1 ~ CK

50

00Nのクロック間隔として時間t1を素子遅延としているが、相補チャージポンプ回路00Nのチャージポンプ11NにおけるスイッチSW11N～SW14NとフライングキャパシタC11N、チャージポンプ21NにおけるスイッチSW21N～SW24NとフライングキャパシタC21Nのサイズを調整することで、時間t1以上、またはそれ以下とすることも可能である。及び、連結するチャージポンプ回路の各出力クロックの間に遅延素子を設置することで、クロック間隔を時間t2以上とすることも可能である。

【0043】

また、本実施例1では、VOUT端子のキャパシタCoutは出力電圧安定化のために設置しているが、区間aNで同位相で動作する相補チャージポンプ回路00(N-1)におけるチャージポンプ21(N-1)と相補チャージポンプ回路00Nの2個のチャージポンプがフライングキャパシタへの充電期間、それ以外の2×N-2個のチャージポンプは放電期間であり、VOUT端子のキャパシタCoutへ電化充電しているため、全期間で安定した出力電圧を得ることができるため、キャパシタCoutは設置しなくてもよい。

10

また、本実施例1では、相補チャージポンプ回路001のクロック入力端に、相補チャージポンプ回路00Nの出力クロックCKO11Nを接続することでリング発振動作によるチャージポンプクロックを自己生成しているが、本接続を削除し、相補チャージポンプ回路001のクロック入力端に外部供給クロックを入力してもよい。

【0044】

<実施形態2>

20

図7は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態2を説明するための回路構成図で、図2に示した相補チャージポンプ回路における第1チャージポンプのみで構成される相補チャージポンプ回路を示している。スイッチSW111～SW141とフライングキャパシタC111で構成される。SW111、SW131は、PMOSトランジスタであり、SW121、SW141は、NMOSトランジスタとなる。SW111は、フライングキャパシタC111の第1電極と入力端子VIN111との間に接続される。SW121は、フライングキャパシタC111の第1電極と接地端子との間に接続される。SW131は、フライングキャパシタC111の第2電極と接地端子との間に接続される。SW141は、フライングキャパシタC111の第2電極と出力端子VOUT111との間に接続される。SW141のバックゲート端子は、SW141がラッチアップするのを防止するためにVOUT111に接続される。SW111、SW121のゲート端子は、入力クロック端子CKI001に接続される。

30

【0045】

また、SW111とSW121で構成されるインバータ出力は、出力クロック端子CKO111となる。SW131、SW141のゲート端子は、入力クロック端子VCKI111に接続される。

図8は、本発明に係るチャージポンプ回路を構成する相補チャージポンプ回路の実施形態1の他の例を説明するための回路構成図である。図7に示した負電圧を出力生成するチャージポンプ回路に対して、図8に示すように、チャージポンプ回路のSW141をPMOSトランジスタ、SW131をNMOSトランジスタとすることで昇電圧を出力生成する構成としてもよい。

40

【0046】

本発明に係る相補チャージポンプ回路は、入力電圧VDDと基準電圧VSSと間で遷移するクロック信号CKO111が一端に入力される第1のキャパシタC111と、この第1キャパシタの他端に各入力端子が接続される第1及び第2のスイッチSW131、SW141とを有し、第2スイッチの出力端子から出力電圧を出力する第1のチャージポンプとを備え、第1及び第2のスイッチがオンオフ制御することで、第1のチャージポンプが出力電圧を出力する。

【実施例2】

【0047】

50

図9は、本発明に係るチャージポンプ回路の実施例2を説明するための回路ブロック図で、図7又は図8に示した相補チャージポンプ回路を $2 \times N + 1$ 個設けたチャージポンプ回路を示している。図中符号11($2 \times N$)及び11($2 \times N + 1$)はチャージポンプを示している。なお、図5に示した構成要素と同一の機能を有する構成要素には同一の符号を付してある。

【0048】

図9に示したチャージポンプ回路は、チャージポンプ001～00($2 \times N + 1$)で構成されている。これにより、本実施例2は $2 \times N + 1$ 個のチャージポンプで構成されている。

入力端子VINは、チャージポンプ11($2 \times N + 1$)のVIN11($2 \times N + 1$)にて共通接続される。出力端子VOUTは、チャージポンプ11($2 \times N + 1$)のVOUT11($2 \times N + 1$)にて共通接続される。出力端子VOUTには安定化キャパシタCoutが接地接続される。
10

【0049】

また、チャージポンプ001のクロック入力端CKI111には、チャージポンプ00Nの出力クロックCKO11Nが接続される。チャージポンプ00($2 \times N + 1$)のクロック入力端CKI00($2 \times N + 1$)には、チャージポンプ00($2 \times N$)の出力クロックCKO11($2 \times N$)が接続される。

これにより、図7又は図8に示したチャージポンプ001におけるSW111とSW121で構成されるインバータから出力されるクロックCKO111が、本実施例2では、クロックCKO111～クロックCKO11($2 \times N + 1$)は奇数の位相反転するクロック系により、リング発振器を構成する。
20

【0050】

また、チャージポンプ00($2 \times N + 1$)におけるスイッチSW11($2 \times N + 1$)～SW14($2 \times N + 1$)は、図1に示した単一構成のチャージポンプ回路のスイッチS1～S4に対して各々 $1/(2 \times N + 1)$ 倍のサイズとし、フライングキャパシタC11($2 \times N + 1$)は、図1に示した単一構成のチャージポンプ回路のキャパシタC1に対して各々 $1/(2 \times N + 1)$ 倍のサイズとする。

【0051】

図10(a), (b)は、図9に示したチャージポンプ回路の動作タイミング・チャートを示す図である。チャージポンプ00($2 \times N$)の出力クロックCKO11($2 \times N$)とチャージポンプ00($2 \times N + 1$)の出力クロックCKO11($2 \times N + 1$)には時間t2の素子遅延があるものとする。
30

区間[a1]において、チャージポンプ11($2 \times N + 1$)の出力クロックCKO11($2 \times N + 1$)がVDDのとき(このとき出力クロックVCKO11($2 \times N + 1$)はVSS)、位相反転した時間t2遅延するチャージポンプ111のクロックCKO111がVSSとなり、チャージポンプ111のフライングキャパシタC111は放電され、VOUTのキャパシタCoutに-VDDを充電開始する。このときタイミングa1Tでチャージポンプ111の電磁ノイズが発生する。

【0052】

また、区間[b2]において、チャージポンプ111の出力クロックCKO111がVSSのとき(このとき出力クロックVCKO111は-VDD)、位相反転した時間t2遅延するチャージポンプ112のクロックCKO112がVDDとなり、チャージポンプ112のフライングキャパシタC112にVDDを充電開始する。このとき、タイミングb2Tでチャージポンプ112の電磁ノイズが発生する。
40

【0053】

また、区間[a3]において、チャージポンプ112の出力クロックCKO112がVDDのとき(このとき出力クロックVCKO112はVSS)、位相反転した時間t2遅延するチャージポンプ回路113のクロックCKO113がVSSとなり、チャージポンプ113のフライングキャパシタC113は放電され、VOUTのキャパシタCoutに
50

- VDDを充電開始する。このときタイミングa3でチャージポンプ113の電磁ノイズが発生する。

【0054】

また、区間[b4]において、チャージポンプ113の出力クロックCKO113がVSSのとき（このとき出力クロックVCKO113は-VDD）、位相反転した時間t2遅延するチャージポンプ回路114のクロックCKO114がVDDとなり、チャージポンプ114のフライングキャパシタC114にVDDを充電開始する。このとき、タイミングb4でチャージポンプ114の電磁ノイズが発生する。

【0055】

また、区間[b(2×N)]において、チャージポンプ11(2×N-1)の出力クロックCKO11(2×N-1)がVSSのとき（このとき出力クロックVCKO11(2×N-1)は-VDD）、位相反転した時間t2遅延するチャージポンプ11(2×N)のクロックCKO11(2×N)がVDDとなり、チャージポンプ11(2×N)のフライングキャパシタC11(2×N)にVDDを充電開始する。このとき、タイミングb(2×N)Tでチャージポンプ11(2×N)の電磁ノイズが発生する。10

【0056】

また、区間[a(2×N+1)]において、チャージポンプ11(2×N)の出力クロックCKO11(2×N)がVDDのとき（このとき出力クロックVCKO11(2×N)はVSS）、位相反転した時間t2遅延するチャージポンプ11(2×N+1)のクロックCKO11(2×N+1)がVSSとなり、チャージポンプ11(2×N+1)のフライングキャパシタC11(2×N+1)は放電され、VOUTのキャパシタCoutに-VDDを充電開始する。このときタイミングa(2×N+1)Tでチャージポンプ11(2×N+1)の電磁ノイズが発生する。20

【0057】

また、区間[b1]において、チャージポンプ11(2×N+1)の出力クロックCKO11(2×N+1)がVSSのとき（このとき出力クロックVCKO11(2×N+1)は-VDD）、位相反転した時間t2遅延するチャージポンプ回路111のクロックCKO111がVDDとなり、チャージポンプ111のフライングキャパシタC111にVDDを充電開始する。このとき、タイミングb1Tでチャージポンプ111の電磁ノイズが発生する。30

【0058】

また、区間[a2]において、チャージポンプ111の出力クロックCKO111がVDDのとき（このとき出力クロックVCKO111はVSS）、位相反転した時間t2遅延するチャージポンプ112のクロックCKO112がVSSとなり、チャージポンプ112のフライングキャパシタC112は放電され、VOUTのキャパシタCoutに-VDDを充電開始する。このときタイミングa2Tでチャージポンプ112の電磁ノイズが発生する。

【0059】

また、区間[b3]において、チャージポンプ112の出力クロックCKO112がVSSのとき（このとき出力クロックVCKO112は-VDD）、位相反転した時間t2遅延するチャージポンプ113のクロックCKO113がVDDとなり、チャージポンプ113のフライングキャパシタC113にVDDを充電開始する。このとき、タイミングb3Tでチャージポンプ113の電磁ノイズが発生する。40

【0060】

また、区間[a4]において、チャージポンプ113の出力クロックCKO113がVDDのとき（このとき出力クロックVCKO113はVSS）、位相反転した時間t2遅延するチャージポンプ114のクロックCKO114がVSSとなり、チャージポンプ114のフライングキャパシタC114は放電され、VOUTのキャパシタCoutに-VDDを充電開始する。このときタイミングa4Tでチャージポンプ114の電磁ノイズが発生する。50

【0061】

また、区間 [$a (2 \times N) T$]において、チャージポンプ 11 ($2 \times N - 1$) の出力クロック CKO11 ($2 \times N - 1$) が VDD のとき (このとき出力クロック VCKO11 ($2 \times N - 1$) は VSS)、位相反転した時間 t_2 遅延するチャージポンプ 11 ($2 \times N$) のクロック CKO11 ($2 \times N$) が VDD となり、チャージポンプ 11 ($2 \times N$) のフライングキャパシタ C11 ($2 \times N$) は放電され、VOUT のキャパシタ Cout に -VDD を充電開始する。このときタイミング $a (2 \times N) T$ でチャージポンプ ($2 \times N$) の電磁ノイズが発生する。

【0062】

また、区間 [$b (2 \times N + 1)$]において、チャージポンプ 11 ($2 \times N$) の出力クロック CKO11 ($2 \times N$) が VSS のとき (このとき出力クロック VCKO11 ($2 \times N$) は -VDD)、位相反転した時間 t_2 遅延するチャージポンプ 11 ($2 \times N + 1$) のクロック CKO11 ($2 \times N + 1$) が VDD となり、チャージポンプ 11 ($2 \times N + 1$) のフライングキャパシタ C11 ($2 \times N + 1$) に VDD を充電開始する。このとき、タイミング $b (2 \times N + 1) T$ でチャージポンプ 11 ($2 \times N + 1$) の電磁ノイズが発生する。10

【0063】

以降、入力クロック CKI が位相反転するごとに同様の動作を繰り返す。

上述した動作により、区間 $a N$ にて、チャージポンプ 00 ($2 \times N - 1$) が、タイミング $a N T$ でフライングキャパシタ電化放電時、図 1 に示した単一構成のチャージポンプ回路の電磁ノイズの $1 / (2 \times N + 1)$ 倍の電磁ノイズが発生する。また、区間 $b N$ では、チャージポンプ 00 ($2 \times N - 1$) が、タイミング $b N T$ でフライングキャパシタ電化充電時、図 1 に示した単一構成のチャージポンプ回路の電磁ノイズの $1 / (2 \times N + 1)$ 倍の電磁ノイズが発生する。20

【0064】

また、クロック CKO111 ~ クロック CKO11 ($2 \times N + 1$) にて奇数の位相反転するクロック系により構成されるリング発振器により、クロック CKO111 ~ クロック CKO11 ($2 \times N + 1$) は各々が t_2 遅延する $t_2 \times (2 \times N + 1)$ 周期のクロックとなる。

また、区間 $a N$ でチャージポンプ 00 ($2 \times N + 1$) がフライングキャパシタへの充電期間、それ以外の $2 \times N$ 個のチャージポンプは放電期間であり、VOUT 端子のキャパシタ Cout へ電化充電しているため、負荷への電圧供給能力は、図 1 で示す単一チャージポンプ回路の充放電周期を $t_2 \times (2 \times N + 1)$ としたときと同等である。30

【0065】

これにより、本実施例 2 から発生する電磁ノイズは、図 1 に示した単一構成のチャージポンプ回路のそれに対し、時間 t_2 間隔で $1 / (2 \times N + 1)$ 倍で発生する。よって本実施形態で発生する電磁ノイズは、図 1 に示した単一構成のチャージポンプ回路のそれに対して、 $1 / (2 \times N + 1)$ 倍程度に抑圧されることになる。

さらに、本実施例 2 は、リング発振動作によるチャージポンプクロックを自己生成することで、デバイス内部にクロック生成回路は設置不要とし、またはデバイス外部からクロック供給を不要とすることで、付随するデバイスピニや関連する制御回路も不要となる。このため、デバイス面積を小さくすることができる。40

【0066】

なお、上述した実施例 2 は、一例を示したもので、この構成に限定されるものではない。つまり、チャージポンプ 00 ($2 \times N + 1$) におけるスイッチ SW11 ($2 \times N + 1$) ~ SW14 ($2 \times N + 1$) と、フライングキャパシタ C11 ($2 \times N + 1$) は、負荷への出力電圧の必要供給能力に応じて、本実施例 2 で示したサイズ以下としてもよく、電磁ノイズの抑制効果を高めることができる。

【0067】

また、チャージポンプ 001 ~ 00 ($2 \times N + 1$) における各クロック CKO111 ~

50

C K 0 0 ($2 \times N + 1$) のクロック間隔として時間 t_2 を素子遅延としているが、チャージポンプ 0 0 ($2 \times N + 1$) におけるスイッチ SW 1 1 ($2 \times N + 1$) ~ SW 1 4 ($2 \times N + 1$) と、フライングキャパシタ C 1 1 ($2 \times N + 1$) のサイズを調整することで、時間 t_2 以上、またはそれ以下とすることも可能である。及び、連結するチャージポンプの各出力クロックの間に遅延素子を設置することで、クロック間隔を時間 t_2 以上とすることも可能である。

【 0 0 6 8 】

また、本実施例 2 では V O U T 端子のキャパシタ C o u t は出力電圧安定化のために設置しているが、区間 a N でチャージポンプ 0 0 ($2 \times N + 1$) がフライングキャパシタへの充電期間、それ以外の $2 \times N$ 個のチャージポンプは放電期間であり、V O U T 端子のキャパシタ C o u t へ電化充電しているため、全期間で安定した出力電圧を得ることができるために、キャパシタ C o u t は設置しなくてもよい。10

【 0 0 6 9 】

また、本実施例 2 では、チャージポンプ 0 0 1 のクロック入力端に、チャージポンプ 0 0 ($2 \times N + 1$) の出力クロック C K O 1 1 ($2 \times N + 1$) を接続することでリング発振動作によるチャージポンプクロックを自己生成しているが、本接続を削除し、チャージポンプ 0 0 1 のクロック入力端に外部供給クロックを入力してもよい。

なお、本発明の実施形態 1 及び 2 は、上述した構成に限定されるものではない。例えば、上述した実施形態 1 及び 2 では、いずれも N ウエル (N - w e l l) を備えた P 型基板上に構成された回路を例として説明したが、同様な技術的思想が、P ウエル (P - w e l l) を備えた N 型基板上に構成された回路にも適用可能であることは言うまでもない。20

【 0 0 7 0 】

また、上述した実施形態 1 及び 2 では、構成素子として M O S ドランジスタを使用した場合について説明したが、回路の一部分あるいは全部が M O S ドランジスタ以外の回路要素、例えば、バイポーラトランジスタ等の素子で実現することも可能である。

【 符号の説明 】

【 0 0 7 1 】

2 0 , 4 0 相補チャージポンプ回路

1 0 1 乃至 1 0 N 相補チャージポンプ回路

1 1 1 乃至 1 1 N 及び 2 1 1 乃至 2 1 N チャージポンプ

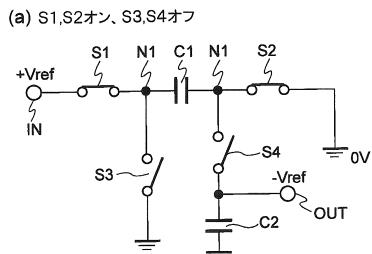
1 1 ($2 \times N$) 及び 1 1 ($2 \times N + 1$) チャージポンプ

10

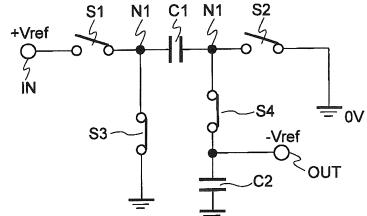
20

30

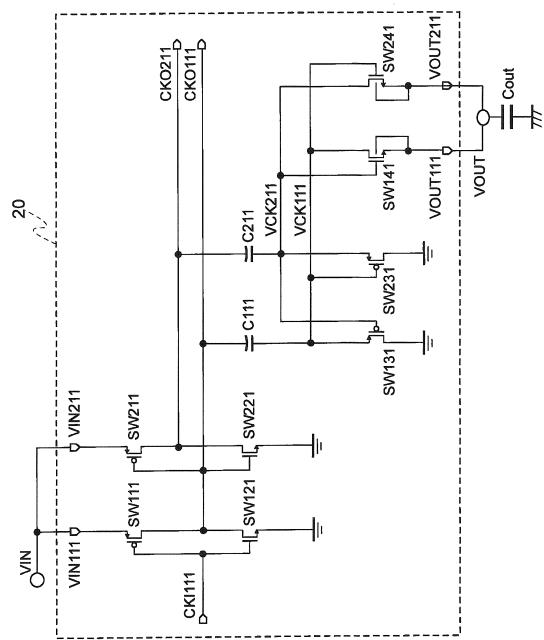
【図1】



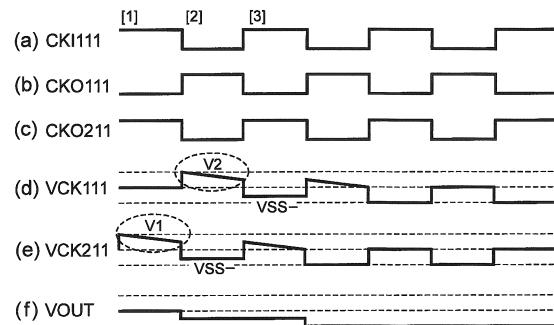
(b) S1,S2オフ、S3,S4オン



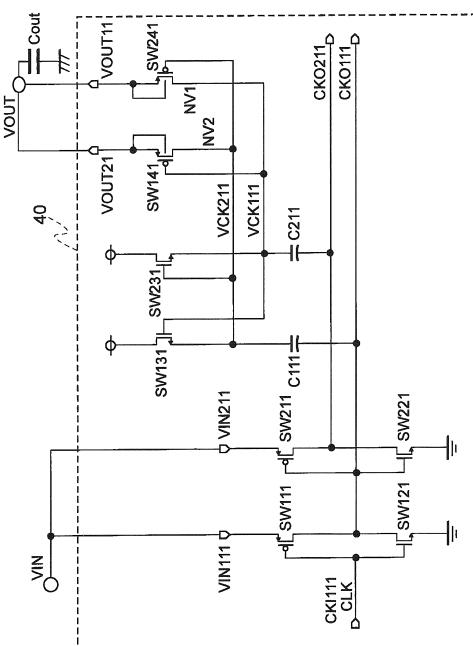
【図2】



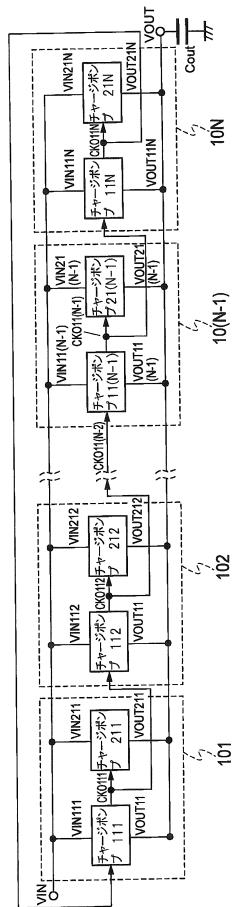
【図3】



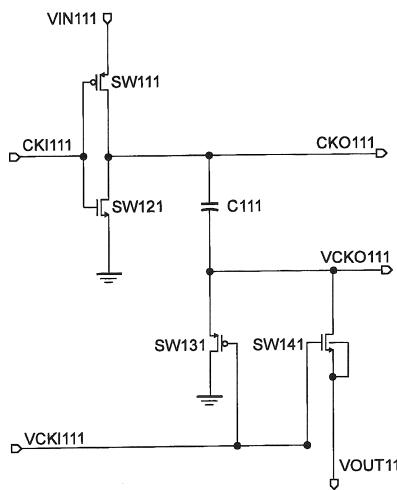
【図4】



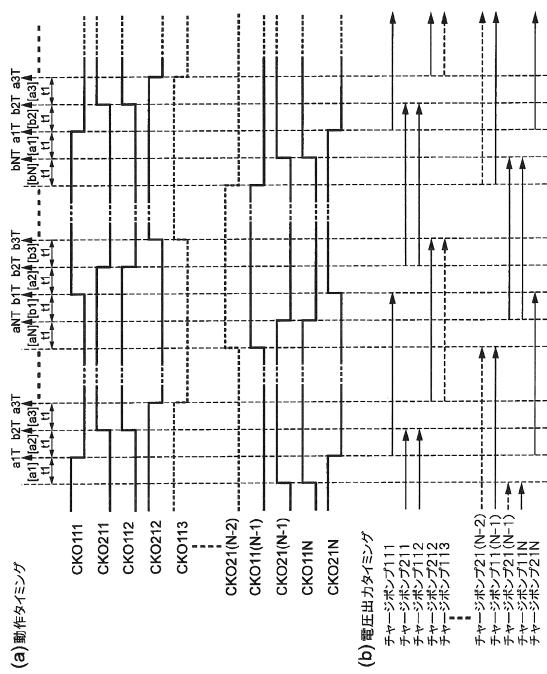
【図5】



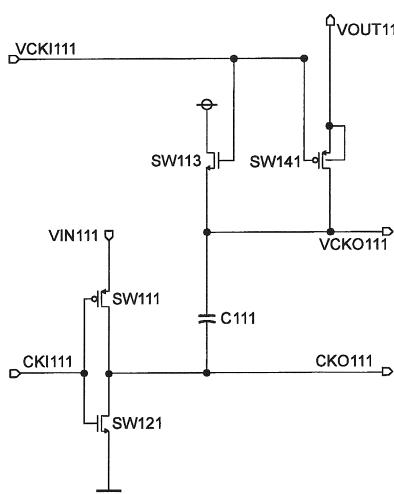
【図7】



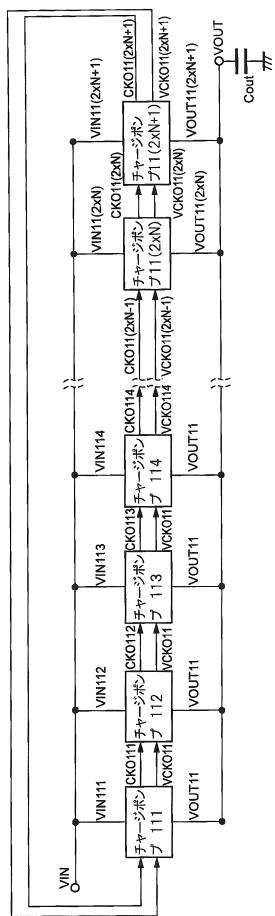
【図6】



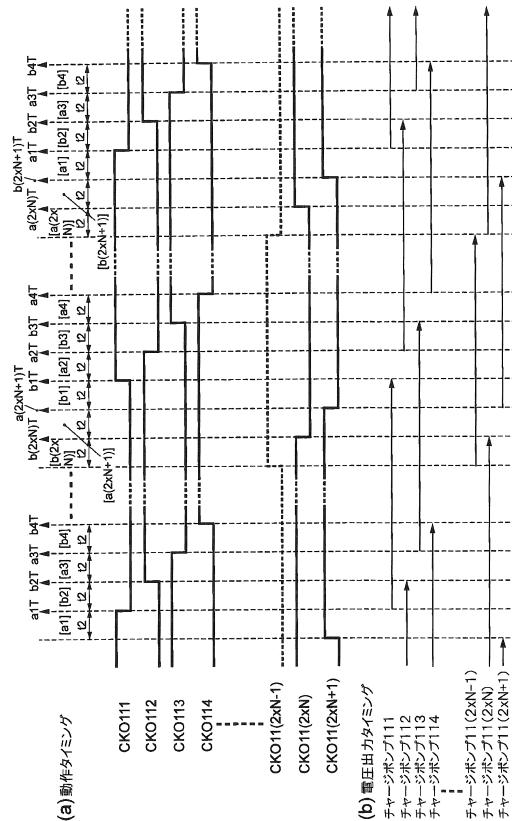
【図8】



【図9】



【 図 10 】



フロントページの続き

(56)参考文献 特開2008-104316(JP,A)
特開2001-258241(JP,A)
特開平09-163721(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 02 M 3 / 07