

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成24年11月29日(2012.11.29)

【公表番号】特表2012-505582(P2012-505582A)

【公表日】平成24年3月1日(2012.3.1)

【年通号数】公開・登録公報2012-009

【出願番号】特願2011-530492(P2011-530492)

【国際特許分類】

H 0 4 L 25/02 (2006.01)

H 0 3 K 19/0175 (2006.01)

H 0 4 B 10/00 (2006.01)

H 0 4 B 10/04 (2006.01)

H 0 4 B 10/06 (2006.01)

H 0 4 B 10/14 (2006.01)

H 0 4 B 10/26 (2006.01)

H 0 4 B 10/28 (2006.01)

H 0 4 N 7/173 (2011.01)

H 0 3 K 19/08 (2006.01)

H 0 3 K 17/04 (2006.01)

【F I】

H 0 4 L 25/02 3 0 3 A

H 0 3 K 19/00 1 0 1 F

H 0 4 B 9/00 C

H 0 4 B 9/00 Y

H 0 4 N 7/173 6 3 0

H 0 3 K 19/00 1 0 1 Q

H 0 3 K 19/08 Z

H 0 3 K 17/04 H

【手続補正書】

【提出日】平成24年10月9日(2012.10.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

少なくとも部分的に、特に少なくともタイムスロット方式で T M D S 符号化され、且つ特に少なくとも 1 つの D V I データ接続、及び／又は、少なくとも 1 つの H D M I データ接続に割り当てられた信号を、少なくとも 1 つのデータソースから少なくとも 1 つのデータシンクへ伝送する回路装置（1 0 0 ; 1 0 0 '）であって、

当該回路装置は、

少なくとも 1 つの駆動回路（S 1 ; S 1 '）であって、

前記データソースに割り当てられた少なくとも 1 つの接続インターフェース（I Q）の下流に接続され、且つ前記接続インターフェース（I Q）によって、約 5 ボルトの供給電圧を含み、特に約 5 5 ミリアンペア以下でチャージすることができる、供給電圧（V D V I / H D M I）を供給され、

電氣的な T M D S 符号化信号を電気－光変換するように提供された少なくとも 1 つ

の発光素子 (LD_1)、特に少なくとも1つの光ダイオード、少なくとも1つの発光ダイオード、少なくとも1つのレーザダイオード、あるいは少なくとも1つの半導体レーザを含む少なくとも1つのレーザ、の上流に接続され、

前記 TMD S 符号化信号を与えられた光 ($L_{TMD S}$) は、少なくとも1つの光ファイバー (F_1)、特に少なくとも1つのガラス繊維又は少なくとも1つのプラスチックファイバーを含む少なくとも1つのプラスチック材料繊維、に前記発光素子 (LD_1) によって連結可能である、

当該少なくとも1つの駆動回路 (S_1 ; S_1')、及び／又は、

少なくとも1つのトランスインピーダンス変換回路 (S_2 ; S_2') であって、

前記 TMD S 符号化信号を与えられた前記光 ($L_{TMD S}$) を光-電気変換するように提供された少なくとも1つの光吸収素子 (PD_1)、特に少なくとも1つのフォトダイオードの、下流に接続され、

前記 TMD S 符号化信号を与えられた前記光 ($L_{TMD S}$) は、前記光吸収素子 (PD_1) によって前記光ファイバー (F_1) から取り出し可能であり、

前記データシンクに割り当てられた少なくとも1つの接続インターフェース (IS) の上流に接続され、そして

少なくとも1つの差動ペア配線 (AD 、 AD') に印加される直流電圧部分によって提供される、

当該少なくとも1つのトランスインピーダンス変換回路 (S_2 ; S_2')、であることを特徴とする回路装置。

【請求項 2】

前記駆動回路 (S_1 又は S_1') は、

少なくとも1つの電圧増加回路 (DB_1)、特に電圧ダブラとして実装される及び／又は特に直流電圧変換器として作動する電圧増加回路であって、電気エネルギー、特に電力が取り出される及び／又は提供される電圧増加回路、

電位差又は電圧差 (V_{LT_1})、特に少なくとも1つの並列電圧レギュレータ又はシャントレギュレータを含む少なくとも1つの電圧制限素子 (LT_1) によって提供可能な電位差又は電圧差、又は、

終端電圧 ($V_{Ter m}$)、特に少なくとも1つの電圧レギュレーション素子又は電圧レギュレータ (REG_1) によって提供可能な終端電圧、を備えることを特徴とする請求項 1 に記載の回路装置。

【請求項 3】

前記電気エネルギーは、

前記電圧増加回路 (DB_1) が、前記電位差又は電圧差 (V_{LT_1}) あるいは前記終端電圧 ($V_{Ter m}$) を、電流、特に前記電位差又は電圧差 (V_{LT_1}) あるいは前記終端電圧 ($V_{Ter m}$) を低減するように方向付けた電流で、チャージして取り込むことができ、

及び／又は

前記電圧増加回路 (DB_1) が、前記電圧増加回路 (DB_1) の基準端子 (Ref) と前記電圧増加回路 (DB_1) の出力端子の電位又は電圧 (V_{out}) との間のより高い電位差又は電圧差に、電流、特に当該より高い電位差又は電圧差を増加するように方向付けた電流を、供給して取り出すことができ、

前記発光素子 (LD_1) は、当該より高い電位差又は電圧差で操作される、ことを特徴とする請求項 2 に記載の回路装置。

【請求項 4】

前記駆動回路 (S_1 又は S_1') は、前記発光素子 (LD_1) を流れる電流を、特に前記データソースに割り当てられた前記接続インターフェース (IQ) の少なくとも1つの TMD S トランスマッタ (TM) の差動出力信号に応じて変調する、少なくとも1つの増幅回路 (DRV_1)、特に少なくとも1つの入力増幅器と、少なくとも1つのスイッチングトランジスタ (T_1) とを備え、

前記スイッチングトランジスタ (T_1) のゲート又はベースは、前記増幅回路 (DRV_1) の出力端子に接続され、

前記スイッチングトランジスタ (T_1) のドレイン又はコレクタは、前記供給電圧 ($V_{DVI/HDMI}$) に割り当てられ、特に前記スイッチングトランジスタ (T_1) のドレイン又はコレクタは、基本的に前記供給電圧 ($V_{DVI/HDMI}$) 上に存在し、

前記スイッチングトランジスタ (T_1) のソース又はエミッタは、前記発光素子 (LD_1) の入力端子に接続される、

ことを特徴とする請求項 1～3 のいずれか 1 項に記載の回路装置。

【請求項 5】

前記駆動回路 ($S1'$) は、少なくとも 1 つの第 2 のスイッチングトランジスタ (T_2)、特にソースフォロウとして実装されるスイッチングトランジスタを備え、

前記第 2 のスイッチングトランジスタ (T_2) のゲート又はベースは、前記供給電圧 ($V_{DVI/HDMI}$) に割り当てられ、特に前記第 2 のスイッチングトランジスタ (T_2) のゲート又はベースは、前記供給電圧 ($V_{DVI/HDMI}$) とは僅かに異なるものに調節可能であり、

前記第 2 のスイッチングトランジスタ (T_2) のドレイン又はコレクタは、前記供給電圧 ($V_{DVI/HDMI}$) に割り当てられ、特に前記第 2 のスイッチングトランジスタ (T_2) のドレイン又はコレクタは、基本的に前記供給電圧 ($V_{DVI/HDMI}$) 上に存在し、

前記第 2 のスイッチングトランジスタ (T_2) のソース又はエミッタは、前記第 1 のスイッチングトランジスタ (T_1) の前記ソース又は前記エミッタに接続され、且つ前記発光素子 (LD_1) の前記入力端子に接続される、

ことを特徴とする請求項 4 に記載の回路装置。

【請求項 6】

前記差動ペア配線 (AD 、 AD') を少なくとも部分的に終端処理するために、前記駆動回路 ($S1$ 又は $S1'$) は、

電圧制限素子 (LT_1) の入力端子あるいは電圧レギュレーション素子又は電圧レギュレータ (REG_1) の入力端子と増幅回路 (DRV_1) の第 1 の入力端子との間に接続された、少なくとも 1 つの第 1 の終端抵抗器 (RT_1) と、

前記電圧制限素子 (LT_1) の前記入力端子あるいは前記電圧レギュレーション素子又は電圧レギュレータ (REG_1) の前記入力端子と前記増幅回路 (DRV_1) の第 2 の入力端子との間に接続された、少なくとも 1 つの第 2 の終端抵抗器 (RT_2) と、を備え、

前記 TMD S トランスミッタ (TM) の出力段の動作点を調節する目的で、前記終端抵抗器 (RT_1 、 RT_2) によって、前記 TMD S トランスミッタ (TM) に電位差又は電圧差 (V_{LT_1}) と前記供給電圧 ($V_{DVI/HDMI}$) との差、あるいは終端電圧 (V_{Term})、を供給することができる、

ことを特徴とする請求項 1～5 のいずれか 1 項に記載の回路装置。

【請求項 7】

特に前記データソースと前記データシンクとの間が少なくとも 1 つのガルバニック接続の場合、

前記 TMD S トランスミッタ (TM) は、前記データシンクに割り当てられた前記接続インターフェース (IS) に割り当てられた少なくとも 1 つの TMD S レシーバ (RC) によって終端処理可能であり、前記トランスインピーダンス変換回路 ($S2$; $S2'$) は、前記 TMD S レシーバ (RC) の差動入力に接続されており、

特に前記データソースと前記データシンクとの間の少なくとも 1 つのガルバニック接続の場合、前記 TMD S レシーバ (RC) の少なくとも 2 つの終端抵抗器 (RT 、 RT') によって、前記トランスインピーダンス変換回路 ($S2$; $S2'$) に、約 3.3 ボルトの動作電圧を含む、特に差動入力あたり約 12 ミリアンペア以下でチャージすることができる、動作電圧 (AV_{CC}) を供給可能であり、及び／又は

前記動作電圧が、前記差動ペア配線（ AD 、 AD' ）を介して前記TMDSTランスマッタ（ TM ）に、特に前記TMDSTランスマッタ（ TM ）の出力段に供給可能である、ことを特徴とする請求項1～6のいずれか1項に記載の回路装置。

【請求項8】

前記トランスインピーダンス変換回路（ $S2$ ）は、

差動入力が前記光吸収素子（ PD_1 ）に割り当てられた少なくとも1つの増幅器（ TIA_1 ）と、

前記光吸収素子（ PD_1 ）から取り込まれ前記増幅器（ TIA_1 ）により増幅された前記TMDST符号化信号でTMDSTレシーバ（ RC ）の差動入力をチャージするための、前記増幅器（ TIA_1 ）の前記第1の出力に割り当てられた少なくとも1つの第1のカップリングコンデンサ（ C_2 ）、及び前記増幅器（ TIA_1 ）の前記第2の出力に割り当てられた少なくとも1つの第2のカップリングコンデンサ（ C_3 ）と、を含むことを特徴とする請求項1～7のいずれか1項に記載の回路装置。

【請求項9】

前記差動ペア配線（ AD 、 AD' ）を少なくとも部分的に終端処理するために、前記トランスインピーダンス変換回路（ $S2$ ）は、

少なくとも1つの第1の抵抗器（ R_1 ）、特に少なくとも1つの第1の終端抵抗器と、

少なくとも1つの第2の抵抗器（ R_2 ）、特に少なくとも1つの第2の終端抵抗器と、を備え、

前記抵抗器（ R_1 、 R_2 ）は、動作電圧（ AV_{CC} ）から前記TMDSTレシーバ（ RC ）の同相電圧を発生することによって、前記TMDSTレシーバ（ RC ）の入力段の動作点を調節可能であり、

供給電圧（ V_{supply} ）を給電する供給電流（ I_{supply} ）は、少なくとも部分的に前記第1の抵抗器（ R_1 ）を介して、及び／又は、前記第2の抵抗器（ R_2 ）を介して前記差動ペア配線（ AD 、 AD' ）から前記増幅器（ TIA_1 ）へ流れる、ことを特徴とする請求項8に記載の回路装置。

【請求項10】

前記トランスインピーダンス変換回路（ $S2'$ ）は、

差動入力が前記光吸収素子（ PD_1 ）に割り当てられた少なくとも1つの増幅器（ TIA_1 ）と、

前記光吸収素子（ PD_1 ）から取り込まれ前記増幅器（ TIA_1 ）により増幅された前記TMDST符号化信号でTMDSTレシーバ（ RC ）の差動入力をチャージするための、前記増幅器（ TIA_1 ）の前記第1の出力に割り当てられた少なくとも1つの第1のスイッチングトランジスタ（ T_3 ）及び前記増幅器（ TIA_1 ）の前記第2の出力に割り当てられた少なくとも1つの第2のスイッチングトランジスタ（ T_4 ）と、を備え、

供給電圧（ V_{supply} ）を給電する前記増幅器（ TIA_1 ）の供給電流（ I_{supply} ）は、少なくとも部分的に前記スイッチングトランジスタ（ T_3 、 T_4 ）を流れる電流である、

ことを特徴とする請求項1～7のいずれか1項に記載の回路装置。

【請求項11】

前記差動ペア配線（ AD 、 AD' ）を少なくとも部分的に終端処理するために、前記トランスインピーダンス変換回路（ $S2'$ ）は、

少なくとも1つの第1の抵抗器（ R_1 ）、特に少なくとも1つの第1の終端抵抗器と、

少なくとも1つの第2の抵抗器（ R_2 ）、特に少なくとも1つの第2の終端抵抗器と、を備え、

前記抵抗器（ R_1 、 R_2 ）は、動作電圧（ AV_{CC} ）から前記TMDSTレシーバ（ RC ）の同相電圧を発生することによって、前記TMDSTレシーバ（ RC ）の入力段の動作点

を調節可能である、
ことを特徴とする請求項10に記載の回路装置。

【請求項12】

少なくとも部分的に、特に少なくともタイムスロット方式でTMD S符号化され、且つ特に少なくとも1つのD V Iデータ接続、及び／又は、少なくとも1つのHDMIデータ接続に割り当てられた信号を、少なくとも1つのデータソースから少なくとも1つのデータシンクへ伝送する方法であって、

駆動回路(S1; S1')は、上流に接続され且つ前記データソースに割り当てられた少なくとも1つの接続インターフェース(IQ)によって、約5ボルトの供給電圧を含み、特に約55ミリアンペア以下でチャージすることができる、供給電圧($V_{DVI/HDMI}$)を供給され、

前記駆動回路(S1; S1')の下流に接続された少なくとも1つの発光素子(LD₁)、特に少なくとも1つの光ダイオード、少なくとも1つの発光ダイオード、少なくとも1つのレーザダイオード、あるいは少なくとも1つの半導体レーザを含む少なくとも1つのレーザによって、電氣的なTMD S符号化信号を電気-光変換して、前記TMD S符号化信号を与えられた光(L_{TMD S})として、少なくとも1つの光ファイバー(F₁)、特に少なくとも1つのガラス繊維又は少なくとも1つのプラスチックファイバーを含む少なくとも1つのプラスチック材料繊維に、連結し、

少なくとも1つのTMD Sトランスミッタ(TM)から前記データソースに割り当てられた前記接続インターフェース(IQ)へ供給される直流電流部分は、前記駆動回路(S1; S1')によって前記発光素子(LD₁)を制御する変調信号電流に変換され、

前記TMD S符号化信号を与えられた前記光(L_{TMD S})は、少なくとも1つの光吸収素子(PD₁)、特に少なくとも1つのフォトダイオードによって、前記光ファイバー(F₁)から取り出されて、光-電気変換され、前記光吸収素子(PD₁)の下流且つ前記データシンクに割り当てられた少なくとも1つの接続インターフェース(IS)の上流に接続された少なくとも1つのトランスインピーダンス変換回路(S2; S2')に供給され、前記トランスインピーダンス変換回路(S2; S2')は、少なくとも1つの差動ペア配線(AD、AD')によって印加される直流電圧部分によって提供される、
ことを特徴とする方法。

【請求項13】

前記トランスインピーダンス変換回路(S2; S2')を操作する電気エネルギー、特に電力は、前記データシンクに割り当てられた前記接続インターフェース(IS)に割り当てられた前記トランスインピーダンス変換回路(S2; S2')と、少なくとも1つのTMD Sレシーバ(RC)との間の接続における直流電流部分に由来する電気エネルギー、および前記TMD Sレシーバ(RC)における直流電圧部分に由来する電気エネルギー、特に電力から取り出される、

ことを特徴とする請求項12に記載の方法。

【請求項14】

特に前記データソースと前記データシンクとの間が少なくとも1つのガルバニック接続の場合、

前記TMD Sトランスミッタ(TM)は、前記データシンクに割り当てられた前記接続インターフェース(IS)の少なくとも1つのTMD Sレシーバ(RC)によって、終端処理され、

動作電圧が、前記データソースと前記データシンクとの間の前記差動ペア配線(AD、AD')を介して前記TMD Sトランスミッタ(TM)、特に前記TMD Sトランスミッタ(TM)の出力段に、供給され、

前記駆動回路(S1; S1')は、前記データソースに割り当てられた前記接続インターフェース(IQ)によって、約5ボルトの供給電圧を含み、特に約55ミリアンペア以下でチャージすることができる、前記供給電圧($V_{DVI/HDMI}$)を供給され、

前記TMD Sレシーバ(RC)の少なくとも2つの終端抵抗器(R_T、R_{T'})によ

って、前記トランスインピーダンス変換回路（ S_2 ； S_2' ）に、約 3.3 ボルトの動作電圧を含み、特に差動入力あたり約 12 ミリアンペア以下でチャージすることができる動作電圧（ AV_{CC} ）を供給する、
ことを特徴とする請求項 12 又は 13 に記載の方法。