

PCT
 WELTORGANISATION FÜR GEISTIGES EIGENTUM
 Internationales Büro
 INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
 INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

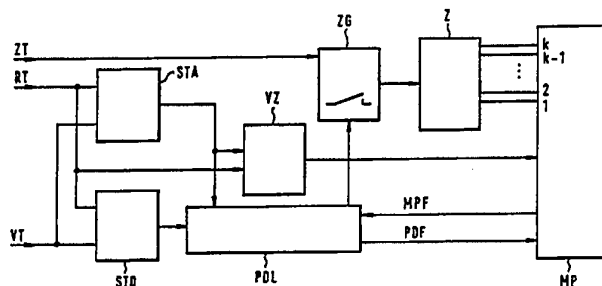


(51) Internationale Patentklassifikation ⁶ : G01R 25/08, 25/04, H03L 7/085	A1	(11) Internationale Veröffentlichungsnummer: WO 95/18384 (43) Internationales Veröffentlichungsdatum: 6. Juli 1995 (06.07.95)
--	-----------	--

(21) Internationales Aktenzeichen: PCT/DE94/01380 (22) Internationales Anmeldedatum: 23. November 1994 (23.11.94) (30) Prioritätsdaten: P 43 44 867.4 29. December 1993 (29.12.93) DE (71) Anmelder (für alle Bestimmungsstaaten ausser US): ANT NACHRICHTENTECHNIK GMBH [DE/DE]; Gerberstrasse 33, D-71522 Backnang (DE). (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): MELLER, Wolfgang [DE/DE]; Seelacher Weg 13/3, D-71522 Backnang (DE). WIDMANN, Fritz [DE/DE]; Uhlandshöhe 34, D-74360 Ilsfeld (DE).	(81) Bestimmungsstaaten: BR, CZ, FI, HU, JP, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). Veröffentlicht <i>Mit internationalem Recherchenbericht.</i>
---	---

(54) Title: DIGITAL PHASE DETECTOR

(54) Bezeichnung: DIGITALER PHASENDETEKTOR



(57) Abstract

The invention concerns a digital phase detector for the determination of phase shifts between a comparison clock signal (VT) and a reference clock signal (RT). First means (STA, STO) generate start and stop signals from the pulses of the reference and comparison clock signals (RT, VT). A counter (ZG, Z) counts the pulses of a higher-frequency counter clock signal (ZT) in the time slot between a start signal and the subsequent stop signal. The count registered by the counter (ZG, Z) is a measure of the phase shift. Digital phase detectors of this kind exhibit quantization errors. The use of a sign information (VZ) derived from the comparison clock signal, which leads or lags the reference clock signal, and means (MP) which add a constant to the counter count enables the effects of the quantization error to be significantly reduced. The phase detector proposed makes it possible to design phase-control loops giving precise clock-signal adjustment since it provides a control signal even when the phase shift between the comparison and reference clock signals is very small.

(57) Zusammenfassung

Die Erfindung betrifft einen digitalen Phasendetektor zur Bestimmung von Phasenverschiebungen zwischen einem Vergleichstakt (VT) und einem Referenztakt (RT). Erste Mittel (STA, STO) erzeugen aus den Impulsen des Referenz- und Vergleichstakts (RT, VT) Start- und Stoppsignale. Ein Zähler (ZG, Z) zählt in dem Zeitfenster zwischen einem Start- und dem nachfolgenden Stoppsignal die Impulse eines höherfrequenten Zähltaktes (ZT). Der Zählerwert des Zählers (ZG, Z) stellt ein Maß für die Phasenverschiebung dar. Digitale Phasendetektoren dieser Art weisen Quantisierungsfehler auf. Durch die Verwendung einer Vorzeicheninformation (VZ), die aus dem im Vergleich zum Referenztakt vor- oder nachfolgenden Vergleichstakt gewonnen wird, und Mitteln (MP), die zu dem Zählerwert eine Konstante hinzufügen, können die Auswirkungen des Quantisierungsfehlers erheblich reduziert werden. Der erfindungsgemäße Phasendetektor ermöglicht Phasenregelschleifen mit präziser Taktnachführung, da er auch bei kleinsten Phasenverschiebungen zwischen Vergleichs- und Referenztakt ein Regelsignal zur Verfügung stellt.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AT	Österreich	GA	Gabon	MR	Mauretanien
AU	Australien	GB	Vereinigtes Königreich	MW	Malawi
BB	Barbados	GE	Georgien	NE	Niger
BE	Belgien	GN	Guinea	NL	Niederlande
BF	Burkina Faso	GR	Griechenland	NO	Norwegen
BG	Bulgarien	HU	Ungarn	NZ	Neuseeland
BJ	Benin	IE	Irland	PL	Polen
BR	Brasilien	IT	Italien	PT	Portugal
BY	Belarus	JP	Japan	RO	Rumänien
CA	Kanada	KE	Kenya	RU	Russische Föderation
CF	Zentrale Afrikanische Republik	KG	Kirgisistan	SD	Sudan
CG	Kongo	KP	Demokratische Volksrepublik Korea	SE	Schweden
CH	Schweiz	KR	Republik Korea	SI	Slowenien
CI	Côte d'Ivoire	KZ	Kasachstan	SK	Slowakei
CM	Kamerun	LI	Liechtenstein	SN	Senegal
CN	China	LK	Sri Lanka	TD	Tschad
CS	Tschechoslowakei	LU	Luxemburg	TG	Togo
CZ	Tschechische Republik	LV	Lettland	TJ	Tadschikistan
DE	Deutschland	MC	Monaco	TT	Trinidad und Tobago
DK	Dänemark	MD	Republik Moldau	UA	Ukraine
ES	Spanien	MG	Madagaskar	US	Vereinigte Staaten von Amerika
FI	Finnland	ML	Mali	UZ	Usbekistan
FR	Frankreich	MN	Mongolei	VN	Vietnam

Beschreibung

Digitaler Phasendetektor

Die vorliegende Erfindung betrifft einen digitalen Phasendetektor mit den Merkmalen des Oberbegriffs des Anspruchs 1.

Aus N. Nessler, D. Fritz: "Ein digitales Phasenmeßgerät", ELEKTRONIK 1974, Heft 9, Band 23, Seite 319 ff ist ein Phasenmeßgerät bekannt, das einen digitalen Phasendetektor der eingangs genannten Art enthält.

Ein digitaler Phasendetektor mit Mitteln, die aus zeitlich aufeinanderfolgenden Impulsen eines Referenztaktes und eines Vergleichstakts Start- und Stoppsignale generieren und mit einem Zähler, der Impulse eines Zähltaktes in dem Zeitfenster zwischen einem Startsignal und dem nachfolgenden Stoppsignal hochzählt, wobei der Zählerwert des Zählers ein Maß für die Phasenverschiebung zwischen dem Referenztakt und den Vergleichstakt darstellt, ist aus R. Best: "Theorie und Anwendungen des Phase-locked Loops", AT-Verlag Aarau, Stuttgart, 4. Auflage, 1987, S. 46, Bild 31/3, bekannt. Dieser Phasendetektor besitzt den Nachteil, daß sehr kleine Phasenabweichungen aufgrund von Quantisierungsfehlern nicht erkannt werden.

Ein analoger Phasendetektor, der ein mit einem Vorzeichen behaftetes Ausgangssignal liefert, ist in Tietze/Schenk: "Halbleiter-Schaltungstechnik", Springer-Verlag Berlin, Heidelberg, 10. Auflage, 1993, S. 962ff. offenbart. Dieses Ausgangssignal ist ein Rechteckimpuls, dessen Breite proportional zu der Phasendifferenz und dessen Amplitude bei negativer Phasendifferenz negativ ist.

Der Erfindung liegt die Aufgabe zugrunde, einen aufwandsarmen digitalen Phasendetektor der eingangs genannten Art anzugeben, der eine hohe Phasenauflösung aufweist.

Diese Aufgabe wird erfindungsgemäß durch die Merkmale des Anspruchs 1 gelöst. Weitere vorteilhafte Ausführungsformen gehen aus den Unteransprüchen hervor.

Ein digitaler Phasendetektor, der eine Phasendifferenz zwischen zwei Impulsen bestimmt, indem er die zwischen den Impulsen bestehende Zeitdifferenz mittels eines höherfrequenten Zähltaktes auszählt, weist Quantisierungsfehler auf. Auch bei einem sehr hohen Zähltakt ist die Genauigkeit dieses Phasendetektors oft nicht zufriedenstellend. Durch die Maßnahmen der Erfindung werden die Auswirkungen des Quantisierungsfehlers auf die Ausgangsphase eines Phasenregelkreises erheblich reduziert. Ein Vergleichstakt kann präzise einem Referenztakt nachgeführt werden.

Ausführungsbeispiele der Erfindung werden anhand der Zeichnungen erläutert. Es zeigen:

Figur 1 einen digitalen Phasendetektor,
Figur 2 die zeitlichen Signalabläufe im Phasendetektor nach der Figur 1,
Figur 3 eine Detektorkennlinie eines digitalen Phasendetektors ohne Vorzeicheninformation,
Figur 4 eine Detektorkennlinie eines digitalen Phasendetektors mit einer Vorzeicheninformation,
Figur 5 eine Detektorkennlinie eines digitalen Phasendetektors, die im Nullpunkt einen Sprung enthält,
Figur 6 eine Phasenregelschleife mit einem digitalen Phasendetektor, bei dem die Verarbeitung des Vorzeichens und die Erzeugung des Sprungs im Nullpunkt der Detektorkennlinie in einem Speicher abgespeichert ist, und

Figur 7 eine Phasenregelschleife mit einem digitalen Phasendetektor, bei dem die Verarbeitung des Vorzeichens und die Erzeugung des Sprungs im Nullpunkt der Detektorkennlinie schaltungstechnisch realisiert ist.

In der Figur 1 ist ein digitaler Phasendetektor dargestellt, der Phasendifferenzen zwischen Impulsen eines Referenztakts RT und eines Vergleichstakts VT bestimmt. Der Referenztakt RT und der Vergleichstakt VT liegen beide an einem logischen Gatter STA, das Startsignale erzeugt, und an einem logischen Gatter STO, das Stoppsignale erzeugt, an. Für diese ersten Mittel STA und STO können auch andere Bauteile verwendet werden. Ein erster Impuls erzeugt ein Startsignal, und ein dem ersten nachfolgender zweiter Impuls erzeugt das zugehörige Stoppsignal, unabhängig davon, welcher der beiden Impulse vom Referenztakt RT und vom Vergleichstakt VT stammt. Zweite Mittel, z.B. ein logisches Gatter VZ, erkennen, welcher der beiden Takte, Referenztakt RT oder Vergleichstakt VT, das jeweilige Startsignal ausgelöst hat. Das Gatter VZ liefert also die Information, ob die Phase des Vergleichstakts VT in Bezug auf den Referenztakt RT voreilend oder nacheilend ist. Dies ist gleichbedeutend mit einer Vorzeicheninformation.

Um eine gute Zeitauflösung zu erreichen, ist es vorteilhaft, für den Referenztakt RT und den Vergleichstakt VT Rechtecksignale und für die logischen Gatter STA und STO Gatter, die auf die Flanken dieser Rechtecksignale triggern, zu verwenden.

Eine logische Schaltung PDL steuert mit Hilfe der Start- und Stoppsignale ein Zählertor ZG. Mit diesem und einem Zähler Z werden Impulse eines Zähltaktes ZT hochgezählt. Das Ergebnis wird an einer parallelen Schnittstelle 1, 2, ..., k des Zählers Z ausgegeben. Die Phasendifferenz zwischen den Impulsen des Referenztakts RT und des Vergleichstakts VT liegt also digital als Zählerwert vor und kann

vorteilhafterweise direkt von beispielsweise einer Recheneinheit MP verarbeitet werden. Um einen kleinen Quantisierungsfehler, der durch die digitale Auflösung entsteht, zu erhalten, muß die Frequenz des Zähltaktes ZT möglichst hoch sein.

Dritte Mittel, z.B. eine Recheneinheit MP, die ein Mikroprozessor, Signalprozessor oder ASIC sein kann, bewirken die Steuerung und Informationsverarbeitung des Phasendetektors. Ist ein Zählerwert in die Recheneinheit MP eingelesen, so gibt diese an die logische Schaltung PDL ein Signal MPF ab. Diese setzt daraufhin den Zähler Z und das Gatter VZ zurück und startet einen neuen Zählzyklus im Zählertor ZG und Zähler Z mittels eines Start- und Stopimpulses. Ist der Zählzyklus beendet und liegt der Zählerwert an der parallelen Schnittstelle des Zählers Z an, so sendet die logische Schaltung PDL ein Signal PDF an die Recheneinheit MP, damit diese den Zählerwert und die Vorzeicheninformation einliest. Auf diese Weise wird in periodischen Abständen, mit der Periode des Referenztakts RT, die Phasendifferenz zwischen Impulsen des Referenztakts RT und des Vergleichstakts VT bestimmt.

Der zeitliche Ablauf der Signale des digitalen Phasendetektors ist in der Figur 2 dargestellt. RT bezeichnet den Referenztakt RT, der eine Periodendauer PRT aufweist, und VT den Vergleichstakt VT. Die Phase des Referenztakts RT ist gegenüber der Phase des Vergleichstakts VT voreilend und erzeugt daher ein Startsignal (in dem logischen Gatter STA, Fig. 1). Der Impuls des Vergleichstakts VT erzeugt ein Stoppsignal. Die Information, daß der Impuls des Referenztakts RT dem Impuls des Vergleichstakts VT voreilt, kann als Vorzeicheninformation VZ interpretiert werden und ist in diesem Ausführungsbeispiel mit negativ neg bezeichnet.

Das Startsignal und das Stoppsignal definieren ein

Zeitfenster ZF, in dem das Zählertor ZG und der Zähler Z (Fig. 1) die Impulse des Zeittaktes ZT hochzählen. Das Ergebnis ist der Zählerwert ZW. Die Hochzählphase des Zählerwerts ZW ist in der Figur 2 in Form von Treppenstufen TS dargestellt.

Das hier vom Vergleichstakt VT stammende Stoppsignal erzeugt in der logischen Schaltung PDL (Fig. 1) das Signal PDF, das die Recheneinheit MP veranlaßt, den Zählerwert ZW einzulesen. Ist die Recheneinheit MP mit dem Einlesen des Zählerwerts ZW und der Informationsverarbeitung fertig, so gibt sie das Signal MPF an die logische Schaltung PDL ab. Das Signal MPF veranlaßt die logische Schaltung PDL, den Zählerwert ZW und die Vorzeicheninformation VZ zurückzusetzen. Nach der Zeitdauer ZL ist die Recheneinheit MP bereit für einen neuen Zählzyklus.

Der in der Figur 2 dargestellte zeitliche Ablauf der Signale ist beispielhaft. So können beispielsweise die Signale PDF und MPF auch zu späteren Zeitpunkten erfolgen.

Der Zählerwert ZW steht in Bezug zu einer quantisierten Phasendifferenz PHI, wie in dem Diagramm der Figur 3 dargestellt.

In dem Diagramm der Figur 4 ist die Vorzeicheninformation VZ zu einem Rechenwert RW mit eingerechnet, so daß auch negative Phasendifferenzen PHI definiert sind. Dies kann in der Recheneinheit MP (Fig. 1) z.B. durch Multiplikation des Zählerwerts ZW mit der Vorzeicheninformation VZ realisiert werden.

Der Rechenwert RW als Funktion der Phasendifferenz PHI stellt eine Kennlinie des Phasendetektors dar. Der Funktion in der Figur 4 ist zu entnehmen, daß dem Rechenwert $RW = 0$ ein Phasenbereich PHI von -1 bis +1 zugeordnet ist.

6

In dem Diagramm der Figur 5 ist eine Kennlinie eines digitalen Phasendetektors dargestellt, die an der Stelle $\text{PHI} = 0$ einen Sprung aufweist. Ein Phasendetektor mit dieser Kennlinie läßt sich vorteilhaft in einem Phasenregelkreis einsetzen, um die Auswirkungen der Quantisierungsstufen des digitalen Phasendetektors auf den Vergleichstakt VT erheblich zu reduzieren. Durch den Sprung an der Stelle $\text{PHI} = 0$ wird das Phasenrauschen (hervorgerufen durch die Quantisierung) des digitalen Phasendetektors wesentlich verringert, da auch bei kleinsten Phasendifferenzen PHI ein Rechenwert RW größer oder kleiner Null vorhanden ist. Die Vorzeicheninformation VZ sagt aus, ob die Phase des Vergleichstakts VT der des Referenztakts RT vor- oder nachsteht. Dies bildet für den Phasenregelkreis auch bei sehr kleinen Phasendifferenzen PHI eine Information, ob die Frequenz des Vergleichstakts erhöht oder erniedrigt werden muß. Durch diese Maßnahme wird eine sehr gute Phasensynchronisation erreicht.

Die Kennlinie der Figur 5 kann aus der Kennlinie der Figur 3 abgeleitet werden, indem zu dieser erst ein Zahlenwert, z.B. 0,5, hinzuaddiert wird und das so erhaltene Resultat anschließend mit dem Vorzeichen multipliziert wird. Die Kennlinie der Figur 5, die durch den Nullpunkt geht, kann auch aus diesem verschoben sein. Dies ermöglicht beispielsweise einen Phasenregelkreis, der einen Vergleichstakt auf eine Phasenverschiebung ungleich Null, in Bezug auf einen Referenztakt RT, einregelt. Hierfür wird von dem Zählerwert ZW zuerst eine Konstante, die dieser Phasenverschiebung entspricht, subtrahiert, anschließend wird 0,5 hinzuaddiert und dann mit dem Vorzeichen multipliziert.

In der Figur 6 ist ein Phasenregelkreis mit einem digitalen Phasendetektor PD1, einem Digital-Analog-Wandler DA, einem abstimmbaren Oszillator VCO und einem Frequenzteiler FT dargestellt. Der Frequenzteiler FT bewirkt einen von der

Frequenz des Referenztaktes RT verschiedenen Ausgangstakt AT.

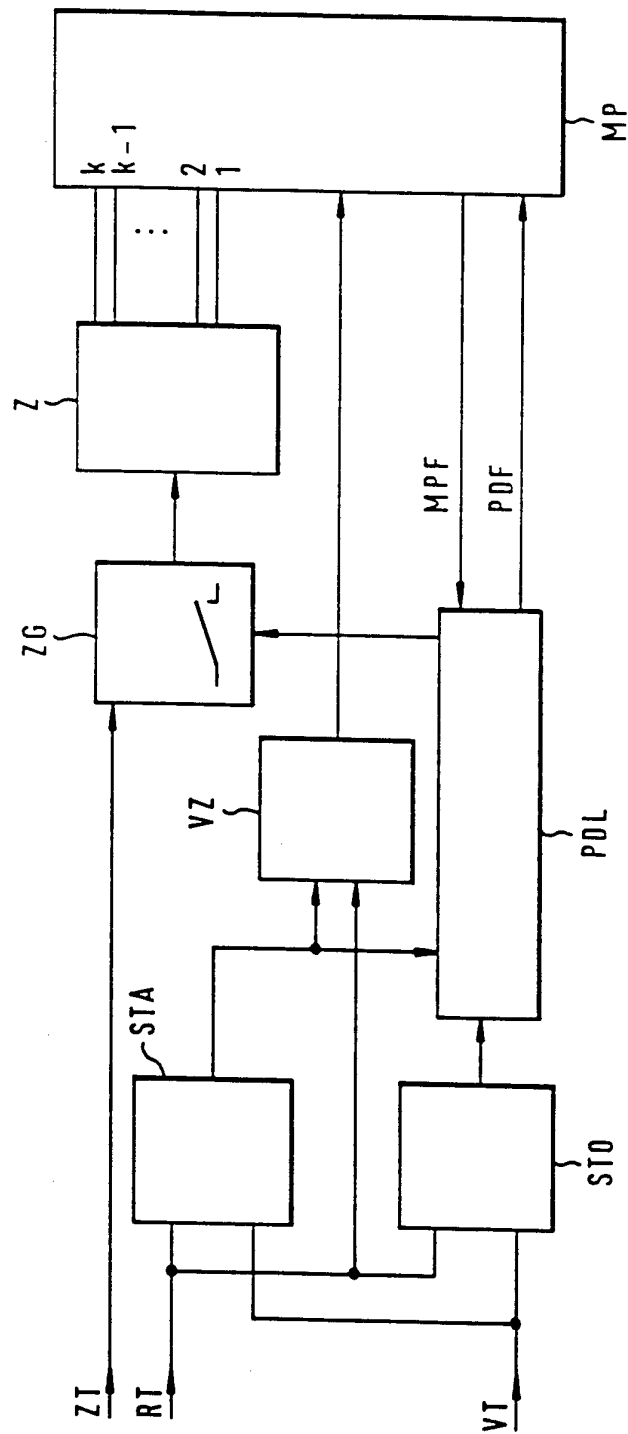
Der Phasendetektor PD1 entspricht dem des anhand der Figur 1 beschriebenen Phasendetektors. Eine Recheneinheit MP registriert in periodischen Abständen einen Zählerwert des Zählers Z und eine Vorzeicheninformation des logischen Gatters VZ. Diese Daten verarbeitet die Recheneinheit MP intern mittels eines Programmablaufs, um die Detektorkennlinie nach Figur 5 zu erzeugen. Basierend auf der Detektorkennlinie steuert die Recheneinheit MP den Oszillator VCO, um den Vergleichstakt VT nachzuregeln.

In der Figur 7 ist ein Phasenregelkreis mit einem weiteren digitalen Phasendetektor PD2 dargestellt. Der Zählerwert des Zählers Z und die Vorzeicheninformation des logischen Gatters VZ sind hier in der Weise mit der Recheneinheit MP schaltungstechnisch verbunden, daß der Rechenaufwand in der Recheneinheit MP zur Erzeugung der Detektorkennlinie entfällt. Hierzu werden die k Bits 1, 2, ... k des Zählerwerts am Eingang der Recheneinheit MP an den Stellen 2, 3, ... k+1 eingelesen und die Eingangsleitung für das niedrigste Bit 1 fest auf Pegel H (hoch) gelegt. Dies entspricht im dualen System einer Addition des Zählerwerts mit 0,5. Die Vorzeicheninformation Vt ist mit dem für das Vorzeichen zuständigen Eingangsbit des Dateneingangs verbunden.

Patentansprüche

1. Digitaler Phasendetektor zur Gewinnung von Phaseninformationen zwischen einem Referenztakt und einem Vergleichstakt mit ersten Mitteln, die aus zeitlich aufeinanderfolgenden Impulsen des Referenz- und Vergleichstakts Start- und Stoppsignale generieren, mit einem Zähler, der Impulse eines Zähltakts in dem Zeitfenster zwischen einem Startsignal und dem nachfolgenden Stoppsignal hochzählt, wobei der Zählerwert des Zählers ein Maß für die Phasenverschiebung zwischen dem Referenztakt und dem Vergleichstakt darstellt, und mit zweiten Mitteln, die aus dem im Vergleich zum Referenztakt vor- oder nacheilenden Vergleichstakt eine Vorzeicheninformation gewinnen, dadurch gekennzeichnet, daß dritte Mittel (MP) vorhanden sind, die zu dem Zählerwert (ZW) eine Konstante hinzuaddieren und dem resultierenden Wert die Vorzeicheninformation zuordnen.
2. Digitaler Phasendetektor nach Anspruch 1, dadurch gekennzeichnet, daß zur Durchführung der Addition der Konstanten eine feste Beschaltung am Dateneingang der dritten Mittel (MP) vorgesehen ist.
3. Digitaler Phasendetektor nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die dritten Mittel (MP) zu dem Zählerwert eine Konstante 0,5 hinzuaddieren, indem die k Bits des Zählerwerts am Eingang der dritten Mittel (MP) um 1 Bit in Richtung des höheren Bits verschoben werden und das niedrigste Bit dieses Eingangs permanent auf Pegel "H" gelegt wird.
4. Digitaler Phasendetektor nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß er in einem Phasenregelkreis eingesetzt ist.

1/5



ERSATZBLATT

2/5

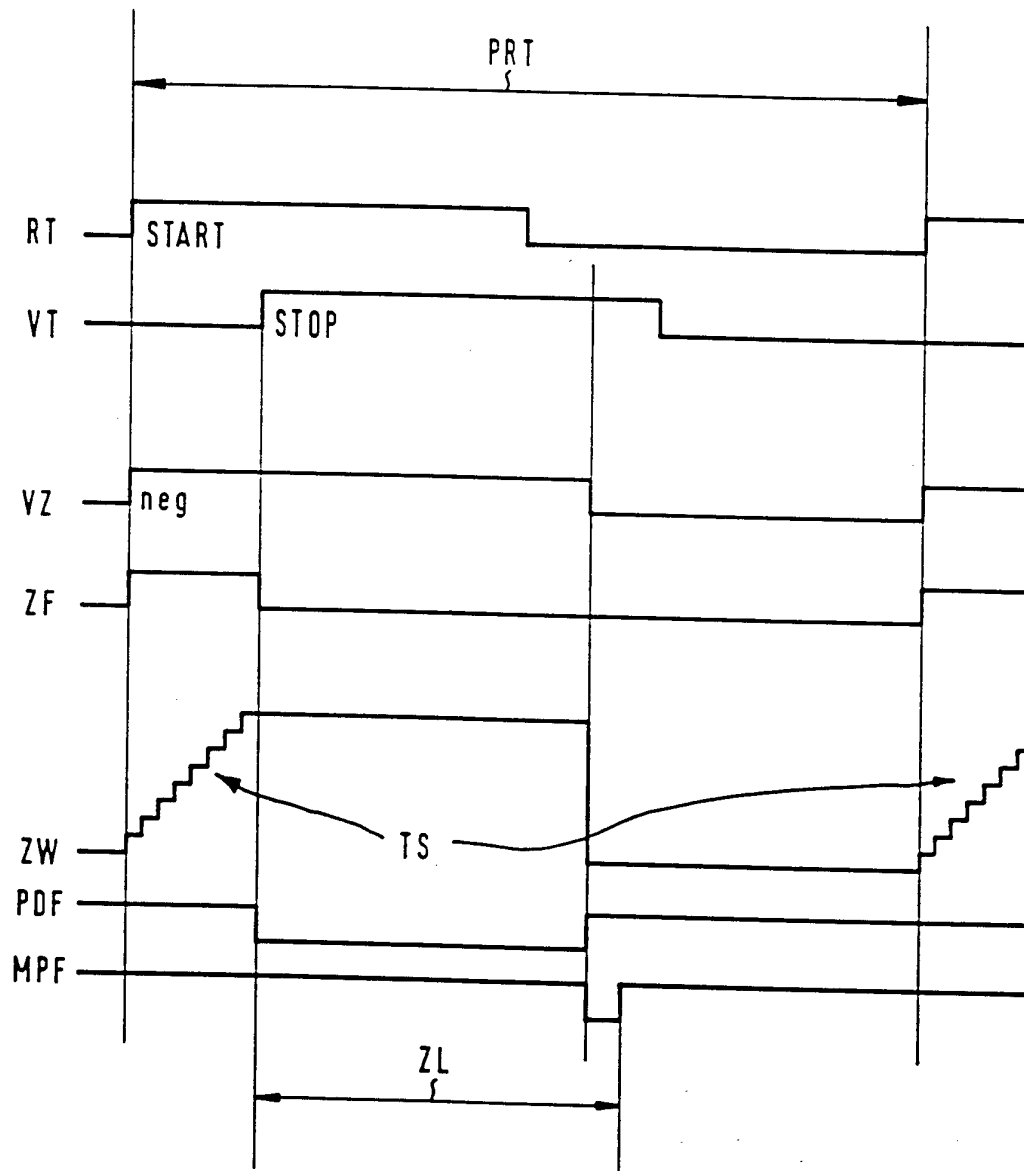


FIG. 2

ERSATZBLATT

3/5

FIG. 3

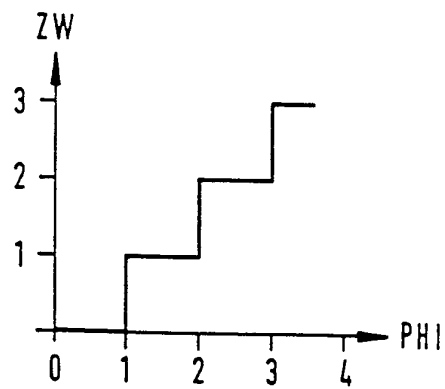


FIG. 4

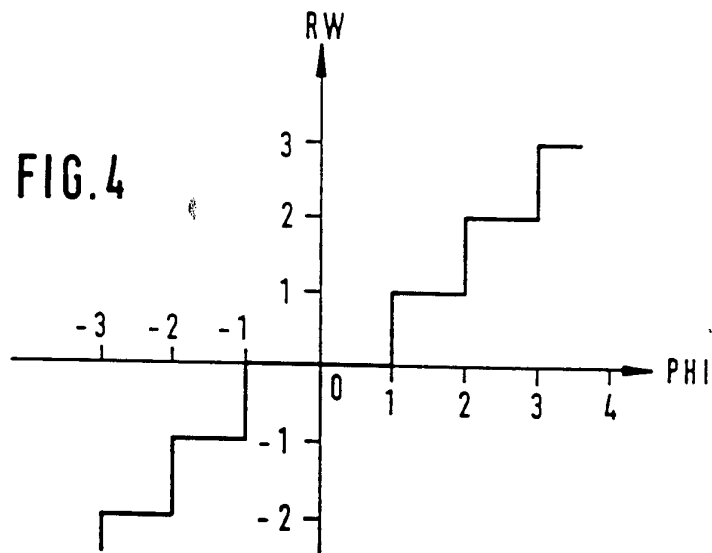
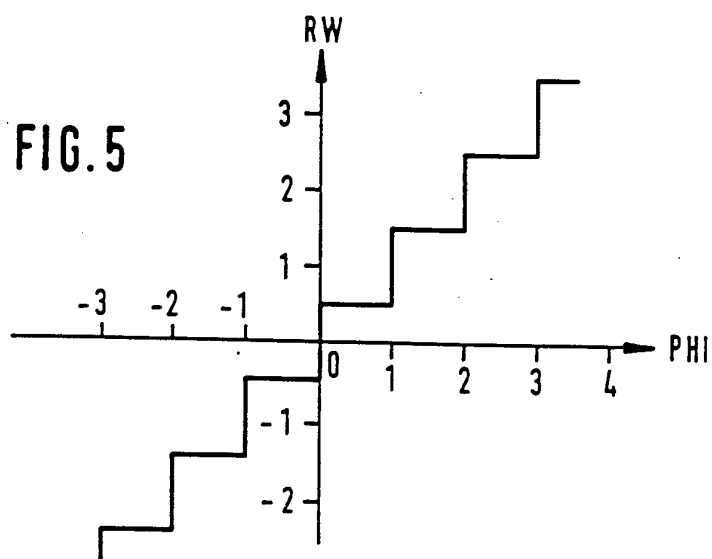


FIG. 5



ERSATZBLATT

5/5

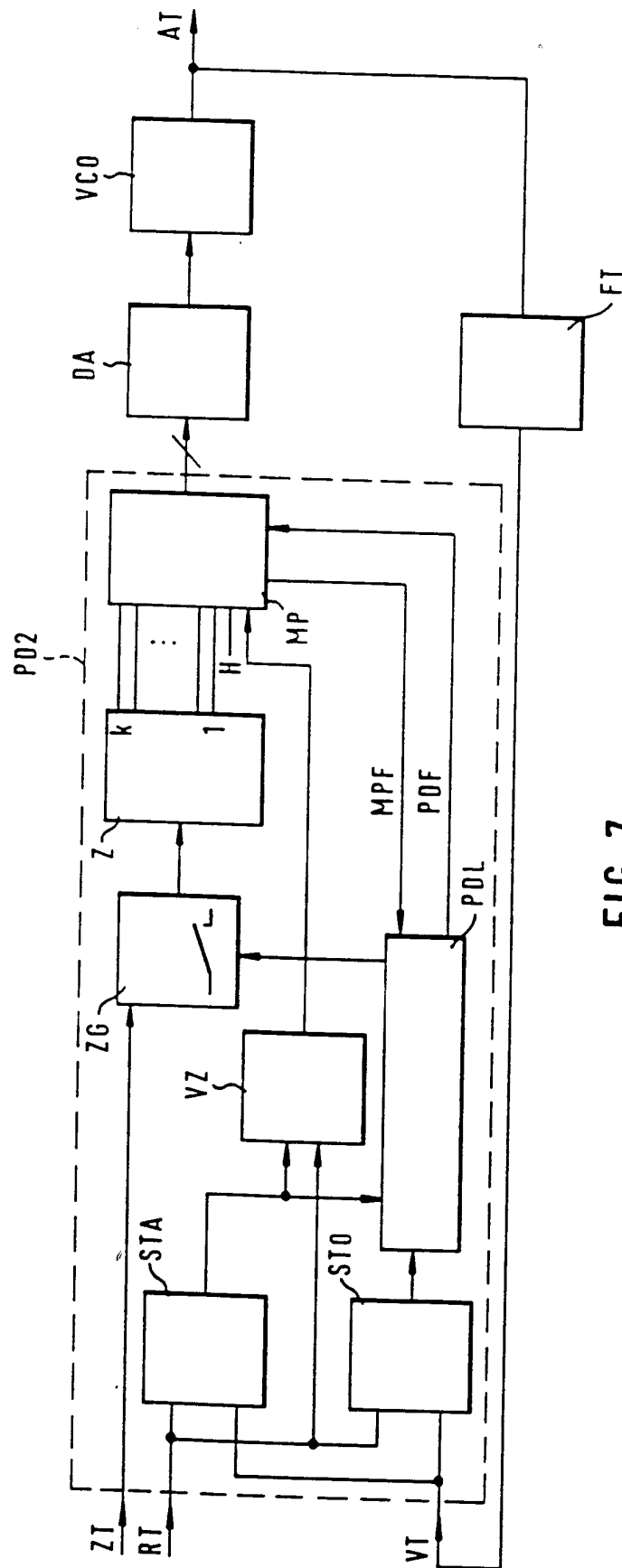


FIG. 7

ERSATZBLATT

INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE 94/01380

A. CLASSIFICATION OF SUBJECT MATTER

IPC 6 G01R25/08 G01R25/04 H03L7/085

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 G01R H03L H03D

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	ELECTRONICS. DE 1984 A 1985 : ELECTRONICS WEEK, vol.54, no.19, September 1981, NEW YORK US pages 156 - 157 ABDEL-AAL 'DIGITAL PHASE METER UPDATES MEASUREMENT EACH CYCLE' see the whole document ---	1
A	FR,A,2 406 848 (SONY) 18 May 1979 see page 7, line 6 - page 8, line 39; figures 1,2I ---	1,4
A	US,A,3 913 028 (BOSSELAERS) 11 November 1975 see column 2, line 59 - column 4, line 15; figures 1,2,5 --- -/--	1,4

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

24 February 1995

Date of mailing of the international search report

15. 03. 95

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+ 31-70) 340-3016

Authorized officer

Iwansson, K

INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE 94/01380

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	GB,A,2 075 294 (RCA) 11 November 1981 see abstract; figures 1,3A,3B -----	1,4

INTERNATIONAL SEARCH REPORT

Intel onal Application No

PCT/DE 94/01380

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
FR-A-2406848	18-05-79	NONE	
US-A-3913028	14-10-75	NONE	
GB-A-2075294	11-11-81	US-A- 4322643	30-03-82
		AT-B- 386097	27-06-88
		CA-A- 1197321	26-11-85
		DE-A,C 3116603	18-02-82
		FR-A,B 2481460	30-10-81
		JP-C- 1207996	29-05-84
		JP-A- 56169931	26-12-81
		JP-B- 58043932	30-09-83

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 94/01380

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 6 G01R25/08 G01R25/04 H03L7/085

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 6 G01R H03L H03D

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	ELECTRONICS. DE 1984 A 1985 : ELECTRONICS WEEK, Bd.54, Nr.19, September 1981, NEW YORK US Seiten 156 - 157 ABDEL-AAL 'DIGITAL PHASE METER UPDATES MEASUREMENT EACH CYCLE' siehe das ganze Dokument ---	1
A	FR,A,2 406 848 (SONY) 18. Mai 1979 siehe Seite 7, Zeile 6 - Seite 8, Zeile 39; Abbildungen 1,2I ---	1,4
A	US,A,3 913 028 (BOSSLAERS) 11. November 1975 siehe Spalte 2, Zeile 59 - Spalte 4, Zeile 15; Abbildungen 1,2,5 ---	1,4
	-/-	

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

Z Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

24. Februar 1995

Absendedatum des internationalen Recherchenberichts

16.03.95

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Iwansson, K

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 94/01380

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	GB,A,2 075 294 (RCA) 11. November 1981 siehe Zusammenfassung; Abbildungen 1,3A,3B -----	1,4

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 94/01380

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
FR-A-2406848	18-05-79	KEINE	
US-A-3913028	14-10-75	KEINE	
GB-A-2075294	11-11-81	US-A- 4322643	30-03-82
		AT-B- 386097	27-06-88
		CA-A- 1197321	26-11-85
		DE-A, C 3116603	18-02-82
		FR-A, B 2481460	30-10-81
		JP-C- 1207996	29-05-84
		JP-A- 56169931	26-12-81
		JP-B- 58043932	30-09-83