(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2024 年 2 月 22 日 (22.02.2024)

WIPO | PCT

(10) 国际公布号
WO 2024/036719 A1

(51) 国际专利分类号:
G11C 7/10 (2006.01) *G11C 16/26* (2006.01)
G11C 7/06 (2006.01)

(21) 国际申请号: PCT/CN2022/123902

(22) 国际申请日: 2022 年 10 月 8 日 (08.10.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202210998008.6 2022年8月19日 (19.08.2022) CN

(71) 申请人: 长鑫存储技术有限公司 (**CHANGXIN MEMORY TECHNOLOGIES, INC.**) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(72) 发明人: 韦冰心 (**WEI, Bingxin**); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(74) 代理人: 北京派特恩知识产权代理有限公司 (**CHINA PAT INTELLECTUAL PROPERTY OFFICE**); 中国北京市海淀区海淀南路21号中关村知识产权大厦B座2层, Beijing 100080 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE,

(54) **Title:** DATA RECEIVING CIRCUIT AND MEMORY

(54) 发明名称: 一种数据接收电路和存储器

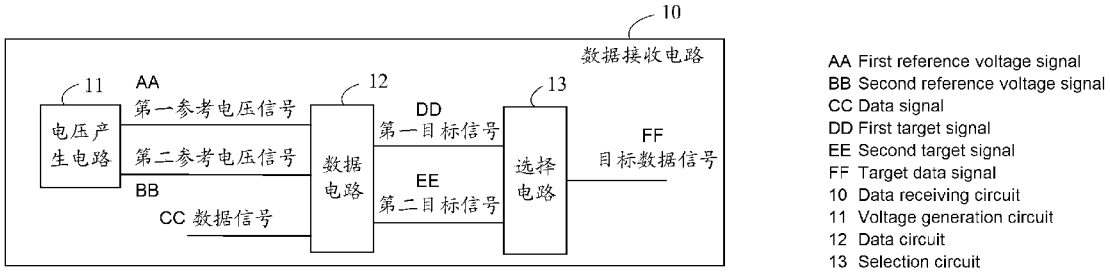


图 3

(57) **Abstract:** Embodiments of the present disclosure provide a data receiving circuit and a memory. The circuit comprises: a voltage generation circuit configured to output a first reference voltage signal and a second reference voltage signal in a first mode; a data circuit configured to compare a data signal with the first reference voltage signal to output a first target signal, and compare the data signal with the second reference voltage signal to output a second target signal, wherein the data signal is one of a plurality of data signals arranged in series; and a selection circuit configured to determine one of the first target signal and the second target signal as a target data signal on the basis of the level state of a previous data signal of the data signal.

(57) 摘要: 本公开实施例提供了一种数据接收电路和存储器，该电路包括：电压产生电路，配置为在第一模式下，输出第一参考电压信号和第二参考电压信号；数据电路，配置为对数据信号和第一参考电压信号进行比较，输出第一目标信号；对数据信号和第二参考电压信号进行比较，输出第二目标信号；其中，数据信号是串行排列的若干个数据信号的其中一个；选择电路，配置为基于数据信号的前一数据信号的电平状态，将第一目标信号和第二目标信号的二者之一确定为目标数据信号。

WO 2024/036719 A1

[见续页]

SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

一种数据接收电路和存储器

相关申请的交叉引用

本公开基于申请号为 202210998008.6、申请日为 2022 年 08 月 19 日、发明名称为“一种数据接收电路和存储器”的中国专利申请提出，并要求该中国专利申请的优先权，该中国专利申请的全部内容在此引入本公开作为参考。

技术领域

本公开涉及半导体存储器技术领域，尤其涉及一种数据接收电路和存储器。

背景技术

半导体装置通过其中的数据接收电路来接收数据，数据接收电路使用参考电压来确定所接收的数据信号的逻辑电平。对于数据接收电路而言，在前的数据信号的电平状态会对在后的数据信号的电平状态产生一些影响，所以需要利用判决反馈平衡原理消除在前的数据信号的不利影响，避免数据信号的误判。然而，判决反馈平衡的过程存在较大耗时，影响了数据接收电路的性能。

发明内容

本公开提供了一种数据接收电路和存储器，不仅能够保证数据接收的正确性，而且缩短了信号反馈时间。

本公开的技术方案是这样实现的：

第一方面，本公开实施例提供了一种数据接收电路，所述数据接收电路包括电压产生电路，配置为在第一模式下，输出第一参考电压信号和第二参考电压信号，且所述第一参考电压信号和所述第二参考电压信号的电压值不同；

数据电路，配置为接收数据信号、所述第一参考电压信号和所述第二参考电压信号，对所述数据信号和所述第一参考电压信号进行比较，输出第一目标信号；对所述数据信号和所述第二参考电压信号进行比较，输出第二目标信号；其中，所述数据信号是串行排列的若干个数据信号的其中一个；

选择电路，配置为接收所述第一目标信号和所述第二目标信号，基于所述数据信号的前一数据信号的电平状态，将所述第一目标信号和所述第二目标信号的二者之一确定为目标数据信号。

在一些实施例中，所述电压产生电路，还配置为在第二模式下，输出第三参考电压信号；其中，所述第三参考电压信号的电压值位于所述第一参考电压信号的电压值和所述第二参考电压信号的电压值之间；所述数据电路，还配置为接收所述第三参考电压信号，对所述数据信号和所述第三参考电压信号进行比较，输出目标数据信号。

在一些实施例中，所述电压产生电路包括：第一电压产生模块，配置为接收

第一控制信号组；在所述第一模式下，基于所述第一控制信号组，输出第一弱电压信号和第二弱电压信号；第二电压产生模块，配置为接收第二控制信号组；在所述第一模式下，基于所述第二控制信号组，输出第一强电压信号和第二强电压信号；第一选择器，配置为接收强弱选择信号、所述第一弱电压信号和所述第一强电压信号；在所述强弱选择信号处于第一状态时，将所述第一强电压信号输出为所述第一参考电压信号；或者，在所述强弱选择信号处于第二状态时，将所述第一弱电压信号输出为所述第一参考电压信号；第二选择器，配置为接收所述强弱选择信号、所述第二弱电压信号和所述第二强电压信号，在所述强弱选择信号处于所述第一状态时，将所述第二强电压信号输出为所述第二参考电压信号；或者，在所述强弱选择信号处于所述第二状态时，将所述第二弱电压信号输出为所述第二参考电压信号；其中，所述第一强电压信号的驱动强度大于所述第一弱电压信号的驱动强度，且所述第二强电压信号的驱动强度大于所述第二弱电压信号的驱动强度。

在一些实施例中，所述电压产生电路还包括：第一编码发生器，配置为产生所述第一控制信号组；第二编码发生器，配置为产生所述第二控制信号组；其中，在第一模式下，所述第一弱电压信号和所述第二弱电压信号之间的电压差为第一值，所述第一值是由所述第一控制信号组确定的；所述第一强电压信号和所述第二强电压信号之间的电压差为第二值，所述第二值是由所述第二控制信号组确定的；所述第一值与所述第二值相同。

在一些实施例中，所述电压产生电路还包括：校准模块，配置为在第一模式下，接收所述第一强电压信号和所述第一弱电压信号，对所述第一强电压信号和所述第一弱电压信号进行电压值比较，输出第一比较信号；所述第一编码发生器，还配置为在第一模式下，接收所述第一比较信号，基于所述第一比较信号对所述第一控制信号组进行调整，以步进调整所述第一弱电压信号的电压值，使得所述第一强电压信号和所述第一弱电压信号的电压值相同，且所述第二强电压信号和所述第二弱电压信号的电压值相同。

在一些实施例中，所述第一电压产生模块，还配置为在所述第二模式下，基于所述第一控制信号组，输出第三弱电压信号；所述第二电压产生模块，还配置为在所述第二模式下，基于所述第二控制信号组，输出第三强电压信号；所述第一选择器，还配置为接收所述强弱选择信号、所述第三弱电压信号和所述第三强电压信号，在所述强弱选择信号处于所述第一状态时，将所述第三强电压信号输出为所述第三参考电压信号；或者，在所述强弱选择信号处于所述第二状态时，将所述第三弱电压信号输出为所述第三参考电压信号；其中，所述第三强电压信号的驱动强度大于所述第三弱电压信号的驱动强度。

在一些实施例中，所述校准模块，还配置为接收所述第三强电压信号和所述第三弱电压信号，对所述第三强电压信号和所述第三弱电压信号进行电压值比较，输出第二比较信号；所述第一编码发生器，还配置为接收所述第二比较信号，基于所述第二比较信号对所述第一控制信号组进行调整，以步进调整所述第三弱电压信号的电压值，使得所述第三强电压信号和所述第三弱电压信号的电压值相同。

在一些实施例中，所述第一电压产生模块包括第一分压调整模块，且所述第一分压调整模块包括第一主电阻链和第一辅电阻链；在第一模式下，所述第一主

电阻链和所述第一辅电阻链通过第一连接点和第二连接点连接，所述第一连接点串接于所述第二连接点和所述第一主电阻链的接地端之间；其中，所述第一分压调整模块，配置为基于所述第一控制信号组，调整所述第一主电阻链的阻值分布状态以通过所述第一连接点输出第一弱电压信号，调整所述第一辅电阻链的阻值分布状态以通过所述第二连接点输出第二弱电压信号。

在一些实施例中，在第二模式下，所述第一主电阻链和所述第一辅电阻链处于隔离状态；其中，所述第一分压调整模块，还配置为基于所述第一控制信号组，调整所述第一主电阻链的阻值分布状态，以通过所述第一主电阻链的电压输出节点输出第三弱电压信号。

在一些实施例中，所述第一主电阻链包括串联设置的多个第一电阻，首个所述第一电阻的一端与第一电源端连接，末个所述第一电阻的另一端与接地端连接；所述第一主电阻链还包括 A 个靠近所述第一电源端的第一开关管以及 A 个靠近所述接地端的所述第一开关管，靠近所述第一电源端的 A 个所述第一开关管的第一端均与所述第一电源端连接，靠近所述接地端的 A 个所述第一开关管的第一端均与所述接地端连接；记靠近所述第一电源端的 A 个第一电阻以及靠近接地端的 A 个所述第一电阻为第一边缘电阻；在靠近所述第一电源端的方向上，第 a 个所述第一开关管用于短接 a 个所述第一边缘电阻；在远离所述第一电源端的方向上，第 a 个所述第一开关管用于短接 a 个所述第一边缘电阻；a、A 均为正整数，且 a 小于或等于 A，A 小于第一电阻总数量的一半；在不包含所述第一边缘电阻的部分所述第一主电阻链中，每隔 C 个所述第一电阻引出一个电压输出节点，所述第一电压产生模块还包括第一选择输出模块，所述第一选择输出模块的输入端与所有的所述电压输出节点连接，所述第一选择输出模块基于所述第一控制信号组控制所述第一开关管的导通或截止；在第二模式下，所述第一选择输出模块还基于所述第一控制信号组选择一所述电压输出节点输出预设的所述第三弱电压信号。

在一些实施例中，在所述第一主电阻链中，每一所述电压输出节点对应的两个所述第一电阻之间串接有一个第二开关管；所述第一辅电阻链包括串联的 N × B 个第二电阻，所述第一辅电阻链还包括 B 个第三开关管，B 个所述第三开关管的一端连接于所述第一辅电阻链的同一端，第 b 个所述第三开关管用于短接 N × b 个第二电阻，N、B 以及 b 均为正整数，且 b 小于或等于 B，N≠C；所述第一电压产生模块还包括第二选择输出模块，所述第二选择输出模块用于基于所述第一控制信号组控制所述第二开关管以及所述第三开关管的导通或截止；在第一模式下，所述第二选择输出模块具体用于控制任意一个所述第二开关管截止，以使得所述第一辅电阻链代替一个所述第二电阻串联接入所述第一主电阻链，并形成所述第一连接点和所述第二连接点；以及，通过所述第一连接点输出预设的所述第一弱电压信号，通过所述第二连接点输出预设的所述第二弱电压信号。

在一些实施例中，所述第一分压调整模块还包括第一恒流电源和第一恒压电源；所述第一分压调整模块，配置为在所述第一模式下，将所述第一恒流电源确定为所述第一电源端；或者，在所述第二模式下，将所述第一恒压电源确定为所述第一电源端。

在一些实施例中，所述第二电压产生模块包括第二分压调整模块、第一运算放大器和第二运算放大器，且所述第二分压调整模块包括第二主电阻链和第二辅

电阻链；在第一模式下，所述第二主电阻链和所述第二辅电阻链通过第三连接点和第四连接点连接，所述第三连接点串接于所述第四连接点和所述第二主电阻链的接地端之间；其中，所述第二分压调整模块，配置为基于所述第二控制信号组，调整所述第二主电阻链的阻值分布状态以通过所述第三连接点输出所述第一电压信号，调整所述第二辅电阻链的阻值分布状态以通过所述第四连接点输出第二电压信号；所述第一运算放大器，配置为接收所述第一电压信号，对所述第一电压信号进行放大，输出所述第一强电压信号；所述第二运算放大器，配置为接收所述第二电压信号，对所述第二电压信号进行放大，输出所述第二强电压信号。

在一些实施例中，在第二模式下，所述第二主电阻链和所述第二辅电阻链处于隔离状态；其中，所述第二分压调整模块，还配置为基于所述第二控制信号组，调整所述第二主电阻链的阻值分布状态，以通过所述第二主电阻链的电压输出节点输出第三电压信号；所述第一运算放大器，配置为接收所述第三电压信号，对所述第三电压信号进行放大，输出所述第三强电压信号。

第二方面，本公开实施例提供了一种存储器，所述存储器至少包括如第一方面所述的数据接收电路。

本公开实施例提供了一种数据接收电路和存储器， 通过电压产生电路能够产生电压值不同的 2 个参考电压信号，仅需要选择合适的判决结果，无需根据前一数据信号的电平状态对参考电压信号进行实时反馈调整，不仅能够保证数据接收的正确性，而且缩短了信号反馈时间。

附图说明

图 1 为一种电阻链的结构示意图；
图 2 为一种选择输出模块的结构示意图；
图 3 为本公开实施例提供的一种数据接收电路的结构示意图；
图 4 为本公开实施例提供的另一种数据接收电路的结构示意图；
图 5 为本公开实施例提供的一种数据接收电路的具体结构示意图；
图 6A 为本公开实施例提供的第一分压调整模块的局部结构示意图一；
图 6B 为本公开实施例提供的第一分压调整模块的局部结构示意图二；
图 6C 为本公开实施例提供的第一分压调整模块的局部结构示意图三；
图 6D 为本公开实施例提供的第一分压调整模块的局部结构示意图四；
图 6E 为本公开实施例提供的第一分压调整模块的局部结构示意图五；
图 7 为本公开实施例提供的仿真测试结果示意图；
图 8 为本公开实施例提供的一种存储器的结构示意图。

具体实施方式

下面将结合本公开实施例中的附图，对本公开实施例中的技术方案进行清楚、完整地描述。可以理解的是，此处所描述的具体实施例仅仅用于解释相关申请，而非对该申请的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与有关申请相关的部分。除非另有定义，本文所使用的所有的技术和科学术语与属于本公开的技术领域的技术人员通常理解的含义相同。本文中所使用的术语只是

为了描述本公开实施例的目的，不是旨在限制本公开。在以下的描述中，涉及到“一些实施例”，其描述了所有可能实施例的子集，但是可以理解，“一些实施例”可以是所有可能实施例的相同子集或不同子集，并且可以在不冲突的情况下相互结合。需要指出，本公开实施例所涉及的术语“第一\第二\第三”仅是用于区别类似的对象，不代表针对对象的特定排序，可以理解地，“第一\第二\第三”在允许的情况下可以互换特定的顺序或先后次序，以使这里描述的本公开实施例能够以除了在这里图示或描述的以外的顺序实施。

动态随机存取存储器（Dynamic Random Access Memory，DRAM）；

同步动态随机存取存储器（Synchronous Dynamic Random Access Memory，SDRAM）；

双倍数据速率内存（Double Data Rate SDRAM，DDR）；

第 5 代 DDR 标准（DDR5 Specification，DDR5）；

低功率 DDR（Low Power DDR，LPDDR）；

第 5 代 LPDDR 标准（LPDDR5 Specification，LPDDR5）；

判决反馈均衡器（Decision Feedback Equalizer，DFE）；

目前，半导体装置的数据接收电路（DQ RX）需要依据参考电压确定所接收的数据信号的逻辑电平，此时在前的数据信号的电平状态会对在后的数据信号的电平状态产生一些影响。因此，可以根据前一数据信号的电平状态（也可以是前面多个数据信号的电平状态）反馈调整（用于判决当前数据信号的）参考电压的大小，从而补偿前一数据信号对当前数据信号的电平状态造成的影响。

数据接收电路可以通过电阻链和选择输出模块产生参考电压，参见图 1，其示出了一种电阻链的结构示意图。参见图 2，其示出了一种选择输出模块的结构示意图。如图 1 所示，电阻链包括多个串联的电阻和一个使能开关管，第 1 个电阻与电源信号 vddq 连接，最后一个电阻与地信号 gnd 连接，使能开关管的控制端接收使能信号 En 以控制电阻链是否工作。另外，电阻链还包括 32 个控制开关管，第 1 个控制开关管用于短接靠近电源信号 vddq 的 1 个电阻，第 2 个控制开关管用于短接靠近电源信号 vddq 的 2 个电阻……第 16 个控制开关管用于短接靠近电源信号 vddq 的 16 个电阻，其控制端分别接收第一信号 EnV<0>~EnV<15>；倒数第 1 个控制开关管用于短接靠近地信号 gnd 的 1 个电阻，倒数第 2 个控制开关管用于短接靠近地信号 gnd 的 2 个电阻……倒数第 16 个控制开关管用于短接靠近地信号 gnd 的 16 个电阻，其控制端分别接收第一信号的反相信号 EnVN<0>~EnVN<15>。在电阻链的中间部分，将相邻电阻之间的节点分别命令为 div0、div1……div192，将 div4、div12、div20……div188 作为电压输出节点进行引出，即从 div4 开始每 8 个节点产生一个电压输出节点。如图 2 所示，选择输出模块根据第二信号 R0GrpEn<15:0>及其反相信号 R0GrpEnN<15:0>、第三信号 R1GrpEn<7:0>及其反相信号 R1GrpEnN<7:0>选择一个电压输出节点输出参考电压信号 Vref，能够实现参考电压信号电压值的可编程变化。在这里，R0GrpEn<15:0>、R1GrpEn<7:0>中仅有一个信号处于指定状态（高电平或低电平），以选择出相应的电压输出节点。在一些实施例中，在预设电流条件下，每个电阻两端的压差可设置为 2.5 毫伏（mv），因此，从 div4~div188 引出的参考电压信号的电压值可以为 10~490mV。

也就是说，数据接收电路需要根据前一数据信号的电平状态反馈调整电阻链的工作状态，并且选择合适的电压输出节点输出参考电压信号 Vref。然而，由于上述的反馈调整过程需要占据一定的时间，影响了存储器的速度提高。

下面将结合附图对本公开各实施例进行详细说明。

在本公开的一实施例中，参见图 3，其示出了本公开实施例提供的一种数据接收电路 10 的结构示意图。如图 3 所示，数据接收电路 10:

电压产生电路 11，配置为在第一模式下，输出第一参考电压信号和第二参考电压信号，且第一参考电压信号和第二参考电压信号的电压值不同;

数据电路 12，配置为接收数据信号、第一参考电压信号和第二参考电压信号，对数据信号和第一参考电压信号进行比较，输出第一目标信号；对数据信号和第二参考电压信号进行比较，输出第二目标信号；其中，数据信号是串行排列的若干个数据信号的其中一个;

选择电路 13，配置为接收第一目标信号和第二目标信号，基于数据信号的前一数据信号的电平状态，将第一目标信号和第二目标信号的二者之一确定为目标数据信号。

需要说明的是，本公开实施例的数据接收电路 10 可以应用但不限于存储器，例如 DRAM、SDRAM、DDR 等。另外，在其他模拟电路/数字电路中，均可通过本公开实施例提供的数据接收电路 10 实现信号接收功能。

在本公开实施例以第一参考电压信号的电压值小于第二参考电压信号的电压值进行后续说明。在第一模式中，如果前一数据信号为低电平，则根据当前的数据信号和第一参考电压信号的比较结果产生目标数据信号；如果前一数据信号为高电平，则根据当前的数据信号和第二参考电压信号的比较结果产生目标数据信号。这样，通过电压产生电路 11 能够同时产生电压值不同的 2 个参考电压信号，无需根据前一数据信号的电平状态对参考电压信号进行实时反馈调整，仅需要根据前一数据信号的电平状态从第一目标信号和第二目标信号中选择合适的一个产生目标数据信号，不仅能够保证数据接收的正确性，而且缩短了信号反馈时间，有利于存储器速度的进一步提高。

在一些实施例中，如图 4 所示，电压产生电路 11，还配置为在第二模式下，输出第三参考电压信号；其中，第三参考电压信号的电压值位于第一参考电压信号的电压值和第二参考电压信号的电压值之间;

数据电路 12，还配置为接收第三参考电压信号，对数据信号和第三参考电压信号进行比较，输出目标数据信号。

需要说明的是，在第二模式下，电压产生电路 11 仅产生一个第三参考电压信号，后续再基于前一数据信号（前一数据位）的电平状态对该第三参考电压信号的电压值进行调整，以补偿前一数据信号对当前的数据信号产生的影响，用于判断当前的数据信号的逻辑电平。

在一些实施例中，如图 5 所示，电压产生电路 11 包括:

第一电压产生模块 111，配置为接收第一控制信号组；在第一模式下，基于第一控制信号组，输出第一弱电压信号 weakout1 和第二弱电压信号 weakout2;

第二电压产生模块 112，配置为接收第二控制信号组；在第一模式下，基于第二控制信号组，输出第一强电压信号 strgout1 和第二强电压信号 strgout2;

第一选择器 113，配置为接收强弱选择信号、第一弱电压信号 weakout1 和第一强电压信号 strgout1；在强弱选择信号处于第一状态时，将第一强电压信号 strgout1 输出为第一参考电压信号 Vref1；或者，在强弱选择信号处于第二状态时，将第一弱电压信号 weakout1 输出为第一参考电压信号 Vref1；

第二选择器 114，配置为接收强弱选择信号、第二弱电压信号 weakout2 和第二强电压信号 strgout2，在强弱选择信号处于第一状态时，将第二强电压信号 strgout2 输出为第二参考电压信号 Vref2；或者，在强弱选择信号处于第二状态时，将第二弱电压信号 weakout2 输出为第二参考电压信号 Vref2。

在这里，第一强电压信号 strgout1 的驱动强度大于第一弱电压信号 weakout1 的驱动强度，且第二强电压信号 strgout2 的驱动强度大于第二弱电压信号 weakout2 的驱动强度。

需要说明的是，在数据接收电路 10 开始工作时，需要由驱动强度较大的第一强电压信号 strgout1/第二强电压信号 strgout2 作为第一参考电压信号 Vref1/第二参考电压信号 Vref2；在数据接收电路 10 趋于稳定时，可以由驱动强度较小的第一弱电压信号 weakout1/第二弱电压信号 weakout2 作为第一参考电压信号 Vref1/第二参考电压信号 Vref2，达到省电的效果。

示例性的，如图 5 所示，强弱选择信号可以包括一对反相信号 Otamux 和 Weakmux，强弱选择信号处于第一状态是指：Otamux 处于高电平，Weakmux 处于低电平；强弱选择信号处于第二状态是指：Otamux 处于低电平，Weakmux 处于高电平。当然，在其他实施例中，强弱选择信号可以仅包括一个信号。

在一些实施例中，如图 4 所示，电压产生电路 11 还包括：

第一编码发生器 115，配置为产生第一控制信号组；

第二编码发生器 116，配置为产生第二控制信号组；

其中，在第一模式下，第一弱电压信号 weakout1 和第二弱电压信号 weakout2 之间的电压差为第一值，第一值是由第一控制信号组确定的，第一强电压信号 strgout1 和第二强电压信号 strgout2 之间的电压差为第二值，第二值是由第二控制信号组确定的。特别地，第一值与第二值相同，即“第一强电压信号 strgout1 和第二强电压信号 strgout2 之间的压差”与“第一弱电压信号 weakout1 和第二弱电压信号 weakout2 之间的压差”始终相等。

需要说明的是，第一编码发生器 115 和第二编码发生器 116 的内部结构需要根据实际应用场景进行设计，并非为本公开实施例的重点且不影响本公开实施例的理解。因此，仅以图 5 为例进行简单描述：第二编码发生器 116 包括映射模块 116a、模式寄存器 116b、加法器 116c 和加法器 116d，映射模块 116a 基于 Trmfs<4:0> 产生 StrgTrm<5:0>，模式寄存器 116b 输出 MRVref<6:0>，加法器 116c 对 StrgTrm<5:0>和 MRVref<6:0>进行加法处理，加法器 116d 对加法器 116c 的输出结果和 Calcode<5:0>进行加法处理以得到第一控制信号组；第一编码发生器 115 包括计算模块 115a 和加法器 115b，计算模块 115a 配置为产生 Wktrm<5:0>，加法器 115b 对 Wktrm<5:0>和加法器 116c 的输出进行加法处理以得到第二控制信号组。这样，第一控制信号组和第二控制信号组的来源有一部分是相同的，即第一控制信号组和第二控制信号组会产生类似的变化，保证“第一强电压信号 strgout1 和第二强电压信号 strgout2 之间的压差”与“第一弱电压信号 weakout1 和第二弱

电压信号 weakout2 之间的压差”相等。

在一些实施例中，电压产生电路 11 还包括:

校准模块 117，配置为在第一模式下，接收第一强电压信号 strgout1 和第一弱电压信号 weakout1，对第一强电压信号 strgout1 和第一弱电压信号 weakout1 进行电压值比较，输出第一比较信号;

第一编码发生器 115，还配置为在第一模式下，接收第一比较信号，基于第一比较信号对第一控制信号组进行调整，以步进调整第一弱电压信号 weakout1 的电压值，使得第一强电压信号 strgout1 和第一弱电压信号 weakout1 的电压值相同，且第一强电压信号 strgout1 和第二弱电压信号 weakout2 的电压值相同。

换句话说，通过校准模块 117 能够直接实现第一强电压信号 strgout1 和第一弱电压信号 weakout1 的电压相同，由于前述的“第一强电压信号 strgout1 和第二强电压信号 strgout2 之间的压差”与“第一弱电压信号 weakout1 和第二弱电压信号 weakout2 之间的压差”相等，所以第二强电压信号 strgout2 和第二弱电压信号 weakout2 的电压值也是相同的。

在一些实施例中，如图 5 所示，第一电压产生模块 111，还配置为在第二模式下，基于第一控制信号组，输出第三弱电压信号 weakout3;

第二电压产生模块 112，还配置为在第二模式下，基于第二控制信号组，输出第三强电压信号 strgout3;

第一选择器 113，还配置为接收强弱选择信号、第三强电压信号 strgout3 和第三弱电压信号 weakout3，在强弱选择信号处于第一状态时，将第三强电压信号 strgout3 输出为第三参考电压信号 Vref3;或者，在强弱选择信号处于第二状态时，将第三弱电压信号 weakout3 输出为第三参考电压信号 Vref3。在这里，第三强电压信号 strgout3 的驱动强度大于第三弱电压信号 weakout3 的驱动强度。

需要说明的是，对于第一电压产生模块 111 来说，第一弱电压信号 weakout1 和第三弱电压信号 weakout3 可以共享同一个信号路径；对于第二电压产生模块 112 来说，第一强电压信号 strgout1 和第三强电压信号 strgout3 可以共享同一个信号路径，从而减少信号路径的数量且降低控制成本。相应的，在第一模式下，第二选择器 114 是基于强弱选择信号对第一强电压信号 strgout1 和第一弱电压信号 weakout1 进行选择；在第二模式下，第二选择器 114 是基于强弱选择信号对第三强电压信号 strgout3 和第三弱电压信号 weakout3 进行选择。

类似的，在一些实施例中，校准模块 117，还配置为接收第三强电压信号 strgout3 和第三弱电压信号 weakout3，对第三强电压信号 strgout3 和第三弱电压信号 weakout3 进行电压值比较，输出第二比较信号;

第一编码发生器 115，还配置为接收第二比较信号，基于第二比较信号对第一控制信号组进行调整，以步进调整第三弱电压信号 weakout3 的电压值，使得第三强电压信号 strgout3 和第三弱电压信号 weakout3 的电压值相同。

在一些实施例中，如图 5 所示，第一电压产生模块 111 包括第一分压调整模块 111a，且第一分压调整模块 111a 包括第一主电阻链 21 和第一辅电阻链 22，具体参见图 6A 和图 6B。

首先，在第一模式下，第一主电阻链 21 和第一辅电阻链 22 通过第一连接点和第二连接点连接，第一连接点串接于第二连接点和第一主电阻链 21 的接地端

之间。换句话说，在第一模式下，第一辅电阻链 22 是串接在第一主电阻链 21 中的，且第一连接点是指靠近接地端的“第一辅电阻链 22 与第一主电阻链 21 的连接点”，第二连接点是指靠近电源端的“第一辅电阻链 22 与第一主电阻链 21 的连接点”。相应的，第一分压调整模块 111a，配置为基于第一控制信号组，调整第一主电阻链 21 的阻值分布状态以通过第一连接点输出第一弱电压信号，调整第一辅电阻链 22 的阻值分布状态以通过第二连接点输出第二弱电压信号。

其次，在第二模式下，第一主电阻链 21 和第一辅电阻链 22 处于隔离状态，即第一辅电阻链22并没有接入第一主电阻链21。相应的，第一分压调整模块111a，还配置为基于第一控制信号组，调整第一主电阻链 21 的阻值分布状态，以通过第一主电阻链 21 的电压输出节点输出第三弱电压信号。

这样，在第一模式下，第一辅电阻链 22 串接于第一主电阻链 21 中并形成第一连接点和第二连接点，分别输出第一弱电压信号 weakout1 和第二弱电压信号 weakout2；在第二模式下，第一辅电阻链 22 不接入第一主电阻链 21，即第一辅电阻链 22 不发挥作用，由第一主电阻链 21 的电压输出节点输出第三弱电压信号 weakout3。

请参考图 6A~图 6E，以下对第一主电阻链 21 的具体电路结构进行说明。

如图 6A 所示，第一主电阻链 21 包括串联设置的多个第一电阻（包括图 6A 中填充阴影的电阻和未填充阴影的电阻），首个第一电阻的一端与第一电源端连接，末个第一电阻的另一端与接地端 gnd 连接。第一主电阻链 21 还包括 A 个靠近第一电源端的第一开关管以及 A 个靠近接地端的第一开关管，靠近第一电源端的 A 个第一开关管的第一端均与第一电源端连接，靠近接地端的 A 个第一开关管的第一端均与接地端连接。

为了方便说明，记靠近第一电源端的 A 个第一电阻以及靠近接地端的 A 个第一电阻为第一边缘电阻，即图 6A 中填充阴影的电阻。在靠近第一电源端的方向上，第 a 个第一开关管用于短接 a 个第一边缘电阻；在远离第一电源端的方向上，第 a 个第一开关管用于短接 a 个第一边缘电阻；a、A 均为正整数，且 a 小于或等于 A，A 小于第一电阻总数量的一半。在不包含第一边缘电阻的部分第一主电阻链 21（即图 6A 的虚线框部分）中，每隔 C 个第一电阻引出一个电压输出节点，例如图 6A 中的 div4、div12……div92、div100……div188。

以 A=16、C=8 为例，如图 6A 所示，在靠近第一电源端的部分，第一主电阻链 21 设置 16 个第一边缘电阻和 16 个第一开关管（其控制端接收第一信号 EnV<15:0>），第 1 个第一开关管短接第 1 个电阻，第 2 个第一开关管短接第 1 个~第 2 个第一边缘电阻……第 16 个第一开关管短接第 1 个~第 16 个第一边缘电阻；在靠近接地端的部分同样设置 16 个第一边缘电阻和 16 个第一开关管（其控制端分别接收第一信号的反相信号 EnVN<0: 15>），工作原理类似。第一信号 EnV<15:0>及其反相信号 EnVN<15:0>均来自于第一控制信号组。

在第一主电阻链 21 的中间部分，即图 6A 中的放大部分，每隔 8 个第一电阻引出一个电压输出节点，即 div4、div12……div188。特别说明的是，如图 6A 所示，每隔 8 个第一电阻实际上还串联有一个第二开关管（其控制端接收第四信号 R0pwlpEn<15: 0>、第五信号 R1pwlpEn<7: 0>中的一位），由于所有的第二开关管在第二模式中均是接通的，可以暂时将第二开关管视为导线。

以下对第二模式中的电路控制原理进行具体说明。

特别地，第一电压产生模块 111 还包括第一选择输出模块，第一选择输出模块的输入端与所有的电压输出节点连接，第一选择输出模块基于第一控制信号组控制第一开关管的导通或截止；在第二模式下，第一选择输出模块还基于第一控制信号组选择一电压输出节点输出预设的第三弱电压信号 weakout3。

需要说明的是，第二模式中的第一电源端为恒压电源。此时，根据所需要的电压值大小，通过第一选择输出模块可以从不同的电压输出节点 div4、div12……div188 中确定一个电压输出节点，从而输出所需要的第三电压信号。同时，如果需要 div14 处的电压，那么可以通过控制第一开关管的工作状态来短接靠近第一电源端处的 2 个第一边缘电阻，并控制远离接地端处的 2 个第一边缘电阻进行额外接入（即保证第一主电阻链 21 的整体电阻数量不变），从而电压输出节点 div12 等效成为电压输出节点 div14，实现特定电压值的输出。

在一种具体的实施例中，第一边缘电阻的阻值为 R/2，除了第一边缘电阻的其他第一电阻的阻值为 R，在第一主电阻链 21 的工作过程中，每次均存在偶数个（例如 0、2、4……16）第一边缘电阻被短接。以第一电源端为恒压电源且电压为 500mV 为例，此时第一主电阻链 21 中固定接入 200 个阻值为 R 的等效电阻，此时每个等效电阻的分压为 2.5mV。相应的，由于第三弱电压信号 weakout3 是从 div4~div188 中的任意一个进行引出的，所以其电压值可以实现 10~490mV 可编程的变化。

应理解，第一选择输出模块是指第二模式中实现控制功能的概念模块，其对应的硬件电路至少包括如图 6C 所示的多个第一数据选择器 23 和多个第二数据选择器 24，第一数据选择器 23 的控制端和第二数据选择器 24 的控制端接收相同的信号，即第二信号 R0GrpEn<15:0>、第三信号 R1GrpEn<7:0>。在这里，R0GrpEn<15:0>、R1GrpEn<7:0>仅有一个为高电平（某些场景下也可以为低电平），从而第一数据选择器 23 选择相应的电压输出节点输出第三弱电压信号。在这里，第二信号 R0GrpEn<15:0>、第三信号 R1GrpEn<7:0>均来自于第一控制信号组。

还需要说明的是，在第二模式下，由于多个第一数据选择器 23 和多个第二数据选择器 24 的控制信号是相同的，第二数据选择器 24 其实也存在信号输出，只是第二数据选择器 24 的输出信号在第二模式中不作使用，也可以不使能第二数据选择器 24 以节省能耗。

在一些实施例中，如前面提及的，在第一主电阻链 21 中，每一电压输出节点对应的两个第一电阻之间串接有一个第二开关管。另外，请参考图 6B，第一辅电阻链 22 包括串联的 N × B 个第二电阻，第一辅电阻链 22 还包括 B 个第三开关管，B 个第三开关管的一端连接于第一辅电阻链 22 的同一端，第 b 个第三开关管用于短接 N × b 个第二电阻，N、B 以及 b 均为正整数，且 b 小于或等于 B，N ≠ C。

以 N=4、B=7 为例，如图 6B 所示，第二辅电阻链一共包括 28 个第二电阻和 7 个第三开关管（其控制端接收第六信号 dfeN<7: 1>）。第 1 个第三开关管可以短接第 1 个~第 4 个第二电阻，第 2 个第三开关管可以短接第 1 个~第 8 个电阻……第 7 个第三开关管可以短接第 1~第 28 个第二电阻。第六信号 dfeN<7: 1>来自于第一控制信号组。

特别地，第一电压产生模块 111 还包括第二选择输出模块，第二选择输出模块用于基于第一控制信号组控制第二开关管以及第三开关管的导通或截止。在第一模式下，第二选择输出模块具体用于控制任意一个第二开关管截止，以使得第一辅电阻链 22 代替一个第一电阻串联接入第一主电阻链 21，并形成第一连接点和第二连接点；以及，通过第一连接点输出预设的第一弱电压信号，通过第二连接点输出预设的第二弱电压信号。

也就是说，第一辅电阻链 22 的第一端与所有的电压输出节点（例如 div4、div12……）存在物理连接线，且第一辅电阻链 22 的第二端与所有的电压输出节点的下一节点（例如 div5、div13……）存在物理连接线。请注意，在第二开关管接通的时候，相当于对应的第一电阻将第一辅电阻链 22 “短接”，此时第一辅电阻链 22 并没有接入第一主电阻链 21。然而，如果第一主电阻链 21 中的一个第二开关管（例如 R0pwlpEn<12>对应的第二开关管）断开，此时第一辅电阻链 22 相当于代替相应的第二电阻串接于节点 div101 和节点 div100 之间，节点 div101 和第一辅电阻链 22 的第一端接通以形成第二连接点，节点 div100 和第一辅电阻链 22 的第二端接通以形成第一连接点。换句话说，第一模式中的第一连接点可以是第二模式中的任意一个电压输出节点。

需要说明的是，第一模式中的第一电源端为恒流电源。此时，根据所需要的电压值大小，选择第一主电阻链 21 中的一个第二开关管（例如 R0pwlpEn<12>对应的第二开关管）断开，此时第一辅电阻链 22 和第一主电阻链 21 串联形成通路，且节点 100 作为第一连接点输出第一弱电压信号 weakout1，节点 div101 作为第二连接点输出第二弱电压信号 weakout2。同时，以第二弱电压信号 weakout2 为基准，由于第一主电阻链 21 的电流大小不变（原因为采用恒流电源），每一第二电阻的分压固定（例如 2.5mV），通过控制第一辅电阻链 22 的电阻分布状态，第一弱电压信号和第二弱电压信号的压差可以实现 10~70mv 可编程变化。

应理解，第二选择输出模块是指第一模式中实现控制功能的概念模块，其对应的硬件电路同样至少包括如图 6C 所示的多个第一数据选择器 23 和多个第二数据选择器 24，此时第一数据选择器 23 所选择的节点就是第一连接点的所在位置，第二数据选择器 24 所选择的节点就是第二连接点的所在位置，从而输出第一弱电压信号 weakout1 和第二弱电压信号 weakout2。

还需要说明的是，如图 6A 所示，第一主电阻链 21 中还串接有第四开关管，其接收使能信号 En，用于控制第一分压调整模块 111a 的工作与否。

在一些实施例中，如图 6D 所示，第一分压调整模块 111a 还包括第一恒流电源和第一恒压电源；第一分压调整模块 111a，配置为在第一模式下，将第一恒流电源确定为第一电源端；或者，在第二模式下，将第一恒压电源 vddq 确定为第一电源端。

还需要说明的是，如图 6D 所示，第一分压调整模块 111a 还包括开关管 231 和开关管 232，用于根据模式选择信号 dfeEn 及其反相信号 dfeEnN 进行电源类型的切换。

示例性的，请参考图 6D，第一恒流电源可以包括 2 个开关管，第 1 个开关管的控制端接收第七信号 Pbias，第 2 个晶体管的控制端接收第八信号 Pcasc，且第 2 个晶体管主要起到隔离噪声的作用，避免串联电路对第 1 个开关晶体管的输

出电压造成影响，使得第 1 个开关晶体管的输出电压造成波动。

另外，如图 6E 所示，第一分压调整模块 111a 还包括多个或门 25 和多个或门 26，分别用于对模式选择信号 dfeEn 和第二信号 R0GrpEbN<15:0>进行或运算后得到第四信号 R0pwlpEn<15:0>，以及对模式选择信号 dfeEn 和第三信号 R1GrpEbN<7:0>进行或运算后得到第五信号 R1pwlpEn<7:0>。

以下对第一模式和第二模式的切换原理进行说明。

在第二模式下，dfeEn=1，dfeEnN=0。如图 6D 所示，开关管 231 截止，开关管 232 导通，第一恒压电源 vddq 作为第一电源端，所有的或门 25 和所有的或门 26 的结果均为 1，即第二信号 R0pwlpEn<15: 0>、第三信号 R1pwlpEn<7: 0>均为 1；如图 6A 所示，此时第一主电阻链 21 中的第二开关管均导通，利用第一信号 EnV<15:0>及其反相信号 EnVN<15:0>控制第一主电阻链 21 的电阻分布状态，且利用第四信号 R0GrpEbN<15:0>、第五信号 R1GrpEbN<7:0>选择一个电压输出节点输出第三弱电压信号 weakout3。

在第一模式下，dfeEn=0，dfeEnN=1。如图 6D 所示，开关管 231 导通，开关管 232 截止，第一恒流电源作为第一电源端，第二信号 R0pwlpEn<15: 0>对应等于第四信号 R0GrpEbN<15:0>，第三信号 R1pwlpEn<7: 0>对应等于第五信号 R1GrpEbN<7:0>，即第二信号 R0pwlpEn<15: 0>和第三 R1pwlpEn<7: 0>中同样仅有 1 个信号为 0，以控制图 6A 中相应的一个第二开关管断开，且选择该第二开关管两侧的节点（即第一连接点和第二连接点）分别输出第一弱电压信号 weakout1 和第二弱电压信号 weakout2。

在一些实施例中，如图 5 所示，第二电压产生模块 112 包括第二分压调整模块 112a、第一运算放大器 112b 和第二运算放大器 112c，且第二分压调整模块 112a 包括第二主电阻链和第二辅电阻链。

在第一模式下，第二主电阻链和第二辅电阻链通过第三连接点和第四连接点连接，第三连接点串接于第四连接点和第二主电阻链的接地端之间；其中，第二分压调整模块 112a，配置为基于第二控制信号组，调整第二主电阻链的阻值分布状态以通过第三连接点输出第一电压信号，调整第二辅电阻链的阻值分布状态以通过第四连接点输出第二电压信号；第一运算放大器 112b，配置为接收第一电压信号，对第一电压信号进行放大，输出第一强电压信号 strgout1；第二运算放大器 112c，配置为接收第二电压信号，对第二电压信号进行放大，输出第二强电压信号 strgout2。

在第二模式下，第二主电阻链和第二辅电阻链处于隔离状态；其中，第二分压调整模块，还配置为基于第二控制信号组，调整第二主电阻链的阻值分布状态，以通过第二主电阻链的电压输出节点输出第三电压信号；第一运算放大器 112b，配置为接收第三电压信号，对第三电压信号进行放大，输出第三强电压信号 strgout3。

需要说明的是，第二分压调整模块 112a 的结构可以参照第一分压调整模块 111a 进行理解并予以实施。另外，相比于第一电压产生模块 111，第二电压产生模块 112 额外设置了运算放大器，从而输出驱动强度较高的参考电压信号。

在另一种实施例中，第一分压调整模块（及第二分压调整模块）也可以采用两级主电阻链的结构，从而在第一模式中分别产生 2 个不同的电压信号。然而，

相比较于两级主电阻链的结构，主辅电阻链的结构（即图 6A~图 6E 的电路结构）所产生的电流值更大，建立时间更短。参见图 7，其示出了本公开实施例提供的仿真测试结果示意图。如图 7 所示，曲线（a）是指主辅电阻链的结构对应的电压变化情况，曲线（b）是指两级主电阻链的电路结构对应的电压变化情况。如曲线（a）和曲线（b）所示在主辅电阻链稳定输出 254mV、两级主电阻链稳定输出 258mV 的前提下，相比于两级主电阻链，主辅电阻链的建立时间缩短 85.5 纳秒。

本公开实施例提供了一种数据接收电路，其中的电压产生电路具有两种工作模式，在第一模式下，电压产生电路能够产生 2 个电压值不同的参考电压信号，在对数据信号进行判决时可以选择合适的参考电压信号，从而补偿前一数据信号对当前数据信号的电压影响，不仅提高数据信号的接收正确性而且速度较快；在第二模式下，电压产生电路能够产生 1 个参考电压信号，同时根据前一数据信号的电平状态可以对参考电压信号进行调整，补偿前一数据信号对当前数据信号的电压影响。

在本公开的另一实施例中，参见图 8，其示出了本公开实施例提供的一种存储器 30 的结构示意图。如图 8 所示，存储器 30 包括前述的数据接收电路 10。

需要说明的是，对于数据接收电路 10，其中的电压产生电路采用图 6A~图 6E 的结构产生两路/一路参考电压信号。具体来说，在第二模式下，第一主电阻链采用恒压电源 vddq，第一辅电阻链不接入，仅保留一路输出，以便后续产生第三参考电压信号；在第一模式下，第一主电阻链采用恒流电源，即电阻数量的变化不会影响第一主电阻链的电流，此时第一辅电阻链接入第一主电阻链，存在两路输出且两路输出的压差为第一辅电阻链的分压，以便后续产生第一参考电压信号和第二参考电压信号。这样，第二参考电压信号（或第三参考电压信号）不仅可以实现一定范围的可编程变化，而且第一参考电压信号和第二参考电压信号的压差也可以实现一定范围的可编程变化；同时，图 6A~图 6E 的结构相比于偏置电流补偿方法使用的电压范围更广，而且比两级主电阻链的结构产生的电流值大，建立时间也更短。

以上，仅为本公开的较佳实施例而已，并非用于限定本公开的保护范围。需要说明的是，在本公开中，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者装置不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者装置所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括该要素的过程、方法、物品或者装置中还存在另外的相同要素。上述本公开实施例序号仅仅为了描述，不代表实施例的优劣。本公开所提供的几个方法实施例中所揭露的方法，在不冲突的情况下可以任意组合，得到新的方法实施例。本公开所提供的几个产品实施例中所揭露的特征，在不冲突的情况下可以任意组合，得到新的产品实施例。本公开所提供的几个方法或设备实施例中所揭露的特征，在不冲突的情况下可以任意组合，得到新的方法实施例或设备实施例。以上，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本公开的保护范围之内。因此，本公开的保

护范围应以权利要求的保护范围为准。

工业实用性

本公开实施例提供了一种数据接收电路和存储器， 通过电压产生电路能够产生电压值不同的2个参考电压信号，仅需要选择合适的判决结果，无需根据前一数据信号的电平状态对参考电压信号进行实时反馈调整，不仅能够保证数据接收的正确性，而且缩短了信号反馈时间。

权利要求书

1.一种数据接收电路，所述数据接收电路包括:

电压产生电路，配置为在第一模式下，输出第一参考电压信号和第二参考电压信号，且所述第一参考电压信号和所述第二参考电压信号的电压值不同;

数据电路，配置为接收数据信号、所述第一参考电压信号和所述第二参考电压信号，对所述数据信号和所述第一参考电压信号进行比较，输出第一目标信号;对所述数据信号和所述第二参考电压信号进行比较，输出第二目标信号;其中，所述数据信号是串行排列的若干个数据信号的其中一个;

选择电路，配置为接收所述第一目标信号和所述第二目标信号，基于所述数据信号的前一数据信号的电平状态，将所述第一目标信号和所述第二目标信号的二者之一确定为目标数据信号。

2.根据权利要求 1 所述的数据接收电路，其中，

所述电压产生电路，还配置为在第二模式下，输出第三参考电压信号;其中，所述第三参考电压信号的电压值位于所述第一参考电压信号的电压值和所述第二参考电压信号的电压值之间;

所述数据电路，还配置为接收所述第三参考电压信号，对所述数据信号和所述第三参考电压信号进行比较，输出目标数据信号。

3.根据权利要求 2 所述的数据接收电路，其中，所述电压产生电路包括:

第一电压产生模块，配置为接收第一控制信号组;在所述第一模式下，基于所述第一控制信号组，输出第一弱电压信号和第二弱电压信号;

第二电压产生模块，配置为接收第二控制信号组;在所述第一模式下，基于所述第二控制信号组，输出第一强电压信号和第二强电压信号;

第一选择器，配置为接收强弱选择信号、所述第一弱电压信号和所述第一强电压信号;在所述强弱选择信号处于第一状态时，将所述第一强电压信号输出为所述第一参考电压信号;或者，在所述强弱选择信号处于第二状态时，将所述第一弱电压信号输出为所述第一参考电压信号;

第二选择器，配置为接收所述强弱选择信号、所述第二弱电压信号和所述第二强电压信号，在所述强弱选择信号处于所述第一状态时，将所述第二强电压信号输出为所述第二参考电压信号;或者，在所述强弱选择信号处于所述第二状态时，将所述第二弱电压信号输出为所述第二参考电压信号;

其中，所述第一强电压信号的驱动强度大于所述第一弱电压信号的驱动强度，且所述第二强电压信号的驱动强度大于所述第二弱电压信号的驱动强度。

4.根据权利要求 3 所述的数据接收电路，其中，所述电压产生电路还包括:

第一编码发生器，配置为产生所述第一控制信号组;

第二编码发生器，配置为产生所述第二控制信号组;

其中，在第一模式下，所述第一弱电压信号和所述第二弱电压信号之间的电压差为第一值，所述第一值是由所述第一控制信号组确定的;所述第一强电压信号和所述第二强电压信号之间的电压差为第二值，所述第二值是由所述第二控制信号组确定的;所述第一值与所述第二值相同。

5.根据权利要求 4 所述的数据接收电路，其中，所述电压产生电路还包括:

校准模块，配置为在第一模式下，接收所述第一强电压信号和所述第一弱电压信号，对所述第一强电压信号和所述第一弱电压信号进行电压值比较，输出第一比较信号;

所述第一编码发生器，还配置为在第一模式下，接收所述第一比较信号，基于所述第一比较信号对所述第一控制信号组进行调整，以步进调整所述第一弱电压信号的电压值，使得所述第一强电压信号和所述第一弱电压信号的电压值相同，且所述第二强电压信号和所述第二弱电压信号的电压值相同。

6.根据权利要求 5 所述的数据接收电路，其中，

所述第一电压产生模块，还配置为在所述第二模式下，基于所述第一控制信号组，输出第三弱电压信号;

所述第二电压产生模块，还配置为在所述第二模式下，基于所述第二控制信号组，输出第三强电压信号;

所述第一选择器，还配置为接收所述强弱选择信号、所述第三弱电压信号和所述第三强电压信号，在所述强弱选择信号处于所述第一状态时，将所述第三强电压信号输出为所述第三参考电压信号；或者，在所述强弱选择信号处于所述第二状态时，将所述第三弱电压信号输出为所述第三参考电压信号;

其中，所述第三强电压信号的驱动强度大于所述第三弱电压信号的驱动强度。

7.根据权利要求 6 所述的数据接收电路，其中，

所述校准模块，还配置为接收所述第三强电压信号和所述第三弱电压信号，对所述第三强电压信号和所述第三弱电压信号进行电压值比较，输出第二比较信号;

所述第一编码发生器，还配置为接收所述第二比较信号，基于所述第二比较信号对所述第一控制信号组进行调整，以步进调整所述第三弱电压信号的电压值，使得所述第三强电压信号和所述第三弱电压信号的电压值相同。

8.根据权利要求 7 所述的数据接收电路，其中，所述第一电压产生模块包括第一分压调整模块，且所述第一分压调整模块包括第一主电阻链和第一辅电阻链;

在第一模式下，所述第一主电阻链和所述第一辅电阻链通过第一连接点和第二连接点连接，所述第一连接点串接于所述第二连接点和所述第一主电阻链的接地端之间；其中，

所述第一分压调整模块，配置为基于所述第一控制信号组，调整所述第一主电阻链的阻值分布状态以通过所述第一连接点输出第一弱电压信号，调整所述第一辅电阻链的阻值分布状态以通过所述第二连接点输出第二弱电压信号。

9.根据权利要求 8 所述的数据接收电路，其中，在第二模式下，所述第一主电阻链和所述第一辅电阻链处于隔离状态；其中，

所述第一分压调整模块，还配置为基于所述第一控制信号组，调整所述第一主电阻链的阻值分布状态，以通过所述第一主电阻链的电压输出节点输出第三弱电压信号。

10.根据权利要求 9 所述的数据接收电路，其中，

所述第一主电阻链包括串联设置的多个第一电阻，首个所述第一电阻的一端与第一电源端连接，末个所述第一电阻的另一端与接地端连接；所述第一主电阻

链还包括 A 个靠近所述第一电源端的第一开关管以及 A 个靠近所述接地端的所述第一开关管，靠近所述第一电源端的 A 个所述第一开关管的第一端均与所述第一电源端连接，靠近所述接地端的 A 个所述第一开关管的第一端均与所述接地端连接；

记靠近所述第一电源端的 A 个第一电阻以及靠近接地端的 A 个所述第一电阻为第一边缘电阻；在靠近所述第一电源端的方向上，第 a 个所述第一开关管用于短接 a 个所述第一边缘电阻；在远离所述第一电源端的方向上，第 a 个所述第一开关管用于短接 a 个所述第一边缘电阻；a、A 均为正整数，且 a 小于或等于 A，A 小于第一电阻总数量的一半；

在不包含所述第一边缘电阻的部分所述第一主电阻链中，每隔 C 个所述第一电阻引出一个电压输出节点，所述第一电压产生模块还包括第一选择输出模块，所述第一选择输出模块的输入端与所有的所述电压输出节点连接，所述第一选择输出模块基于所述第一控制信号组控制所述第一开关管的导通或截止；

在第二模式下，所述第一选择输出模块还基于所述第一控制信号组选择一所述电压输出节点输出预设的所述第三弱电压信号。

11.根据权利要求 10 所述的数据接收电路，其中，

在所述第一主电阻链中，每一所述电压输出节点对应的两个所述第一电阻之间串接有一个第二开关管；所述第一辅电阻链包括串联的 N × B 个第二电阻，所述第一辅电阻链还包括 B 个第三开关管，B 个所述第三开关管的一端连接于所述第一辅电阻链的同一端，第 b 个所述第三开关管用于短接 N × b 个第二电阻，N、B 以及 b 均为正整数，且 b 小于或等于 B，N≠C；

所述第一电压产生模块还包括第二选择输出模块，所述第二选择输出模块用于基于所述第一控制信号组控制所述第二开关管以及所述第三开关管的导通或截止；

在第一模式下，所述第二选择输出模块具体用于控制任意一个所述第二开关管截止，以使得所述第一辅电阻链代替一个所述第二电阻串联接入所述第一主电阻链，并形成所述第一连接点和所述第二连接点；以及，通过所述第一连接点输出预设的所述第一弱电压信号，通过所述第二连接点输出预设的所述第二弱电压信号。

12.根据权利要求 10 所述的数据接收电路，其中，所述第一分压调整模块还包括第一恒流电源和第一恒压电源；

所述第一分压调整模块，配置为在所述第一模式下，将所述第一恒流电源确定为所述第一电源端；或者，在所述第二模式下，将所述第一恒压电源确定为所述第一电源端。

13.根据权利要求 7 所述的数据接收电路，其中，所述第二电压产生模块包括第二分压调整模块、第一运算放大器和第二运算放大器，且所述第二分压调整模块包括第二主电阻链和第二辅电阻链；

在第一模式下，所述第二主电阻链和所述第二辅电阻链通过第三连接点和第四连接点连接，所述第三连接点串接于所述第四连接点和所述第二主电阻链的接地端之间；其中，

所述第二分压调整模块，配置为基于所述第二控制信号组，调整所述第二主

电阻链的阻值分布状态以通过所述第三连接点输出所述第一电压信号，调整所述第二辅电阻链的阻值分布状态以通过所述第四连接点输出第二电压信号；

所述第一运算放大器，配置为接收所述第一电压信号，对所述第一电压信号进行放大，输出所述第一强电压信号；

所述第二运算放大器，配置为接收所述第二电压信号，对所述第二电压信号进行放大，输出所述第二强电压信号。

14.根据权利要求 13 所述的数据接收电路，其中，在第二模式下，所述第二主电阻链和所述第二辅电阻链处于隔离状态；其中，

所述第二分压调整模块，还配置为基于所述第二控制信号组，调整所述第二主电阻链的阻值分布状态，以通过所述第二主电阻链的电压输出节点输出第三电压信号；

所述第一运算放大器，配置为接收所述第三电压信号，对所述第三电压信号进行放大，输出所述第三强电压信号。

15.一种存储器，所述存储器包括如权利要求 1-14 任一项所述的数据接收电路。

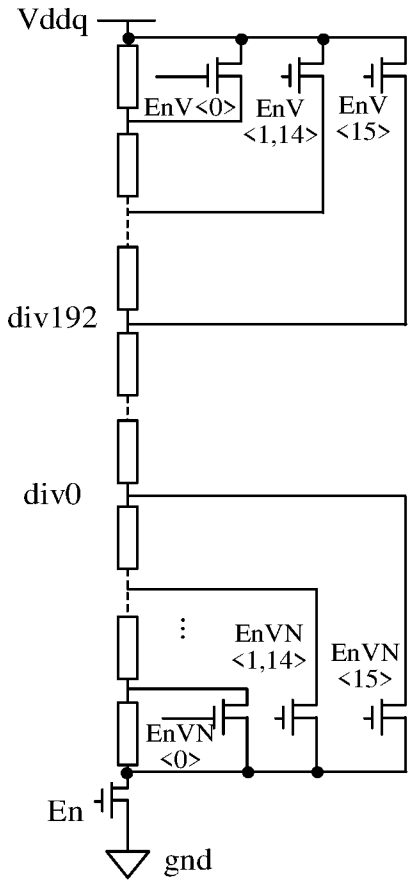

Vddq
EnV<0>
EnV
<1,14>
EnV
<15>
div192
div0
EnVN
<1,14>
EnVN
<15>
EnVN
<0>
En
gnd

图 1

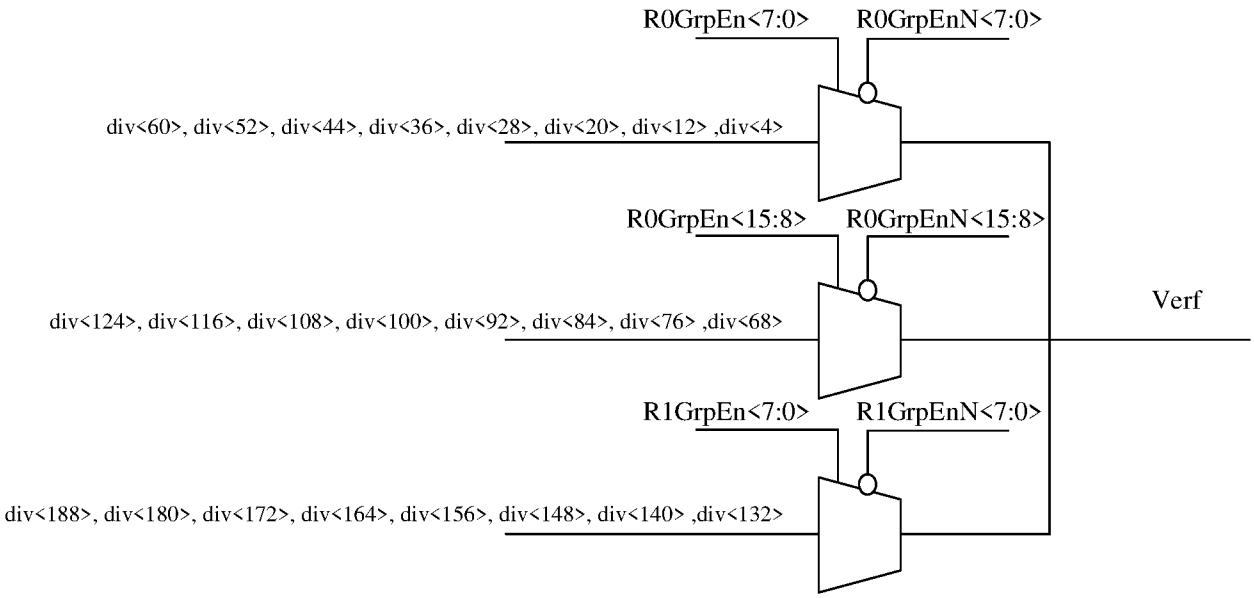

R0GrpEn<7:0>
R0GrpEnN<7:0>
div<60>, div<52>, div<44>, div<36>, div<28>, div<20>, div<12> ,div<4>
R0GrpEn<15:8>
R0GrpEnN<15:8>
Verf
div<124>, div<116>, div<108>, div<100>, div<92>, div<84>, div<76> ,div<68>
R1GrpEn<7:0>
R1GrpEnN<7:0>
div<188>, div<180>, div<172>, div<164>, div<156>, div<148>, div<140> ,div<132>

图 2

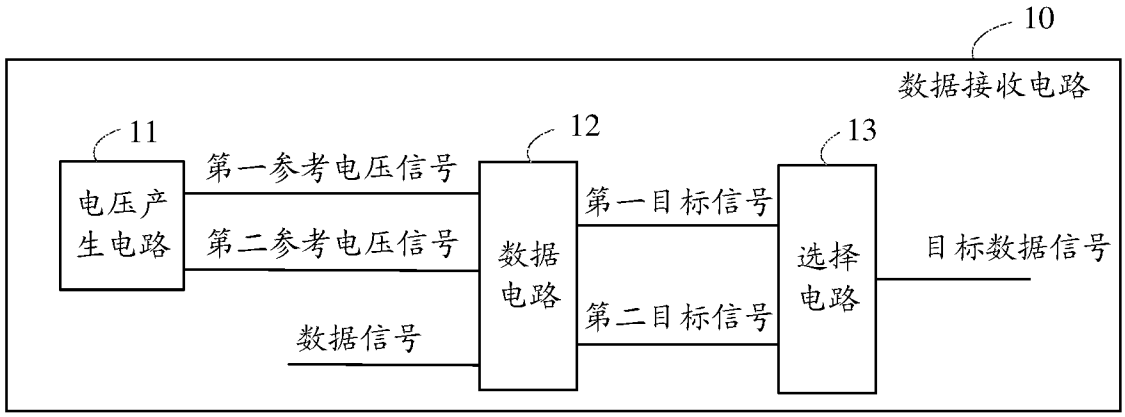

10
数据接收电路
11
电压产生电路
第一参考电压信号
第二参考电压信号
数据信号
12
数据电路
第一目标信号
第二目标信号
13
选择电路
目标数据信号

图 3

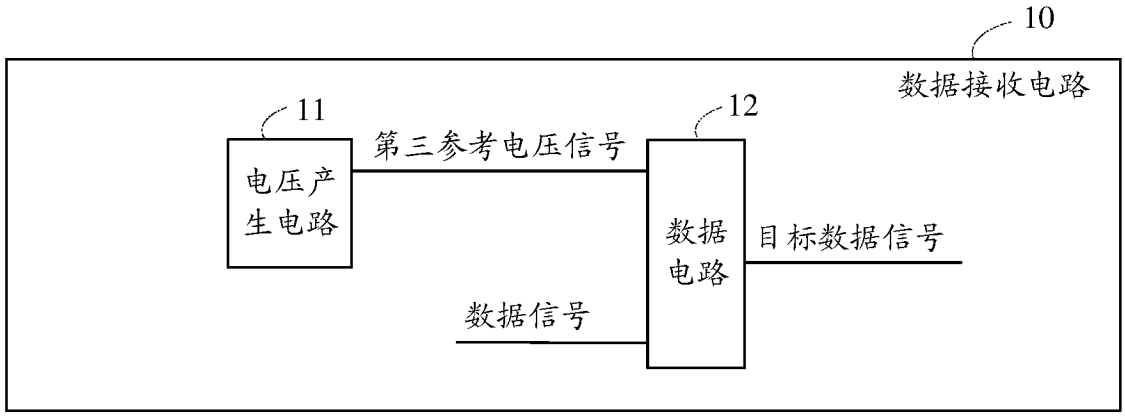

10
数据接收电路
11
电压产生电路
第三参考电压信号
12
数据电路
目标数据信号
数据信号

图 4

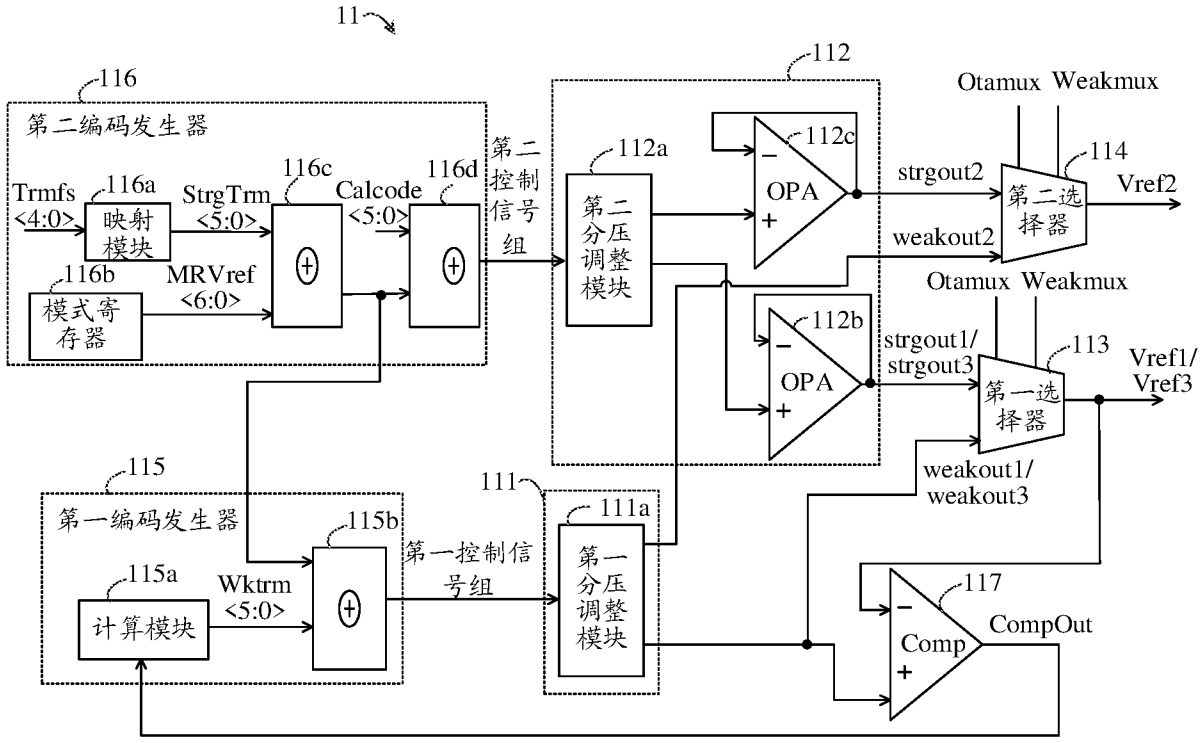

11
116
第二编码发生器
Trmfs <4:0>
116a
映射模块
StrgTrm <5:0>
116c
Calcode <5:0>
116d
116b
模式寄存器
MRVref <6:0>
第二控制信号组
112
112a
第二分压调整模块
112c
OPA
strgout2
weakout2
Otamux Weakmux
114
第二选择器
Vref2
112b
OPA
strgout1/ strgout3
Otamux Weakmux
113
第一选择器
Vref1/ Vref3
weakout1/ weakout3
115
第一编码发生器
115a
计算模块
Wktrm <5:0>
115b
第一控制信号组
111
111a
第一分压调整模块
117
Comp
CompOut

图 5

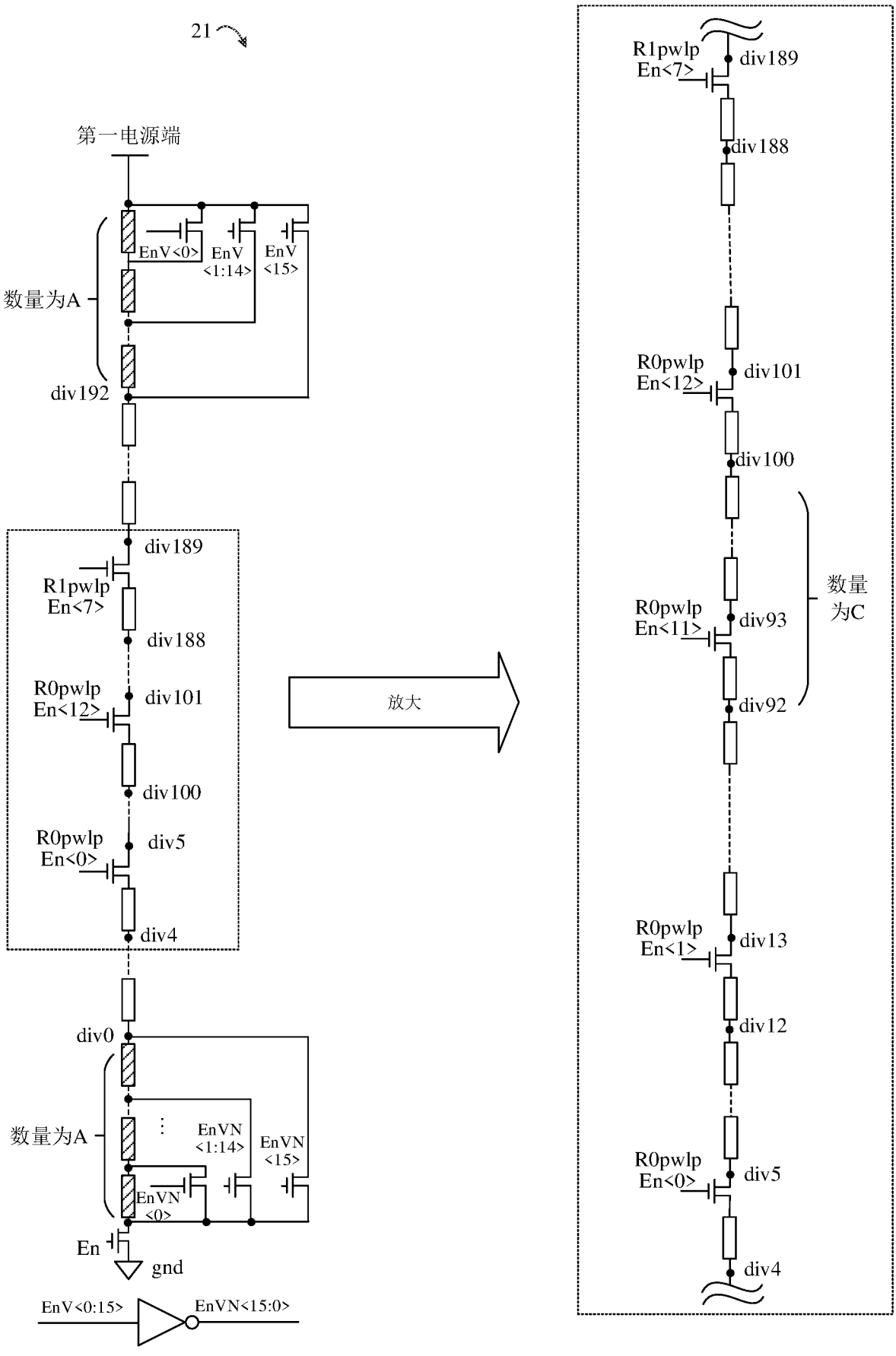

21
第一电源端
EnV<0>
EnV <1:14>
EnV <15>
数量为A
div192
div189
R1pwlp En<7>
div188
R0pwlp En<12>
div101
div100
R0pwlp En<0>
div5
div4
div0
数量为A
EnVN <1:14>
EnVN <15>
EnVN <0>
En
gnd
EnV<0:15>
EnVN<15:0>
放大
R1pwlp En<7>
div189
div188
R0pwlp En<12>
div101
div100
R0pwlp En<11>
div93
div92
数量为C
R0pwlp En<1>
div13
div12
R0pwlp En<0>
div5
div4

图 6A

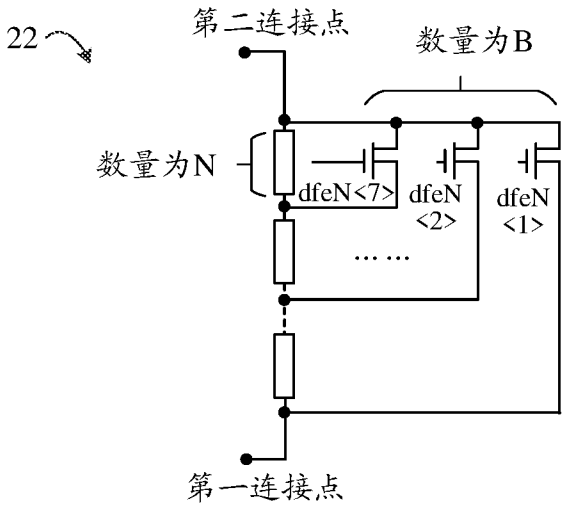
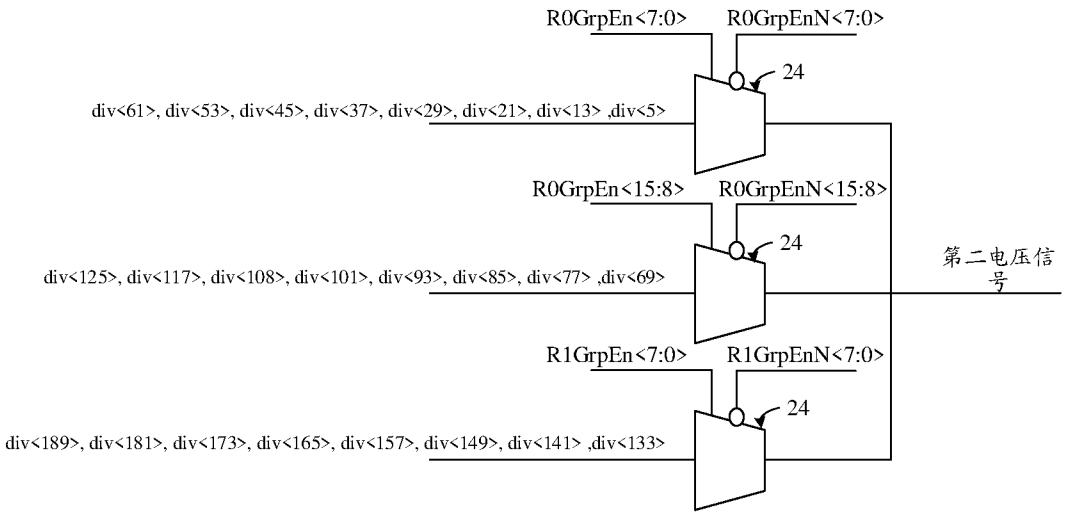

22
第二连接点
数量为B
数量为N
dfeN<7>
dfeN <2>
dfeN <1>
……
第一连接点

图 6B


R0GrpEn<7:0>
R0GrpEnN<7:0>
24
div<61>, div<53>, div<45>, div<37>, div<29>, div<21>, div<13> ,div<5>
R0GrpEn<15:8>
R0GrpEnN<15:8>
24
div<125>, div<117>, div<108>, div<101>, div<93>, div<85>, div<77> ,div<69>
第二电压信号
R1GrpEn<7:0>
R1GrpEnN<7:0>
24
div<189>, div<181>, div<173>, div<165>, div<157>, div<149>, div<141> ,div<133>

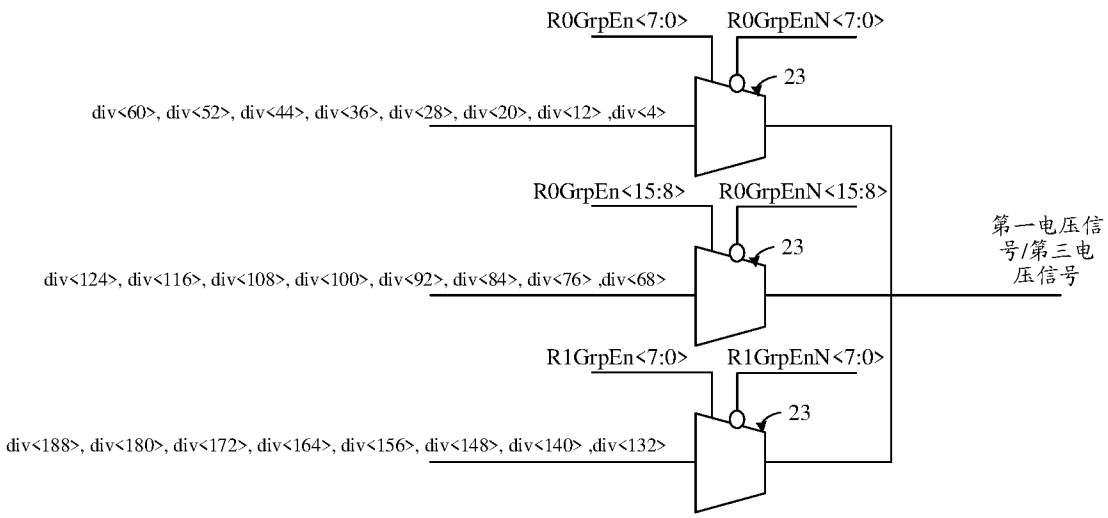

R0GrpEn<7:0>
R0GrpEnN<7:0>
23
div<60>, div<52>, div<44>, div<36>, div<28>, div<20>, div<12> ,div<4>
R0GrpEn<15:8>
R0GrpEnN<15:8>
23
div<124>, div<116>, div<108>, div<100>, div<92>, div<84>, div<76> ,div<68>
第一电压信号/第三电压信号
R1GrpEn<7:0>
R1GrpEnN<7:0>
23
div<188>, div<180>, div<172>, div<164>, div<156>, div<148>, div<140> ,div<132>

图 6C

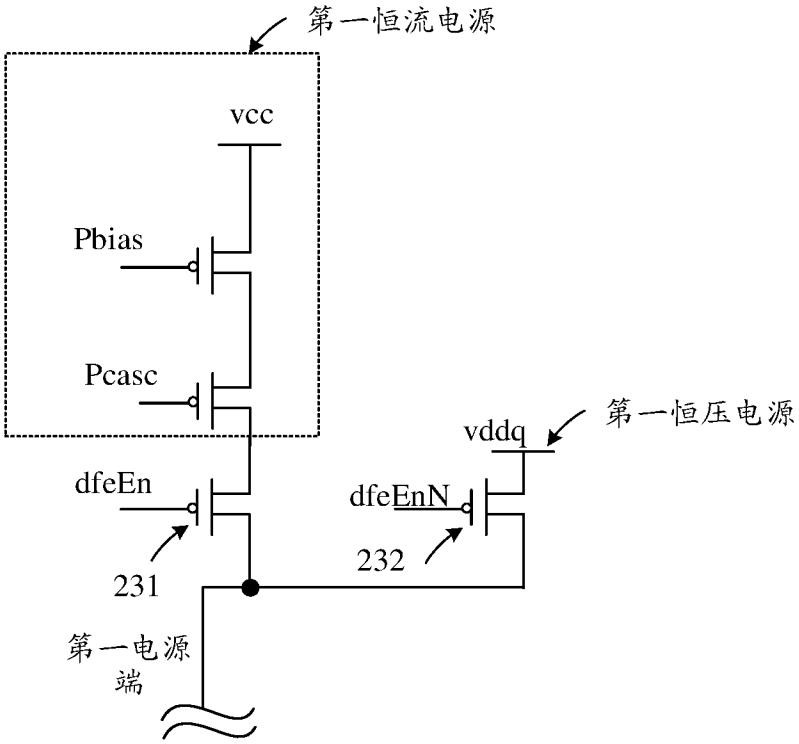

第一恒流电源
vcc
Pbias
Pcasc
vddq
第一恒压电源
dfeEn
dfeEnN
231
232
第一电源端

图 6D

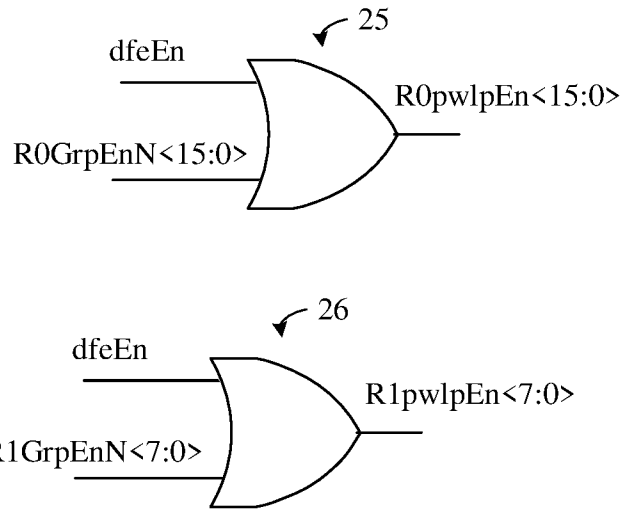

25
dfeEn
R0pwlpEn<15:0>
R0GrpEnN<15:0>
26
dfeEn
R1pwlpEn<7:0>
R1GrpEnN<7:0>

图 6E

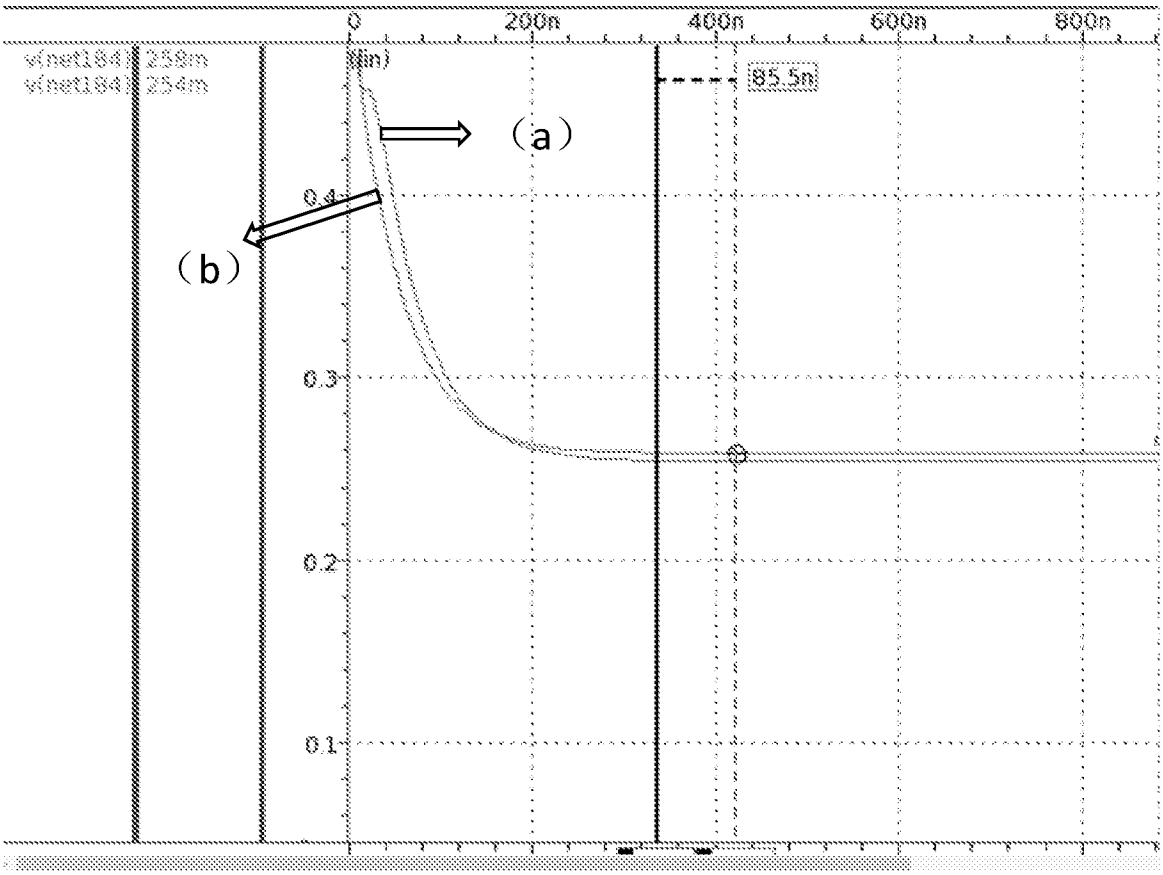

0
200n
400n
600n
800n
v(net184) 259m
v(net184) 254m
(in)
85.5n
（a）
（b）
0.4
0.3
0.2
0.1

图 7

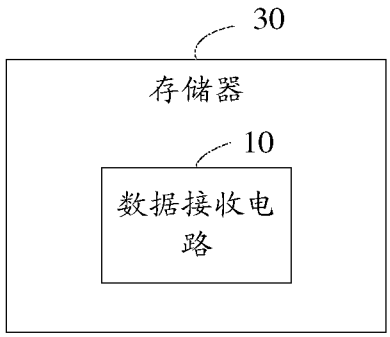

30
存储器
10
数据接收电路

图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2022/123902

A. CLASSIFICATION OF SUBJECT MATTER

G11C 7/10(2006.01)i; G11C 7/06(2006.01)i; G11C 16/26(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC, IEEE: 数据, 比较, 参考电压, 存储器, data, compar+, reference, voltage, memory

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 112951286 A (SAMSUNG ELECTRONICS CO., LTD.) 11 June 2021 (2021-06-11) description, paragraphs [0022]-[0099]	1, 15
A	CN 114121062 A (SAMSUNG ELECTRONICS CO., LTD.) 01 March 2022 (2022-03-01) entire document	1-15
A	US 2022020419 A1 (MEDIATEK INC.) 20 January 2022 (2022-01-20) entire document	1-15
A	CN 114078557 A (SAMSUNG ELECTRONICS CO., LTD.) 22 February 2022 (2022-02-22) entire document	1-15
A	CN 105304137 A (GIGADEVICE SEMICONDUCTOR (BEIJING) INC.) 03 February 2016 (2016-02-03) entire document	1-15

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
23 November 2022	**21 December 2022**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2022/123902

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN 112951286 A	11 June 2021	KR 20210073217 A	18 June 2021
		US 2022028434 A1	27 January 2022
		US 2021174844 A1	10 June 2021
CN 114121062 A	01 March 2022	KR 20220028694 A	08 March 2022
		CN 214847743 U	23 November 2021
		EP 3961630 A1	02 March 2022
		US 2022068356 A1	03 March 2022
US 2022020419 A1	20 January 2022	CN 113963733 A	21 January 2022
		TW 202205291 A	01 February 2022
		EP 3944089 A1	26 January 2022
CN 114078557 A	22 February 2022	US 2022050621 A1	17 February 2022
		EP 3955124 A1	16 February 2022
		KR 20220019969 A	18 February 2022
CN 105304137 A	03 February 2016	None	

国际检索报告

国际申请号
PCT/CN2022/123902

A. 主题的分类

G11C 7/10(2006.01)i; G11C 7/06(2006.01)i; G11C 16/26(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G11C

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNPAT, CNKI, WPI, EPODOC, IEEE: 数据，比较，参考电压，存储器，data, compar+, reference, voltage, memory

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 112951286 A (三星电子株式会社) 2021年6月11日 (2021-06-11) 说明书第[0022]-[0099]段	1、15
A	CN 114121062 A (三星电子株式会社) 2022年3月1日 (2022-03-01) 全文	1-15
A	US 2022020419 A1 (MEDIATEK INC.) 2022年1月20日 (2022-01-20) 全文	1-15
A	CN 114078557 A (三星电子株式会社) 2022年2月22日 (2022-02-22) 全文	1-15
A	CN 105304137 A (北京兆易创新科技股份有限公司) 2016年2月3日 (2016-02-03) 全文	1-15

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：
"A" 认为不特别相关的表示了现有技术一般状态的文件
"E" 在国际申请日的当天或之后公布的在先申请或专利
"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）
"O" 涉及口头公开、使用、展览或其他方式公开的文件
"P" 公布日先于国际申请日但迟于所要求的优先权日的文件
"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件
"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性
"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性
"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2022年11月23日	2022年12月21日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 张千 电话号码 86-(10)-53961316

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2022/123902

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	112951286	A	2021年6月11日	KR	20210073217	A	2021年6月18日
				US	2022028434	A1	2022年1月27日
				US	2021174844	A1	2021年6月10日
CN	114121062	A	2022年3月1日	KR	20220028694	A	2022年3月8日
				CN	214847743	U	2021年11月23日
				EP	3961630	A1	2022年3月2日
				US	2022068356	A1	2022年3月3日
US	2022020419	A1	2022年1月20日	CN	113963733	A	2022年1月21日
				TW	202205291	A	2022年2月1日
				EP	3944089	A1	2022年1月26日
CN	114078557	A	2022年2月22日	US	2022050621	A1	2022年2月17日
				EP	3955124	A1	2022年2月16日
				KR	20220019969	A	2022年2月18日
CN	105304137	A	2016年2月3日		无		