

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3973777号

(P3973777)

(45) 発行日 平成19年9月12日(2007.9.12)

(24) 登録日 平成19年6月22日(2007.6.22)

(51) Int. Cl.	F I
HO 1 L 21/331 (2006.01)	HO 1 L 29/72 S
HO 1 L 29/732 (2006.01)	HO 1 L 27/06 I O I D
HO 1 L 21/8222 (2006.01)	
HO 1 L 27/06 (2006.01)	

請求項の数 3 (全 6 頁)

(21) 出願番号	特願平10-261599	(73) 特許権者	390039413
(22) 出願日	平成10年9月16日(1998.9.16)		シーメンス アクチエンゲゼルシャフト
(65) 公開番号	特開平11-145152		Siemens Aktiengesellschaft
(43) 公開日	平成11年5月28日(1999.5.28)		ドイツ連邦共和国 D-80333 ミュンヘン ヴィッテルスバッハープラッツ 2
審査請求日	平成13年8月28日(2001.8.28)		Wittelsbacherplatz 2, D-80333 Muenchen, Germany
(31) 優先権主張番号	19740909.1	(74) 代理人	100061815
(32) 優先日	平成9年9月17日(1997.9.17)		弁理士 矢野 敏雄
(33) 優先権主張国	ドイツ(DE)	(74) 代理人	100094798
前置審査			弁理士 山崎 利臣

最終頁に続く

(54) 【発明の名称】 マイクロウェーブトランジスタにおける雑音を低減するための装置および該装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

マイクロウェーブトランジスタにおける雑音を低減するための装置において、コレクタ端子パッド(CPAD)、ベース端子パッド(BPAD)およびエミッタ端子パッド(EPAD)と接続されたトランジスタ(T)が設けられており、

前記エミッタ端子パッドは、第1伝導形のサブストレート(SUB)との接触接続のためにサブストレート端子パッド(SUBPAD)と接続されており、かつアース(GRD)と接続されており、

前記ベース端子パッドの下方に、該ベース端子パッドとは分離され、第1伝導形とは異なる第2伝導形の高濃度にドーピングされた埋込層(BL')が設けられており、

該埋込層は、ベース端子パッドに隣り合うコンタクト(CC')を介してアースと接続されており、

前記コンタクト(CC')は、金属配線(V)を介して、前記サブストレート端子パッド、前記エミッタ端子パッド、または該2つの端子パッドの間の配線面と接続されており、

前記のコンタクトと埋込層との間に深くイオン打ち込みされた層(TI')が付加的に設けられており、該深くイオン打ち込みされた層は、前記埋込層と同一の伝導形を有し、かつ該埋込層よりも高濃度にドーピングされていることを特徴とする装置。

【請求項 2】

前記深くイオン打ち込みされた層(TI')は実質的に前記埋込層(BL')全面に広

10

20

がっている

請求項 2 に記載の装置。

【請求項 3】

請求項 1 から 2 までのいずれか 1 項に記載された装置を製造する方法において、

前記埋込層 (BL') を、前記トランジスタ (T) の埋込層 (BL) と一緒に形成し、

前記コンタクト (CC') を、前記トランジスタ (T) のコレクタコンタクト (CC) と一緒に形成し、また深くイオン打ち込みされた層 (TE') を、前記トランジスタのコレクタコンタクトと前記トランジスタの前記埋込層との間の深くイオン打ち込みされた層と同時に同一製造過程において形成することを特徴とする製造方法。

【発明の詳細な説明】

10

【0001】

【発明の属する技術分野】

本発明は、マイクロウェーブトランジスタにおける雑音指数を最小化する装置およびその製造方法に関する。

【0002】

【従来の技術】

雑音指数とは、その名が示すとおり、構成素子の雑音に対する尺度である。この雑音指数は、構成素子の寸法がますます小さくなり、動作周波数が一層高くなるにしたがい、チップの寄生素子、例えば導線、コンタクト面およびサブストレータ抵抗の影響をますます受けている。

20

【0003】

IEEE論文 "Microwave and Millimeter-Wave Monolithic Circuits Symposium 1994" 第 225 ~ 228 ページから、例えば等価回路図を用いたモデル化が公知である。このモデル化では、例えば端子パッドによる寄生効果は、周波数が上昇するにつれて雑音指数に強い影響を与えることを示している。

【0004】

【発明が解決しようとする課題】

本発明の課題は、トランジスタの雑音指数の低減を、可能な限り簡単に、かつシリコンバイポーラ技術による通常のマイクロウェーブトランジスタ用製造過程に可能な限り変更なく行うことの可能な、マイクロウェーブトランジスタにおける雑音低減装置およびこの装置の製造方法を提供することである。

30

【0005】

【課題を解決するための手段】

上記課題は本発明により、マイクロウェーブトランジスタにおける雑音を低減するための装置において、コレクタ端子パッド、ベース端子パッドおよびエミッタ端子パッドと接続されたトランジスタが設けられており、前記エミッタ端子パッドは、第 1 伝導形のサブストレータとの接触接続のためにサブストレータ端子パッドと接続されており、かつアースに接続されており、前記ベース端子パッドの下方に、該ベース端子パッドとは分離され、第 1 伝導形とは異なる第 2 伝導形の高濃度にドーピングされた埋込層が設けられており、該埋込層は、ベース端子パッドに隣り合うコンタクトを介してアースと接続されており、このコンタクトは、金属配線を介して、上記のサブストレータ端子パッド、エミッタ端子パッド、またはこれらの 2 つの端子パッドの間の配線面と接続されており、上記のコンタクトと埋込層との間に深くイオン打ち込みされた層が付加的に設けられており、この深くイオン打ち込みされた層は、上記の埋込層と同一の伝導形を有し、かつこの埋込層よりも高濃度にドーピングされていることを特徴とする装置を構成することにより、さらに前記埋込層を、前記トランジスタの埋込層と一緒に形成し、前記コンタクトを、前記トランジスタのコレクタコンタクトと一緒に形成し、また深くイオン打ち込みされた層を、前記トランジスタのコレクタ接続と前記トランジスタの前記埋込層との間の、深くイオン打ち込みされた層と同時に同一製造過程において形成する方法とにより解決される。本発明による装置の有利な実施形態は従属請求項に記載されている。

40

50

【 0 0 0 6 】

【 発明の実施の形態 】

雑音指数は以下のようにして簡単に低減される。ベース端子パッドの下方において低抵抗の埋込層をサブストレートに挿入する。この層はベース端子の近傍で標準コレクタコンタクトを介して基準電位と接続されている。装置全体の雑音指数は、実際にアクティブな構成素子にのみ依存するのではなく、ベース端子と基準電位との間の寄生 R C 素子の素子の大きさにも依存するため、この装置の雑音指数は、寄生 R C 素子のコンデンサを低抵抗でアース接続することにより低下する。有利には、埋込層、場合によっては深いイオン打ち込みにより製作された層、およびこれらの層とアース電位との金属配線もまた、コレクタとコレクタ端子との間の層およびコレクタ端子用の層自体と、同一の製造過程において形成することが可能である。

10

【 0 0 0 7 】

【 実施例 】

本発明を以下図面の有利な実施例により詳しく説明する。

【 0 0 0 8 】

図 1 にはマイクロウェーブトランジスタ T を備えた装置が示されている。この装置は、コレクタ端子パッド C P A D、ベース端子パッド B P A D およびエミッタ端子パッド E P A D と接続されている。このエミッタ端子パッドは、サブストレートとの接触接続のためにサブストレート端子パッド S U B P A D と接続されており、アース (G R D) と接続されている。ベース端子パッドの側方の領域において、サブストレート端子パッド S U B P A D の方向に、埋込層 B L ' の側方の境界線が延長されており、長方形で示されている。サブストレート端子 S U B P A D と、埋込層 B L ' の側方の領域との間には、幅の狭い金属配線 V が示されている。この金属配線 V は埋込層の側方の領域内まで達し、コンタクト C C ' を有している。また埋込層 B L '、ベース端子 B P A D、コンタクト C C '、配線 V およびサブストレート端子パッド S U B P A D を通る断面線 2 - 2 ' が示されている。

20

【 0 0 0 9 】

図 2 には線 2 - 2 ' に沿った断面図が示されている。この図では、ベース端子パッド B P A D と埋込層 B L ' との間に、寄生キャパシタンス C が示されている。この埋込層は、ベース端子パッドから例えば分離層 I S O 1 および I S O 2 により分離されている。埋込層 B L ' はコンタクト C C ' と直接ないしは付加的な深くイオン打ち込みされた層 T I ' を介して接続されている。埋込層 B L ' 内に存在する寄生キャパシタンス C の端子は、寄生抵抗 R_2 を介してコンタクト C C ' と接続されている。この抵抗は埋込層 B L ' ないしは深くイオン打ち込みされた層 T I ' を表している。埋込層 B L ' が設けられていないとすると、埋込層 B L ' に存在する寄生キャパシタンス C の端子は、破線で示した、高抵抗の寄生抵抗 R_1 を介して、サブストレート接続 S U B P A D と実質的に接続されることになる。

30

【 0 0 1 0 】

埋込層 B L ' の層抵抗は典型的には約 $20 \sim 40 \Omega / \square$ であり、これにより典型的にはサブストレートの層抵抗の 0.1 倍程度に低減する。埋込層全体に広がる、深くイオン打ち込みされた層 T I ' が付加的に設けられている場合には、抵抗値の低減はさらに約 0.5 倍に達することが可能である。

40

【 0 0 1 1 】

分離層 I S O 2 とサブストレート S U B との間には公知のトランジスタではしばしば付加的に、サブストレートよりやや高濃度でドーピングされたいわゆるチャネルストップ層 C S が存在する。層 B L ' は典型的にはこの層 C S よりも約 100 倍の高濃度でドーピングされ、n 伝導形である。これに対してチャネルストップ層 C S およびサブストレートは p 伝導形である。埋込層は極めて高濃度にドーピングされ、アース電位に極めて接近していることにより、抵抗 R_2 は、チャネルストップ層を備えた従来装置の抵抗よりもかなり低い。

【 0 0 1 2 】

50

図3では、サブストレート抵抗が最小雑音指数に与える影響を、周波数 f を横軸として描いた、いくつかの測定値に基づいて示している。ここで最小可能雑音指数を、トランジスタ T を備えた装置の雑音指数は、トランジスタ T のない空の装置の雑音指数だけ減じることによってそれぞれ求めている。ここから最小雑音指数 F_{min} は約 3 GHz の周波数では約 0.5 だけ減少させ、周波数の上昇と共に 7 GHz の周波数では約 0.8 まで減少可能であることがわかる。

【0013】

図4には、コレクタ C が、埋込層 BL および深くイオン打ち込みされた層 TI を介して、コレクタコンタクト CC と接触接続している、通常のマイクロウェーブトランジスタの断面図が示されている。図4を図2と見比べることにより、埋込層 BL' 、深くイオン打ち込みされた層 TI' およびコンタクト CC' は、コレクタの接触接続に対する標準製造過程において、コスト的に有利に同時に製造可能であることがわかる。この図では共通に製造される対象は参照符号においてダッシュで区別されている。

10

【図面の簡単な説明】

【図1】実施例の平面図である。

【図2】線 $2-2'$ による実施例の断面図である。

【図3】1つのマイクロウェーブトランジスタを備えた、通常の装置に対して、サブストレート抵抗が最小雑音指数に与える影響を周波数を横軸として示した線図である。

【図4】製造方法の説明のための通常のマイクロウェーブトランジスタの断面図である。

【符号の説明】

20

$BPAD$ ベース端子パッド

$CPAD$ コレクタ端子パッド

$EPAD$ エミッタ端子パッド

T マイクロウェーブトランジスタ

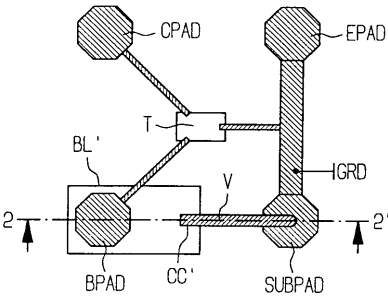
V 金属配線

C 寄生キャパシタンス

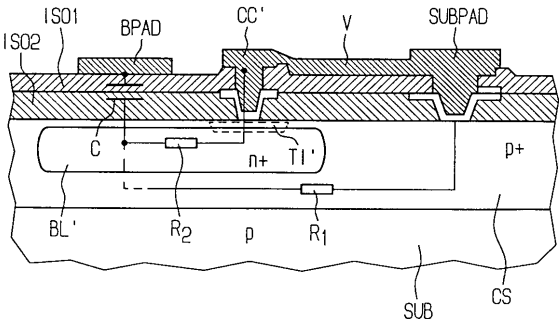
R_1, R_2 寄生抵抗

$ISO1, ISO2$ 分離層

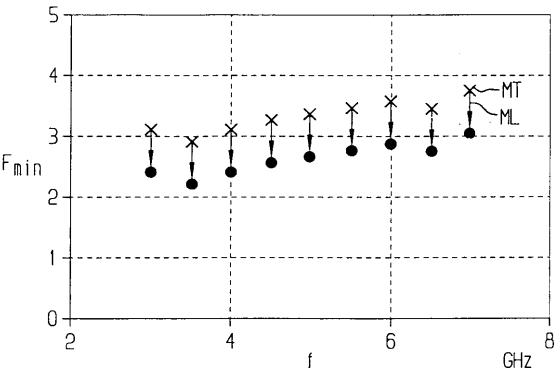
【 図 1 】



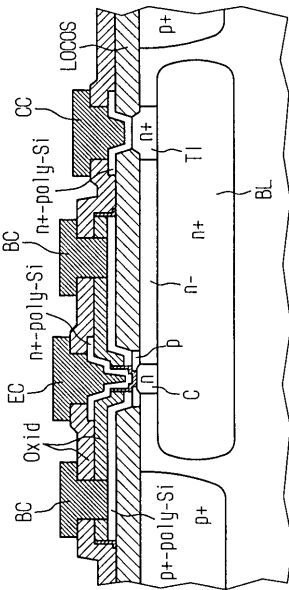
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

(74)代理人 100099483

弁理士 久野 琢也

(74)代理人 100114890

弁理士 アインゼル・フェリックス＝ラインハルト

(72)発明者 クラウス アウフィンガー

ドイツ連邦共和国 オットーブルン レントゲンシュトラッセ 30

(72)発明者 ヘルベルト クナッブ

ドイツ連邦共和国 ミュンヘン コイスリンシュトラッセ 10

審査官 棚田 一也

(56)参考文献 特開平03 - 192758 (JP, A)

特開昭62 - 150759 (JP, A)

特開昭49 - 068664 (JP, A)

特開昭64 - 053441 (JP, A)

特開平10 - 150053 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/331

H01L 21/8222

H01L 27/06

H01L 29/732