



⑫ A **Terinzagelegging** ⑪ **8403932**

Nederland

⑲ NL

⑤4 **Geïntegreerde schakeling met capaciteiten van verschillende capaciteitswaarden.**

⑤1 Int.Cl⁴.: H01L27/06, H01L27/10.

⑦1 Aanvrager: N.V. Philips' Gloeilampenfabrieken te Eindhoven.

⑦4 Gem.: Ir. P.J.P.G. Simons c.s.
Internationaal Octrooibureau B.V.
Prof. Holstlaan 6
5656 AA Eindhoven.

②1 Aanvraag Nr. 8403932.

②2 Ingediend 24 december 1984.

③2 --

③3 --

③1 --

⑥2 --

④3 Ter inzage gelegd 16 juli 1986.

De aan dit blad gehechte stukken zijn een afdruk van de oorspronkelijk ingediende beschrijving met conclusie(s) en eventuele tekening(en).

N.V. Philips' Gloeilampenfabrieken te Eindhoven

Geïntegreerde schakeling met capaciteiten van verschillende capaciteitswaarden.

De uitvinding heeft betrekking op een geïntegreerde schakeling met meerdere capaciteiten die van elkaar verschillende capaciteitswaarden hebben, bevattende een halfgeleiderlichaam aan een oppervlak waarvan rijen van eerste capaciteitselektroden naast elkaar gerangschikt zijn, waarbij elk van deze eerste capaciteitselektroden door een dielektrische laag van een tweede capaciteitselektrode gescheiden is, waarbij de eerste en tweede capaciteitselektroden de elektroden van in rijen gelegen basiskapaciteiten vormen en waarbij ter vorming van de capaciteiten met van elkaar verschillende capaciteitswaarden door verbinding van eerste en tweede capaciteitselektroden verschillende aantallen basiskapaciteiten tussen een of meer eerste en een of meer bijbehorende tweede aansluitelektroden aan elkaar parallel geschakeld zijn, waarbij meerdere rijen van basiskapaciteiten een zelfde aantal eerste capaciteitselektroden hebben dat gelijk is aan n en elk van deze rijen van n basiskapaciteiten een eerste rijgeleider heeft met behulp waarvan alle n eerste capaciteitselektroden van de betreffende rij met elkaar verbonden zijn, waarbij deze betreffende rij van met elkaar verbonden eerste capaciteitselektroden een eerste aansluitelektrode vormt en waarbij een eerste groep van met elkaar verbonden tweede capaciteitselektroden van deze rijen van n basiskapaciteiten een bij deze eerste behorende tweede aansluitelektrode vormt en waarbij een tweede groep van met elkaar verbonden tweede capaciteitselektroden van deze rijen van n basiskapaciteiten een derde aansluitelektrode vormt.

Een dergelijke geïntegreerde schakeling is bekend uit de Japanse octrooiaanvraag 56-201618 die sinds 20 juni 1983 als het Japanse inzageschrift 58-103163 voor het publiek toegankelijk is. In het bijzonder toont figuur 3 van deze Japanse octrooiaanvraag een uit rijen van 18 basiskapaciteiten samengestelde capaciteitsmatrix. De beide buitenste basiskapaciteiten van elke rij vormen dummy-kapaciteiten. De tweede capaciteitselektroden van alle andere basiskapaciteiten van de matrix behoren tot een gemeenschappelijke tweede aansluitelektrode en de tweede capaciteitselektroden van de reeds genoemde dummy-kapaciteiten vormen de derde aansluitelektrode. De van elkaar verschillende capaci-

teitswaarden zijn verkregen door de eerste aansluitelektroden van verschillende aantallen van rijen van basiskapaciteiten met elkaar te verbinden, zodat verschillende veelvouden van 16 basiskapaciteiten zijn gevormd.

5 In het bijzonder maar niet uitsluitend in als geïntegreerde schakeling uitgevoerde digitaal-analoog-omzetters of analoog-digitaal-omzetters zijn vaak capaciteiten van verschillende grootte nodig, die met een voldoende grote nauwkeurigheid moeten kunnen worden vervaardigd. Daarbij worden vaak hoge eisen gesteld aan de nauwkeurigheid van de
10 verhoudingen van de verschillende capaciteitswaarden van de capaciteiten. Vooral indien een groot aantal capaciteiten en/of grote verhoudingen van capaciteitswaarden benodigd zijn, dwingt onder meer het beperkte, voor de geïntegreerde schakeling beschikbare oppervlak er toe om de kleinste capaciteit met een zo klein mogelijk oppervlak en een zo klein
15 mogelijke capaciteitswaarde uit te voeren. De mogelijkheden tot verkleining van de capaciteiten vinden meestal daar hun grens waar de met verschillende van de bij de vervaardiging benodigde bewerkingen gekoppelde beperkingen de hiervoor genoemde vereiste nauwkeurigheid in gevaar brengen. In dit verband kunnen onder meer randeffekten worden genoemd
20 die met name met fotolithografische en etsbewerkingen samenhangen. Voorts kan de nauwkeurigheid ook begrensd zijn doordat sommige bewerkingen over een grotere oppervlakte gezien niet voldoende homogeen kunnen worden uitgevoerd. Bijvoorbeeld kan bij het aanbrengen van een isolerende laag in plaats van een laag met een gewenste uniforme, dus
25 overal gelijke dikte een laag waarin al of niet plaatselijk een meer of minder geleidelijk verloop in de dikte optreedt, worden verkregen.

Voor een grote nauwkeurigheid is dus zowel een goede keuze voor de geometrische vorm van de verschillende capaciteiten als een geschikte rangschikking van de capaciteiten binnen het voor deze capaciteiten beschikbare totale oppervlak van belang. Aan deze beide
30 aspecten is in de ter beschikking staande literatuur reeds aandacht besteed. Enkele voorbeelden zijn te vinden in Journal of Solid-State Circuits, Vol. SC-10, No. 6, December 1975, blz. 371-379, IEEE Transactions on Communications, Vol. COM-27, No. 2, February 1979, blz.
35 296-304 en 1984 IEEE International Solid-State Circuits Conference, February 1984, Digest of Technical Papers, blz. 64, 65 en 319. De meeste bekende capaciteitsnetwerken zijn opgebouwd uit een groot aantal vaak in een matrix gerangschikte eenheids- of basiskapaciteiten waarbij

de verschillende capaciteitswaarden worden verkregen door steeds een geschikt aantal van deze basiskapaciteiten aan elkaar parallel te schakelen. Op deze wijze wordt met name de invloed van afwijkingen van de ideale geometrische vorm van de capaciteiten op de verhoudingen van de capaciteitswaarden relatief klein gehouden. Afhankelijk van de praktische toepassing en de gewenste nauwkeurigheid wordt als basis-
5 capaciteit een capaciteit met een waarde van 0,25 tot 1 pF of meer gebruikt. In een 10 bits digitaal-analoog-omzetter, waarvoor een matrix van 1024 basiskapaciteiten nodig is, zal de capaciteitsmatrix dan een
10 oppervlakte van ongeveer 2 mm^2 of meer innemen.

Voor de vergroting van het aantal toepassingsmogelijkheden van geïntegreerde schakelingen met capaciteitsnetwerken en/of voor de verhoging van de opbrengst van de vervaardiging van zulke geïntegreerde schakelingen is het van wezenlijk belang dat capaciteitsnetwerken kunnen
15 worden vervaardigd en gebruikt, waarin aanmerkelijk kleinere basis-
kapaciteiten zijn toegepast zonder dat afbreuk wordt gedaan aan de vereiste nauwkeurigheid van de capaciteitswaarden en/of de verhoudingen daarvan. De onderhavige uitvinding beoogt onder meer een oplossing in die richting aan te geven.

20 De onderhavige uitvinding berust onder meer op het inzicht, dat in dergelijke capaciteitsnetwerken vaak vooral de relatieve nauwkeurigheid van de grotere capaciteiten die een groot aantal basis-
kapaciteiten omvatten, van doorslaggevend belang kan zijn en dat die nauwkeurigheid gunstig kan worden beïnvloed door het gebruik van relatief
25 kleine basiskapaciteiten. Zij berust voorts ook op het inzicht dat voor de kleinere capaciteiten die een of slechts enkele basiskapaciteiten omvatten, een relatief grote oppervlakte mag worden gebruikt, indien mede daardoor de basiskapaciteit zodanig kan worden verkleind, dat voor de capaciteitsmatrix als geheel toch een kleinere oppervlakte nodig is.

30 Volgens de uitvinding is een geïntegreerde schakeling van de in de aanhef beschreven soort daardoor gekenmerkt, dat in een eerste rij van n basiskapaciteiten het aantal tweede capaciteitselektroden dat tot een bijbehorende tweede aansluitelektrode behoort kleiner is dan in een tweede van deze rijen van n basiselektroden.

35 Volgens de uitvinding worden kleinere capaciteiten met een capaciteitswaarde die minder dan n basiskapaciteiten bevat bij voorkeur uitgevoerd als deel van een volledig bezette matrix of deelmatrix van basiskapaciteiten. Voor elk van deze kleinere capaciteiten wordt volgens

de uitvinding steeds een volledige rij van basiskapaciteiten gebruikt. Van deze rij van basiskapaciteiten behoren alleen zoveel tweede capaciteitselektroden als nodig zijn tot een tweede elektrodeaansluiting. Als gevolg kan het totale aantal basiskapaciteiten van deze matrix of
5 deelmatrix belangrijk groter zijn dan het aantal dat bij een tweede elektrodeaansluiting hoort. Zoals hierna nog zal blijken kan dit totale aantal basiskapaciteiten afhankelijk van de praktische uitvoering bijvoorbeeld wel 10 tot 20 maal groter zijn dan het aantal basiskapaciteiten dat bij een tweede elektrodeaansluiting behoort. Voor dit deel
10 van het capaciteitsnetwerk is relatief een zeer grote oppervlakte nodig. Uit experimenten die in verband met de uitvinding werden uitgevoerd is echter gebleken, dat de grootte van de ingenomen oppervlakte toch zo klein kan zijn dat een aanmerkelijke verbetering ten opzichte van de tot nu toe bestaande capaciteitsnetwerken kan worden gerealiseerd.

15 In verband met het gewenste regelmatige patroon van basiskapaciteiten van het capaciteitsnetwerk is bij voorkeur elk van de tweede capaciteitselektroden van de eerste rij van n basiskapaciteiten die tot een bijbehorende tweede aansluitelektrode behoort gelegen tussen twee naburige tweede capaciteitselektroden van de eerste rij die tot
20 een verdere aansluitelektrode behoren.

In een belangrijke voorkeursuitvoeringsvorm van de geïntegreerde schakeling volgens de uitvinding zijn althans een aantal van de basiskapaciteiten in een matrix gerangschikt, welke matrix tenminste een aantal van de eerste rijgeleiders bevat en meerdere kolomgeleiders
25 heeft, die tweede capaciteitselektroden met elkaar verbinden. Deze matrix heeft met voordeel een centraal gedeelte dat alle basiskapaciteiten van de matrix, waarvan de eerste capaciteitselektroden tot de eerste aansluitelektrode en waarvan tevens de tweede capaciteitselektroden tot een bijbehorende tweede aansluitelektrode behoren bevat,
30 waarbij het centrale gedeelte van de matrix praktisch geheel is omgeven door een buitenste gedeelte van de matrix, welk buitenste gedeelte tenminste twee aan een eerste zijde van het centrale gedeelte gelegen, praktisch volledige rijen van basiskapaciteiten en tenminste twee, aan een aan de eerste tegenoverliggende zijde van het centrale gedeelte
35 gelegen, praktisch volledige rijen van basiskapaciteiten en tenminste twee, aan een tweede zijde van het centrale gedeelte gelegen, praktisch volledige kolommen van basiskapaciteiten en tenminste twee aan een aan de tweede tegenoverliggende zijde van het centrale gedeelte gelegen,

praktisch volledige kolommen van basiskapaciteiten bevat en waarbij van de tot het buitenste gedeelte behorende basiskapaciteiten tenminste of de eerste capaciteitselektrode of de tweede capaciteitselektrode tot een verdere aansluitelektrode behoort. In deze uitvoeringsvorm is het centrale gedeelte van de matrix praktisch geheel omgeven door een rand van dummy-kapaciteiten, die tenminste twee basiskapaciteiten breed is. De basiskapaciteiten waarvan de ene capaciteitselektrode met een eerste aansluitelektrode en de andere capaciteitselektrode met een bijbehorende tweede aansluitelektrode is verbonden liggen in het centrale gedeelte en op een relatief grote afstand van de buitenste rand van de capaciteitsmatrix. Hierdoor wordt de invloed van bij sommige van de bij de vervaardiging benodigde bewerkingstappen optredende randeffekten verminderd.

In een verdere belangrijke voorkeursuitvoeringsvorm heeft de matrix bij voorkeur meerdere rijen van basiskapaciteiten waarvan de eerste capaciteitselektroden tot een eerste aansluitelektrode van een van de genoemde capaciteiten met van elkaar verschillende capaciteitswaarden behoren, waarbij een of meer kolomgeleiders op een tussen twee van deze rijen gelegen plaats een onderbreking hebben, waardoor deze een of meer kolomgeleiders uit tenminste twee van elkaar gescheiden gedeelten bestaan. Door de kolomgeleiders op deze wijze op geschikte plaatsen te onderbreken kunnen de tweede capaciteitselektroden van de genoemde rijen van n basiskapaciteiten relatief eenvoudig of met een bijbehorende tweede aansluitelektrode of met een verdere aansluitelektrode verbonden worden. In verband hiermee hebben kolomgeleiders bij voorkeur slechts één onderbreking en bestaan de onderbroken kolomgeleiders uit twee gedeelten, waarbij elk van deze gedeelten tenminste tot aan de rand van de matrix reikt.

Ter vergroting van de regelmaat van het patroon van capaciteitselektroden en geleidersporen in de matrix en vooral in het centrale gedeelte daarvan, is elke rij van n basiskapaciteiten, die een of meer basiskapaciteiten bevat welke tot een of meer van de genoemde capaciteiten met van elkaar verschillende capaciteitswaarden behoren, gelegen tussen twee rijgeleiders die met een verdere aansluitelektrode zijn verbonden. Op deze wijze kan de bedoelde rij van n basiskapaciteiten eenvoudig worden ingesloten tussen twee rijen van dummy-kapaciteiten.

Bij een verdere voorkeursuitvoeringsvorm van de geïntegreerde schakeling volgens de uitvinding heeft het capaciteitsnetwerk meerdere

rijen van n basiskapaciteiten, die een of meer basiskapaciteiten bevatten welke tot een of meer van de genoemde capaciteiten met van elkaar verschillende capaciteitswaarden behoren, en strekken zich tussen twee naburige van deze rijen steeds tenminste twee rijgeleiders, die met een verdere aansluitelektrode zijn verbonden, uit. Met deze twee rijgeleiders kunnen twee rijen van dummy-kapaciteiten worden aangesloten. Voorzover in deze uitvoeringsvorm de kolomgeleiders een onderbreking hebben, zij deze onderbrekingen bij voorkeur tussen de genoemde twee rijgeleiders gesitueerd.

De uitvinding zal verder worden uiteengezet aan de hand van enkele uitvoeringsvoorbeelden en de bijgaande schematische tekening, waarin

figuur 1 een schakelschema van een geïntegreerde d-a-omzetter met een capaciteitsnetwerk toont,

figuur 2 schematisch een deel van een bovenaanzicht van de geïntegreerde d-a-omzetter met het schakelschema van figuur 1 weergeeft en de

figuren 3 t/m 5 schematisch bijbehorende dwarsdoorsneden tonen, die respectievelijk volgens de lijnen III-III, IV-IV en V-V van figuur 2 verlopen,

figuur 6 schematisch in bovenaanzicht het capaciteitsnetwerk van de geïntegreerde schakeling volgens de figuren 1 t/m 5 weergeeft,

figuur 7 een schakelschema van een variant van de geïntegreerde d-a-omzetter volgens figuur 1 toont,

figuur 8 schematisch in bovenaanzicht een deel van een ander voorbeeld van de geïntegreerde schakeling volgens de uitvinding, namelijk het deel dat het capaciteitsnetwerk bevat, weergeeft en

figuur 9 schematisch in bovenaanzicht een deel van een capaciteitsnetwerk van nog een uitvoeringsvorm van de geïntegreerde schakeling volgens de uitvinding toont.

Het eerste voorbeeld betreft een geïntegreerde schakeling 10 met een digitaal-analoog-omzetter. Figuur 1 toont een schakelschema met ingangen 1 t/m 8 waaraan in acht bits gecodeerde digitale informatie kan worden aangeboden. Via een aantal D-flipflops 11 en omkeerschakelingen 12 wordt met deze digitale ingangssignalen een capaciteitsnetwerk aangestuurd, dat wordt gevormd door de capaciteiten C_1 t/m C_{128} . Via de lijn 13 kunnen de D-flipflops 11 met een geschikt kloksignaal worden bestuurd en via de lijn 14 kan een asynchroon reset-signaal worden toe-

gevoerd.

Het capaciteitsnetwerk heeft een reeks van acht capaciteiten waarvan de capaciteitswaarde in de volgorde van de reeks steeds een faktor 2 toeneemt. De capaciteitswaarde van de capaciteit C_2 is dus
5 tweemaal zo groot als de capaciteitswaarde van de capaciteit C_1 . De capaciteitswaarde van de capaciteit C_{128} is tweemaal zo groot als de capaciteitswaarde van de capaciteit C_{64} en 128 keer groter dan de capaciteitswaarde van de capaciteit C_1 .

De van de omkeerschakelingen 12 afgekeerde zijden van de
10 capaciteiten C_1 t/m C_{128} zijn via de lijn 15 met elkaar en met de signaalingang van een als emittervolger geschakelde transistor 16 verbonden. In dit voorbeeld betreft het een n-kanaal-veldeffekttransistor van het verrijkingstype waarvan de afvoerelektrode met een eerste voedingsaansluiting 17 is verbonden en waarvan de toevoerelektrode via
15 een als belasting dienende stroombron 18 die bijvoorbeeld door een geschikte weerstand kan worden gevormd, is verbonden met een tweede voedingsaansluiting 19. Deze voedingsaansluiting 19 kan bijvoorbeeld aan een punt met een geschikte referentiepotentiaal zoals aarde worden gelegd. Het analoge uitgangssignaal kan bij 20 worden afgenomen. Voorts kan een transistor 21 aanwezig zijn waarmee aan het ingangssignaal van de transistor 16 indien gewenst een gelijkspanningskomponent kan worden toegevoegd. Daartoe kan de aansluiting 22 met een geschikte referentiespanningsbron worden verbonden. Ook is aangegeven dat aan de ingang van de transistor 16 een parasitaire capaciteit C_p aanwezig is. De grootte
25 van deze capaciteit C_p wordt voor een belangrijk deel bepaald door de uitvoeringsvorm van het capaciteitsnetwerk. De capaciteit C_p is overigens niet van invloed op de nauwkeurigheid van de d-a-omzetter. Wel heeft de capaciteit C_p een verzwakking van het analoge uitgangssignaal tot gevolg.

De omkeerschakelingen 12 dienen vooral als buffer tussen de
30 uitgangen van de flipflops 11 en de capaciteiten C_1 t/m C_{128} , waardoor kan worden voorkomen dat de aangesloten uitgangen van de flipflops 11 te zwaar worden belast. In het algemeen kunnen de uitgangen van de omkeerschakelingen 12 en/of de uitgangen van de flipflops 11 worden aangepast
35 aan de grootte van de met de betreffende uitgang verbonden capaciteit C_1 respektievelijk C_2 t/m C_{128} , zodat deze capaciteiten voldoende snel kunnen worden geladen of ontladen. Zo is in figuur 1 bij wijze van voorbeeld aangegeven dat de ingang 8 via twee flipflops 11 en twee omkeerschake-

lingen 12 is verbonden met de relatief grote capaciteit C_{128} . Indien geen buffers nodig zijn kunnen de omkeerschakelingen 12 van figuur 1 worden weggelaten.

Tijdens het bedrijf kunnen de uitgangen van de omkeerschakelingen 12 afhankelijk van de aan de ingangen 1 t/m 8 aangeboden digitale informatie een spanning aannemen die of gelijk is aan een eerste referentie- of voedingsspanning of gelijk is aan een tweede referentie- of voedingsspanning. In het voorbeeld is de eerste referentiespanning bijvoorbeeld ongeveer +10 Volt en is de tweede referentiespanning bijvoorbeeld ongeveer 0 Volt. Als gevolg van spanningsdeling zal elk van de capaciteiten C_1 t/m C_{128} een bijdrage aan de signaalspanning op de lijn 15 leveren die rechtevenredig is met de capaciteitswaarde van de betreffende capaciteit C_1 respectievelijk C_2 t/m C_{128} en met de uitgangsspanning van de betreffende omkeerschakeling 12 en die omgekeerd evenredig is met de som van de capaciteitswaarden van de capaciteiten C_p en C_1 t/m C_{128} . Het uitgangssignaal aan de uitgang 20 kan bijgevolg tussen een bepaalde minimale en een bepaalde maximale waarde in 255 spanningsstappen verdeeld een spanning aannemen waarvan de grootte is bepaald door de aan de ingangen 1 t/m 8 aangeboden digitale informatie.

Zoals op zichzelf bekend is, hebben capacitieve d-a-omzetters vele voordelen. Zij kunnen onder meer worden gebruikt in audio- en video-toepassingen en in meetinstrumenten. Een nadeel van deze d-a-omzetters is echter dat het benodigde aantal basis- of eenheidskapaciteiten exponentieel toeneemt met het aantal bits van het om te zetten digitale signaal. Daardoor wordt in een geïntegreerde uitvoering de voor het capaciteitsnetwerk benodigde oppervlakte van het gemeenschappelijke halfgeleiderlichaam vaak ontoelaatbaar groot en/of worden de verkoudingen tussen de verschillende capaciteitswaarden te onnauwkeurig zodat het analoge uitgangssignaal geen betrouwbare afspiegeling meer vormt van de aan de ingang aangeboden digitale informatie.

De geïntegreerde schakeling 10 heeft meerdere capaciteiten C_1 t/m C_{128} die van elkaar verschillende capaciteitswaarden hebben en bevat een halfgeleiderlichaam 30 (figuren 2 t/m 5) aan een oppervlak waarvan rijen van eerste capaciteitselektroden 31 naast elkaar gerangschikt zijn, waarbij elk van deze eerste capaciteitselektroden 31 door een dielektrische laag 33 van een tweede capaciteitselektrode 32 gescheiden is. De eerste en tweede capaciteitselektroden 31 en 32 vormen de elektroden van in rijen gelegen basiskapaciteiten 31, 33, 32, waarbij

ter vorming van de capaciteiten C_1 t/m C_{128} met van elkaar verschillende capaciteitswaarden door verbinding van eerste 31 en tweede capaciteits-elektroden 32 verschillende aantallen basiskapaciteiten 31, 33, 32 tussen een of meer eerste en een of meer bijbehorende tweede aansluit-elektroden aan elkaar parallel geschakeld zijn. Zoals hierna nog zal
5 blijken bevat iedere rij van basiskapaciteiten in het onderhavige voorbeeld 20 basiskapaciteiten 31, 33, 32. In het bovenaanzicht van figuur 2 zijn niet alle rijen getekend en zijn bovendien de wel aangegeven rijen niet volledig getekend.

10 Meerdere rijen van basiskapaciteiten hebben een zelfde aantal eerste capaciteitselektroden 31, dat gelijk is aan n , waarbij elk van deze rijen van n basiskapaciteiten 31, 33, 32 een eerste rijgeleider 31a heeft met behulp waarvan de n eerste capaciteitselektroden 31 van de betreffende rij met elkaar verbonden zijn, waarbij deze betreffende
15 rij van eerste capaciteitselektroden 31 een eerste aansluitelektrode 34 vormt. In het voorbeeld heeft de eerste aansluitelektrode 34 de vorm van een geleiderspoor 31, 31a dat de eerste capaciteitselektroden 31 van de betreffende rij bevat.

20 Een eerste groep van met elkaar verbonden tweede capaciteits-elektroden 32 van de beschreven rijen van n basiskapaciteiten 31, 33, 32 vormt een bij genoemde eerste aansluitelektrode 34 behorende tweede aansluitelektrode 35. Deze tweede aansluitelektrode 35 omvat in het
25 voorbeeld een aantal geleidersporen 32, 32a die elk alle of thans een aantal tweede capaciteitselektroden 32 van een kolom van tweede capaciteitselektroden 32 bevatten. Deze in de kolomrichting verlopende geleidersporen 32, 32a zijn met behulp van een in de rijrichting verlopend verder geleiderspoor 36 met elkaar verbonden, dat ook tot de tweede aansluitelektrode 35 behoort.

30 Een tweede groep van met elkaar verbonden tweede capaciteits-elektroden 32 van deze rijen van n basiskapaciteiten 31, 33, 32 vormt een derde aansluitelektrode 37. Deze derde aansluitelektrode 37 omvat in het voorbeeld eveneens een aantal in de kolomrichting verlopende geleidersporen 32, 32a die elk alle of althans een aantal tweede capaciteitselektroden 32 van een kolom van tweede capaciteitselektroden 32
35 bevatten. Deze geleidersporen 32, 32a zijn met behulp van een verder geleiderspoor 38 met elkaar verbonden.

Volgens de uitvinding is in een eerste van de rijen van n basiskapaciteiten 31, 33, 32 het aantal tweede capaciteitselektroden 32

dat tot een bijbehorende tweede aansluitelektrode 35 behoort kleiner dan in een tweede van deze rijen van n basiskapaciteiten 31, 33, 32. In het onderhavige voorbeeld hebben alle capaciteiten C_1 t/m C_{128} een gemeenschappelijke tweede aansluitelektrode 35.

5 Reeds werd vermeld dat in het onderhavige voorbeeld elk van de rijen van basiskapaciteiten 20 basiskapaciteiten 31, 33, 32 bevat. In de rij die in figuur 2 als derde van onderen is getekend is slechts een van deze basiskapaciteiten 31, 33, 32 met de gemeenschappelijke aansluitelektrode 35 verbonden. De 19 andere basiskapaciteiten 31, 33, 10 32 van deze rij zijn met de derde aansluitelektrode 37 verbonden. In de rij die in figuur 2 als zesde van onderen is getekend zijn 2 basiskapaciteiten 31, 33, 32 met de tweede aansluitelektrode 35 verbonden. Van deze 2 basiskapaciteiten is er in figuur 2 slechts 1 getekend. Vervolgens zijn in de negende rij 4 basiskapaciteiten 31, 33, 32 en in 15 de twaalfde rij 8 basiskapaciteiten 31, 33, 32 met de tweede aansluitelektrode 35 verbonden. Van onderen naar boven doorgaande zijn in de zeventiende t/m de eenendertigste rij steeds 16 basiskapaciteiten 31, 33, 32 met de tweede aansluitelektrode 35 verbonden. Van deze rijen zijn in figuur 2 alleen de zeventiende t/m de vierentwintigste getekend.

20 De komplette capaciteitsmatrix van het onderhavige voorbeeld bestaat uit een onderste deelmatrix met 14 rijen en een bovenste deelmatrix met 19 rijen, waarbij zich tussen deze beiden deelmatrices het tot de tweede aansluitelektrode 35 behorende geleiderspoor 36 in de rijrichting uitstrekt. Beide deelmatrices bevatten elk twintig kolommen.

25 De onderste deelmatrix bevat de capaciteiten C_1 , C_2 , C_4 en C_8 van figuur 1. De bovenste deelmatrix bevat de capaciteiten C_{16} , C_{32} , C_{64} en C_{128} van figuur 1. Daartoe zijn in de bovenste deelmatrix respectievelijk de aansluitelektrode 34 van één rij met een geleiderspoor 39, de aansluitelektroden 34 van twee rijen met een geleiderspoor 40, 30 die van vier rijen met een geleiderspoor 41 en die van acht rijen met een geleiderspoor 42 verbonden.

 In figuur 2 zijn verder nog vier van de omkeerschakelingen 12 aangegeven. Deze omkeerschakelingen zijn in het voorbeeld op een wijze die op zichzelf bekend is in CMOS-techniek uitgevoerd. Bijvoorbeeld is 35 het halfgeleiderlichaam 30 een siliciumlichaam dat hoofdzakelijk uit n-type materiaal bestaat. In dit halfgeleiderlichaam zijn een aantal p-type halfgeleidergebieden 50 aangebracht (figuur 4 en 5). Voorts is het halfgeleiderlichaam 30 bedekt met een dikke isolerende laag 51 met

uitsparingen die op gebruikelijke wijze de actieve gebieden van de geïntegreerde schakeling begrenzen. Onder deze isolerende laag 51 kunnen aan het halfgeleideroppervlak hoger gedoteerde kanaalonderbrekende zones (kanaalstoppers) aanwezig zijn. Het betreft hier de
5 n-type opperlaktezones 52 en de p-type oppervlaktezones 53 die tot de p-type halfgeleidergebieden 50 behoren.

In de actieve gebieden zijn n- en p-kanaal-transistors aangebracht. De n-kanaal-transistors hebben een n-type toevoerzone 54 en een n-type afvoerzone 55 en de p-kanaal-transistors hebben een
10 p-type toevoerzone 56 en een p-type afvoerzone 57. De n- en de p-kanaal-transistors hebben een door een geleiderspoor 58 gevormde geïsoleerde poortelektrode. Deze geleidersporen 58 vormen ook de elektrische signaalingangen van de omkeerschakelingen.

De n-type toevoerzones 54 en de p-type toevoerzones 56 zijn
15 via een geleiderspoor 59 respectievelijk 60 met een voedingsaansluiting voor de meest negatieve voedingsspanning respectievelijk met een voedingsaansluiting voor de meest positieve voedingsspanning verbonden. Daarbij zijn de geleidersporen 59 met behulp van een hoger gedoteerde p-type oppervlaktezone 63 tevens met de p-type halfgeleidergebieden 50
20 verbonden. De geleidersporen 60 zijn met behulp van een hoger gedoteerde n-type oppervlaktezone 64 met het n-type deel van het halfgeleiderlichaam 30 verbonden.

De elektrische signaaluitgangen van de omkeerschakelingen worden gevormd door geleidersporen 61, die elk een p-type afvoerzone
25 57 en een n-type afvoerzone 55 met elkaar en met één of meer eerste aansluitelektroden 34 van een rij van basiskapaciteiten verbinden.

De verschillende halfgeleiderzones en geleidersporen zijn waar nodig door tussenliggende isolerende lagen van elkaar gescheiden. In deze isolerende lagen zijn openingen 62 aangebracht waarin ver-
30 schillende geleidersporen met elkaar of met halfgeleiderzones in elektrische verbinding staan. Zulke openingen 62 zijn in figuur 2 met onderbroken lijnen getekend.

In figuur 6 is het capaciteitsnetwerk van het eerste voorbeeld nogmaals schematisch in bovenaanzicht getekend. Het capaciteitsnetwerk
35 heeft een matrix van in rijen en kolommen gelegen kruispunten die de basiskapaciteiten vormen. In deze figuur 6 verlopen de geleidersporen 31, 31a en 32, 32a van figuur 2 ook respectievelijk in de rijrichting en in de kolomrichting. De genoemde in de rijrichting verlopende

geleidersporen zijn te onderscheiden in geleidersporen 70 die tot een eerste aansluitelektrode van één van de capaciteiten C_1 tot en met C_{128} behoren en geleidersporen 71 die tot een eerste aansluit-elektrode van dummy-kapaciteiten behoren. De in de kolomrichting
5 verlopende geleidersporen zijn te onderscheiden in geleidersporen 72, die zijn onderbroken en uit tenminste twee delen 72a en 72b bestaan en geleidersporen 73 die niet onderbroken zijn en tweede capaciteits-elektroden van dummy-kapaciteiten bevatten. Naast elkaar gelegen geleidersporen 73 kunnen aan hun uiteinden met elkaar verbonden zijn.
10 De zwarte stippen stellen elektrische verbindingen tussen geleiders die in van elkaar verschillende lagen zijn aangebracht voor. Op de overeenkomstige plaatsen die in figuur 2 getekend zijn, zijn in figuur 2 openingen 62 aangegeven.

Kenmerkend voor de onderhavige uitvinding is dat de matrix
15 relatief veel dummy-kapaciteiten bevat. Dit grote aantal dummy-kapaciteiten is allereerst een gevolg van het feit dat voor elk van de kleinere capaciteiten C_1 tot en met C_8 van het capaciteitsnetwerk steeds een gehele rij van basiskapaciteiten wordt gebruikt. Deze kleinere capaciteiten C_1 tot en met C_8 bevinden zich in de onder het
20 tot de tweede aansluitelektrode behorende geleiderspoor 36 getekende deelmatrix. De vier betreffende geleidersporen 70 bevatten elk een rij van twintig kruispunten waarbij aan het begin zowel als aan het eind van de rij steeds twee kruispunten tot dummy-kapaciteiten behoren. Deze vier dummy-kapaciteiten per rij, die ook in elke rij van de boven
25 het geleiderspoor 36 getekende deelmatrix aanwezig zijn, zijn in het schakelschema van figuur 1 niet aangegeven. Van de resterende zestien kruispunten per rij behoren er 1 respectievelijk 2, 4 en 8 tot de capaciteiten C_1 tot en met C_8 , terwijl de overige 15, respectievelijk 14, 12 en 8 kruispunten tot dummy-kapaciteiten behoren die in figuur 1
30 met C'_{15} respectievelijk C'_{14} , C'_{12} en C'_8 zijn aangegeven. Deze verdeling van de kruispunten in wel of niet tot dummy-kapaciteiten behorende kruispunten is in het onderhavige voorbeeld bereikt door de zestien geleidersporen 72 in de onderste deelmatrix op geschikte plaatsen te onderbreken, zodat deze geleidersporen elk twee gedeelten
35 72a en 72b hebben. De gedeelten 72a vormen met de geleidersporen 70 de tot de capaciteiten C_1 tot en met C_{128} behorende kruispunten en de gedeelten 72b vormen met de geleidersporen 70 de tot de dummy-kapaciteiten C'_{15} tot en met C'_8 behorende kruispunten.

Bij voorkeur is elk van de tweede capaciteitselektroden 32 van de eerste rij van n basiskapaciteiten die tot een bijbehorende tweede aansluitelektrode 35 behoort gelegen tussen twee naburige tweede capaciteitselektroden 32 van deze eerste rij die tot een verdere aansluitelektrode 37 behoren. In het onderhavige voorbeeld is deze verdere aansluitelektrode steeds de derde aansluitelektrode 37 waartoe ook het geleiderspoor 38 behoort. De geïntegreerde schakeling kan echter ook worden uitgevoerd met een of meer van elkaar en/of van de derde aansluitelektrode gescheiden verdere aansluitelektroden. In het voorbeeld ligt in de onderste deelmatrix elk geleiderspoor 72a ter hoogte van de rijgeleidersporen 70 tussen een geleiderspoor 73 en een geleiderspoor 72b dan wel tussen twee geleidersporen 72b.

Met voordeel zijn in elk van de voor de kleinere capaciteiten C_1 tot en met C_8 gebruikte eerste rijen van basiskapaciteiten de tot de bijbehorende tweede aansluitelektrode 35 van deze capaciteiten C_1 tot en met C_8 behorende tweede capaciteitselektroden 32 regelmatig over de betreffende rij verdeeld, zodat ook de onderbrekingen in de geleidersporen 72 volgens een regelmatig patroon over de (deel)matrix zijn verdeeld. Daarbij zijn de onderbrekingen zodanig geplaatst, dat van elk geleiderspoor 72 het deel 72a aan een zijde van de deelmatrix tenminste tot aan de rand van de deelmatrix reikt en het deel 72b aan een tegenover deze zijde gelegen zijde van de deelmatrix tenminste tot aan de rand van de deelmatrix reikt, zodat steeds zowel het deel 72a als het deel 72b aan een rand van de deelmatrix voor elektrische aansluiting toegankelijk is. Dit betekent, dat in elk van de geleidersporen 72 binnen de deelmatrix ten hoogste één onderbreking voorkomt.

Bij een belangrijke voorkeursuitvoeringsvorm van de inrichting volgens de uitvinding is elke rij van basiskapaciteiten, die een of meer basiskapaciteiten bevat welke tot een of meer van de genoemde capaciteiten met van elkaar verschillende capaciteitswaarden (elk van de eerste en tweede rijen) behoren, tussen twee rijgeleiders 71 gelegen die met een verdere aansluitelektrode en bij voorkeur met de derde aansluitelektrode 37 zijn verbonden. In het onderhavige voorbeeld bevat elk van deze naburige rijgeleiders 71 de eerste capaciteitselektroden 31 van een rij van n dummy-kapaciteiten.

Met voordeel bevinden zich tussen twee naburige rijen van n basiskapaciteiten, die een of meer basiskapaciteiten bevatten welke tot een of meer van de genoemde capaciteiten met van elkaar verschillende

kapaciteitswaarden (elk van de eerste en tweede rijen) behoren, dus tussen twee naburige rijgeleiders 70 van de onderste deelmatrix tenminste twee rijgeleiders 71, zodat de onderbrekingen van de kolomgeleiders 72 tussen deze twee rijgeleiders 71 kunnen worden geplaatst of zich althans niet tussen een rijgeleider 70 en een naburige rijgeleider 71 behoeven te bevinden. Deze twee naast elkaar gelegen rijgeleiders 71 kunnen aan hun uiteinden met elkaar verbonden zijn zoals in de figuren 2 en 6 is aangegeven.

In een variant van het onderhavige uitvoeringsvoorbeeld kunnen twee naburige rijgeleiders 71 vervangen zijn door een enkele rijgeleider met een grotere breedte zodanig dat de onderbrekingen in de kolomgeleiders 72 binnen de breedteafmeting van een dergelijke verbrede rijgeleider kunnen worden gerealiseerd. In dat geval reiken de naar elkaar toegekeerde uiteinden van de gedeelten 72a en 72b dus beide tot onder of tot boven deze verbrede rijgeleider.

De onderste deelmatrix heeft een centraal gedeelte dat alle basiskapaciteiten van deze deelmatrix bevat waarvan de eerste capaciteitselektrode 31 tot een eerste aansluitелеktrode 34 en waarvan tevens de tweede capaciteitselektrode 32 tot een tweede aansluitелеktrode 35 behoort. Het centrale gedeelte van de deelmatrix is praktisch geheel omgeven door een buitenste gedeelte van de deelmatrix, dat twee, aan een eerste zijde van het centrale gedeelte gelegen, praktisch volledige rijen van basiskapaciteiten en twee, aan een aan de eerste zijde tegenoverliggende zijde van het centrale gedeelte gelegen, praktisch volledige rijen van basiskapaciteiten bevat. Het betreft hier de twee rijen met rijgeleiders 71 die aan de bovenzijde en de twee rijen met rijgeleiders 71 die aan de onderzijde van de deelmatrix gelegen zijn. Bovendien bevat het buitenste gedeelte twee, aan een tweede zijde van het centrale gedeelte gelegen, praktisch volledige kolommen van basiskapaciteiten en tenminste twee aan een aan de tweede tegenoverliggende zijde van het centrale gedeelte gelegen, praktisch volledige kolommen van basiskapaciteiten. Het betreft de twee kolommen met kolomgeleiders 73 die aan de linkerzijde van de deelmatrix gelegen zijn en de twee kolommen met rijgeleiders 73 die aan de tegenoverliggende rechterzijde van de deelmatrix gelegen zijn. Van de tot het buitenste gedeelte van de deelmatrix behorende basiskapaciteiten is tenminste óf de eerste capaciteitselektrode 31 óf de tweede capaciteitselektrode 32 met een verdere aansluitелеktrode 37 verbonden. In dit voorbeeld omvat het

buitenste gedeelte van de deelmatrix een dubbele door dummy-kapaciteiten gevormde rand.

Ook de bovenste deelmatrix heeft zowel aan zijn bovenzijde als aan zijn onderzijde twee rijgeleiders 71. Aan de linker- zowel als
5 aan de rechterzijde van deze deelmatrix zijn twee kolomgeleiders 73 aanwezig. Daarmee heeft ook de bovenste deelmatrix een dubbele door dummy-kapaciteiten gevormde rand..

Bijgevolg heeft ook de matrix als geheel een buitenste gedeelte, dat als een twee basiskapaciteiten brede rand het centrale
10 deel van de matrix praktisch geheel omgeeft.

Bij voorkeur heeft de (deel)matrix of hebben de deelmatrices aan hun onder- en aan hun bovenzijde drie rijgeleiders 71 zodat althans aan deze zijden de rand als een driedubbele rand van dummy-kapaciteiten is uitgevoerd. Aan deze zijden zal een nadelige invloed van de begren-
15 zing van de matrix vooral in een en in mindere mate wellicht ook nog in een tweede, verder van de rand gelegen, capaciteit van het netwerk tot uitdrukking komen, terwijl de evenwijdig aan de kolomrichting verlopende begrenzing op praktisch alle capaciteiten van het netwerk een vergelijkbare invloed zal hebben. Als de beschikbare ruimte dit
20 toelaat, kan ook de gehele rand rondom als een driedubbele rand van dummy-kapaciteiten zijn uitgevoerd. De basiskapaciteiten waarvan de eerste capaciteitselektrode tot een eerste en de tweede capaciteits-
elektrode tot een tweede aansluitелеktrode behoren zijn dan nog verder van de buitenrand van de betreffende matrix gelegen dan bij een twee-
25 dubbele rand van dummy-kapaciteiten. Op deze wijze wordt de invloed van de randeffekten die bij sommige van de bij de vervaardiging gebruikte bewerkingen kunnen optreden en die afwijkingen in de capaciteitswaarde van nabij de rand van de matrix gelegen basiskapaciteiten kan veroorzaken verder teruggedrongen.

Aan de bovenkant van de bovenste deelmatrix lopen de gedeelten
30 72a van de kolomgeleiders 72 tenminste door tot praktisch aan de bovenste rand van de bovenste rijgeleider 71. De bovenste deelmatrix kan aan de bovenkant ook op soortgelijke wijze worden afgesloten als de onderste deelmatrix aan zijn onderkant is afgesloten. In dat geval
35 heeft elk van de kolomgeleiders 72 aan deze bovenkant een derde gedeelte, waarbij deze derde gedeelten aan deze bovenkant op dezelfde wijze als de gedeelten 72b aan de onderkant van de onderste deelmatrix met elkaar zijn verbonden en een geheel met elkaar vormen via een in

de rijrichting verlopend verbindingsdeel dat zich praktisch op dezelfde positie bevindt als het aan de bovenzijde van figuur 6 getekende deel van de derde aansluitelektrode 37. Alle kolomgeleiders 72 hebben in deze variant een tweede onderbreking, waarbij deze tweede
5 onderbrekingen alle in wezen tussen de twee aan de bovenzijde van figuur 6 getekende rijgeleiders 71 zijn gesitueerd.

De tot hier toe beschreven maatregelen hebben alle tot doel om tot een zo regelmatig mogelijk opgebouwde capaciteitsmatrix te geraken. Elk van deze maatregelen draagt daaraan bij. Daarbij worden in
10 het bijzonder de basiskapaciteiten die tot de kleinere capaciteiten C_1 tot en met C_8 behoren zoveel als mogelijk is volledig omringd door praktisch identieke basiskapaciteiten die dummy-kapaciteiten vormen. Vanuit elektrisch oogpunt kunnen de dummy-kapaciteiten van de matrix in drie soorten worden onderverdeeld. Dummy-kapaciteiten van de eerste
15 soort hebben een eerste capaciteitselektrode 31 die tot een eerste aansluitelektrode 34 van een van de capaciteiten C_1 tot en met C_{128} behoort. De tweede capaciteitselektroden 32 van deze dummy-kapaciteiten van de eerste soort behoren tot de derde aansluitelektrode 37 of althans tot een verdere aansluitelektrode. De dummy-kapaciteiten van deze eerste
20 soort worden in het voorbeeld gevormd door kruispunten van de geleidersporen 70 met de geleidersporen 73 en met de geleidersporen 72b. Tot de dummy-kapaciteiten van de eerste soort behoren onder meer de basiskapaciteiten die deel uitmaken van de capaciteiten C'_8 tot en met C'_{15} van figuur 1. De dummy-kapaciteiten van de tweede soort hebben een
25 tweede capaciteitselektrode 32 die tot een tweede aansluitelektrode 35 behoort. De eerste capaciteitselektroden 31 van deze dummy-kapaciteiten van de tweede soort zijn met de derde aansluitelektrode 37 of althans met een verdere aansluitelektrode verbonden. De dummy-kapaciteiten van deze tweede soort worden in het voorbeeld gevormd door de kruispunten
30 van de geleidersporen 71 met de geleidersporen 72a. Zij leveren in het onderhavige voorbeeld een bijdrage tot de capaciteit C_p van figuur 1. De dummy-kapaciteiten van de derde soort worden gevormd door de basiskapaciteiten waarvan zowel de eerste capaciteitselektrode 31 als de tweede capaciteitselektrode 32 tot de derde aansluitelektrode 37 of
35 althans tot een verdere aansluitelektrode behoren. In het voorbeeld zijn dit de kruispunten van de geleidersporen 71 met de geleidersporen 73 en met de geleidersporen 72b.

In het totaal bevat de capaciteitsmatrix van figuur 6 660

8403932

basiskapaciteiten. De onderste deelmatrix heeft 280 basiskapaciteiten. Daaronder zijn 265 dummy-kapaciteiten. De bovenste deelmatrix heeft 380 basiskapaciteiten. Het aantal dummy-kapaciteiten van de bovenste deelmatrix bedraagt 140. Ondanks dit uitzonderlijk grote aantal dummy-

5 kapaciteiten bedroeg de totale capaciteitswaarde van de capaciteitsmatrix van het eerste voorbeeld in een praktische uitvoering minder dan 5,2 pF. De som van de capaciteitswaarden van de capaciteiten C_1 tot en met C_{128} bedraagt slechts ongeveer 2 pF. Daarbij nam de capaciteitsmatrix een oppervlakte in van ongeveer $0,07 \text{ mm}^2$. Door toevoeging van

10 drie verdere deelmatrices van 20 rijen en 20 kolommen kan een capaciteitsnetwerk voor een 10 bits a-d-omzetter worden verkregen. De totale capaciteitswaarde van deze uitgebreide capaciteitsmatrix bedraagt dan ongeveer 15 pF. Voor deze uitgebreide capaciteitsmatrix is slechts een oppervlakte van ongeveer $0,2 \text{ mm}^2$ nodig. Overigens zal het duidelijk zijn

15 dat een dergelijke uitgebreide capaciteitsmatrix bijvoorbeeld ook op analoge wijze kan worden opgebouwd uit een deelmatrix voor de capaciteit C_1 tot en met C_{16} met 17 rijen van 36 kruispunten en een deelmatrix voor de capaciteit C_{32} tot en met C_{512} met 35 rijen van 36 kruispunten. Ook met deze opbouw is de voor de capaciteitsmatrix benodigde oppervlakte

20 ongeveer $0,2 \text{ mm}^2$ en is de totale capaciteit ongeveer 15 pF. Ondanks dat een dergelijke uitgebreide capaciteitsmatrix ongeveer 850 dummy-kapaciteiten bevat, is de benodigde oppervlakte ongeveer een faktor 10 kleiner dan die van de uit het hiervoor genoemde artikel in Digest of Technical Papers, ISSCC'84, bekende capaciteitsmatrix welke geen dummy-kapaciteiten

25 bevat. Dit is een gevolg van het feit dat gebleken is, dat door toepassing van de onderhavige uitvinding de basiskapaciteiten uitzonderlijk veel kleiner en met een aanmerkelijk veel kleinere capaciteitswaarde van bijvoorbeeld ongeveer $8 \cdot 10^{-3}$ pF kunnen worden uitgevoerd, waarbij toch de vereiste grote nauwkeurigheid van de gerealiseerde verhoudingen

30 van capaciteitswaarden wordt verkregen.

De geïntegreerde schakeling volgens de figuren 1 tot en met 6 kan geheel met in de halfgeleidertechniek op zichzelf bekende werkwijzen zoals doterings- en depositiebehandelingen, oxydatie, fotolithografische bewerkingen en etstechnieken worden vervaardigd.

35 Bij voorbeeld kan worden uitgegaan van een n-type silicium lichaam 30 dat kan zijn opgebouwd uit een n-type substraat waarop een n-type epitaxiale laag met een soortgelijke weerstand van ongeveer $4 \Omega \text{ cm}$ en $\langle 100 \rangle$ -oriëntatie is aangebracht. Op het oppervlak van het

lichaam 30 wordt een siliciumoxydelaag van ongeveer 50 nm en een siliciumnitridelaag met een dikte van ongeveer 150 nm aangebracht.

Nadat de siliciumnitridelaag in patroon is gebracht, kan bijvoorbeeld arseen worden geïmplanteerd voor de n-type kanaalstopper 52. Dan wordt een fotolakpatroon aangebracht, dat als maskering bij het aanbrengen van de dotering voor de p-type halfgeleidergebieden 50 en de p-type kanaalstopper 53 dient. Bij voorbeeld wordt borium geïmplanteerd bij ongeveer 150 KeV met een dosis van ongeveer $4 \cdot 10^{12}$ ionen/cm² en bij 30 à 40 KeV met een dosis van ongeveer $1,5 \cdot 10^{13}$ ionen/cm². De eerste implantatie wordt door het niet door de fotolaklaag bedekte deel van het siliciumnitridepatroon niet gemaskeerd terwijl de tweede implantatie daarentegen door dit deel wel wordt gemaskeerd.

Na het verwijderen van het fotolakpatroon volgt een behandeling bij hoge temperatuur, bijvoorbeeld bij ongeveer 1200°C, in een oxyderende atmosfeer, waarbij het veldoxyde 51 wordt gevormd. Daarna kan op gebruikelijke wijze een polykristallijne of amorse siliciumlaag met een dikte van ongeveer 0,4 µm worden gedeponereerd, die tijdens en/of na de depositie bijvoorbeeld met fosfor wordt gedoteerd. Uit deze gedeponeerde siliciumlaag worden de geleidersporen 32, 32a verkregen. De sporen hebben bijvoorbeeld een breedte van ongeveer 5 µm, waarbij hun onderlinge afstand ook ongeveer 5 µm kan bedragen.

Vervolgens worden het siliciumnitridepatroon en het daaronder gelegen oxyde verwijderd en wordt door thermische generatie een nieuwe oxydelaag aangebracht. Daarbij worden de geleidersporen 32, 32a bedekt met een oxydelaag met een dikte van bijvoorbeeld ongeveer 130 nm. In de voor de transistors van de schakeling bestemde gebieden dient deze nieuwe oxydelaag als poortdielektrikum.

Dan wordt opnieuw een met fosfor gedoteerde polykristallijne of amorse siliciumlaag met een dikte van ongeveer 0,4 µm aangebracht. Uit deze siliciumlaag worden de geleidersporen 31, 31a en de poortelektroden 58 verkregen. De breedte van de geleidersporen 31, 31a is bijvoorbeeld ongeveer 5 µm. De onderlinge afstand van de geleidersporen 31, 31a kan ongeveer 5 µm zijn.

Met behulp van een fotolakmasker kan de dotering voor de n-type toe- en afvoorzones 54 en 55 en de n-type zone 64 worden aangebracht. Bij voorbeeld wordt arseen geïmplanteerd bij ongeveer 150 KeV met een dosis van ongeveer $2 \cdot 10^{15}$ ionen/cm². Deze dotering kan bij een temperatuur van ongeveer 1100°C verder in het halfgeleiderlichaam 30

worden gediffundeerd nadat het fotolakmasker is verwijderd.

Met behulp van een nieuw fotolakmasker kan nu borium worden geïmplanteed voor de p-type toe- en afvoerzones 56 en 57 en de p-type zone 63. Een geschikte dosis is ongeveer $3,6 \cdot 10^{14}$ ionen/cm² en een
5 geschikte implantatie-energie is bijvoorbeeld ongeveer 40 KeV. Met behulp van hetzelfde fotolakmasker kan ook een implantatie voor het instellen van de drempelspanning van de p-kanaal-transistors worden uitgevoerd. Voor dit doel kan bijvoorbeeld borium met een dosis van ongeveer $3 \cdot 10^{11}$ ionen/cm² bij ongeveer 180 KeV worden geïmplanteed.

10 Na een korte oxydatiebehandeling kan een isolerende laag 65 van bijvoorbeeld siliciumoxyde met een dikte van bijvoorbeeld ongeveer 0,8 μ m worden gedeponerd. Ter verbetering van de passivering van de geïntegreerde schakeling kan de toplaag van deze siliciumoxydelaag bijvoorbeeld met fosfor worden gedoteerd. Voor en/of na deze dotering
15 kan nog een warmtebehandeling bij ongeveer 1000°C worden uitgevoerd, waarbij onder andere het geïmplanteede borium verder in het halfgeleiderlichaam diffundeert.

Vervolgens worden de benodigde vensters 62 geopend en wordt een geleidende laag van aluminium of een ander geschikt materiaal
20 gedeponerd. Uit deze geleidende laag kunnen op gebruikelijke wijze de geleidersporen 36, 38, 39-42 en 59-61 worden verkregen. Over dit patroon van geleidersporen kan indien gewenst nog een niet getekende verdere isolerende laag, die bijvoorbeeld uit siliciumoxyde en/of siliciumnitride kan bestaan, worden aangebracht.

25 Met de hiervoor aangegeven processtappen kunnen zoals gebruikelijk is, een groot aantal geïntegreerde schakelingen in een gemeenschappelijke siliciumschijf worden aangebracht. Nadat deze gemeenschappelijke siliciumschijf op een gebruikelijke wijze in afzonderlijke siliciumlichamen 30 is onderverdeeld, kunnen de verkregen ge-
30 integreerde schakelingen op gebruikelijke wijze in een omhulling worden afgemonteerd.

In de beschreven geïntegreerde schakeling hebben de basis-
capaciteiten een oppervlak van ongeveer 25 μ m² en een capaciteitswaarde van ongeveer $7,5 \text{ à } 8 \cdot 10^{-3}$ pF. De beschreven 8-bits-digitaal-analoog-
35 omzetter had een niet-lineariteit van ongeveer 0,25 lsb (least significant bit). Hieruit blijkt dat de gerealiseerde verhoudingen van capaciteitswaarden ondanks het gebruik van basiskapaciteiten met een zeer kleine capaciteitswaarde, een grote nauwkeurigheid hebben. Daarmee

is aangetoond dat met de beschreven rangschikking van de basiskapaciteiten in een capaciteitsmatrix met relatief veel dummy-kapaciteiten capaciteitsnetwerken met een relatief klein oppervlak en een naar verhouding verrassende grote nauwkeurigheid kunnen worden gerealiseerd.

5 Met betrekking tot de schakeling van de d-a-omzetter van het eerste voorbeeld kan nog worden opgemerkt, dat in het uitgangssignaal positieve of negatieve pieken kunnen voorkomen indien het opladen en het ontladen van de capaciteiten niet met praktisch dezelfde snelheid plaatsvindt. Bij voorkeur zijn in dit verband de met de capaciteiten
10 verbonden uitgangen van de flipflops 11 of omkeerschakelingen 12 zo gedimensioneerd dat de op- en neergaande flanken van aan deze verschillende uitgangen optredende signalen alle praktisch dezelfde vertraging ten opzichte van het kloksignaal hebben en tevens de stijgtijd praktisch gelijk is aan de daaltijd. Zonodig kunnen ongewenste signaalspieken ook
15 door filtering van het uitgangssignaal van de d-a-omzetter uit dit signaal worden verwijderd. Een verdere mogelijkheid tot het beperken van signaalspieken toont figuur 7. De grote capaciteiten C_{64} en C_{128} zijn opgesplitst in separaat aangestuurde capaciteiten die elk een capaciteitswaarde van 32 basiskapaciteiten hebben. Ten behoeve van deze
20 separate aansturing zijn een aantal flipflops 11 en omkeerschakelingen 12 aan de schakeling toegevoegd. Bovendien zijn de ingangen 1 tot en met 8 en de aansluitingen 13 en 14 via een logisch netwerk 80 dat op conventionele wijze uit NIET-EN-poorten 81, NIET-OF-poorten 82 en omkeerschakelingen 12 kan zijn opgebouwd, met de flipflops 11 verbonden.
25 Het logische netwerk 80 is zodanig opgezet dat bij een kleine verandering van de aangeboden digitale informatie, bijvoorbeeld de stap van 127 naar 128, de ladingsverandering die in de capaciteitsmatrix optreedt is beperkt. Deze ladingsverandering komt maximaal overeen met het opladen (respektievelijk het ontladen), van één capaciteit C_{32} en het
30 ontladen (respektievelijk het opladen) van de capaciteiten C_1 tot en met C_{16} . Voor de genoemde stap van 127 naar 128 wordt in de schakeling volgens figuur 1 daarentegen de capaciteit C_{128} opgeladen en worden de capaciteiten C_1 tot en met C_{64} ontladen. Door toepassing van de schakeling volgens figuur 7 wordt dus de maximale grootte van de pieken die
35 in het uitgangssignaal van de d-a-omzetter kunnen voorkomen aanzienlijk beperkt.

Een ander voordeel van de schakeling volgens figuur 7 is, dat alle met de capaciteitsmatrix verbonden uitgangen van omkeerschakelingen

8403932

12 of flipflops 11 met hetzelfde aantal basiskapaciteiten zijn belast. De genoemde omkeerschakelingen 12 of flipflops 11 behoeven dus niet aan van elkaar verschillende capaciteieve belastingen te zijn aangepast. Zij kunnen aan elkaar gelijk zijn, waardoor onder meer de in verband met
5 de mogelijke pieken in het uitgangssignaal van de d-a-omzetter gewenste gelijke stijg- en daaltijden gemakkelijker gerealiseerd kunnen worden.

In de geïntegreerde schakeling volgens de uitvinding behoeft de capaciteitsmatrix niet noodzakelijk deel uit te maken van een d-a-omzetter. Ook andere schakelingen met meerdere capaciteiten die van
10 elkaar verschillende capaciteitswaarden hebben, zoals analoog-digitaal-omzetters en switched-capacitor-schakelingen kunnen met toepassing van de onderhavige uitvinding worden geïntegreerd. Daarbij kunnen met de capaciteitsmatrix ook geheel andere capaciteitsverhoudingen als de beschreven machten van 2 worden gerealiseerd. Voorts kunnen in plaats
15 van een aantal gescheiden eerste of ingangsaansluitelektroden 34 en een gemeenschappelijke tweede of uitgangsaansluitelektrode 35 een gemeenschappelijke ingangsaansluitelektrode en gescheiden uitgangsaansluitelektroden aanwezig zijn. Ook kan de capaciteitsmatrix meerdere gescheiden ingangsaansluitelektroden en meerdere gescheiden uitgangsaansluitelektroden hebben. Voor welke uitvoering wordt gekozen zal in praktische
20 gevallen afhangen van de schakeling die wordt geïntegreerd. Daarbij kan het gewenst zijn om de geometrische topologie van de capaciteitsmatrix aan te passen aan de gewenste schakeltechnische configuratie van capaciteiten en/of aan de benodigde capaciteitsverhoudingen.

25 De figuren 8 en 9 tonen voorbeelden van een andere geometrische topologie. In deze voorbeelden heeft elke eerste aansluitelektrode 34 twee met elkaar verbonden geleidersporen 31, 31a, die eerste capaciteitselektroden 31 bevatten. Voorts zijn in de kolomrichting (in de tekening vertikaal) gelegen geleidersporen 32, 32a aanwezig die elk een of meer
30 tweede capaciteitselektroden 32 bevatten. Eenvoudigheishalve zijn in de capaciteitsmatrices van de figuren 8 en 9 rijen van niet meer dan 6 basiskapaciteiten 31, 33, 32 getekend. Aan beide uiteinden van elke rij bevindt zich een dummy-kapaciteit. De tweede capaciteitselektroden 32 van deze dummy-kapaciteiten zijn verbonden met een derde aansluitelektrode 37. Een aantal van deze aansluitelektroden 37 zijn met een
35 verder geleiderspoor 38 met elkaar verbonden. De overige tweede capaciteitselektroden 32 zijn voor een deel met een derde aansluitelektrode 37 en voor een ander deel met een tweede aansluitelektrode 35 verbonden.

De aansluitelektroden 35 zijn met een verder geleiderspoor 36 met elkaar verbonden. In de figuren 8 en 9 is op dezelfde wijze als in figuur 6 aangegeven in welke laag van geleidersporen de verschillende geleidersporen zijn aangebracht. De geleidersporen 35, 37 en 32, 32a
5 liggen in een eerste, onderste laag, de geleidersporen 34 en 31, 31a liggen in een van de eerste geïsoleerde tweede laag en de geleidersporen 36 en 38 behoren tot een van de eerste en de tweede geïsoleerde derde laag. Voorts zijn enkele openingen 62 in een tussenliggende isolerende laag aangegeven.

10 Figuur 8 toont vijf capaciteiten met capaciteitsverhoudingen 1 : 2 : 4 : 8 : 8. Indien in figuur 8 het geleiderspoor 36 wordt weggelaten bevat het bovenste deel van de getoonde capaciteitsmatrix twee capaciteiten met een capaciteitsverhouding 1 : 2 die gescheiden eerste aansluitelektroden 34 en een gemeenschappelijke tweede aansluitelektrode
15 35 hebben. Deze twee capaciteiten kunnen een serieschakeling vormen. Voorts is in het resterende deel nog een vergelijkbare serieschakeling van vijf capaciteiten met een capaciteitswaarde die vier maal zo groot is als de kleinste capaciteit aanwezig.

 Figuur 9 toont vier capaciteiten met capaciteitsverhoudingen
20 1 : 2 : 4 : 8. Indien in figuur 9 het geleiderspoor 36 wordt weggelaten, heeft elk van deze vier capaciteiten een gescheiden eerste aansluit-elektrode 34 en een gescheiden tweede aansluitelektrode 35.

De figuren 8 en 9 laten dus onder meer zien dat reeds met betrekkelijke geringe aanpassingen in de geometrische topologie van de
25 capaciteitsmatrix, vanuit schakeltechnisch oogpunt geheel verschillende configuraties van capaciteiten kunnen worden gerealiseerd.

Het zal duidelijk zijn dat de onderhavige uitvinding niet beperkt is tot de beschreven uitvoeringsvoorbeelden maar dat voor de vakman in het kader van de uitvinding vele variaties mogelijk zijn. De
30 geïntegreerde schakeling kan behalve CMOS-technologie ook in NMOS- of PMOS-technologie zijn uitgevoerd. Ook kan de beschreven capaciteitsmatrix deel uitmaken van een bipolaire geïntegreerde schakeling waarbij de geleidersporen en aansluitelektroden bijvoorbeeld in twee lagen van een geschikt geleidend materiaal zoals aluminium zijn uitgevoerd. De
35 geleidersporen 31, 31a en 34 van figuur 2 kunnen dan in dezelfde laag worden aangebracht als de geleidersporen 36, 59, 60 en 61, terwijl de geleidersporen 38 tot en met 42 in dezelfde laag als de geleidersporen 32, 32a kunnen liggen. Voorts kunnen de beschreven rij- en kolomgeleiders

van silicium geheel of gedeeltelijk worden vervangen of omgezet in een geschikt silicide. Bij voorkeur zijn de rijgeleiders, de kolomgeleiders en de capaciteitselektroden uit dezelfde materialen of althans uit soortgelijke materialen vervaardigd. Het is echter mogelijk om

5 rijgeleiders respektievelijk de kolomgeleiders met de daarbij behorende capaciteitselektroden in het halfgeleiderlichaam, bijvoorbeeld in de vorm van gedoteerde zones en/of gesiliceerde oppervlaktegebieden, aan te brengen en alleen de kolomgeleiders respektievelijk de rijgeleiders met de daarbij behorende capaciteitselektroden uit een op het halfge-

10 leiderlichaam aangebrachte geleidende laag te vervaardigen. De genoemde gedoteerde zones kunnen van een geleidingstype zijn dat tegengesteld is aan dat van het halfgeleiderlichaam 30. Zij kunnen ook in een of meer met de gedoteerde gebieden 50 vergelijkbare gebieden zijn aangebracht. In het laatste geval kan respektievelijk kunnen bijvoorbeeld de pn-

15 overgang respektievelijk de pn-overgangen tussen het respektievelijk de genoemde vergelijkbare gebieden en het aangrenzende deel van het halfgeleiderlichaam zo nodig zijn kortgesloten ter onderdrukking van ongewenste transistorwerking. Indien gewenst kunnen echter ook andere gebruikelijke oplossingen ter onderdrukking van ongewenste transistorwerking

20 en/of van andere parasitaire effecten worden toegepast. In een dergelijke uitvoeringsvorm kan onder meer de doteringsconcentratie van de gedoteerde zones een beperking opleggen aan de maximaal toelaatbare bedrijfsspanning van de capaciteiten en/of aan de polariteit van die bedrijfsspanning.

In de beschreven voorbeelden hebben de geleidersporen die de

25 capaciteitselektroden bevatten een overal gelijke breedte. In verband met de gewenste kompaktheid van de capaciteitsmatrix heeft een dergelijke uitvoering de voorkeur. De geleidersporen kunnen echter zo nodig ter plaatse van de capaciteitselektroden 31, 32 verbredingen vertonen, bijvoorbeeld ter vergroting van de capaciteitswaarde van de basiskapaciteiten.

30

Het halfgeleiderlichaam kan ook zijn gevormd uit een monokristallijne halfgeleiderlaag die zich op een isolerende ondergrond uitstrekt. In dat geval kan de capaciteitsmatrix op en/of in de halfgeleiderlaag zijn gerealiseerd of direkt op de isolerende ondergrond

35 zijn aangebracht. Voorts kunnen schakelelementen van de geïntegreerde schakeling zoals transistors en weerstanden ook op op zichzelf bekende wijze geheel of gedeeltelijk in een al of niet gerekristalliseerde polykristallijne halfgeleiderlaag zijn gerealiseerd.

In de beschreven voorbeelden kunnen andere materialen worden toegepast. In plaats van silicium kunnen bijvoorbeeld andere halfgeleiders zoals germanium of $A_{III}-B_V$ -verbindingen worden gebruikt. Door thermische generatie verkregen oxydelagen kunnen worden vervangen door
5 gedeponeerde oxydelagen of bijvoorbeeld door siliciumnitridelagen. In plaats van oxydelagen en/of nitridelagen kunnen andere geschikte isolerende lagen zoals aluminiumoxyde/^{lagen}worden gebruikt. Ook kunnen isolerende lagen uit meerdere deellagen van verschillende isolerende materialen of uit een mengsel van zulke materialen bestaan. Bijvoorbeeld kunnen
10 oxynitridelagen worden toegepast. Het dielektricum van de basiskapaciteiten kan geheel of gedeeltelijk uit siliciumnitride bestaan waarbij de relatief hoge dielektrische konstante van dit materiaal van voordeel kan zijn.

In het algemeen leidt toepassing van de uitvinding tot geïntegreerde schakelingen met capaciteiten van verschillende capaciteits-
15 waarden, waarbij de verhoudingen van de capaciteitswaarden relatief nauwkeurig zijn en de absolute capaciteitswaarden relatief klein zijn. Als gevolg is niet alleen de voor de geïntegreerde capaciteiten benodigde ruimte relatief klein, maar is doorgaans ook de in de capaciteitsmatrix optredende dissipatie relatief gering. Die lage dissipatie is
20 vooral van voordeel omdat de maximaal toelaatbare dissipatie van de geïntegreerde schakeling als geheel, onder andere vanwege de maximaal toelaatbare temperatuur van het halfgeleiderlichaam, in veel gevallen aan de ontwerper van geïntegreerde schakelingen meer of minder ernstige
25 beperkingen oplegt. Daarnaast zijn ook de in de capaciteitsmatrix optredende piekstromen relatief klein waardoor minder snel storingen in andere delen van de geïntegreerde schakelingen worden veroorzaakt. Bovendien zijn de geleidersporen in de capaciteitsmatrix relatief kort waardoor de serieweerstand per lengteeenheid in deze geleidersporen
30 relatief groot mag zijn zonder dat daardoor de bedrijfssnelheid te veel wordt beperkt.

Conclusies:

1. Geïntegreerde schakeling met meerdere capaciteiten die van elkaar verschillende capaciteitswaarden hebben, bevattende een half-geleiderlichaam aan een oppervlak waarvan rijen van eerste capaciteits-elektroden naast elkaar gerangschikt zijn, waarbij elk van deze eerste
5 capaciteitselektroden door een dielektrische laag van een tweede capaciteitselektrode gescheiden is, waarbij de eerste en tweede capaciteitselektroden de elektroden van in rijen gelegen basiskapaciteiten vormen en waarbij ter vorming van de capaciteiten met van elkaar verschillende capaciteitswaarden door verbinding van eerste en tweede
10 capaciteitselektroden verschillende aantallen basiskapaciteiten tussen een of meer eerste en een of meer bijbehorende tweede aansluitелеktroden aan elkaar parallel geschakeld zijn, waarbij meerdere rijen van basiskapaciteiten een zelfde aantal eerste capaciteitselektroden hebben dat gelijk is aan n en elk van deze rijen van n basiskapaciteiten een eerste
15 rijgeleider heeft met behulp waarvan alle n eerste capaciteitselektroden van de betreffende rij met elkaar verbonden zijn, waarbij deze betreffende rij van met elkaar verbonden eerste capaciteitselektroden een eerste aansluitелеktrode vormt en waarbij een eerste groep van met elkaar verbonden tweede capaciteitselektroden van deze rijen van n basiskapaciteiten een bij deze eerst behorende tweede aansluitелеktrode vormt en
20 waarbij een tweede groep van met elkaar verbonden tweede capaciteits-elektroden van deze rijen van n basiskapaciteiten een derde aansluit-elektrode vormt, met het kenmerk, dat in een eerste van de rijen van n basiskapaciteiten het aantal tweede capaciteitselektroden dat tot
25 een bijbehorende tweede aansluitелеktrode behoort kleiner is dan in een tweede rij van deze rijen van n basiskapaciteiten.
2. Geïntegreerde schakeling volgens conclusie 1, met het kenmerk, dat elk van de tweede capaciteitselektroden van de eerste rij van n basiskapaciteiten die tot een bijbehorende tweede aansluitелеktrode behoort is gelegen tussen twee naburige tweede capaciteitselektroden
30 van de eerste rij die tot een verdere aansluitелеktrode behoren.
3. Geïntegreerde schakeling volgens conclusie 1 of 2, met het kenmerk, dat althans een aantal van de basiskapaciteiten in een matrix gerangschikt zijn, welke matrix tenminste een aantal van de eerste rij-geleiders bevat en meerdere kolomgeleiders heeft die tweede capaciteits-
35 elektroden met elkaar verbinden.
4. Geïntegreerde schakeling volgens conclusie 3, met het kenmerk, dat de matrix een centraal gedeelte heeft dat alle basiskapaciteiten van

de matrix waarvan de eerste capaciteitselektroden tot een eerste aansluitелеktrode en waarvan tevens de tweede capaciteitselektroden tot een bijbehorende tweede aansluitелеktrode behoren, bevat, waarbij het centrale gedeelte van de matrix praktisch geheel is omgeven door een
5 buitenste gedeelte van de matrix, welk buitenste gedeelte tenminste twee aan een eerste zijde van het centrale gedeelte gelegen, praktisch volledige rijen van basiskapaciteiten en tenminste twee, aan een aan de eerste tegenoverliggende zijde van het centrale gedeelte gelegen, praktisch volledige rijen van basiskapaciteiten en tenminste twee, aan
10 een tweede zijde van het centrale gedeelte gelegen, praktisch volledige kolommen van basiskapaciteiten en tenminste twee aan een aan de tweede tegenoverliggende zijde van het centrale gedeelte gelegen, praktisch volledige kolommen van basiskapaciteiten bevat, en waarbij van de tot het buitenste gedeelte van de matrix behorende basiskapaciteiten ten-
15 minste óf de eerste capaciteitselektrode óf de tweede capaciteitselektrode tot een verdere aansluitелеktrode behoort.

5. Geïntegreerde schakeling volgens conclusie 3 of 4, met het kenmerk, dat meerdere rijen van n basiskapaciteiten in de matrix aanwezig zijn, waarvan de eerste capaciteitselektroden tot een eerste
20 aansluitелеktrode van een van de genoemde capaciteiten met van elkaar verschillende capaciteitswaarden behoren en waarbij een of meer van de kolomgeleiders op een tussen twee van deze rijen gelegen plaats een onderbreking hebben, waardoor deze een of meer kolomgeleiders uit tenminste twee van elkaar gescheiden gedeelten bestaan.

25 6. Geïntegreerde schakeling volgens conclusie 5, met het kenmerk, dat de genoemde een of meer kolomgeleiders binnen de matrix elk een enkele onderbreking hebben en elk uit twee gedeelten bestaan, waarbij elk van deze gedeelten tenminste tot aan een rand van de matrix reikt.

7. Geïntegreerde schakeling volgens een of meer der voorgaande
30 conclusies, met het kenmerk, dat elke rij van n basiskapaciteiten, die een of meer basiskapaciteiten bevat welke tot een of meer van de genoemde capaciteiten met van elkaar verschillende capaciteitswaarden behoren, is gelegen tussen twee rijgeleiders die met een verdere aansluitелеktrode zijn verbonden.

35 8. Geïntegreerde schakeling volgens een of meer der voorgaande conclusies, met het kenmerk, dat meerdere rijen van n basiskapaciteiten aanwezig zijn, die een of meer basiskapaciteiten bevatten welke tot een of meer van de genoemde capaciteiten met van elkaar verschillende

kapaciteitswaarden behoren, waarbij zich tussen twee naburige van deze rijen steeds tenminste twee rijgeleiders die met een verdere aansluitelektrode verbonden zijn uitstrekken.

9. Geïntegreerde schakeling volgens conclusie 7 of 8, met het
5 kenmerk, dat elk van deze twee rijgeleiders de eerste capaciteits-
elektroden van een rij van n basiskapaciteiten met elkaar verbindt.

10

15

20

25

30

35

8403032



1-VI-PHN 11249

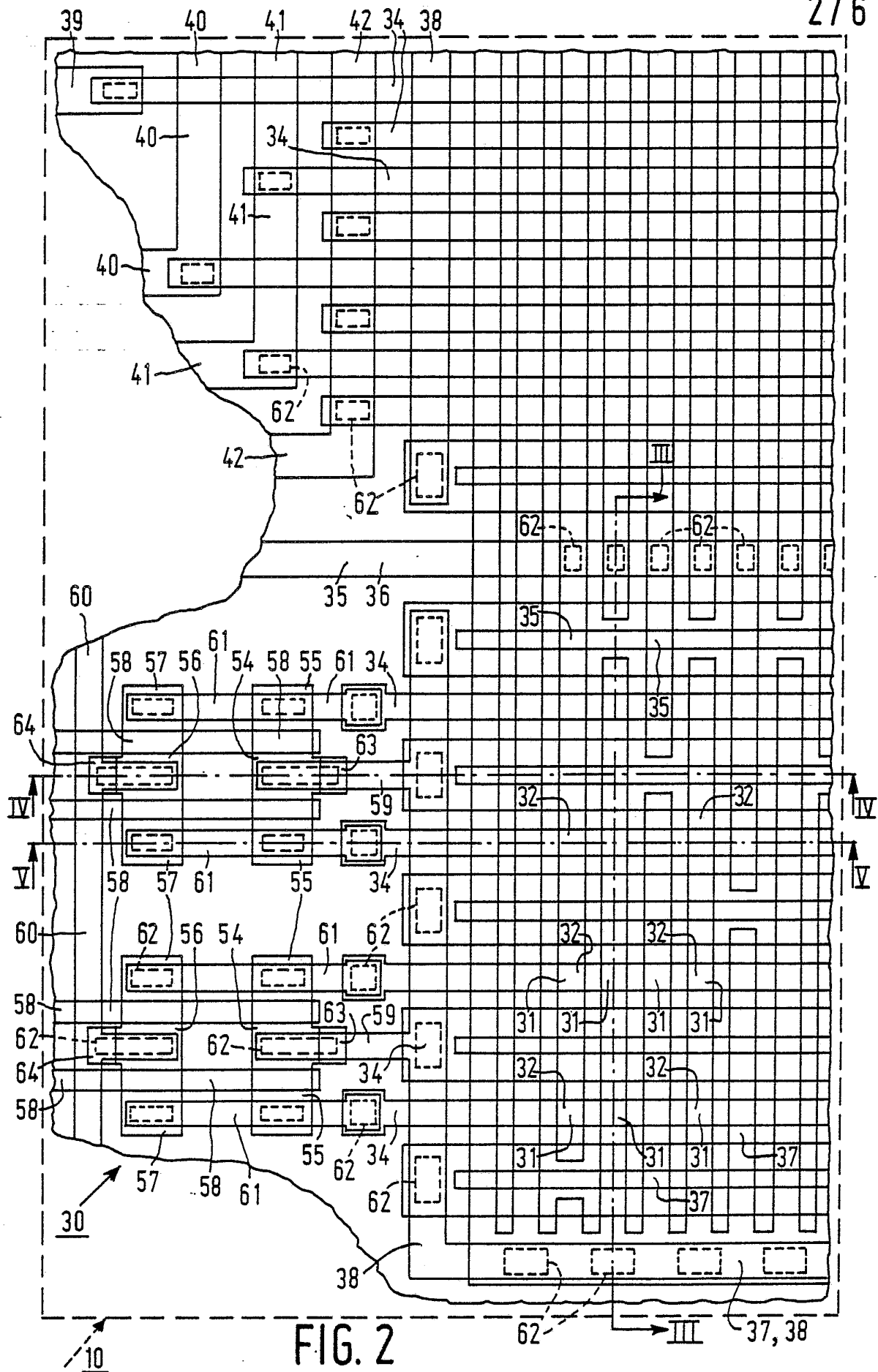
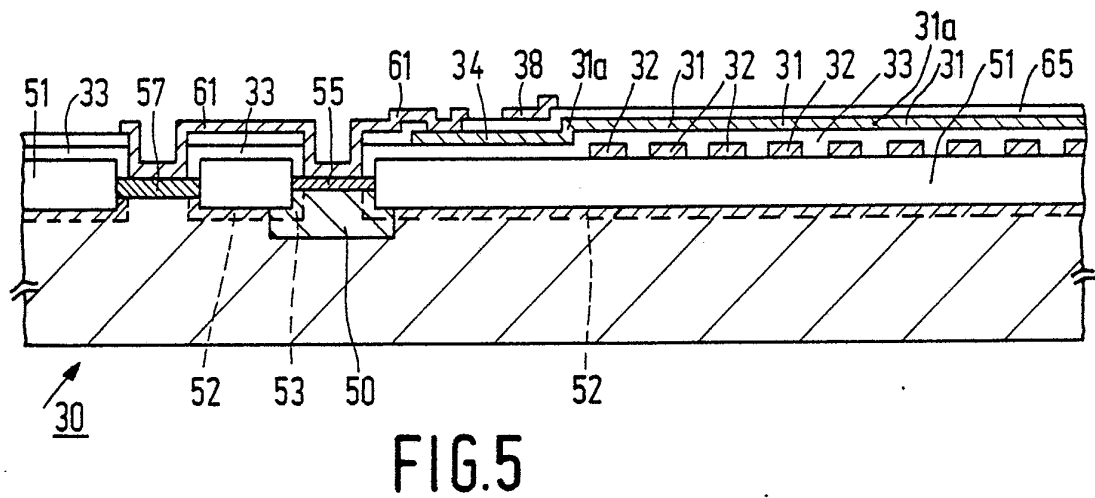
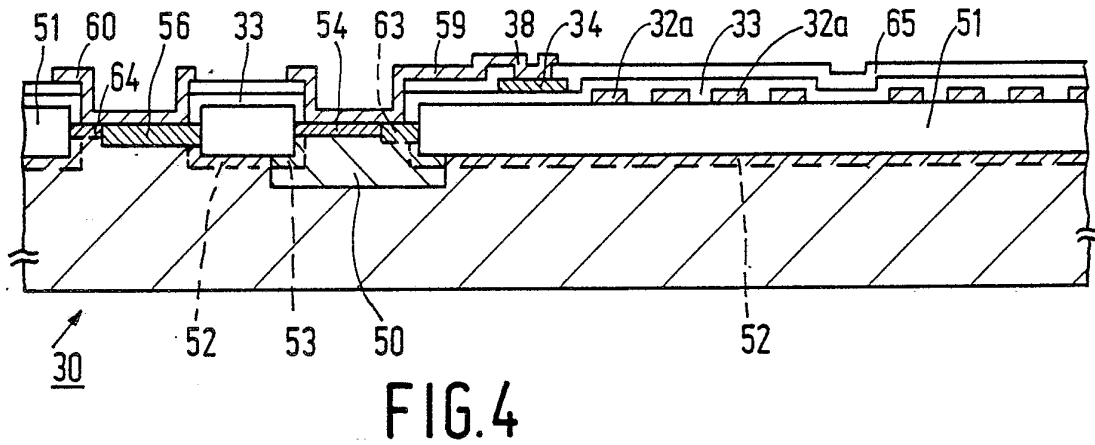
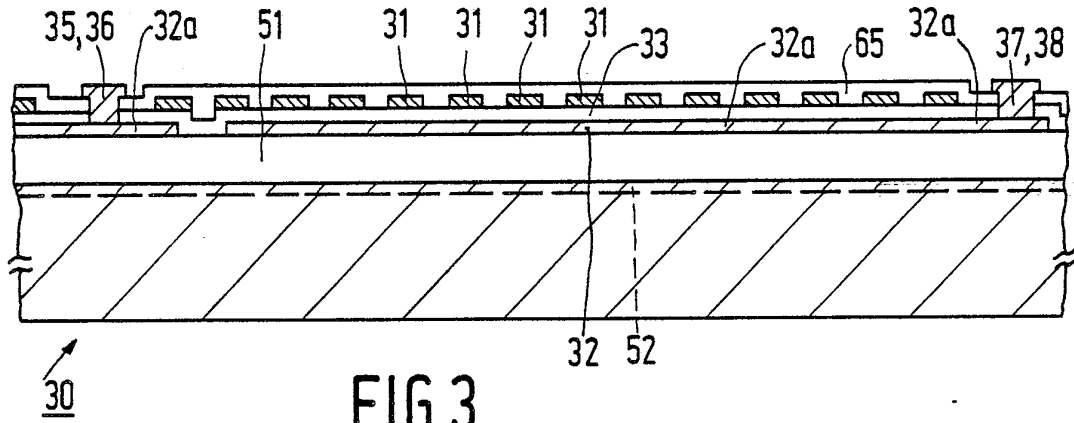
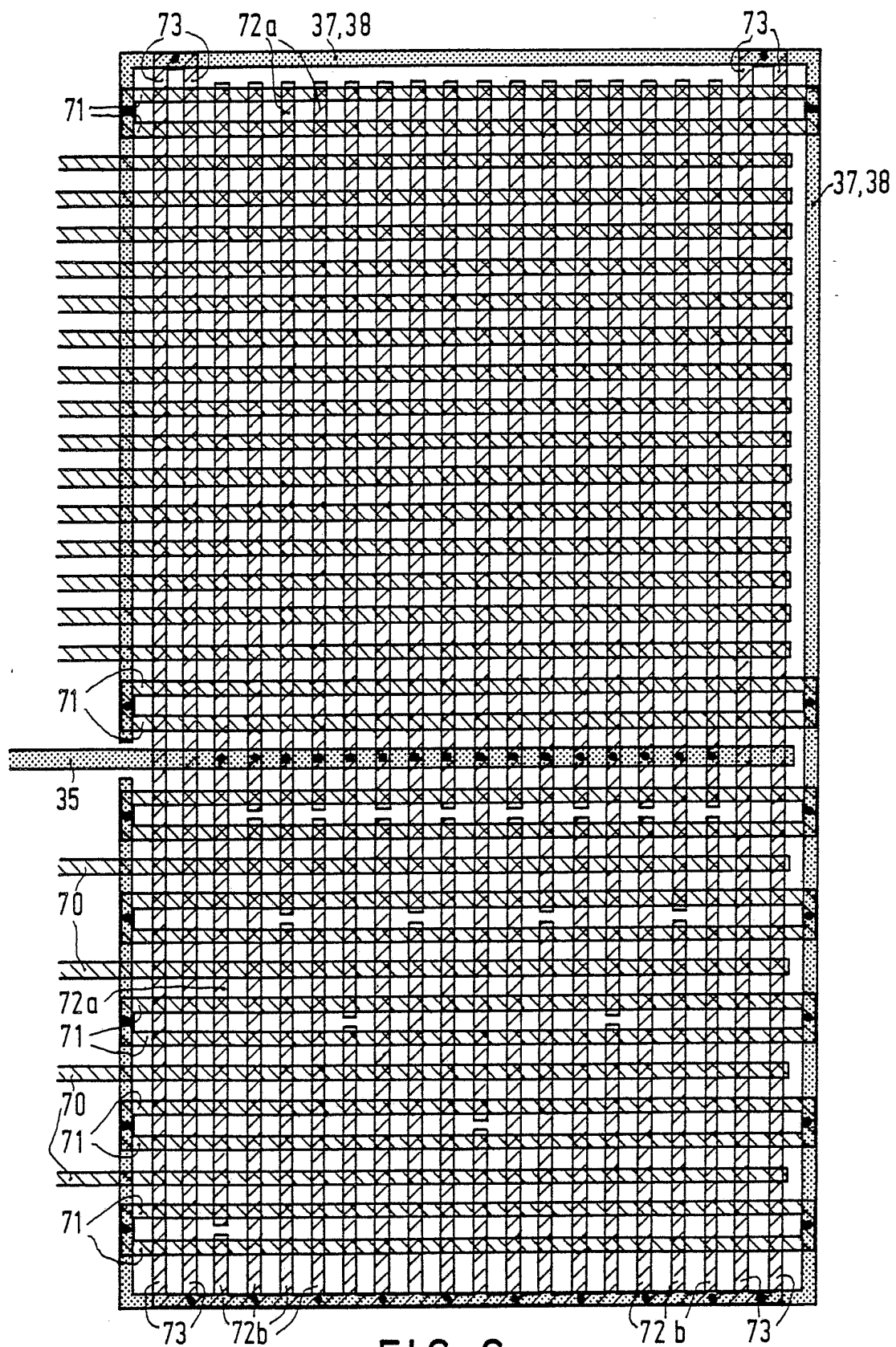


FIG. 2





8403932

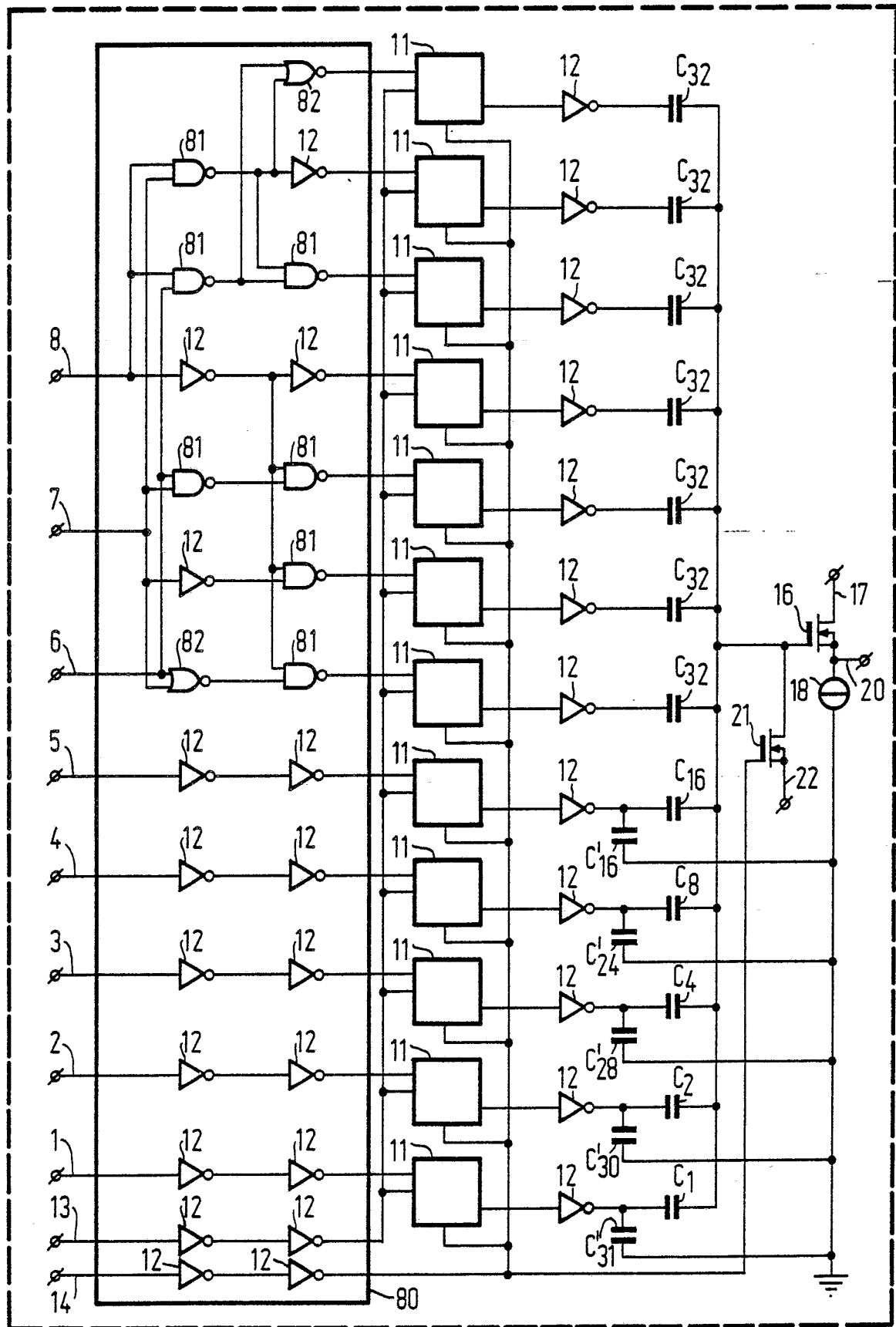


FIG. 7

10
8403932

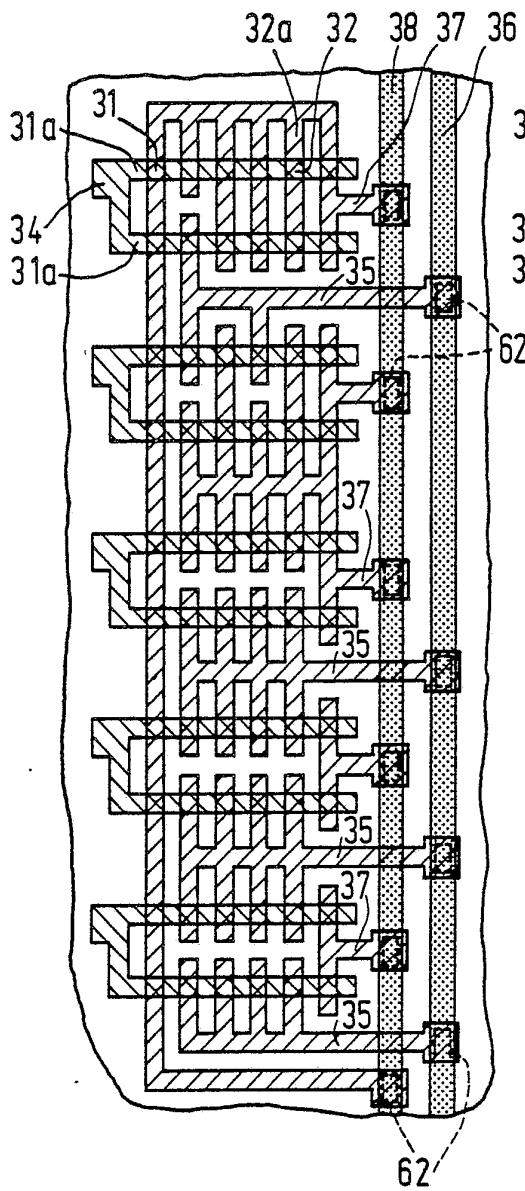


FIG. 8

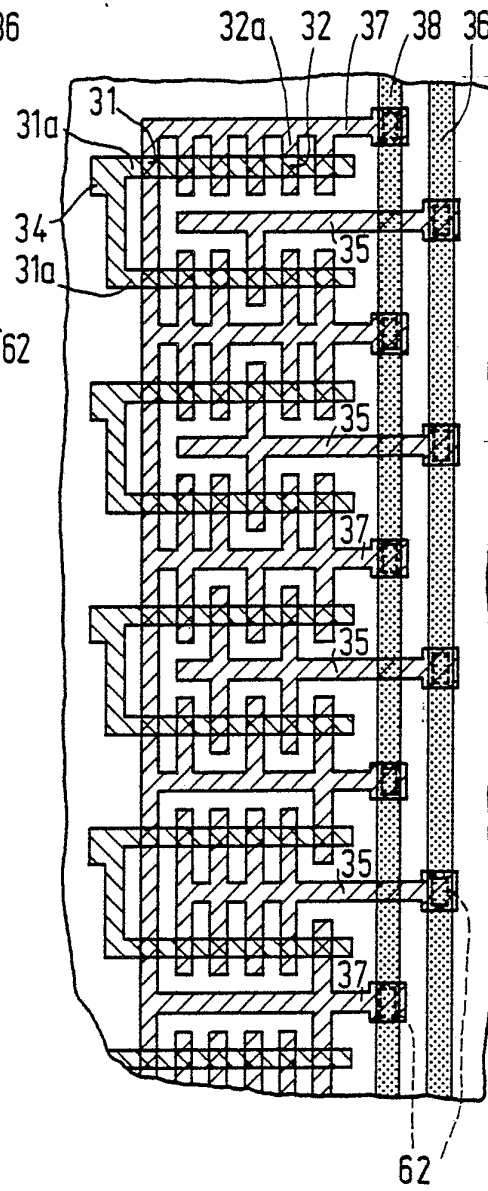


FIG. 9