



(12) 发明专利

(10) 授权公告号 CN 101978499 B

(45) 授权公告日 2013. 11. 06

(21) 申请号 200980109452. 0

(22) 申请日 2009. 02. 12

(30) 优先权数据

12/049579 2008. 03. 17 US

(85) PCT申请进入国家阶段日

2010. 09. 17

(86) PCT申请的申请数据

PCT/US2009/000892 2009. 02. 12

(87) PCT申请的公布数据

W02009/117046 EN 2009. 09. 24

(73) 专利权人 全视技术有限公司

地址 美国加利福尼亚州

(72) 发明人 T·J·安德森 J·P·麦卡滕

J·R·苏马 C·A·蒂瓦鲁斯

J·T·坎普顿

(74) 专利代理机构 中国专利代理(香港)有限公司

司 72001

代理人 刘金凤 李家麟

(51) Int. Cl.

H01L 27/146(2006. 01)

(56) 对比文件

CN 1822379 A, 2006. 08. 23,

CN 1828919 A, 2006. 09. 06,

CN 1871708 A, 2006. 11. 29,

US 2007/0210239 A1, 2007. 09. 13,

US 2007/0215912 A1, 2007. 09. 20,

CN 101523602 A, 2009. 09. 02,

US 2008/0062290 A1, 2008. 03. 13,

US 2007/0018073 A1, 2007. 01. 25,

CN 101637020 A, 2010. 01. 27,

审查员 刘婧

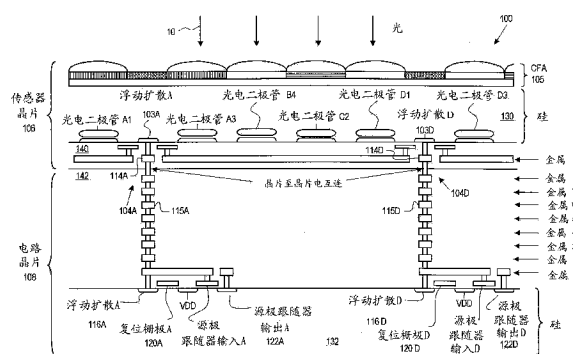
权利要求书2页 说明书11页 附图11页

(54) 发明名称

具有共享扩散区域的堆叠式图像传感器

(57) 摘要

一种CMOS图像传感器(100)或其它类型的图像传感器,其包括传感器晶片(106)及下面的电路晶片(108)。该传感器晶片包括多个光敏元件(A1、A3、B4、C2、D1和D3),所述多个光敏元件布置在二维位置阵列的相应位置处,其中阵列位置的子集不包括光敏元件,而是包括扩散区域(103A、103D),所述扩散区域中的每个由光敏元件中的两个或两个以上的光敏元件所共享。传感器晶片利用多个晶片间互连(104A、104D)而与该电路晶片互连,所述多个晶片间互连耦合至位于不包括光敏元件的阵列位置中的相应阵列位置处的共享扩散区域中的相应共享扩散区域。可将该图像传感器实施在数字照相机或其它类型的图像捕获装置内。



1. 一种图像传感器,包括:

传感器晶片,其包括布置在二维位置阵列中的多个光敏元件,其中阵列位置的子集不包括光敏元件,而是包括浮动扩散区域,所述浮动扩散区域中的每一个由所述光敏元件中的两个或两个以上的光敏元件所共享;以及

电路晶片,其在该传感器晶片的下面,其中该电路晶片包括多个浮动扩散区域;

其中该传感器晶片利用多个晶片间互连而与该电路晶片互连,所述多个晶片间互连每个耦合至所述电路晶片上的浮动扩散区域中的相应浮动扩散区域和所述传感器晶片上的所述共享浮动扩散区域中的相应浮动扩散区域,

其中不包括光敏元件的阵列位置对应于该图像传感器的滤色器阵列图案的相应元件。

2. 如权利要求 1 的图像传感器,其中该电路晶片包括用于处理由所述光敏元件产生的信号的多个电路组,其中所述多个电路组中的每一个与所述晶片间互连中的对应晶片间互连相关联并且由所述光敏元件中的两个或两个以上的光敏元件所共享。

3. 如权利要求 1 的图像传感器,其中该二维阵列包括多个位置的重复群组,其中给定的此类群组包括多个位置,所述多个位置包括布置在不包括光敏元件的中心位置周围的光敏元件。

4. 如权利要求 3 的图像传感器,其中所述共享浮动扩散区域的给定浮动扩散区域被布置在该给定群组的该中心位置处并且由位于布置在该中心位置周围的所述位置的至少子集中的每个位置处的所述光敏元件共享。

5. 如权利要求 1 的图像传感器,其中共享所述共享浮动扩散区域中的给定浮动扩散区域的所述光敏元件中的每一个经由该传感器晶片的对应传输栅极耦合至该共享浮动扩散区域。

6. 如权利要求 4 的图像传感器,其中该位置阵列包括位置的列及行的矩形阵列。

7. 如权利要求 6 的图像传感器,其中该给定群组包括以下这样的四个位置,所述四个位置包括光敏元件并且被布置在不包括光敏元件而是包括所述共享浮动扩散区域之一的单一中心位置周围。

8. 如权利要求 7 的图像传感器,其中包括光敏元件的所述四个位置处的光敏元件对应于该图像传感器的滤色器阵列图案中的全色元件。

9. 如权利要求 7 的图像传感器,其中包括光敏元件的所述四个位置中的两个位置处的光敏元件包括对应于该图像传感器的滤色器阵列图案的第一色彩的光敏元件,并且所述四个位置中的剩余两个位置处的光敏元件包括对应于该滤色器阵列图案的第二色彩的光敏元件。

10. 如权利要求 6 的图像传感器,其中该给定群组包括以下这样的六个位置,所述六个位置包括光敏元件并且被布置在不包括光敏元件而是包括所述共享浮动扩散区域之一的单一中心位置周围。

11. 如权利要求 4 的图像传感器,其中所述位置阵列包括六边形位置阵列。

12. 如权利要求 11 的图像传感器,其中该给定群组包括以下这样的六个位置,所述六个位置包括光敏元件并且被布置在不包括光敏元件而是包括所述共享浮动扩散区域之一的单一中心位置周围。

13. 如权利要求 12 的图像传感器,其中包括光敏元件的所述六个位置中的两个相邻位

置处的光敏元件对应于该图像传感器的滤色器阵列图案中的相同色彩元件,而所述六个位置中的剩余位置处的所述光敏元件对应于该滤色器阵列图案中的全色元件。

14. 如权利要求 11 的图像传感器,其中该给定群组包括以下这样的三个位置,所述三个位置包括光敏元件并且被布置在不包括光敏元件而是包括所述共享浮动扩散区域之一的单一中心位置周围。

15. 如权利要求 1 的图像传感器,其中所述阵列位置是根据包括正方形及八边形的斜截正方形分块图案而布置的,并且其中对应于所述正方形的指定子集的阵列位置中的特定阵列位置不包括光敏元件而是包括所述共享浮动扩散区域中的相应浮动扩散区域。

16. 如权利要求 1 的图像传感器,其中不包括光敏元件的阵列位置中的一个或多个阵列位置具有在该图像传感器的滤色器阵列图案内与其相关联的各自的黑色滤光器元件。

17. 如权利要求 1 的图像传感器,其中不包括光敏元件的阵列位置中的一个或多个阵列位置至少部分地被该图像传感器的滤色器阵列图案内的相邻延伸滤色器元件覆盖。

18. 如权利要求 1 的图像传感器,其中该图像传感器包括 CMOS 图像传感器。

19. 一种形成图像传感器的方法,包括步骤:

提供传感器晶片,其包括布置在二维位置阵列中的多个光敏元件,其中阵列位置的子集不包括光敏元件,而是包括浮动扩散区域,所述浮动扩散区域中的每一个由所述光敏元件中的两个或两个以上的光敏元件所共享;

提供电路晶片,其在该传感器晶片的下面,其中该电路晶片包括多个浮动扩散区域;以及

利用多个晶片间互连将该传感器晶片与该电路晶片互连,所述多个晶片间互连每个耦合至所述电路晶片上的浮动扩散区域中的相应浮动扩散区域和所述传感器晶片上的所述共享浮动扩散区域中的相应浮动扩散区域,

其中不包括光敏元件的阵列位置对应于该图像传感器的滤色器阵列图案的相应元件。

20. 一种图像捕获装置,包括:

图像传感器;以及

一个或多个处理元件,其被配置为处理该图像传感器的输出以产生数字图像;

其中所述图像传感器包括:

传感器晶片,其包括布置在二维位置阵列中的多个光敏元件,其中阵列位置的子集不包括光敏元件,而是包括浮动扩散区域,所述浮动扩散区域中的每一个由所述光敏元件中的两个或两个以上的光敏元件所共享;以及

电路晶片,其在该传感器晶片的下面,其中该电路晶片包括多个浮动扩散区域;

其中该传感器晶片利用多个晶片间互连而与该电路晶片互连,所述多个晶片间互连每个耦合至所述电路晶片上的浮动扩散区域中的相应浮动扩散区域和所述传感器晶片上的所述共享浮动扩散区域中的相应浮动扩散区域,

其中不包括光敏元件的阵列位置对应于该图像传感器的滤色器阵列图案的相应元件。

21. 如权利要求 20 的图像捕获装置,其中所述图像捕获装置包括数字照相机。

具有共享扩散区域的堆叠式图像传感器

技术领域

[0001] 本发明总体上涉及用于数字照相机及其它图像捕获装置内的电子图像传感器,且更具体地涉及包括以堆叠方式布置的传感器晶片及电路晶片的图像传感器。

背景技术

[0002] 典型的电子图像传感器包括布置成二维阵列的多个光敏图像元件(“像素”)。这样的图像传感器可被配置为通过在像素上形成滤色器阵列(CFA)来产生彩色图像。一种常用类型的CFA图案是在题为“Color Imaging Array”的美国专利第3,971,065号中公开的拜耳(Bayer)图案,在此通过引用将该专利并入。拜耳CFA图案为每一像素提供对可见光谱的三个指定部分之一表现出突出灵敏度的色彩光响应。三个指定部分可以是例如红色、绿色及蓝色或者青色、品红色及黄色。通常给定CFA图案特征是用作图案的基本构造块的、连续像素的子阵列形式的最小重复单元。最小重复单元的多个复本被并置在一起从而形成完整的图案。

[0003] 使用具有拜耳CFA图案的图像传感器捕获的图像在每一像素处仅具有一个色彩值。所以,为了产生全色彩图像,从附近像素的色彩值内插位于每一像素处的遗失色彩值。许多此类内插技术在本领域中是熟知的。例如,参见题为“Adaptive Color Plane Interpolation in Single Sensor Color Electronic Camera”的美国专利第5,652,621号,在此通过引用将该专利并入。

[0004] 熟知的是,将给定图像传感器形成为所谓的堆叠式图像传感器。在此类型的典型布置中,像素阵列的光电二极管或其它光敏元件形成于第一半导体晶粒(die)或层内,同时用于处理来自光敏元件的信号的相关联电路形成于位于第一半导体晶粒或层之下的第二半导体晶粒或层内。这些第一及第二半导体晶粒或层是本文中更一般地分别称为传感器晶片及电路晶片的东西的示例。

[0005] 传统堆叠式图像传感器中出现的问题是关于其中将传感器晶片内的光敏元件与电路晶片内的相关联电路互连的方式。典型的传统方法一般提倡以每像素为基础形成此类互连,即针对每一像素提供单独的晶片间互连。清楚的是,此方法可显著增加堆叠式图像传感器的成本及复杂性。其对传感器性能也可能具有不利影响。

[0006] 因此,存在对于克服传统实践的上述缺点的改进的堆叠式图像传感器的需要。

发明内容

[0007] 本发明的说明性实施例提供堆叠式图像传感器,在该堆叠式图像传感器中共享扩散区域被布置于通常将包括光敏元件的指定阵列位置内。本发明的技术一般涉及从这些指定阵列位置舍弃光敏元件,并且代替地利用所述位置促进被阵列的相邻位置处的多个光敏元件共享的扩散区域的形成。

[0008] 根据本发明的一方面,一种图像传感器包括传感器晶片及下面的电路晶片。传感器晶片包括多个光电二极管或其它光敏元件,所述多个光电二极管或其它光敏元件布置于

二维位置阵列的相应位置内,其中阵列位置的子集不包括光敏元件,而是包括扩散区域,这些扩散区域的每一个被所述光敏元件中的两个或两个以上所共享。扩散区域可以是例如浮动扩散区域。利用耦合至不包括光敏元件的相应阵列位置处的相应共享扩散区域的多个晶片间互连将传感器晶片与电路晶片互连。

[0009] 二维阵列可包括多个位置的重复群组,且给定的此类群组包括多个位置,所述多个位置包括布置于不包括光敏元件的中心舍弃像素位置周围的光敏元件。所述共享扩散区域中的给定扩散区域被布置于给定群组的中心位置处并且被布置于该中心位置周围的位置的至少子集内的光敏元件共享。共享所述共享扩散区域中的给定共享扩散区域的光敏元件中的每一个可以经由传感器晶片的对应传输栅极耦合至该共享扩散区域。

[0010] 在说明性实施例之一中,位置阵列包括位置的列及行的矩形阵列。例如,给定群组可包括四个位置,所述四个位置包括光敏元件并且被布置于不包括光敏元件而是包括所述共享扩散区域之一的单一中心舍弃像素位置周围。包括光敏元件的四个位置处的光敏元件可以是根据图像传感器的 CFA 图案的全色元件,或者可包括 CFA 图案的两个不同色彩的相同色彩对。作为另一示例,给定群组可包括六个位置,所述六个位置包括光敏元件并且被布置于不包括光敏元件而是包括所述共享扩散区域之一的单一中心舍弃像素位置周围。

[0011] 本发明的其它实施例不需要包括矩形阵列,而是可包括其它形状的阵列,诸如六边形阵列。例如,在六边形阵列的情形下上面提到的给定群组也可以包括六个位置,所述六个位置包括光敏元件并且被布置于不包括光敏元件而是包括所述共享扩散区域之一的单一中心舍弃像素位置周围。然而,在此情形中,包括光敏元件的六个位置中的两个相邻位置处的光敏元件是相同色彩元件,而六个位置中剩余的位置是全色元件。

[0012] 根据本发明的图像传感器可有利地被实施于数字照相机或其它类型的图像捕获装置内。本文中所公开的技术大大促进以减小的成本及复杂性制造堆叠式图像传感器,特别是具有稀疏 CFA 图案的那些图像传感器。

附图说明

[0013] 本发明的上述以及其它目的、特征和优点在结合下面的描述和附图时将变得更加清楚,在附图中,如果可能,使用相同的附图标记来表示附图所共有的相同特征,并且其中:

[0014] 图 1 是根据本发明的说明性实施例的具有堆叠式图像传感器的数字照相机的框图,其中所述堆叠式图像传感器具有稀疏 CFA 图案并且包含有共享扩散区域和相关联的晶片间互连;

[0015] 图 2 是示出图 1 的数字照相机的图像传感器内的像素阵列的一部分的平面图;

[0016] 图 3 是举例说明共享扩散区域及相关联的晶片间互连的图 2 的像素阵列的该部分的截面图;

[0017] 图 4 是举例说明图 2 和 3 的像素阵列的给定扩散区域被该阵列的四个光电二极管共享的方式的示意图;

[0018] 图 5A 及 5B 举例说明特定舍弃像素位置与可与图 2 及 3 的像素阵列一起利用的示例性 CFA 图案的相应元件相对应的方式;以及

[0019] 图 6 至 9B 示出在本发明的说明性实施例中具有共享扩散区域及相关联的晶片间

互连的像素阵列的其它示例。

具体实施方式

[0020] 将在本文中结合图像捕获装置及图像传感器的特定实施例对本发明加以举例说明。然而应理解,这些说明性布置仅是通过示例方式呈现,并且不应视为以任何方式限制本发明的范围。本领域技术人员将认识到,所公开的布置可以以直接方式被适配用于各种其它类型的图像捕获装置及图像传感器。

[0021] 图 1 示出数字照相机,在该数字照相机中具有共享的晶片间互连的图像传感器被实施于本发明的说明性实施例中。在该数字照相机内,将来自被摄体场景的光 10 输入至成像级 11。成像级 11 包括透镜 12、中性密度 (ND) 滤光器 13、光圈 14 及快门 18。通过透镜 12 聚焦光 10 以在图像传感器 20 上形成图像。通过光圈 14、ND 滤光器 13 及快门 18 打开的时间调节到达图像传感器 20 的光的量。对于每个像素,图像传感器 20 将入射光转换成电信号。图像传感器 20 可以是例如电荷耦合装置 (CCD) 型或有源像素传感器 (APS) 型的图像传感器,尽管其它类型的图像传感器也可用于实施本发明。使用互补金属氧化物半导体 (CMOS) 工艺制造的 APS 型图像传感器通常称为 CMOS 图像传感器。

[0022] 图像传感器 20 一般具有根据指定 CFA 图案布置的二维像素阵列。可用于图像传感器 20 的 CFA 图案的示例包括题为“Image Sensor with Improved Light Sensitivity”的美国专利申请公开第 2007/0024931 号中公开的全色棋盘图案,在此通过引用将该专利申请并入。这些全色棋盘图案为某些像素提供全色光响应,并且在本文中一般也称为“稀疏”CFA 图案。全色光响应具有比在选定组的色彩光响应中表示的那些光谱灵敏度更宽的光谱灵敏度,并且可以例如横跨基本上整个可见光谱具有高灵敏度。采用全色棋盘 CFA 图案布置的图像传感器表现出更高的光灵敏度并且因此非常适合用于涉及低场景照明、短曝光时间、小孔径或对到达图像传感器的光量的其它限制的应用中。其它类型的 CFA 图案可用于本发明的其它实施例中。

[0023] 来自图像传感器 20 的模拟信号由模拟信号处理器 22 处理并被施加到模拟至数字 (A/D) 转换器 24。定时产生器 26 产生各种时钟信号以选择像素阵列的特定列及行以供处理,并且定时产生器 26 使模拟信号处理器 22 及 A/D 转换器 24 的操作同步。图像传感器 20、模拟信号处理器 22、A/D 转换器 24 及定时产生器 26 共同形成数字照相机的图像传感器级 28。图像传感器级 28 的部件可包括分离地制造的集成电路,或者它们可被制造成单个集成电路,如 CMOS 图像传感器通常所做的那样。A/D 转换器 24 输出数字像素值的串流,数字像素值的串流经由总线 30 供应至与数字信号处理器 (DSP) 36 相关联的存储器 32。存储器 32 可包括任何类型的存储器,诸如例如同步动态随机存取存储器 (SDRAM)。总线 30 为地址及数据信号提供路径并且将 DSP 36 连接至存储器 32 及 A/D 转换器 24。

[0024] DSP 36 是数字照相机的多个处理元件之一,所述多个处理元件被表示为共同组成处理级 38。处理级 38 的其它处理元件包括曝光控制器 40 及系统控制器 50。尽管数字照相机功能控制在多个处理元件中的此分配是典型的,但这些元件可按各种方式加以组合而不影响照相机的功能操作及本发明的应用。处理级 38 的处理元件中的给定处理元件可包括一个或多个 DSP 装置、微控制器、可编程逻辑装置或其它数字逻辑电路。尽管图中示出三个分离的处理元件的组合,但替代实施例可将这些元件中的两个或两个以上的功能组合在

单个处理器、控制器或其它处理元件中。用于图像传感器 20 的像素阵列的采样和读出的技术可至少部分以软件的形式实施,该软件通过一个或多个此类处理元件而被执行。

[0025] 曝光控制器 40 对通过亮度传感器 42 确定的可用于场景内的光量的指示进行响应,并且提供适当的控制信号至成像级 11 的 ND 滤光器 13、光圈 14 及快门 18。

[0026] 系统控制器 50 经由总线 52 耦合至 DSP 36 并耦合至程序存储器 54、系统存储器 56、主机接口 57 及存储卡接口 60。系统控制器 50 基于存储于程序存储器 54(其可包括快闪电可擦除可编程只读存储器 (EEPROM) 或其它非易失性存储器) 内的一个或多个软件程序控制数字照相机的总体操作。此存储器也用于存储图像传感器校准数据、用户设定选择及当关闭照相机时必须保留的其它数据。系统控制器 50 通过引导曝光控制器 40 如前面所述的那样操作透镜 12、ND 滤光器 13、光圈 14 及快门 18,引导定时产生器 26 操作图像传感器 20 及相关联的元件以及引导 DSP 36 处理捕获的图像数据,来控制图像捕获序列。

[0027] 在所示的实施例中,DSP 36 依据存储于程序存储器 54 内并且被复制到存储器 32 以便在图像捕获期间执行的一个或多个软件程序处理其存储器 32 内的数字图像数据。在捕获及处理图像后,可将存储于存储器 32 内的所得图像文件,例如,经由主机接口 57 传输至外部主计算机,经由存储卡接口 60 及存储卡插槽 62 传输至可移动存储卡 64,或为用户显示于图像显示器 65 上。图像显示器 65 通常是有源矩阵彩色液晶显示器 (LCD),然而可使用其它类型的显示器。

[0028] 数字照相机进一步包括用户控制及状态接口 68,其包括取景器显示器 70、曝光显示器 72、用户输入 74 及状态显示器 76。可通过在曝光控制器 40 及系统控制器 50 上执行的软件程序的组合来控制这些元件。用户输入 74 通常包括按钮、摇臂开关 (rocker switch)、操纵杆、旋转式拨号盘或触摸屏的一定组合。曝光控制器 40 操作光计量、曝光模式、自动聚焦及其它曝光功能。系统控制器 50 管理呈现于显示器中的一个或多个上(例如图像显示器 65 上)的图形用户界面 (GUI)。GUI 通常包括用于做出各种选项选择的菜单及用于检查捕获的图像的检视模式。

[0029] 可将已处理的图像复制至系统存储器 56 内的显示缓冲器并且经由视频编码器 80 连续读出以产生视频信号。此信号可从照相机直接输出以显示于外部监视器上,或者通过显示控制器 82 处理并且呈现于图像显示器 65 上。

[0030] 应明白,如图 1 内所示的数字照相机可包括本领域技术人员熟知的类型的额外或替代元件。本文中未明确示出或说明的元件可从本领域中熟知的这些元件中选择。如先前所述,本发明可实施于各种其它类型的数字照相机或图像捕获装置内。例如,本发明可实施于涉及移动电话及机动车辆的成像应用中。另外,如上所述,本文中所述的实施例的特定方面可至少部分以由图像捕获装置的一个或多个处理元件执行的软件的形式被实施。此类软件可在本文中所提供的教导内容下以直接方式被实施,如本领域技术人员所明白的。

[0031] 图像传感器 20 的二维像素阵列包括使用堆叠的传感器晶片及电路晶片制造的光敏像素的阵列,所述光敏像素提供将每一像素处的入射光转换为测量的电信号的通路。当传感器曝露于光时,在每一像素处自由载流子被产生并且被捕获在光敏元件内。捕获这些自由载流子达一定时间段,然后测量捕获的载流子的数目或者测量产生自由载流子的速率,从而允许测量每一像素处的亮度级 (light level)。在上一情形中,可将累积的载流子偏移出给定光敏元件而至电荷-电压测量电路的输入节点上,如在 CMOS 图像传感器内那

样。

[0032] 给定实施例中的采样和读出电路可包括与像素阵列整体地形成的开关或其它元件。此类采样和读出电路一般是实施于传感器阵列 20 内,例如,如同在 CMOS 图像传感器的情形中那样。

[0033] 无论何时对以下说明中的图像传感器进行一般提及,应理解其代表图 1 中的图像传感器 20。另外应理解,此说明书中公开的本发明的图像传感器架构及像素图案的所有示例及其等效物是用于图像传感器 20 的。

[0034] 在图像传感器的情形下,像素可指离散的光感测区及与光感测区相关联的电荷偏移或电荷测量电路。在数字彩色图像的情形下,术语像素通常指图像中具有相关联的色彩值的特定位置。

[0035] 图 2 示出说明性实施例中的图 1 的数字照相机的图像传感器 20 内的像素阵列 100 的一部分。应注意,为清楚起见,此平面图中省略了 CFA 图案。一般而言,所示出的视图是在与来自被摄体场景的光 10 入射至传感器的上表面上的方向相同的方向上在该表面上向下看到的视图。假定传感器是具有覆盖电路晶片的传感器晶片的堆叠式图像传感器。所以图 2 的视图示出传感器晶片的上表面。可看出,传感器晶片包括布置于二维阵列的相应位置处的多个光电二极管 102。然而,阵列的在传统实施方案中通常也将包括光电二极管的特定位置在本实施例中不包括此类元件。相反地,这些位置是用于共享扩散区域 103 的,共享扩散区域 103 被阵列的相邻位置处的多个光电二极管共享。在此实施例中用于共享扩散区域 103 的阵列位置是本文中一般称为“舍弃像素”位置的位置的示例,因为阵列内的对应像素位置不包括光电二极管。

[0036] 图 2 实施例中的特定共享布置是其中给定扩散区域 103 被光电二极管 102 中的四个光电二极管共享的布置。例如,扩散区域 103 之一由表示为 A1、A2、A3 及 A4 的四个光电二极管共享。这四个光电二极管占据邻近包括对应共享扩散区域的阵列位置的多个阵列位置。同样,四个光电二极管 B 1、B2、B3 及 B4 共享共同的扩散区域,四个光电二极管 C1、C2、C3 及 C4 以及四个光电二极管 D1、D2、D3 及 D4 同样如此。在整个像素阵列内对其余的四光电二极管组重复此共享布置。

[0037] 因此,清楚的是,图 2 的像素阵列 100 包括多个阵列位置的重复群组,且给定的此类群组包括多个位置,所述多个位置包括相应的光电二极管 102 并且被布置在中心位置周围,所述中心位置不包括光电二极管而是用于被环绕的光电二极管共享的扩散区域 103。共享给定扩散区域 103 的光电二极管中的每一个光电二极管经由传感器晶片的对应传输栅极耦合至给定扩散区域 103,如图 3 及 4 中可更清楚地看见的。尽管在图 2 的布置中四个光电二极管共享扩散区域,但是本发明的其它实施例可利用不同的共享布置。其中六个光电二极管共享给定扩散区域及相关联的晶片间互连的布置示例将在下文中参考图 5、6 及 7 加以说明。具有不同的共享布置的其它示例将参考图 8 及 9 加以说明。

[0038] 如图 2 中所示的传感器晶片的共享浮动扩散区域 103 中的每一个与用于将传感器晶片耦合至下面的电路晶片的对应晶片间互连 104 相关联,如参考图 3 及 4 可见的。假定说明性实施例中的共享扩散区域是浮动扩散区域,但在替代实施例中可以以任何组合使用其它类型的扩散区域。各种扩散区域实施方案是本领域技术人员所熟知的。例如,参见题为“CMOS Image Sensor Pixel with Selectable Binning”的 PCT 国际公开第 W02006/130518

号,在此通过引用将该公开并入本文中。

[0039] 图3示出图2的像素阵列100沿图2的剖面Z-Z'的截面图。在此视图中,可看出,CFA图案105形成于传感器晶片106的上表面上,并且电路晶片108位于传感器晶片106下面。来自被摄体场景的光10通过像素阵列100的CFA图案105被过滤,使得可见光谱的指定部分入射在多个光电二极管102中的相应光电二极管上。例如,根据所利用的特定CFA图案,特定光电二极管可主要接收红色、绿色或蓝色光,而其它光电二极管接收全色光。

[0040] 如图4的示意图中所示,共享共同扩散区域103的四个光电二极管1021、1022、1023及1024中的每一个均具有相关联的传输栅极110。传感器晶片106的扩散区域103说明性地是浮动扩散区域。也表示为TG1、TG2、TG3及TG4的四个传输栅极110将相应的光电二极管耦合至共享扩散区域103。此浮动扩散区域经由互连104的金属导体114、115耦合至电路晶片108内的对应浮动扩散区域116。传感器晶片及电路晶片的浮动扩散区域103、116也分别表示为FD_SW及FD_CW。互连104的金属导体114、115分别位于传感器晶片及电路晶片内。

[0041] 电路晶片108的浮动扩散区域116耦合至用于处理由光电二极管102产生的信号的额外电路。此额外电路包括复位栅极(RG)120、源极跟随器(SF)122及行选择(RSEL)栅极124。此额外电路耦合在供给电压VDD与输出电压(VOUT)信号线128之间。此实施例中的栅极110、120、122及124中的每一个被实施为N型金属氧化物半导体(NMOS)晶体管,尽管也可使用其它类型的电路,诸如P型金属氧化物半导体(PMOS)晶体管。从图4应明白,包括电路晶片108的栅极120、122及124的该组额外电路被传感器晶片106的四个光电二极管1021、1022、1023及1024共享。电路晶片包括类似的此类电路组,其用于传感器晶片内的共享共同浮动扩散区域103的四光电二极管组102中的每一个光电二极管。

[0042] 返回图3的截面图,可看出,沿图2内的剖面Z-Z'置放的光电二极管A1、A3、B4、C2、D1及D3形成在传感器晶片106的硅部分130内。在传感器晶片的此硅部分内还形成有还表示为103A的浮动扩散区域A以及还表示为103D的浮动扩散区域D,该浮动扩散区域A与四个光电二极管A1、A2、A3及A4相关联,该浮动扩散区域D与四个光电二极管D1、D2、D3及D4相关联。应注意,此实施例中的CFA图案105在浮动扩散区域103A、103D中的每一个上具有黑色滤光器元件。对于许多像素架构来说,此布置用以改善具有相同色彩的不同像素的色彩均匀度。在其它实施例中,可去除黑色滤光器元件,以及相邻的滤光器元件在浮动扩散区域103A、103D上延伸。可同样延伸对应的微透镜。此类型的布置有利地允许邻居光电二极管从像素阵列的对应舍弃像素位置“窃光”,藉此提高灵敏度。

[0043] 电路晶片108的硅部分132包括也分别表示为116A及116D的对应的浮动扩散区域A及D。传感器晶片106的浮动扩散区域103A经由互连104A耦合至下面的电路晶片108内的对应浮动扩散区域116A。互连104A包括形成在传感器晶片的金属化部分140内的金属导体114A及形成在电路晶片的金属化部分142内的金属导体115A。

[0044] 同样,传感器晶片106的浮动扩散区域103D经由互连104D耦合至下面的电路晶片108内的对应浮动扩散区域116D。互连104D包括形成于传感器晶片106的金属化部分140内的金属导体114D及形成于电路晶片108的金属化部分142内的金属导体115D。传感器晶片的金属化部分140包括表示为“金属1”的单一金属层。电路晶片108的金属化部分142包括多个金属层,所述多个金属层包括如图所示的表示为“金属1”至“金属8”的

层。晶片间互连 104 的金属导体 114、115 提供如所指示的传感器晶片以及电路晶片的晶片至晶片电互连。应注意,此示例中所示的特定多层金属互连并非本发明的要求。许多其它类型的晶片间互连可用于替代实施例中。

[0045] 在电路晶片 108 的硅部分 132 内还形成有助于光电二极管的群组 A 及 D 中的每一个的复位栅极 120 及源极跟随器 122 的部分。应注意,为解说的简化及清楚起见,图 4 的示意图中所示的行选择栅极 124 从图 3 的截面图中省略。本领域技术人员将熟悉可在电路晶片内形成行选择栅极及其它类似元件的方式。在其它实施例中,可通过本领域中熟知的适当定时序列的使用去除行选择栅极。

[0046] 舍弃像素位置(即不包括光电二极管而是包括共享扩散区域的阵列位置)一般对应于 CFA 图案 105 的相应指定元件。

[0047] 现在参考图 5A 及 5B,示出阵列 100 的一部分,其根据本发明的实施例示出经修改以包括舍弃像素位置的 CFA 图案 105 的一个可能的实施方案。此示例中的 CFA 图案是上面引用的美国专利申请公开第 2007/0024931 号中所公开的类型的全色棋盘图案。图 5A 示出像素阵列 100 的更大部分,而图 5B 是如图 5A 中所示的阵列的较小部分的更详细视图。如这些图中所示的像素阵列 100 包括以列及行布置的位置的矩形阵列。根据特定 CFA 图案 105 的对应元件,包括光电二极管的阵列位置表示为或者是红色(R)、绿色(G)、蓝色(B)或者是全色(P)。被称为阵列的舍弃像素位置的不包括光电二极管的阵列位置在图 5A 中用“x”标识。

[0048] 如先前结合图 2 至 4 所说明的,像素阵列 100 实施四像素共享布置,其中包括光电二极管的阵列位置中的四个被布置在单一中心舍弃像素位置周围,且舍弃像素位置是用于被四个光电二极管共享的扩散区域的。此示例性共享布置在图 5B 中更清楚地示出,其中可看出舍弃像素位置之一 150-1 与四个环绕的全色像素相关联。舍弃像素位置中的另一个 150-2 与两个相同色彩像素对相关联,且这两个对中的给定对的相同色彩像素被布置在该舍弃像素位置的相对侧上。更明确而言,舍弃像素位置 150-2 与一对蓝色像素及一对绿色像素相关联。阵列 100 内的阵列位置的其它群组以类似方式配置,以包括或者舍弃像素位置周围的四个全色像素或者布置在舍弃像素位置周围的两个不同的相同色彩像素对。

[0049] 应明白,用于如图 5 中所示的四共享像素阵列 100 内的特定稀疏 CFA 图案及像素共享布置仅是示例性的,并且可使用许多其它类型的 CFA 图案及共享布置。

[0050] 图 6 中示出另一示例,其中像素阵列 600 具有不同于用于图 5 中的 CFA 图案的全色棋盘 CFA 图案,并且利用六像素共享布置而非图 2 至 5 的四像素共享布置。阵列 600 包括蓝色/绿色行对 602,其仅包括蓝色、绿色及全色像素。蓝色/绿色行对 602 与仅包括红色、绿色及全色像素的红色/绿色行对 604 交替。用于图 6 示例中的特定 CFA 图案内的最小重复单元包括 16 个连续像素并且可视为被布置为如下所示:

[0051] PBPG

[0052] BPGP

[0053] PGPR

[0054] GPRP

[0055] 可使用具有其它最小重复单元的图案,诸如至少 12 个像素的最小重复单元,如上面引用的美国专利申请公开第 2007/0024931 号中所述的。另外,可使用除红色、绿色及蓝

色外的色彩,诸如例如青色、品红色及黄色。

[0056] 此示例中的阵列位置的给定群组包括六个位置,所述六个位置包括布置在不包括光电二极管而是包括共享扩散区域的单一中心舍弃像素位置 610 周围的光电二极管。舍弃像素位置的位置在像素阵列 600 内随行以规则方式改变。更明确而言,在此示例中,在给定行内每隔七个像素位置便有一舍弃像素位置,并且舍弃像素位置随行偏移两个像素位置。舍弃像素位置因此在阵列内也遵循重复图案。共享给定舍弃像素位置处的扩散区域的六个像素在图 6 中被示出为彼此互连。假定该共享扩散区域经由对应的晶片间互连而耦合至下面的电路晶片内的对应区域,如在图 2 至 5 的实施例中那样。

[0057] 在图 2 至 6 的实施例中,像素阵列包括列及行的矩形阵列。然而,本发明的其它实施例不需要利用矩形阵列。例如,图 7 示出替代实施例,其中图像传感器 20 的像素阵列并非矩形阵列,而是六边形阵列。在此实施例中,像素阵列 700 同样包括阵列位置的重复群组,且给定的此类群组包括多个位置,所述多个位置包括相应的光电二极管并且被布置在不包括光电二极管而是用于被环绕的光电二极管共享的扩散区域的单一中心舍弃像素位置周围。更明确而言,此实施例中的每一群组包括六个位置,这六个位置包括光电二极管并且被布置在不包括光电二极管的单一中心舍弃像素位置 710 周围。如先前实施例中那样,群组内的光电二极管中的每一个经由对应的传输栅极耦合至布置在舍弃像素位置处的共享扩散区域。同样,假定该共享扩散区域经由对应的晶片间互连而耦合至下面的电路晶片内的对应区域,如在图 2 至 5 的实施例中那样。

[0058] 根据与图像传感器相关联的 CFA 图案,包括光电二极管的六个位置中的两个相邻位置处的光电二极管包括相同色彩光电二极管,而六个位置中的剩余位置处的光电二极管根据 CFA 图案包括全色光电二极管。例如,位于像素阵列 700 的左手侧的最上面的群组包括布置在舍弃像素位置 710 周围的两个相邻红色像素及四个全色像素。像素阵列内的位置的其它群组同样被配置为包括两个相邻的相同色彩像素(所述相同色彩像素可以是红色、绿色或蓝色)以及环绕舍弃像素位置的四个相邻全色像素。此特定布置便于色彩装仓(color binning)。另外,由于每个相同色彩像素对完全被全色像素环绕,可更容易且准确地执行 CFA 内插操作。同样,在其它实施例中可改变特定 CFA 图案及像素共享布置。

[0059] 从前述说明应明白,像素阵列在几何学上可按照规则多边形分类为平面分块。在图 2 至 6 的示例中,分块可视为是由单一多边形即正方形形成的,而在图 7 的示例中,分块也是由单一多边形形成的,但在此情形中是六边形。对应的图案一般分别称为正方形分块图案及六边形分块图案。像素阵列的舍弃像素位置对应于分块图案的像素块(tile)中的选定像素块。

[0060] 图 8 举例说明本发明的另一实施例。参考图 8A,示出具有六边形分块图案的像素阵列 800。此阵列内的舍弃像素位置由字母 D 表示。附图标记 810 表示舍弃像素位置中的特定舍弃像素位置。在此实施例中,六边形分块图案的六边形中四个六边形中有一个被标识为舍弃像素位置。图 8B 示出像素阵列 800 的平面图,其中每一舍弃像素位置包括由三个邻近像素位置处的光电二极管经由相应的传输栅极共享的浮动扩散区域。光电二极管可视为具有半规则的菱形分块。图 8C 示出可用于图 8B 的半规则的菱形分块的 CFA 图案的示例。红色、绿色及蓝色滤色器元件被分组到两相同色彩元件的各个对中,使得它们可被装仓以得到更好的照度匹配。

[0061] 图 9 举例说明本发明的又一实施例。此实施例中的分块图案是斜截正方形分块图案类型,其在图 9A 中大概示出。此斜截正方形分块图案是从两个多边形产生,即正方形及八边形。像素阵列 900 内的舍弃像素位置同样由字母 D 表示,并且一般对应于正方形多边形的一半。附图标记 910 表示舍弃像素位置中的特定舍弃像素位置。图 9B 示出像素阵列 900 的平面图,其中每一舍弃像素位置包括由两个邻近像素位置处的光电二极管经由相应的传输栅极共享的浮动扩散区域。

[0062] 当然,许多其它分块布置可用于实施根据本发明的图像传感器。其它示例包括具有正方形单位单元的行、具有矩形单位单元的行、三个六边形的分块、扁六边形 (snub hexagonal) 分块、棱镜五边形分块、开罗 (Cairo) 五边形分块、斜截六边形分块、扁正方形分块、小花状五边形 (floret pentagonal) 分块等。本领域技术人员将认识到可以以直接方式使所公开的技术适合于这些及其它类型的像素阵列。

[0063] 有利的是,说明性实施例促进堆叠式图像传感器内的传感器晶片及电路晶片的互连,从而减小传感器成本及复杂性。这些实施例利用稀疏 CFA 图案的优点得到增加的低光灵敏度。另外,通过以规则重复图案布置舍弃像素位置,简化随后的图像处理操作。

[0064] 本发明已特别参考其特定说明性实施例被详细说明,但应理解,在随附权利要求提出的本发明的范围内可实现变更及修改。例如,图像捕获装置的特定布置,包括其图像传感器及相关联的舍弃像素位置以及像素共享布置,在替代实施例中可改变。另外,在其它实施例中可改变特征,诸如使用的 CFA 图案的特定类型、像素阵列的配置及其相关联元件以及共享扩散区域、晶片间互连及相关联电路的配置,以满足其它图像捕获装置及工作模式的需要。本领域技术人员将容易地明白这些及其它替代实施例。

[0065] 部件列表

- [0066] 10 来自被摄体场景的光
- [0067] 11 成像级
- [0068] 12 透镜
- [0069] 13 中性密度滤光器
- [0070] 14 光圈
- [0071] 18 快门
- [0072] 20 图像传感器
- [0073] 22 模拟信号处理器
- [0074] 24 模拟至数字 (A/D) 转换器
- [0075] 26 定时产生器
- [0076] 28 图像传感器级
- [0077] 30 数字信号处理器 (DSP) 总线
- [0078] 32 数字信号处理器 (DSP) 存储器
- [0079] 36 数字信号处理器 (DSP)
- [0080] 38 处理级
- [0081] 40 曝光控制器
- [0082] 42 亮度传感器
- [0083] 50 系统控制器

[0084]	52	总线
[0085]	54	程序存储器
[0086]	56	系统存储器
[0087]	57	主机接口
[0088]	60	存储卡接口
[0089]	62	存储卡插槽
[0090]	64	存储卡
[0091]	65	图像显示器
[0092]	68	用户控制及状态接口
[0093]	70	取景器显示器
[0094]	72	曝光显示器
[0095]	74	用户输入
[0096]	76	状态显示器
[0097]	80	视频编码器
[0098]	82	显示控制器
[0099]	100	像素阵列
[0100]	102	光电二极管
[0101]	103	共享扩散区域
[0102]	104	晶片间互连
[0103]	105	滤色器阵列 (CFA) 图案
[0104]	106	传感器晶片
[0105]	108	电路晶片
[0106]	112	浮动扩散
[0107]	114	传感器晶片导体
[0108]	115	电路晶片导体
[0109]	116	浮动扩散
[0110]	120	复位栅极 (RG)
[0111]	122	源极跟随器 (SF)
[0112]	124	行选择 (RSEL)
[0113]	128	输出电压信号线
[0114]	130	传感器晶片的硅部分
[0115]	132	电路晶片的硅部分
[0116]	140	传感器晶片的金属化部分
[0117]	142	电路晶片的金属化部分
[0118]	150	舍弃像素位置
[0119]	600	像素阵列
[0120]	602	蓝色 / 绿色行对
[0121]	604	红色 / 绿色行对
[0122]	610	舍弃像素位置

-
- | | | |
|--------|-----|--------|
| [0123] | 700 | 像素阵列 |
| [0124] | 710 | 舍弃像素位置 |
| [0125] | 800 | 像素阵列 |
| [0126] | 810 | 舍弃像素位置 |
| [0127] | 900 | 像素阵列 |
| [0128] | 910 | 舍弃像素位置 |

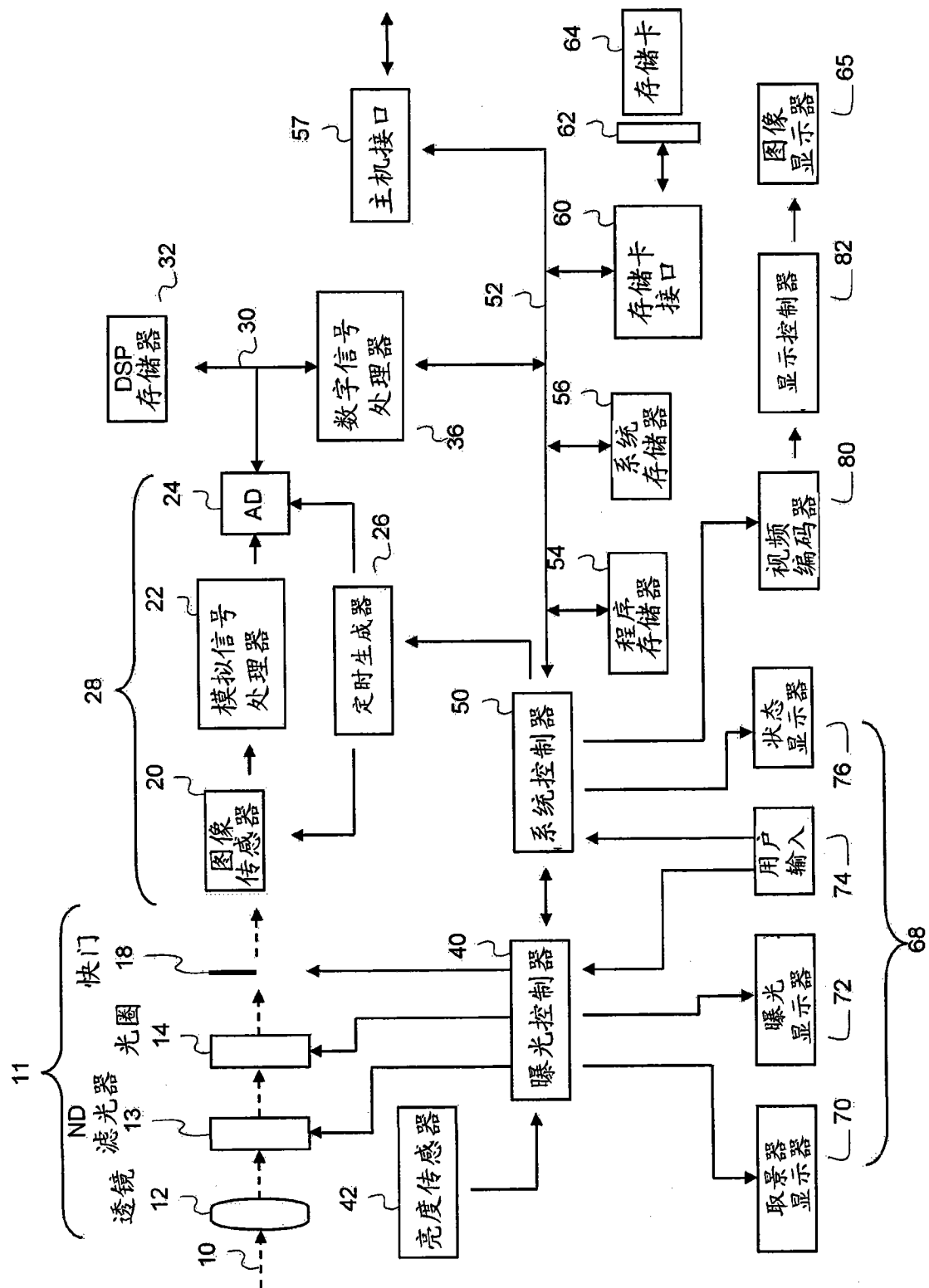


图 1

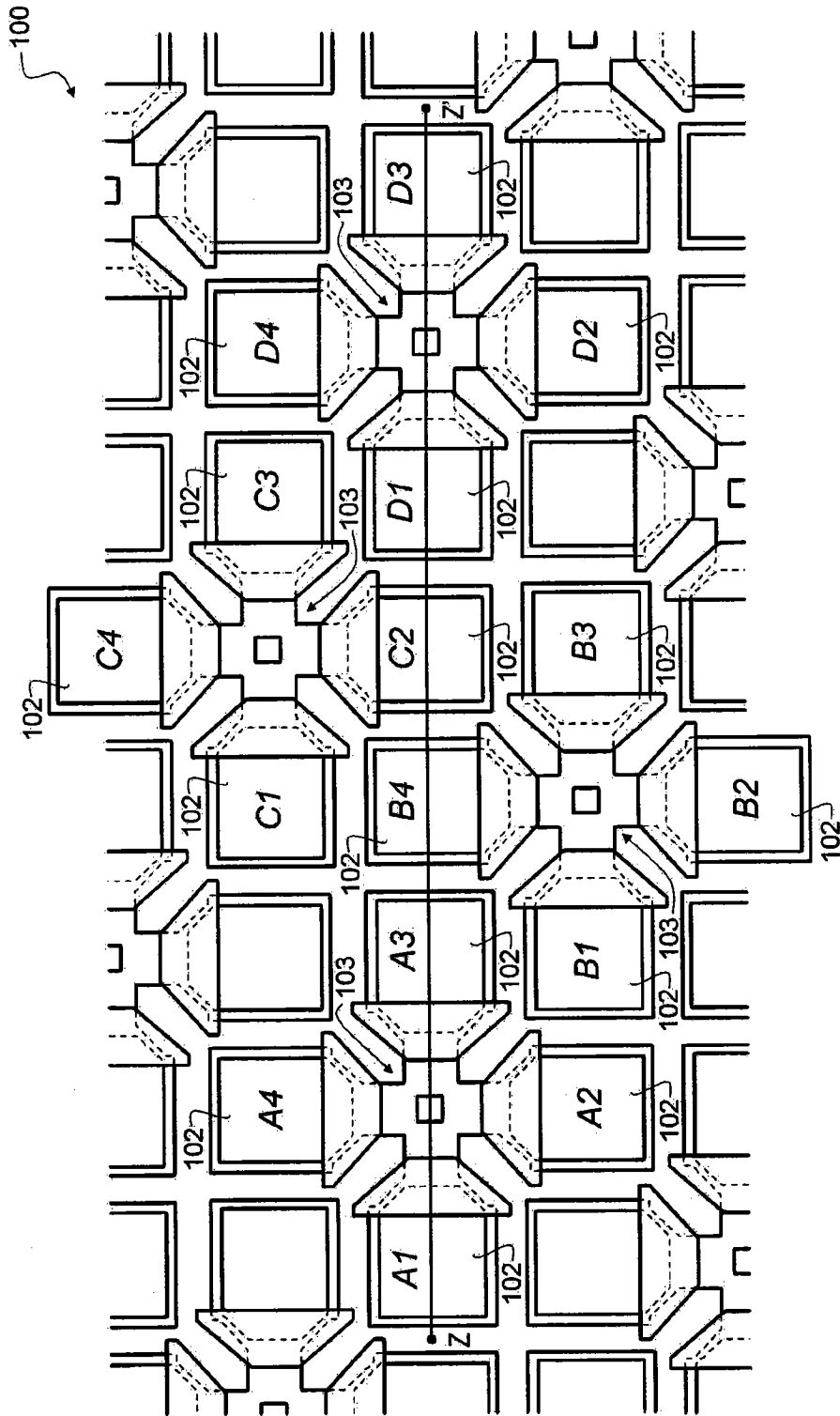


图 2

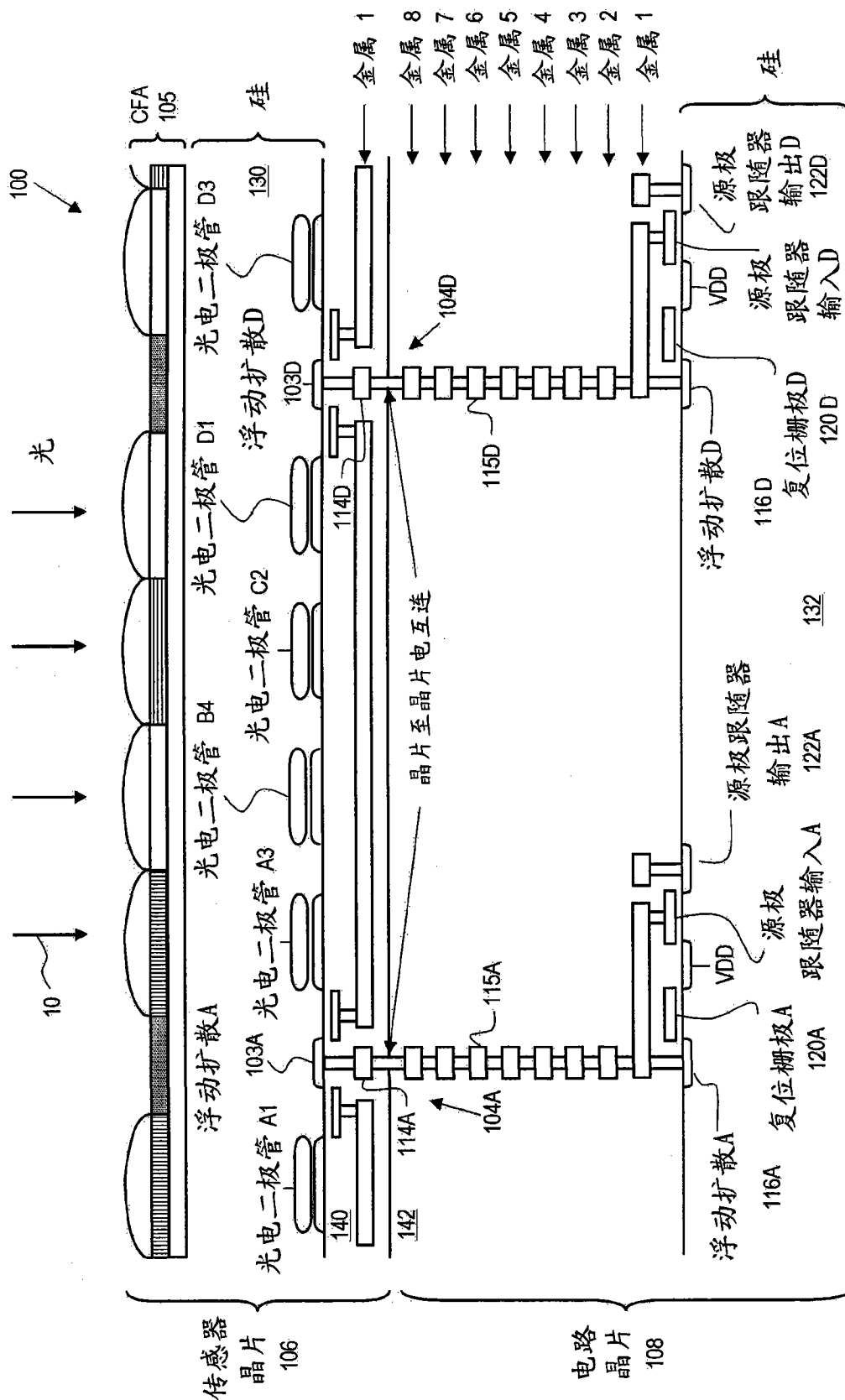


图 3

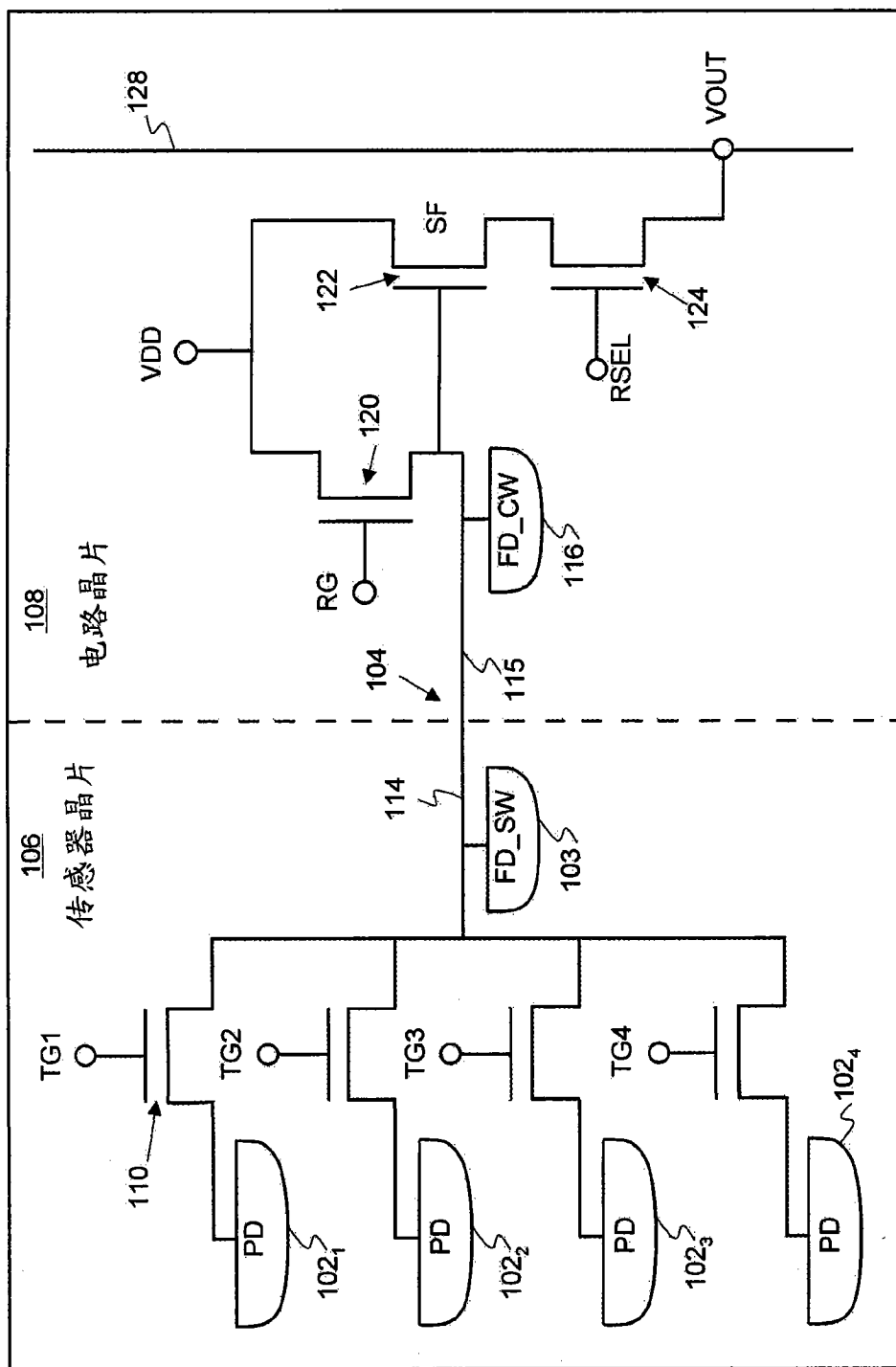


图 4

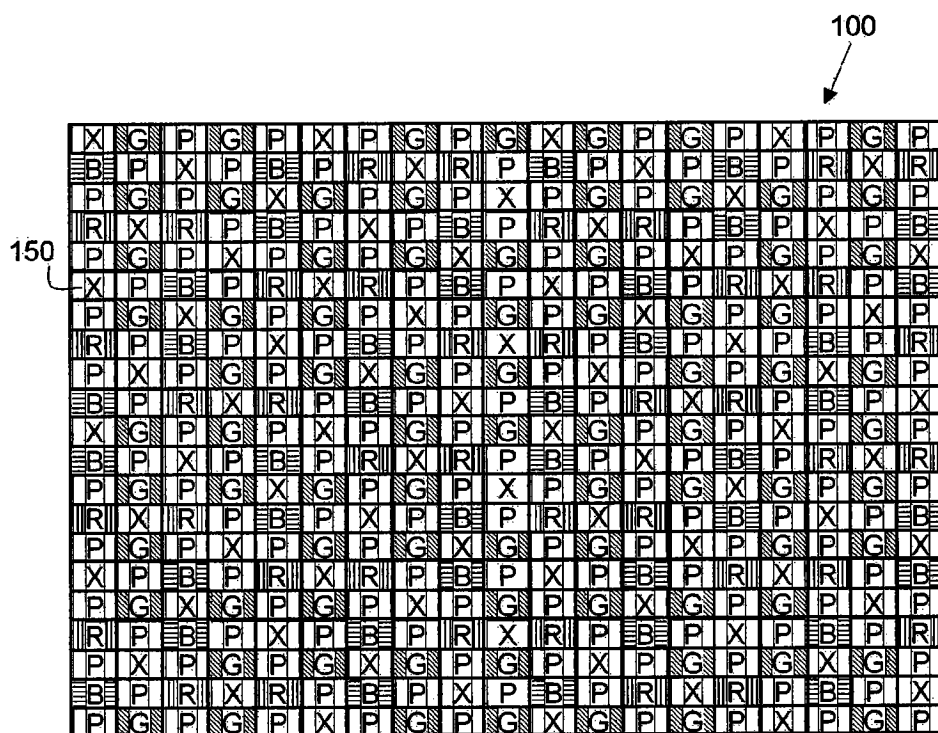


图 5A

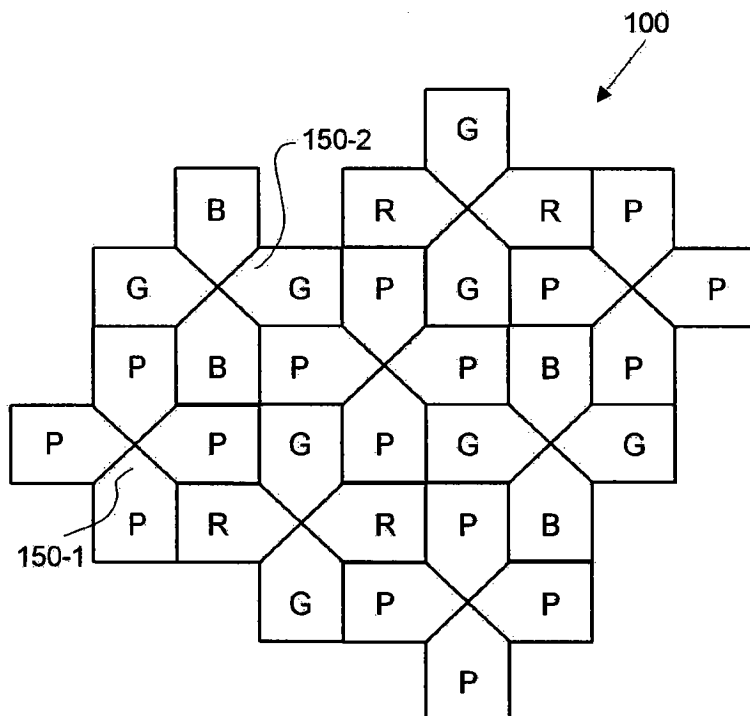


图 5B

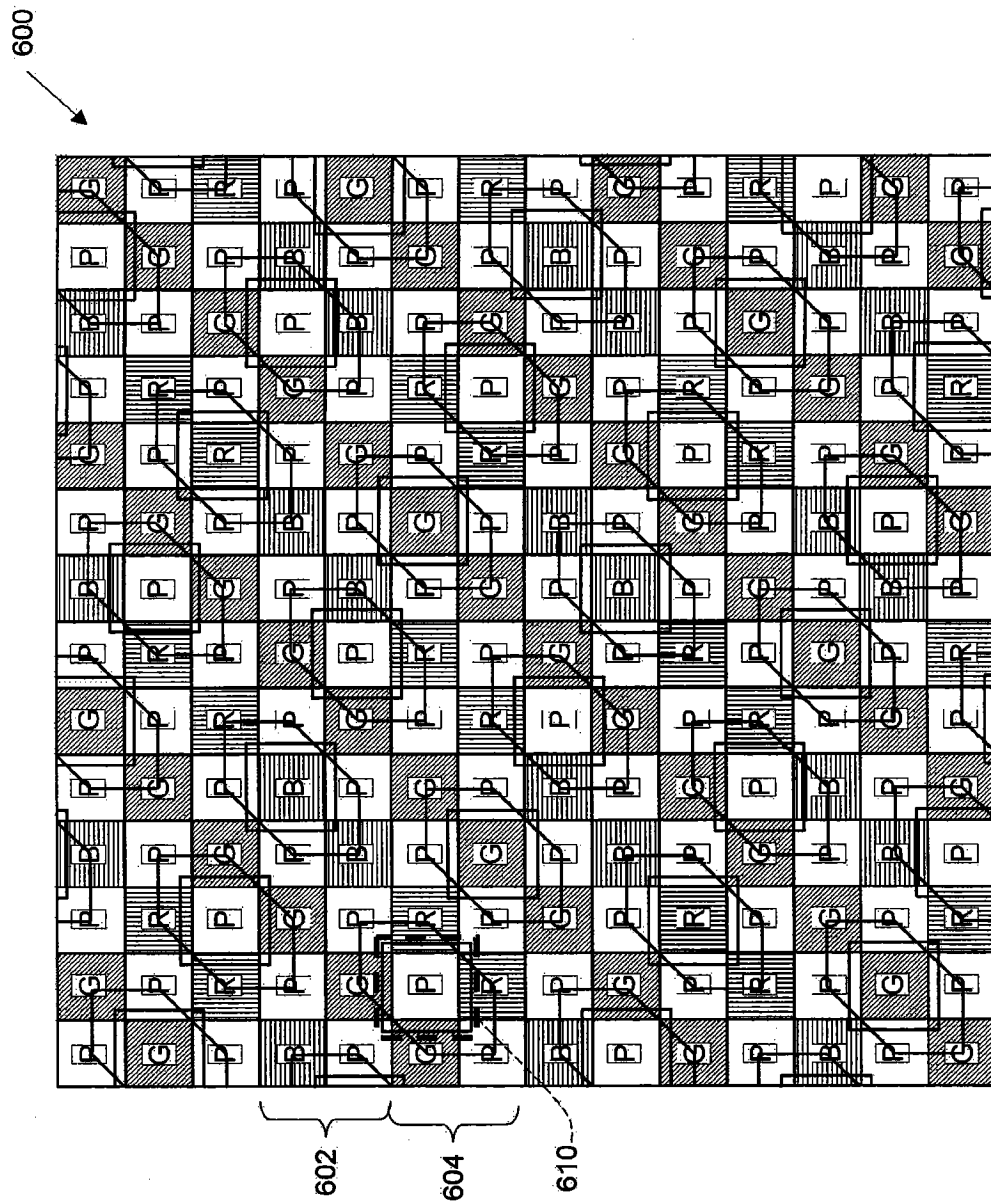


图 6

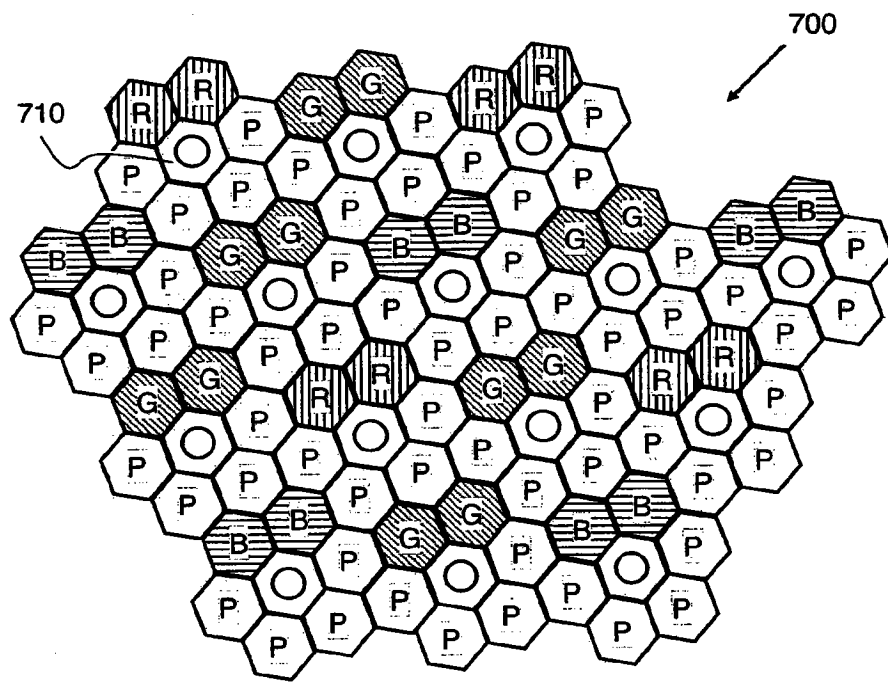


图 7

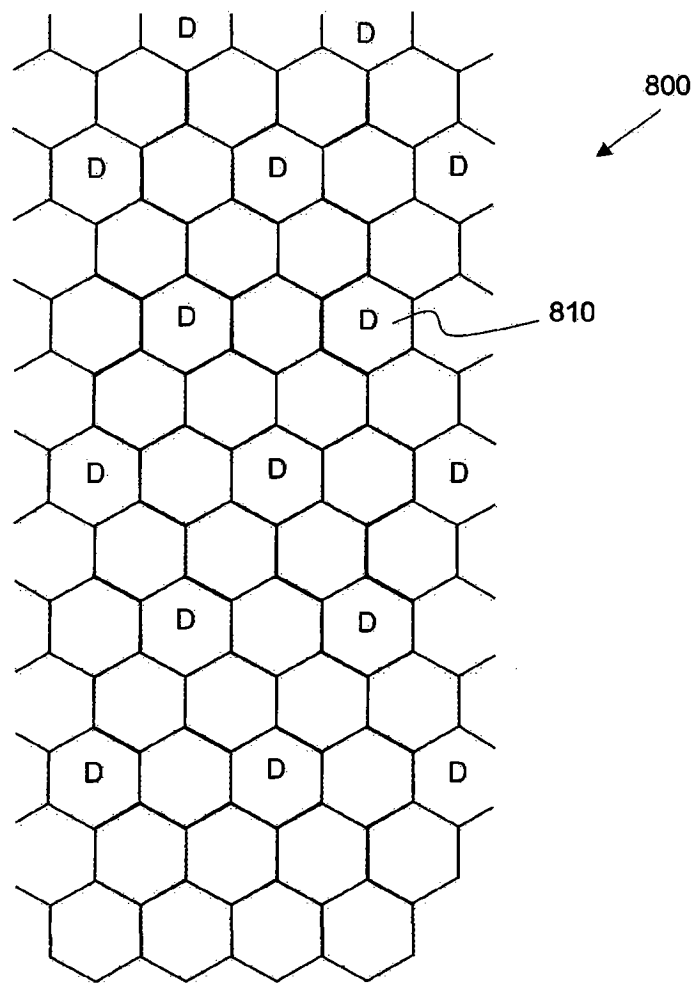


图 8A

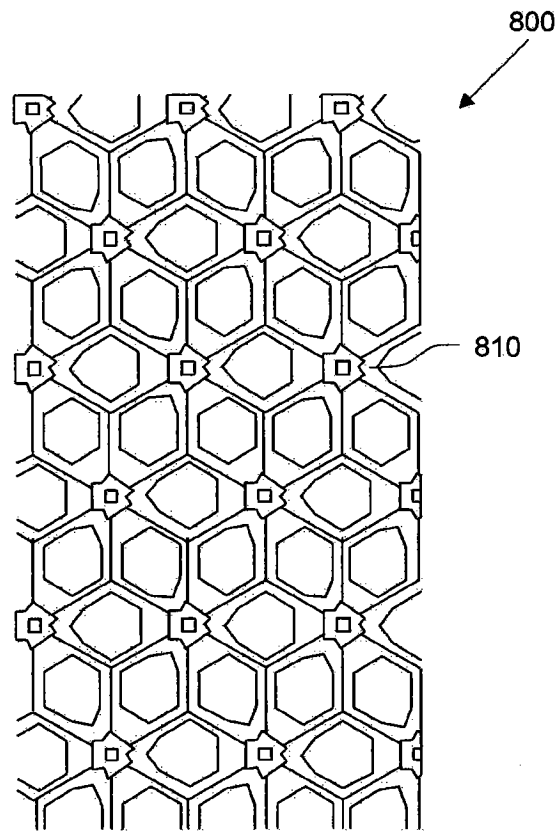


图 8B

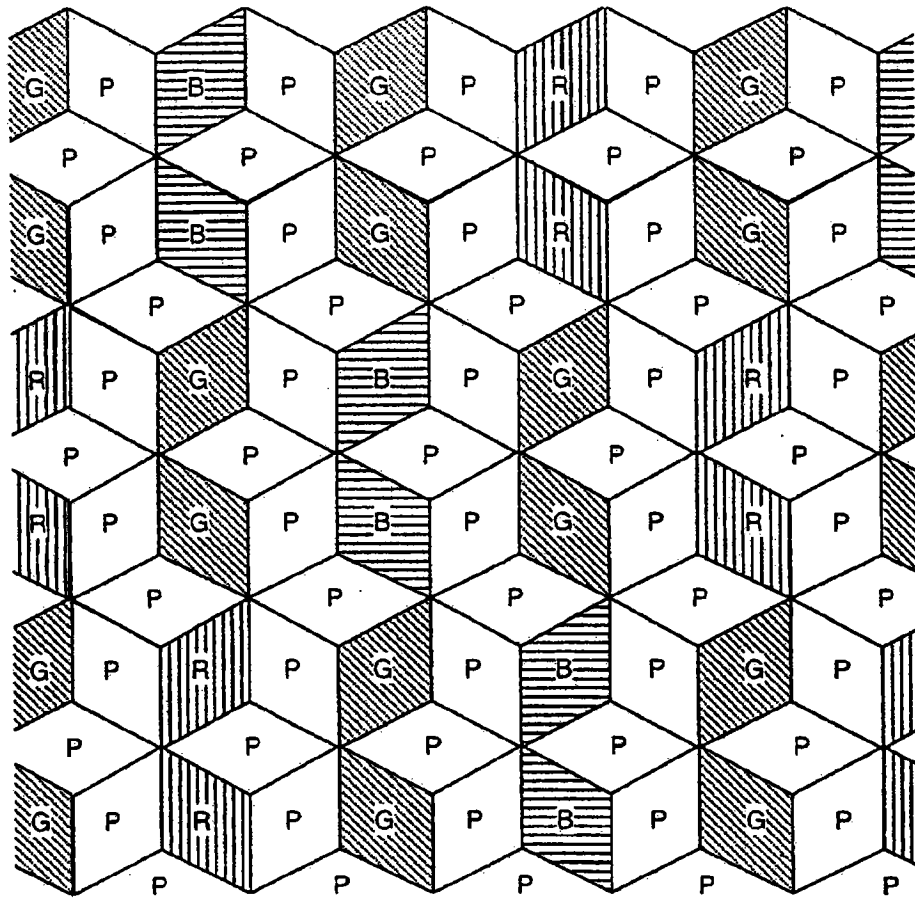


图 8C

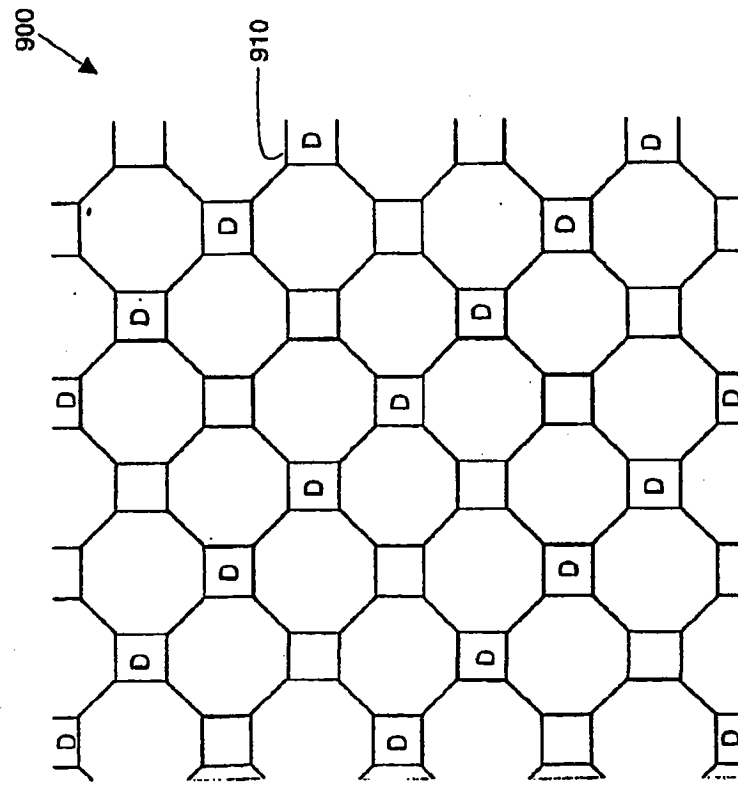


图 9A

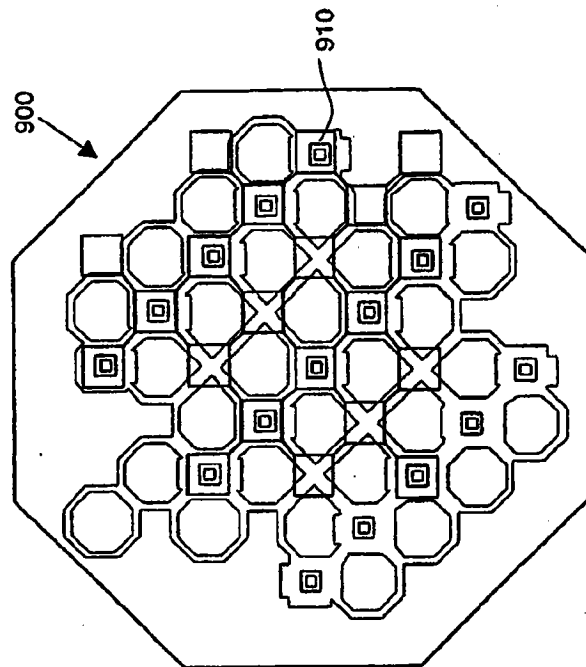


图 9B