



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년01월03일
(11) 등록번호 10-1814394
(24) 등록일자 2017년12월27일

(51) 국제특허분류(Int. Cl.)
H04L 27/26 (2006.01) H04B 7/04 (2017.01)
H04B 7/26 (2006.01)
(21) 출원번호 10-2010-0129073
(22) 출원일자 2010년12월16일
심사청구일자 2015년12월16일
(65) 공개번호 10-2011-0084467
(43) 공개일자 2011년07월25일
(30) 우선권주장
61/295,741 2010년01월17일 미국(US)
(뒷면에 계속)
(56) 선행기술조사문헌
US20090196366 A1
US20090122925 A1
US20090245284 A1

(73) 특허권자
엘지전자 주식회사
서울특별시 영등포구 여의대로 128 (여의도동)
(72) 발명자
한승희
경기도 안양시 동안구 흥안대로81번길 77, LG제1
연구단지 (호계동)
정재훈
경기도 안양시 동안구 흥안대로81번길 77, LG제1
연구단지 (호계동)
(뒷면에 계속)
(74) 대리인
방해철, 김용인

전체 청구항 수 : 총 10 항

심사관 : 이철수

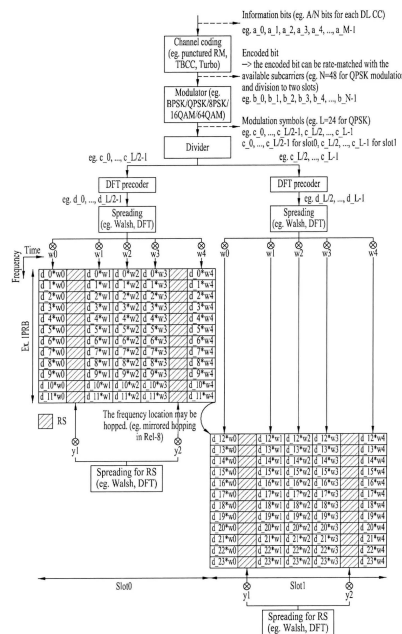
(54) 발명의 명칭 무선 통신 시스템에서 제어 정보의 전송 방법 및 장치

(57) 요약

본 발명은 무선 통신 시스템에 관한 것이다. 구체적으로, 본 발명은 무선 통신 시스템에서 PUCCH를 통해 신호를 전송하는 방법 및 이를 위한 장치에 관한 것으로서, 무선 통신 시스템에서 단말이 다중 안테나를 통해 PUCCH(Physical Uplink Control Channel)를 통해 전송하는 방법 및 이를 위한 장치에 있어서, 제어 정보로부터

(뒷면에 계속)

대표도 - 도32



제1 변조 심볼 열을 얻는 단계; 상기 제1 변조 심볼 열 중에서 상기 PUCCH 내의 각 슬롯에 대응되는 변조 심볼을 해당 슬롯 내의 복수의 SC-FDMA(Single Carrier Frequency Division Multiplexing) 심볼에 대응되도록 확산하여, 슬롯 별로 상기 복수의 SC-FDMA 심볼에 대응하는 복수의 확산된 제2 변조 심볼 열을 얻는 단계; 및 상기 다중 안테나를 통해, 상기 복수의 확산된 제2 변조 심볼 열을 상기 PUCCH 내의 해당 SC-FDMA 심볼을 통해 전송하는 단계를 포함하고, 상기 PUCCH 전송에 사용되는 자원은 안테나 포트간에 서로 직교하는, PUCCH 전송 방법 및 이를 위한 장치에 관한 것이다.

(72) 발명자

문성호

경기도 안양시 동안구 흥안대로81번길 77, LG제1연
구단지 (호계동)

이문일

경기도 안양시 동안구 흥안대로81번길 77, LG제1연
구단지 (호계동)

(30) 우선권주장

61/298,550 2010년01월27일 미국(US)

61/301,160 2010년02월03일 미국(US)

61/361,529 2010년07월06일 미국(US)

61/361,903 2010년07월06일 미국(US)

명세서

청구범위

청구항 1

무선 통신 시스템에서 단말이 다중 안테나를 통해 PUCCH(Physical Uplink Control Channel)를 전송하는 방법에 있어서,

제어 정보 비트를 변조하여 N_1 개의 변조 심볼들을 생성하되, N_1 은 하나의 RB (Resource Block) 내 부반송파 개수의 2배인 단계;

제1 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제1 변조 심볼들을 확산하여 제1 시퀀스들을 생성하되, 상기 제1 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제1 변조 심볼들을 포함하는 단계;

제2 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제2 변조 심볼들을 확산하여 제2 시퀀스들을 생성하되, 상기 제2 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제2 변조 심볼들을 포함하는 단계;

제3 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제1 변조 심볼들을 확산하여 제3 시퀀스들을 생성하되, 상기 제3 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제1 변조 심볼들을 포함하는 단계;

제4 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제2 변조 심볼들을 확산하여 제4 시퀀스들을 생성하되, 상기 제4 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제2 변조 심볼들을 포함하는 단계;

상기 제1 및 제3 시퀀스들을 서브프레임의 첫 번째 슬롯에서 서로 다른 안테나 포트를 통해 전송하되, 상기 제1 및 제3 시퀀스들의 각 시퀀스는 상기 첫 번째 슬롯 내의 해당 SC-FDMA(Single Carrier Frequency Division Multiple Access)에 맵핑되는 단계; 및

상기 제2 및 제4 시퀀스들을 서브프레임의 두 번째 슬롯에서 서로 다른 안테나 포트를 통해 전송하되, 상기 제2 및 제4 시퀀스들의 각 시퀀스는 상기 두 번째 슬롯 내의 해당 SC-FDMA에 맵핑되는 단계를 포함하고,

상기 제1 내지 제4 시퀀스들의 각 시퀀스는 DFT(Discrete Fourier Transform) 되어 있는 방법.

청구항 2

제1항에 있어서,

상기 제1 직교 코드는 상기 제3 직교 코드와 다르고,

상기 제2 직교 코드는 상기 제4 직교 코드와 다른 방법.

청구항 3

제1항에 있어서,

상기 제1 및 제3 시퀀스들은 상기 첫 번째 슬롯에서 서로 다른 RB를 이용하여 전송되고,

상기 제2 및 제4 시퀀스들은 상기 두 번째 슬롯에서 서로 다른 RB를 이용하여 전송되는 방법.

청구항 4

제1항에 있어서,

상기 제1 및 제3 시퀀스들은 상기 첫 번째 슬롯에서 동일한 RB를 이용하여 전송되고,

상기 제2 및 제4 시퀀스들은 상기 두 번째 슬롯에서 동일한 RB를 이용하여 전송되는 방법.

청구항 5

제1항에 있어서,

다중 안테나 포트 중 제1 안테나 포트를 위한 하나 이상의 직교 코드 인덱스는 PDCCH(Physical Downlink Control Channel)에 의해 명시적으로 지시되고,

상기 다중 안테나 포트 중 제2 안테나 포트를 위한 하나 이상의 직교 코드 인덱스는 상기 제1 안테나 포트를 위한 하나 이상의 직교 코드 인덱스와 기-정의된 관계를 가지는 방법.

청구항 6

무선 통신 시스템에서 다중 안테나를 통해 PUCCH(Physical Uplink Control Channel)를 전송하도록 구성된 단말에 있어서,

RF(Radio Frequency) 유닛; 및

프로세서를 포함하고, 상기 프로세서는,

제어 정보 비트를 변조하여 N_1 개의 변조 심볼들을 생성하되, N_1 은 하나의 RB (Resource Block) 내 부반송파 개수의 2배이고,

제1 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제1 변조 심볼들을 확산하여 제1 시퀀스들을 생성하되, 상기 제1 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제1 변조 심볼들을 포함하며,

제2 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제2 변조 심볼들을 확산하여 제2 시퀀스들을 생성하되, 상기 제2 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제2 변조 심볼들을 포함하고,

제3 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제1 변조 심볼들을 확산하여 제3 시퀀스들을 생성하되, 상기 제3 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제1 변조 심볼들을 포함하며,

제4 직교 코드를 이용하여 상기 N_1 개의 변조 심볼들 중 $N_1/2$ 개의 제2 변조 심볼들을 확산하여 제4 시퀀스들을 생성하되, 상기 제4 시퀀스들의 각 시퀀스는 상기 $N_1/2$ 개의 제2 변조 심볼들을 포함하고,

상기 제1 및 제3 시퀀스들을 서브프레임의 첫 번째 슬롯에서 서로 다른 안테나 포트를 통해 전송하되, 상기 제1 및 제3 시퀀스들의 각 시퀀스는 상기 첫 번째 슬롯 내의 해당 SC-FDMA(Single Carrier Frequency Division Multiple Access)에 맵핑되며, 및

상기 제2 및 제4 시퀀스들을 서브프레임의 두 번째 슬롯에서 서로 다른 안테나 포트를 통해 전송하되, 상기 제2 및 제4 시퀀스들의 각 시퀀스는 상기 두 번째 슬롯 내의 해당 SC-FDMA에 맵핑되도록 구성되며,

상기 제1 내지 제4 시퀀스들의 각 시퀀스는 DFT(Discrete Fourier Transform) 되어 있는 단말.

청구항 7

제6항에 있어서,

상기 제1 직교 코드는 상기 제3 직교 코드와 다르고,

상기 제2 직교 코드는 상기 제4 직교 코드와 다른 단말.

청구항 8

제6항에 있어서,

상기 제1 및 제3 시퀀스들은 상기 첫 번째 슬롯에서 서로 다른 RB를 이용하여 전송되고,

상기 제2 및 제4 시퀀스들은 상기 두 번째 슬롯에서 서로 다른 RB를 이용하여 전송되는 단말.

청구항 9

제6항에 있어서,

상기 제1 및 제3 시퀀스들은 상기 첫 번째 슬롯에서 동일한 RB를 이용하여 전송되고,
상기 제2 및 제4 시퀀스들은 상기 두 번째 슬롯에서 동일한 RB를 이용하여 전송되는 단말.

청구항 10

제6항에 있어서,

다중 안테나 포트 중 제1 안테나 포트를 위한 하나 이상의 직교 코드 인덱스는 PDCCH(Physical Downlink Control Channel)에 의해 명시적으로 지시되고,

상기 다중 안테나 포트 중 제2 안테나 포트를 위한 하나 이상의 직교 코드 인덱스는 상기 제1 안테나 포트를 위한 하나 이상의 직교 코드 인덱스와 기-정의된 관계를 가지는 단말.

발명의 설명

기술 분야

[0001] 본 발명은 무선 통신 시스템에 관한 것으로, 보다 상세하게는 제어 정보를 전송하는 방법 및 장치에 관한 것이다. 무선 통신 시스템은 캐리어 병합(Carrier Aggregation: CA)을 지원할 수 있다.

배경 기술

[0002] 무선 통신 시스템이 음성이나 데이터 등과 같은 다양한 종류의 통신 서비스를 제공하기 위해 광범위하게 전개되고 있다. 일반적으로 무선통신 시스템은 가용한 시스템 자원(대역폭, 전송 파워 등)을 공유하여 다중 사용자와의 통신을 지원할 수 있는 다중 접속(multiple access) 시스템이다. 다중 접속 시스템의 예들로는 CDMA(code division multiple access) 시스템, FDMA(frequency division multiple access) 시스템, TDMA(time division multiple access) 시스템, OFDMA(orthogonal frequency division multiple access) 시스템, SC-FDMA(single carrier frequency division multiple access) 시스템 등이 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 목적은 무선 통신 시스템에서 제어 정보를 효율적으로 전송하는 방법 및 이를 위한 장치를 제공하는 데 있다. 본 발명의 다른 목적은 제어 정보를 효율적으로 전송하기 위한 채널 포맷, 신호 처리, 및 이를 위한 장치를 제공하는 데 있다. 본 발명의 또 다른 목적은 제어 정보를 전송하기 위한 자원을 효율적으로 할당하는 방법 및 이를 위한 장치를 제공하는 데 있다.

[0004] 본 발명에서 이루고자 하는 기술적 과제들은 상기 기술적 과제로 제한되지 않으며, 언급하지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0005] 본 발명의 일 양상으로, 무선 통신 시스템에서 단말이 다중 안테나를 통해 PUCCH(Physical Uplink Control Channel)를 전송하는 방법에 있어서, 제어 정보로부터 제1 변조 심볼 열을 얻는 단계; 상기 제1 변조 심볼 열 중에서 상기 PUCCH 내의 각 슬롯에 대응되는 변조 심볼을 해당 슬롯 내의 복수의 SC-FDMA(Single Carrier Frequency Division Multiplexing) 심볼에 대응되도록 확산하여, 슬롯 별로 상기 복수의 SC-FDMA 심볼에 대응하는 복수의 확산된 제2 변조 심볼 열을 얻는 단계; 및 상기 다중 안테나를 통해, 상기 복수의 확산된 제2 변조 심볼 열을 상기 PUCCH 내의 해당 SC-FDMA 심볼을 통해 전송하는 단계를 포함하고, 상기 PUCCH 전송에 사용되는 자원은 안테나 포트간에 서로 직교하는, PUCCH 전송 방법이 제공된다.

[0006] 본 발명의 다른 양상으로, 무선 통신 시스템에서 다중 안테나를 통해 PUCCH(Physical Uplink Control Channel)를 전송하도록 구성된 단말에 있어서, RF(Radio Frequency) 유닛; 및 프로세서를 포함하고, 상기 프로세서는 제어정보로부터 제1 변조 심볼 열을 얻고, 상기 제1 변조 심볼 열 중에서 상기 PUCCH 내의 각 슬롯에 대응되는 변조 심볼을 해당 슬롯 내의 복수의 SC-FDMA(Single Carrier Frequency Division Multiplexing) 심볼에 대응되도록 확산하여, 슬롯 별로 상기 복수의 SC-FDMA 심볼에 대응하는 복수의 확산된 제2 변조 심볼 열을 얻으며, 상

기 다중 안테나를 통해, 상기 복수의 확산된 제2 변조 심볼 열을 상기 PUCCH 내의 해당 SC-FDMA 심볼을 통해 전송하도록 구성되고, 상기 PUCCH 전송에 사용되는 자원은 안테나 포트간에 서로 직교하는, 단말이 제공된다.

- [0007] 여기에서, 상기 복수의 확산된 제2 변조 심볼 열에는 SC-FDMA 심볼 단위로 단일 반송파 특성을 위한 프리코딩이 적용될 수 있다.
- [0008] 여기에서, 상기 확산 과정에는, 안테나 포트 별로 서로 다른 직교 코드가 사용될 수 있다.
- [0009] 여기에서, 상기 PUCCH가 전송되는 물리 자원 블록(Physical Resource Block: PRB)은 안테나 포트 별로 서로 다를 수 있다.
- [0010] 여기에서, 제1 안테나 포트를 위한 PUCCH 자원이 확인되면, 제2 안테나 포트를 위한 PUCCH 자원은 상기 제1 안테나 포트를 위한 PUCCH 자원으로부터 유추되는 것을 특징으로 하고, PUCCH 자원은 직교 코드와 PRB 중에서 적어도 하나를 포함할 수 있다.

발명의 효과

- [0011] 본 발명에 의하면, 무선 통신 시스템에서 제어 정보를 효율적으로 전송할 수 있다. 또한, 제어 정보를 효율적으로 전송하기 위한 채널 포맷, 신호 처리 방법을 제공할 수 있다. 또한, 제어 정보 전송을 위한 자원을 효율적으로 할당할 수 있다.
- [0012] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0013] 본 발명에 관한 이해를 돕기 위해 상세한 설명의 일부로 포함되는, 첨부 도면은 본 발명에 대한 실시예를 제공하고, 상세한 설명과 함께 본 발명의 기술적 맵핑을 설명한다.
- 도 1은 무선 통신 시스템의 일례인 3GPP LTE 시스템에 이용되는 물리 채널들 및 이들을 이용한 일반적인 신호 전송 방법을 예시한다.
- 도 2는 상향링크 신호 처리 과정을 예시한다.
- 도 3은 하향링크 신호 처리 과정을 예시한다.
- 도 4는 SC-FDMA 방식과 OFDMA 방식을 예시한다.
- 도 5는 단일 반송파 특성을 만족하기 위한 주파수 도메인 상의 신호 맵핑 방식을 예시한다.
- 도 6은 클러스터 SC-FDMA에서 DFT 프로세스 출력 샘플들이 단일 캐리어에 맵핑되는 신호 처리 과정을 예시한다.
- 도 7과 도 8은 클러스터 SC-FDMA에서 DFT 프로세스 출력 샘플들이 멀티캐리어(multi-carrier)에 맵핑되는 신호 처리 과정을 예시한다.
- 도 9는 세그먼트 SC-FDMA에서의 신호 처리 과정을 예시한다.
- 도 10은 상향링크 서브프레임의 구조를 예시한다.
- 도 11은 상향링크로 참조신호(Reference Signal: RS)를 전송하기 위한 신호 처리 과정을 예시한다.
- 도 12는 PUSCH를 위한 DMRS(demodulation reference signal) 구조를 예시한다.
- 도 13~14는 PUCCH 포맷 1a와 1b의 슬롯 레벨 구조를 예시한다.
- 도 15~16은 PUCCH 포맷 2/2a/2b의 슬롯 레벨 구조를 예시한다.
- 도 17은 PUCCH 포맷 1a와 1b에 대한 ACK/NACK 채널화를 예시한다.
- 도 18은 동일한 PRB 내에서 PUCCH 포맷 1/1a/1b와 포맷 2/2a/2b의 혼합된 구조에 대한 채널화를 예시한다.
- 도 19는 PUCCH 전송을 위한 PRB 할당을 예시한다.
- 도 20은 기지국에서 하향링크 콤포넌트 캐리어를 관리하는 개념을 예시한다.

- 도 21은 단말에서 상향링크 컴포넌트 캐리어를 관리하는 개념을 예시한다.
- 도 22는 기지국에서 하나의 MAC이 멀티캐리어를 관리하는 개념을 예시한다.
- 도 23은 단말에서 하나의 MAC이 멀티캐리어를 관리하는 개념을 예시한다.
- 도 24는 기지국에서 하나의 MAC이 멀티캐리어를 관리하는 개념을 예시한다.
- 도 25는 단말에서 복수의 MAC이 멀티캐리어를 관리하는 개념을 예시한다.
- 도 26은 기지국에서 복수의 MAC이 멀티캐리어를 관리하는 개념을 예시한다.
- 도 27은 단말의 수신 관점에서, 하나 이상의 MAC이 멀티캐리어를 관리하는 개념을 예시한다.
- 도 28은 복수의 DL CC와 한 UL CC가 링크된 비대칭 캐리어 병합을 예시한다.
- 도 29는 본 발명의 일 실시예에 따른 PUCCH를 통한 신호 전송을 예시한다.
- 도 30~31은 본 발명의 일 실시예에 따른 PUCCH 포맷과 이를 위한 신호 처리 과정을 예시한다.
- 도 32~33은 본 발명의 일 실시예에 따른 RS 다중화 용량을 증가된 PUCCH 포맷과 이를 위한 신호 처리 과정을 예시한다.
- 도 34는 본 발명의 일 실시예에 따라 다중 안테나를 통해 PUCCH를 전송하기 위한 신호 처리 블록을 예시한다.
- 도 35는 도 34에서 안테나 포트 별로 생성된 PUCCH를 예시한다.
- 도 36~37은 본 발명의 다른 실시예에 따라 다중 안테나를 통해 PUCCH를 전송하기 위한 신호 처리 블록을 예시한다.
- 도 38은 도 36~37에서 안테나 포트 별로 생성된 PUCCH를 예시한다.
- 도 39는 본 발명의 또 다른 실시예에 따라 다중 안테나를 통해 PUCCH를 전송하기 위한 신호 처리 과정을 예시한다.
- 도 40는 도 39에서 안테나 포트 1을 위해 생성된 PUCCH를 예시한다.
- 도 41은 본 발명에 적용될 수 있는 기지국 및 단말을 예시한다.

발명을 실시하기 위한 구체적인 내용

- [0014] 이하의 기술은 CDMA(code division multiple access), FDMA(frequency division multiple access), TDMA(time division multiple access), OFDMA(orthogonal frequency division multiple access), SC-FDMA(single carrier frequency division multiple access) 등과 같은 다양한 무선 접속 시스템에 사용될 수 있다. CDMA는 UTRA(Universal Terrestrial Radio Access)나 CDMA2000과 같은 무선 기술(radio technology)로 구현될 수 있다. TDMA는 GSM(Global System for Mobile communications)/GPRS(General Packet Radio Service)/EDGE(Enhanced Data Rates for GSM Evolution)와 같은 무선 기술로 구현될 수 있다. OFDMA는 IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802-20, E-UTRA(Evolved UTRA) 등과 같은 무선 기술로 구현될 수 있다. UTRA는 UMTS(Universal Mobile Telecommunications System)의 일부이다. 3GPP(3rd Generation Partnership Project) LTE(long term evolution)은 E-UTRA를 사용하는 E-UMTS(Evolved UMTS)의 일부이고 LTE-A(Advanced)는 3GPP LTE의 진화된 버전이다. 설명을 명확하게 하기 위해, 3GPP LTE/LTE-A를 위주로 기술하지만 본 발명의 기술적 사상이 이에 제한되는 것은 아니다.
- [0015] 무선 통신 시스템에서 단말은 기지국으로부터 하향링크(Downlink: DL)를 통해 정보를 수신하고, 단말은 기지국으로 상향링크(Uplink: UL)를 통해 정보를 전송한다. 기지국과 단말이 송수신하는 정보는 데이터 및 다양한 제어 정보를 포함하고, 이들이 송수신 하는 정보의 종류/용도에 따라 다양한 물리 채널이 존재한다.
- [0016] 도 1은 3GPP LTE 시스템에 이용되는 물리 채널들 및 이들을 이용한 일반적인 신호 전송 방법을 설명하기 위한 도면이다.
- [0017] 전원이 꺼진 상태에서 다시 전원이 켜지거나, 새로이 셀에 진입한 단말은 단계 S101에서 기지국과 동기를 맞추는 등의 초기 셀 탐색(Initial cell search) 작업을 수행한다. 이를 위해 단말은 기지국으로부터 주동기 채널(Primary Synchronization Channel: P-SCH) 및 부동기 채널(Secondary Synchronization Channel: S-SCH)을 수

신하여 기지국과 동기를 맞추고, 셀 ID 등의 정보를 획득한다. 그 후, 단말은 기지국으로부터 물리방송채널(Physical Broadcast Channel)을 수신하여 셀 내 방송 정보를 획득할 수 있다. 한편, 단말은 초기 셀 탐색 단계에서 하향링크 참조 신호(Downlink Reference Signal: DL RS)를 수신하여 하향링크 채널 상태를 확인할 수 있다.

[0018] 초기 셀 탐색을 마친 단말은 단계 S102에서 물리 하향링크제어채널(Physical Downlink Control Channel: PDCCH) 및 물리하향링크제어채널 정보에 따른 물리하향링크공유 채널(Physical Downlink Control Channel: PDSCH)을 수신하여 좀더 구체적인 시스템 정보를 획득할 수 있다.

[0019] 이후, 단말은 기지국에 접속을 완료하기 위해 이후 단계 S103 내지 단계 S106과 같은 임의 접속 과정(Random Access Procedure)을 수행할 수 있다. 이를 위해 단말은 물리임의접속채널(Physical Random Access Channel: PRACH)을 통해 프리앰블(preamble)을 전송하고(S103), 물리하향링크제어채널 및 이에 대응하는 물리하향링크공유 채널을 통해 프리앰블에 대한 응답 메시지를 수신할 수 있다(S104). 경쟁 기반 임의 접속의 경우 추가적인 물리임의접속채널의 전송(S105) 및 물리하향링크제어채널 및 이에 대응하는 물리하향링크공유 채널 수신(S106)과 같은 충돌해결절차(Contention Resolution Procedure)를 수행할 수 있다.

[0020] 상술한 바와 같은 절차를 수행한 단말은 이후 일반적인 상/하향링크 신호 전송 절차로서 물리하향링크제어채널/물리하향링크공유채널 수신(S107) 및 물리상향링크공유채널(Physical Uplink Shared Channel: PUSCH)/물리상향링크제어채널(Physical Uplink Control Channel: PUCCH) 전송(S108)을 수행할 수 있다. 단말이 기지국으로 전송하는 제어 정보를 통칭하여 상향링크 제어 정보(Uplink Control Information: UCI)라고 지칭한다. UCI는 HARQ ACK/NACK(Hybrid Automatic Repeat and reQuest Acknowledgement/Negative-ACK), SR(Scheduling Request), CQI(Channel Quality Indication), PMI(Precoding Matrix Indication), RI(Rank Indication) 등을 포함한다. UCI는 일반적으로 PUCCH를 통해 전송되지만, 제어 정보와 트래픽 데이터가 동시에 전송되어야 할 경우 PUSCH를 통해 전송될 수 있다. 또한, 네트워크의 요청/지시에 의해 PUSCH를 통해 UCI를 비주기적으로 전송할 수 있다.

[0021] 도 2는 단말이 상향링크 신호를 전송하기 위한 신호 처리 과정을 설명하기 위한 도면이다.

[0022] 상향링크 신호를 전송하기 위해 단말의 스크램블링(scrambling) 모듈(210)은 단말 특정 스크램블 신호를 이용하여 전송 신호를 스크램블 할 수 있다. 스크램블된 신호는 변조 매퍼(220)에 입력되어 전송 신호의 종류 및/또는 채널 상태에 따라 BPSK(Binary Phase Shift Keying), QPSK(Quadrature Phase Shift Keying) 또는 16QAM/64QAM(Quadrature Amplitude Modulation) 방식을 이용하여 복소 심볼(complex symbol)로 변조된다. 변조된 복소 심볼은 변환 프리코더(230)에 의해 처리된 후, 자원 요소 매퍼(240)에 입력되며, 자원 요소 매퍼(240)는 복소 심볼을 시간-주파수 자원 요소에 맵핑할 수 있다. 이와 같이 처리된 신호는 SC-FDMA 신호 생성기(250)를 거쳐 안테나를 통해 기지국으로 전송될 수 있다.

[0023] 도 3은 기지국이 하향링크 신호를 전송하기 위한 신호 처리 과정을 설명하기 위한 도면이다.

[0024] 3GPP LTE 시스템에서 기지국은 하향링크로 하나 이상의 코드워드(codeword)를 전송할 수 있다. 코드워드는 각각 도 2의 상향링크에서와 마찬가지로 스크램블 모듈(301) 및 변조 매퍼(302)를 통해 복소 심볼로 처리될 수 있다. 그 후, 복소 심볼은 레이어 매퍼(303)에 의해 복수의 레이어(Layer)에 맵핑되며, 각 레이어는 프리코딩 모듈(304)에 의해 프리코딩 행렬과 곱해져 각 전송 안테나에 할당될 수 있다. 이와 같이 처리된 각 안테나 별 전송 신호는 각각 자원 요소 매퍼(305)에 의해 시간-주파수 자원 요소에 맵핑되며, 이후 OFDM(Orthogonal Frequency Division Multiple Access) 신호 생성기(306)를 거쳐 각 안테나를 통해 전송될 수 있다.

[0025] 무선 통신 시스템에서 단말이 상향링크로 신호를 전송하는 경우에는 기지국이 하향링크로 신호를 전송하는 경우에 비해 PAPR(Peak-to-Average Ratio)이 문제된다. 따라서, 도 2 및 도 3과 관련하여 상술한 바와 같이 상향링크 신호 전송은 하향링크 신호 전송에 이용되는 OFDMA 방식과 달리 SC-FDMA(Single Carrier-Frequency Division Multiple Access) 방식이 이용되고 있다.

[0026] 도 4는 SC-FDMA 방식과 OFDMA 방식을 설명하기 위한 도면이다. 3GPP 시스템은 하향링크에서 OFDMA를 채용하고 상향링크에서 SC-FDMA를 채용한다

[0027] 도 4를 참조하면, 상향링크 신호 전송을 위한 단말 및 하향링크 신호 전송을 위한 기지국 모두 직렬-병렬 변환기(Serial-to-Parallel Converter: 401), 부반송파 매퍼(403), M-포인트 IDFT 모듈(404) 및 CP(Cyclic Prefix) 추가 모듈(406)을 포함하는 점에 있어서는 동일하다. 다만, SC-FDMA 방식으로 신호를 전송하기 위한 단말은 N-포인트 DFT 모듈(402)을 추가로 포함한다. N-포인트 DFT 모듈(402)은 M-포인트 IDFT 모듈(404)의 IDFT 처리 영

향을 일정 부분 상쇄함으로써 전송 신호가 단일 반송파 특성(single carrier property)을 가지도록 한다.

[0028] 도 5는 주파수 도메인에서 단일 반송파 특성을 만족하기 위한 주파수 도메인상의 신호 맵핑 방식을 설명하는 도면이다. 도 5(a)는 로컬형 맵핑(localized mapping) 방식을 나타내며, 도 5(b)는 분산형 맵핑(distributed mapping) 방식을 나타낸다.

[0029] SC-FDMA의 수정된 형태인 클러스터(clustered) SC-FDMA에 대해 설명한다. 클러스터(clustered) SC-FDMA는 부반송파 맵핑(mapping) 과정에서 DFT 프로세스 출력 샘플들을 부 그룹(sub-group)으로 나뉘고, 이들을 주파수 도메인(혹은 부반송파 도메인)에 불연속적으로 맵핑한다.

[0030] 도 6은 클러스터 SC-FDMA에서 DFT 프로세스 출력 샘플들이 단일 캐리어에 맵핑되는 신호 처리 과정을 도시하는 도면이다. 도 7과 도 8은 클러스터 SC-FDMA에서 DFT 프로세스 출력 샘플들이 멀티캐리어(multi-carrier)에 맵핑되는 신호 처리 과정을 도시하는 도면이다. 도 6은 인트라 캐리어(intra-carrier) 클러스터 SC-FDMA를 적용하는 예이고, 도 7과 도 8은 인터 캐리어(inter-carrier) 클러스터 SC-FDMA를 적용하는 예에 해당한다. 도 7은 주파수 도메인에서 연속적(contiguous)으로 컴포넌트 캐리어(component carrier)가 할당된 상황에서 인접한 컴포넌트 캐리어간의 부반송파 간격(spacing)이 정렬된 경우 단일 IFFT 블록을 통해 신호를 생성하는 경우를 나타낸다. 도 8은 주파수 도메인에서 비연속적(non-contiguous)으로 컴포넌트 캐리어가 할당된 상황에서 복수의 IFFT 블록을 통해 신호를 생성하는 경우를 나타낸다.

[0031] 도 9는 세그먼트(segmented) SC-FDMA의 신호 처리 과정을 도시하는 도면이다.

[0032] 세그먼트 SC-FDMA는 임의 개수의 DFT와 같은 개수의 IFFT가 적용되면서 DFT와 IFFT간의 관계 구성이 일대일 관계를 가짐에 따라 단순히 기존 SC-FDMA의 DFT 확산과 IFFT의 주파수 부반송파 맵핑 구성을 확장한 것으로 N_{SC} -FDMA 또는 N_{DFT} -s-OFDMA라고 표현되기도 한다. 본 명세서에서는 이들을 포괄하여 세그먼트 SC-FDMA라고 명명한다. 도 9를 참조하면, 세그먼트 SC-FDMA는 단일 반송파 특성 조건을 완화하기 위하여 전체 시간 도메인 변조 심볼들을 N (N 은 1보다 큰 정수)개의 그룹으로 묶어 그룹 단위로 DFT 프로세스를 수행한다.

[0033] 도 10은 상향링크 서브프레임의 구조를 예시한다.

[0034] 도 10을 참조하면, 상향링크 서브프레임은 복수(예, 2개)의 슬롯을 포함한다. 슬롯은 CP(Cyclic Prefix) 길이에 따라 서로 다른 수의 SC-FDMA 심볼을 포함할 수 있다. 일 예로, 일반(normal) CP의 경우 슬롯은 7개의 SC-FDMA 심볼을 포함할 수 있다. 상향링크 서브프레임은 데이터 영역과 제어 영역으로 구분된다. 데이터 영역은 PUSCH를 포함하고 음성 등의 데이터 신호 전송하는데 사용된다. 제어 영역은 PUCCH를 포함하고 제어 정보를 전송하는데 사용된다. PUCCH는 주파수 축에서 데이터 영역의 양끝부분에 위치한 RB 쌍(RB pair)(예, $m=0,1,2,3$)(예, 주파수 반사(frequency mirrored)된 위치의 RB 쌍7)을 포함하며 슬롯을 경계로 호핑한다. 상향링크 제어 정보(즉, UCI)는 HARQ ACK/NACK, CQI(Channel Quality Information), PMI(Precoding Matrix Indicator), RI(Rank Indication) 등을 포함한다.

[0035] 도 11은 상향링크로 참조신호를 전송하기 위한 신호 처리 과정을 설명하기 위한 도면이다. 데이터는 DFT 프리코더(precoder)를 통해 주파수 도메인 신호로 변환된 뒤, 주파수 맵핑 후 IFFT를 통해 전송되는 반면, RS는 DFT 프리코더를 통하는 과정이 생략된다. 구체적으로, 주파수 도메인에서 RS 시퀀스가 바로 생성(S11)된 후에, 로컬화 맵핑(S12), IFFT(S13) 과정 및 순환 전치(Cyclic Prefix; CP) 부착 과정(S14)을 순차적으로 거쳐 RS가 전송된다.

[0036] RS 시퀀스 $r_{u,v}^{(\alpha)}(n)$ 는 기본 시퀀스(base sequence)의 순환 쉬프트(cyclic shift) α 에 의해 정의되며 수학적 식 1과 같이 표현될 수 있다.

수학적 식 1

$$r_{u,v}^{(\alpha)}(n) = e^{j\alpha n} \bar{r}_{u,v}(n), \quad 0 \leq n < M_{sc}^{RS}$$

[0037]

[0038] 여기에서, $M_{sc}^{RS} = mN_{sc}^{RB}$ 는 RS 시퀀스의 길이이고, N_{sc}^{RB} 는 부반송파 단위로 나타낸 자원 블록의 크기이며,

m 은 $1 \leq m \leq N_{RB}^{\max, UL}$ 이다. $N_{RB}^{\max, UL}$ 는 최대 상향링크 전송 대역을 나타낸다.

[0039] 기본 시퀀스인 $\bar{r}_{u,v}(n)$ 는 몇 개의 그룹으로 구분된다. $u \in \{0,1,\dots,29\}$ 는 그룹 번호를 나타내며, v 는 해당 그룹 내의 기본 시퀀스 번호에 해당한다. 각 그룹은 길이가 $M_{sc}^{RS} = mN_{sc}^{RB}$ ($1 \leq m \leq 5$)인 하나의 기본 시퀀스($v=0$)와 길이가 $M_{sc}^{RS} = mN_{sc}^{RB}$ ($6 \leq m \leq N_{RB}^{\max, UL}$)인 두 개의 기본 시퀀스($v=0,1$)를 포함한다. 해당 그룹 내에서 시퀀스 그룹 번호 u 와 해당 번호 v 는 시간에 따라 각각 변할 수 있다. 기본 시퀀스 $\bar{r}_{u,v}(0), \dots, \bar{r}_{u,v}(M_{sc}^{RS}-1)$ 의 정의는 시퀀스 길이 M_{sc}^{RS} 에 따른다.

[0040] $3N_{sc}^{RB}$ 이상의 길이를 가진 기본 시퀀스는 다음과 같이 정의할 수 있다.

[0041] $M_{sc}^{RS} \geq 3N_{sc}^{RB}$ 에 대하여, 기본 시퀀스 $\bar{r}_{u,v}(0), \dots, \bar{r}_{u,v}(M_{sc}^{RS}-1)$ 는 다음의 수학적 식 2에 의해 주어진다.

수학적 식 2

$$\bar{r}_{u,v}(n) = x_q(n \bmod N_{ZC}^{RS}), \quad 0 \leq n < M_{sc}^{RS}$$

[0043] 여기서, q 번째 루트 자도프-츄(Zadoff-Chu) 시퀀스는 다음의 수학적 식 3에 의해 정의될 수 있다.

수학적 식 3

$$x_q(m) = e^{-j \frac{\pi q m(m+1)}{N_{ZC}^{RS}}}, \quad 0 \leq m \leq N_{ZC}^{RS} - 1$$

[0045] 여기서, q 는 다음의 수학적 식 4을 만족한다.

수학적 식 4

$$q = \lfloor \bar{q} + 1/2 \rfloor + v \cdot (-1)^{\lfloor 2\bar{q} \rfloor}$$

$$\bar{q} = N_{ZC}^{RS} \cdot (u+1)/31$$

[0047] 여기서, 자도프-츄 시퀀스의 길이 N_{ZC}^{RS} 는 가장 큰 소수에 의해 주어지고 따라서, $N_{ZC}^{RS} < M_{sc}^{RS}$ 를 만족한다.

[0048] $3N_{sc}^{RB}$ 미만의 길이를 가진 기본 시퀀스는 다음과 같이 정의될 수 있다. 먼저, $M_{sc}^{RS} = N_{sc}^{RB}$ 와 $M_{sc}^{RS} = 2N_{sc}^{RB}$ 에 대해 기본 시퀀스는 수학적 식 5와 같이 주어진다.

수학적 식 5

$$\bar{r}_{u,v}(n) = e^{j\varphi(n)\pi/4}, \quad 0 \leq n \leq M_{sc}^{RS} - 1$$

[0050] 여기서, $M_{sc}^{RS} = N_{sc}^{RB}$ 와 $M_{sc}^{RS} = 2N_{sc}^{RB}$ 에 대한 $\varphi(n)$ 의 값은 다음의 표 1과 표 2로 각각 주어진다.

표 1

u	$\varphi(0), \dots, \varphi(11)$												
0	-1	1	3	-3	3	3	1	1	3	1	-3	3	
1	1	1	3	3	3	-1	1	-3	-3	1	-3	3	
2	1	1	-3	-3	-3	-1	-3	-3	1	-3	1	-1	
3	-1	1	1	1	1	-1	-3	-3	1	-3	3	-1	
4	-1	3	1	-1	1	-1	-3	-1	1	-1	1	3	
5	1	-3	3	-1	-1	1	1	-1	-1	3	-3	1	
6	-1	3	-3	-3	-3	3	1	-1	3	3	-3	1	
7	-3	-1	-1	-1	1	-3	3	-1	1	-3	3	1	
8	1	-3	3	1	-1	-1	-1	1	1	3	-1	1	
9	1	-3	-1	3	3	-1	-3	1	1	1	1	1	
10	-1	3	-1	1	1	-3	-3	-1	-3	-3	3	-1	
11	3	1	-1	-1	3	3	-3	1	3	1	3	3	
12	1	-3	1	1	-3	1	1	1	-3	-3	-3	1	
13	3	3	-3	3	-3	1	1	3	-1	-3	3	3	
14	-3	1	-1	-3	-1	3	1	3	3	3	-1	1	
15	3	-1	1	-3	-1	-1	1	1	3	1	-1	-3	
16	1	3	1	-1	1	3	3	3	-1	-1	3	-1	
17	-3	1	1	3	-3	3	-3	-3	3	1	3	-1	
18	-3	3	1	1	-3	1	-3	-3	-1	-1	1	-3	
19	-1	3	1	3	1	-1	-1	3	-3	-1	-3	-1	
20	-1	-3	1	1	1	1	3	1	-1	1	-3	-1	
21	-1	3	-1	1	-3	-3	-3	-3	-3	1	-1	-3	
22	1	1	-3	-3	-3	-3	-1	3	-3	1	-3	3	
23	1	1	-1	-3	-1	-3	1	-1	1	3	-1	1	
24	1	1	3	1	3	3	-1	1	-1	-3	-3	1	
25	1	-3	3	3	1	3	3	1	-3	-1	-1	3	
26	1	3	-3	-3	3	-3	1	-1	-1	3	-1	-3	
27	-3	-1	-3	-1	-3	3	1	-1	1	3	-3	-3	
28	-1	3	-3	3	-1	3	3	-3	3	3	-1	-1	
29	3	-3	-3	-1	-1	-3	-1	3	-3	3	1	-1	

[0051]

표 2

u	$\varphi(0), \dots, \varphi(23)$																						
0	-1	3	1	3	3	1	1	3	3	3	1	3	3	3	1	1	1	3	3	3	3	1	3
1	-3	3	3	3	3	1	3	3	3	1	1	1	1	3	1	1	3	3	3	1	3	1	1
2	3	1	3	3	1	1	3	3	3	3	3	3	1	1	3	1	1	1	3	1	1	1	3
3	-1	3	1	1	3	3	1	1	3	1	1	1	3	1	3	1	1	3	1	1	3	1	3
4	-1	1	1	3	3	1	1	1	3	3	1	3	1	1	1	3	1	1	3	3	1	3	1
5	-3	1	1	3	1	1	3	1	3	1	3	1	1	1	1	3	1	3	3	3	3	3	1
6	1	1	1	1	3	3	3	3	3	1	1	1	1	1	1	1	3	1	1	1	3	1	3
7	-3	3	3	1	1	3	1	3	1	3	1	3	1	1	1	3	1	1	1	3	3	1	1
8	-3	1	3	3	1	1	3	3	3	1	1	1	1	1	3	3	3	1	3	3	3	1	3
9	1	1	3	3	3	1	3	1	3	3	3	3	3	1	1	1	3	1	1	1	1	3	1
10	-1	1	3	3	3	1	3	1	1	3	3	3	1	3	3	1	1	1	3	3	1	1	3
11	1	3	3	3	3	1	3	1	1	3	3	3	3	3	3	3	3	1	3	3	1	1	3
12	1	3	3	1	1	1	1	1	1	3	3	1	1	1	3	3	3	1	3	3	3	1	3
13	3	1	1	1	1	3	1	3	3	1	1	1	3	3	3	1	1	1	3	1	3	1	3
14	-3	3	3	1	3	1	3	3	1	3	1	1	3	3	1	1	3	1	3	1	3	1	3
15	-1	1	1	3	1	3	3	1	1	3	1	3	1	3	1	1	3	3	1	1	3	3	1
16	-1	3	3	1	1	1	1	1	1	3	3	1	3	3	1	1	1	3	1	3	1	1	3
17	1	3	1	3	3	1	3	1	1	3	3	3	3	1	1	1	3	1	3	1	3	1	1
18	1	1	1	1	1	1	3	1	3	1	1	3	3	1	3	1	1	1	3	3	3	1	3
19	1	3	3	1	1	3	3	1	3	3	3	3	1	1	1	1	3	1	1	3	1	3	3
20	-1	3	3	3	3	3	1	1	3	1	3	3	1	3	3	1	3	1	1	1	3	3	1
21	-3	3	1	1	1	1	1	1	1	3	1	3	1	1	1	1	1	1	3	3	1	1	3
22	-3	1	3	3	1	1	3	1	3	3	3	3	3	3	1	1	3	1	3	1	3	3	1
23	-1	1	1	1	3	3	3	1	3	3	3	1	3	1	3	1	3	3	3	3	1	1	3
24	1	1	3	3	1	3	3	3	1	1	3	1	3	1	1	1	1	1	1	1	3	1	3
25	1	1	1	1	3	1	3	1	1	1	1	3	1	1	3	1	3	3	1	1	3	3	1
26	-3	1	1	3	1	1	3	1	1	3	3	3	1	3	3	3	1	1	1	3	1	1	1
27	-1	3	3	3	1	1	3	1	3	1	1	1	3	1	3	3	1	3	3	1	3	1	3
28	-1	3	1	1	1	3	1	1	1	3	1	1	3	1	3	3	3	1	1	1	3	1	1
29	1	1	1	1	3	1	3	1	3	1	1	3	1	1	3	1	3	3	3	1	1	1	3

[0052]

[0053]

한편, RS 호핑(hopping)에 대해 설명하면 다음과 같다.

[0054]

그룹 호핑 패턴 $f_{gh}(n_s)$ 과 시퀀스 시프트(sequence shift) 패턴 f_{ss} 에 의해 슬롯 n_s 에서 시퀀스 그룹 번호 u 는 다음의 수학적 식 6과 같이 정의할 수 있다.

수학식 6

$$u = (f_{gh}(n_s) + f_{ss}) \bmod 30$$

여기에서, mod는 모듈로(modulo)연산을 나타낸다.

17개의 서로 다른 호핑 패턴과 30개의 서로 다른 시퀀스 시프트 패턴이 존재한다. 상위 계층에 의해 제공된 그룹 호핑을 활성화시키는 파라미터에 의해 시퀀스 그룹 호핑이 가능(enabled)하거나 불가능할(disabled) 수 있다.

PUCCH와 PUSCH는 동일한 호핑 패턴을 가지지만 서로 다른 시퀀스 시프트 패턴을 가질 수 있다.

그룹 호핑 패턴 $f_{gh}(n_s)$ 는 PUSCH와 PUCCH에 대해 동일하며 다음의 수학식 7과 같이 주어진다.

수학식 7

$$f_{gh}(n_s) = \begin{cases} 0 & \text{if group hopping is disabled} \\ \left(\sum_{i=0}^7 c(8n_s + i) \cdot 2^i \right) \bmod 30 & \text{if group hopping is enabled} \end{cases}$$

여기에서 $c(i)$ 는 슈도-랜덤(pseudo-random) 시퀀스에 해당하며, 슈도-랜덤 시퀀스 생성기는 각 무선 프레임의

시작에서 $c_{init} = \left\lfloor \frac{N_{ID}^{cell}}{30} \right\rfloor$ 로 초기화 될 수 있다.

시퀀스 시프트 패턴 f_{ss} 의 정의는 PUCCH와 PUSCH간에 서로 상이하다.

PUCCH에 대해서, 시퀀스 시프트 패턴 f_{ss}^{PUCCH} 는 $f_{ss}^{PUCCH} = N_{ID}^{cell} \bmod 30$ 로 주어지고, PUSCH에 대해서, 시퀀스 시프트 패턴 f_{ss}^{PUSCH} 는 $f_{ss}^{PUSCH} = (f_{ss}^{PUCCH} + \Delta_{ss}) \bmod 30$ 로 주어진다. $\Delta_{ss} \in \{0, 1, \dots, 29\}$ 는 상위 계층에 의해 구성된다.

이하, 시퀀스 호핑에 대해 설명한다.

시퀀스 호핑은 길이가 $M_{sc}^{RS} \geq 6N_{sc}^{RB}$ 인 기준 신호에 대해서만 적용된다.

길이가 $M_{sc}^{RS} < 6N_{sc}^{RB}$ 인 기준 신호에 대해서, 기본 시퀀스 그룹 내에서 기본 시퀀스 번호 v 가 $v = 0$ 로 주어진다.

길이가 $M_{sc}^{RS} \geq 6N_{sc}^{RB}$ 인 기준 신호에 대해서, 슬롯 n_s 에서 기본 시퀀스 그룹 내에서 기본 시퀀스 번호 v 는 다음의 수학식 8과 같이 주어진다.

수학식 8

$$v = \begin{cases} c(n_s) & \text{if group hopping is disabled and sequence hopping is enabled} \\ 0 & \text{otherwise} \end{cases}$$

[0069] 여기에서, $c(i)$ 는 슈도-랜덤 시퀀스에 해당하고, 상위 계층에 의해 제공되는 시퀀스 호핑을 가능하게(enabled) 하는 파라미터는 시퀀스 호핑이 가능한지 여부를 결정한다. 슈도-랜덤 시퀀스 생성기는 무선 프레임의 시작에서 $c_{\text{init}} = \left\lfloor \frac{N_{\text{ID}}^{\text{cell}}}{30} \right\rfloor \cdot 2^5 + f_{\text{ss}}^{\text{PUSCH}}$ 로 초기화 될 수 있다.

[0070] PUSCH에 대한 기준 신호는 다음과 같이 결정된다.

[0071] PUSCH에 대한 기준 신호 시퀀스 $r^{\text{PUSCH}}(\cdot)$ 는 $r^{\text{PUSCH}}(m \cdot M_{\text{sc}}^{\text{RS}} + n) = r_{u,v}^{(\alpha)}(n)$ 로 정의된다. m 과 n 은 $m = 0, 1$ 을 만족하고, $M_{\text{sc}}^{\text{RS}} = M_{\text{sc}}^{\text{PUSCH}}$ 을 만족한다.

[0072] 한 슬롯에서 순환 시프트는 $n_{\text{cs}} = (n_{\text{DMRS}}^{(1)} + n_{\text{DMRS}}^{(2)} + n_{\text{PRS}}(n_s)) \bmod 12$ 와 함께 $\alpha = 2^{n_{\text{cs}}/12}$ 로 주어진다.

[0073] $n_{\text{DMRS}}^{(1)}$ 는 방송되는 값이고, $n_{\text{DMRS}}^{(2)}$ 는 상향링크 스케줄링 할당에 의해 주어지며, $n_{\text{PRS}}(n_s)$ 는 셀 특정 순환 시프트 값이다. $n_{\text{PRS}}(n_s)$ 는 슬롯 번호 n_s 에 따라 변하며, $n_{\text{PRS}}(n_s) = \sum_{i=0}^7 c(8 \cdot n_s + i) \cdot 2^i$ 와 같이 주어진다.

[0074] $c(i)$ 는 슈도-랜덤 시퀀스이며, $c(i)$ 는 셀-특정 값이다. 슈도-랜덤 시퀀스 생성기는 무선 프레임의 시작에서 $c_{\text{init}} = \left\lfloor \frac{N_{\text{ID}}^{\text{cell}}}{30} \right\rfloor \cdot 2^5 + f_{\text{ss}}^{\text{PUSCH}}$ 로 초기화 될 수 있다.

[0075] 표 3은 DCI(Downlink Control Information) 포맷 0에서 순환 시프트 필드와 $n_{\text{DMRS}}^{(2)}$ 를 나타내는 표이다.

표 3

DCI 포맷 0에서 순환 시프트 필드	$n_{\text{DMRS}}^{(2)}$
000	0
001	2
010	3
011	4
100	6
101	8
110	9
111	10

[0076]

[0077] PUSCH에서 상향링크 RS를 위한 물리적 맵핑 방법은 다음과 같다.

[0078] 시퀀스는 진폭 스케일링 요소(amplitude scaling factor) β^{PUSCH} 와 곱해지고, $r^{\text{PUSCH}}(0)$ 로 시작하는 시퀀스 내에서 대응하는 PUSCH를 위해 사용되는 물리 자원 블록(Physical Resource Block: PRB)의 동일한 세트에 맵핑될 것이다. 표준 순환 전치에 대해서는 $l=3$ 으로, 확장 순환 전치에 대해서는 $l=2$ 으로 서브프레임 내에서 자원 요소 (k, l) 에 맵핑하는 것은 먼저 k 의 차수가 증가하고 그리고 나서 슬롯 번호의 순이 될 것이다.

[0079] 정리하면, 길이가 $3N_{\text{sc}}^{\text{RB}}$ 이상이면, 순환 확장과 함께 ZC 시퀀스가 사용되고, 길이가 $3N_{\text{sc}}^{\text{RB}}$ 미만이면, 컴퓨

터 생성 시퀀스가 사용된다. 순환 시프트는, 셀-특정 순환 시프트, 단말-특정 순환 시프트 및 호핑 패턴 등에 따라 결정된다.

[0080] 도 12a는 표준 순환 전치(normal CP)의 경우에 PUSCH를 위한 DMRS(demodulation reference signal) 구조를 도시한 도면이고, 도 12b는 확장 순환 전치(extended CP)의 경우에 PUSCH를 위한 DMRS 구조를 도시한 도면이다. 도 12a에서는 4번째와 11번째 SC-FDMA 심볼을 통해 DMRS가 전송되며, 도 12b에서는 3번째와 9번째 SC-FDMA 심볼을 통해 DMRS가 전송된다.

[0081] 도 13~16은 PUCCH 포맷의 슬롯 레벨 구조를 예시한다. PUCCH는 제어 정보를 전송하기 위하여 다음의 형식을 포함한다.

[0082] (1) 포맷(Format) 1: 온-오프 키잉(On-Off keying)(OOK) 변조, 스케줄링 요청(Scheduling Request: SR)에 사용

[0083] (2) 포맷 1a와 포맷 1b: ACK/NACK(Acknowledgment/Negative Acknowledgment) 전송에 사용

[0084] 1) 포맷 1a: 1개의 코드워드에 대한 BPSK ACK/NACK

[0085] 2) 포맷 1b: 2개의 코드워드에 대한 QPSK ACK/NACK

[0086] (3) 포맷 2: QPSK 변조, CQI 전송에 사용

[0087] (4) 포맷 2a와 포맷 2b: CQI와 ACK/NACK 동시 전송에 사용

[0088] 표 4는 PUCCH 포맷에 따른 변조 방식과 서브프레임 당 비트 수를 나타낸다. 표 5는 PUCCH 포맷에 따른 슬롯 당 RS의 개수를 나타낸다. 표 6은 PUCCH 포맷에 따른 RS의 SC-FDMA 심볼 위치를 나타낸 표이다. 표 4에서 PUCCH 포맷 2a와 2b는 표준 순환 전치의 경우에 해당한다.

표 4

PUCCH 포맷	변조 방식(Modulation scheme)	서브프레임 당 비트 수, M_{bit}
1	N/A	N/A
1a	BPSK	1
1b	QPSK	2
2	QPSK	20
2a	QPSK + BPSK	21
2b	QPSK + BPSK	22

[0089]

표 5

PUCCH 포맷	표준 순환 전치	확장 순환 전치
1, 1a, 1b	3	2
2	2	1
2a, 2b	2	N/A

[0090]

표 6

PUCCH 포맷	RS의 SC-FDMA 심볼위치	
	표준 순환 전치	확장 순환 전치
1, 1a, 1b	2, 3, 4	2, 3
2, 2a, 2b	1, 5	3

[0091]

[0092] 도 13은 표준 순환 전치인 경우의 PUCCH 포맷 1a와 1b를 나타낸다. 도 14는 확장 순환 전치인 경우의 PUCCH 포맷 1a와 1b를 나타낸다. PUCCH 포맷 1a와 1b는 동일한 내용의 제어 정보가 서브프레임 내에서 슬롯 단위로 반복된다. 각 단말에서 ACK/NACK 신호는 CG-CAZAC(Computer-Generated Constant Amplitude Zero Auto Correlation) 시퀀스의 서로 다른 순환 쉬프트(cyclic shift: CS)(주파수 도메인 코드)와 직교 커버 코드(orthogonal cover or orthogonal cover code: OC or OCC)(시간 도메인 확산 코드)로 구성된 서로 다른 자원을 통해 전송된다. OC는 예를 들어 왈쉬(Walsh)/DFT 직교 코드를 포함한다. CS의 개수가 6개이고 OC의 개수가 3개이면, 단일 안테나를 기준으로 총 18개의 단말이 동일한 PRB(Physical Resource Block) 안에서 다중화될 수 있다. 직교 시퀀스 w_0, w_1, w_2, w_3 는 (FFT 변조 후에) 임의의 시간 도메인에서 또는 (FFT 변조 전에) 임의의 주파수 도메인에서 적용될 수 있다.

[0093] SR과 지속적 스케줄링(persistent scheduling)을 위해, CS, OC 및 PRB(Physical Resource Block)로 구성된 ACK/NACK 자원은 RRC(Radio Resource Control)를 통해 단말에게 주어질 수 있다. 동적 ACK/NACK과 비지속적 스케줄링(non-persistent scheduling)을 위해, ACK/NACK 자원은 PDSCH에 대응하는 PDCCH의 가장 작은(lowest) CCE 인덱스에 의해 묵시적으로(implicitly) 단말에게 주어질 수 있다.

[0094] 도 15는 표준 순환 전치인 경우의 PUCCH 포맷 2/2a/2b를 나타낸다. 도 16은 확장 순환 전치인 경우의 PUCCH 포맷 2/2a/2b를 나타낸다. 도 15 및 16을 참조하면, 표준 CP의 경우에 하나의 서브프레임은 RS 심볼 이외에 10개의 QPSK 데이터 심볼로 구성된다. 각각의 QPSK 심볼은 CS에 의해 주파수 도메인에서 확산된 뒤 해당 SC-FDMA 심볼로 맵핑된다. SC-FDMA 심볼 레벨 CS 호핑은 인터-셀 간섭을 랜덤화 하기 위하여 적용될 수 있다. RS는 순환 쉬프트를 이용하여 CDM에 의해 다중화될 수 있다. 예를 들어, 가용한 CS의 개수가 12 또는 6라고 가정하면, 동일한 PRB 내에 각각 12 또는 6개의 단말이 다중화될 수 있다. 요컨대, PUCCH 포맷 1/1a/1b와 2/2a/2b 내에서 복수의 단말은 CS+OC+PRB와 CS+PRB에 의해 각각 다중화될 수 있다.

[0095] PUCCH 포맷 1/1a/1b를 위한 길이-4와 길이-3의 직교 시퀀스(OC)는 다음의 표 7과 표 8에 나타난 바와 같다.

표 7

Length-4 orthogonal sequences for PUCCH formats 1/1a/1b

Sequence index $n_{sc}(n_s)$	Orthogonal sequences $[u(0) \dots u(N_{SF}^{PUCCH}-1)]$
0	$[+1 \ +1 \ +1 \ +1]$
1	$[+1 \ -1 \ +1 \ -1]$
2	$[+1 \ -1 \ -1 \ +1]$

[0096]

표 8

Length-3 orthogonal sequences for PUCCH formats 1/1a/1b

Sequence index $n_{sc}(n_s)$	Orthogonal sequences $[u(0) \dots u(N_{SF}^{PUCCH}-1)]$
0	$[1 \ 1 \ 1]$
1	$[1 \ e^{j2\pi/3} \ e^{j4\pi/3}]$
2	$[1 \ e^{j4\pi/3} \ e^{j2\pi/3}]$

[0097]

[0098] PUCCH 포맷 1/1a/1b에서 RS를 위한 직교 시퀀스(OC)는 다음의 표 9와 같다.

표 9

1a and 1b

Sequence index $\bar{n}_{oc}(n_s)$	Normal cyclic prefix	Extended cyclic prefix
0	$[1 \ 1 \ 1]$	$[1 \ 1]$
1	$[1 \ e^{j2\pi/3} \ e^{j4\pi/3}]$	$[1 \ -1]$
2	$[1 \ e^{j4\pi/3} \ e^{j2\pi/3}]$	N/A

[0099]

[0100] 도 17은 PUCCH 포맷 1a와 1b에 대한 ACK/NACK 채널화(channelization)를 설명하는 도면이다. 도 17은 $\Delta_{\text{shift}}^{\text{PUCCH}} = 2$ 인 경우에 해당한다.

[0101] 도 18은 동일한 PRB 내에서 PUCCH 포맷 1/1a/1b와 포맷 2/2a/2b의 혼합된 구조에 대한 채널화를 도시한 도면이다.

[0102] 순환 쉬프트(Cyclic Shift: CS) 호핑(hopping)과 직교 커버(Orthogonal Cover: OC) 재매핑(remapping)은 다음과 같이 적용될 수 있다.

[0103] (1) 인터-셀 간섭(inter-cell interference)의 랜덤화를 위한 심볼 기반 셀 특정 CS 호핑

[0104] (2) 슬롯 레벨 CS/OC 재매핑

[0105] 1) 인터-셀 간섭 랜덤화를 위해

[0106] 2) ACK/NACK 채널과 자원(k)사이의 매핑을 위한 슬롯 기반 접근

[0107] 한편, PUCCH 포맷 1/1a/1b를 위한 자원(n_r)은 다음의 조합을 포함한다.

[0108] (1) CS(=심볼 수준에서 DFT 직교 코드와 동일)(n_{cs})

[0109] (2) OC(슬롯 레벨에서 직교 커버)(n_{oc})

[0110] (3) 주파수 RB(Resource Block)(n_{rb})

[0111] CS, OC, RB를 나타내는 인덱스를 각각, n_{cs} , n_{oc} , n_{rb} 라 할 때, 대표 인덱스(representative index) n_r 은 n_{cs} , n_{oc} , n_{rb} 를 포함한다. n_r 은 $n_r=(n_{cs}, n_{oc}, n_{rb})$ 를 만족한다.

[0112] CQI, PMI, RI 및, CQI와 ACK/NACK의 조합은 PUCCH 포맷 2/2a/2b를 통해 전달될 수 있다. 리드 물러(Reed Muller: RM) 채널 코딩이 적용될 수 있다.

[0113] 예를 들어, LTE 시스템에서 UL CQI를 위한 채널 코딩은 다음과 같이 기술된다. 비트 스트림(bit stream) $a_0, a_1, a_2, a_3, \dots, a_{A-1}$ 은 (20,A) RM 코드를 이용하여 채널 코딩된다. 표 10은 (20,A) 코드를 위한 기본 시퀀스를 나타낸 표이다. a_0 와 a_{A-1} 는 MSB(Most Significant Bit)와 LSB(Least Significant Bit)를 나타낸다. 확장 CP의 경우, CQI와 ACK/NACK이 동시 전송되는 경우를 제외하면 최대 정보 비트는 11비트이다. RM 코드를 사용하여 20비트로 코딩한 후에 QPSK 변조가 적용될 수 있다. QPSK 변조 전, 코딩된 비트는 스캐램블 될 수 있다.

표 10

I	M _{i,0}	M _{i,1}	M _{i,2}	M _{i,3}	M _{i,4}	M _{i,5}	M _{i,6}	M _{i,7}	M _{i,8}	M _{i,9}	M _{i,10}	M _{i,11}	M _{i,12}
0	1	1	0	0	0	0	0	0	0	0	1	1	0
1	1	1	1	0	0	0	0	0	0	1	1	1	0
2	1	0	0	1	0	0	1	0	1	1	1	1	1
3	1	0	1	1	0	0	0	0	1	0	1	1	1
4	1	1	1	1	0	0	0	1	0	0	1	1	1
5	1	1	0	0	1	0	1	1	1	0	1	1	1
6	1	0	1	0	1	0	1	0	1	1	1	1	1
7	1	0	0	1	1	0	0	1	1	0	1	1	1
8	1	1	0	1	1	0	0	1	0	1	1	1	1
9	1	0	1	1	1	0	1	0	0	1	1	1	1
10	1	0	1	0	0	1	1	1	0	1	1	1	1
11	1	1	1	0	0	1	1	0	1	0	1	1	1
12	1	0	0	1	0	1	0	1	1	1	1	1	1
13	1	1	0	1	0	1	0	1	0	1	1	1	1
14	1	0	0	0	1	1	0	1	0	0	1	0	1
15	1	1	0	0	1	1	1	1	0	1	1	0	1
16	1	1	1	0	1	1	1	0	0	1	0	1	1
17	1	0	0	1	1	1	0	0	1	0	0	1	1
18	1	1	0	1	1	1	1	1	0	0	0	0	0
19	1	0	0	0	0	1	1	0	0	0	0	0	0

[0114]

[0115] 채널 코딩 비트 $b_0, b_1, b_2, b_3, \dots, b_{B-1}$ 는 수학식 9에 의해 생성될 수 있다.

수학식 9

$$b_i = \sum_{n=0}^{A-1} (a_n \cdot M_{i,n}) \bmod 2$$

[0116]

[0117] 여기에서, $i = 0, 1, 2, \dots, B-1$ 를 만족한다.

[0118] 표 11은 광대역 보고(단일 안테나 포트, 전송 다이버시티(transmit diversity) 또는 오픈 루프 공간 다중화(open loop spatial multiplexing) PDSCH) CQI 피드백을 위한 UCI(Uplink Control Information) 필드를 나타낸다.

표 11

필드	대역
광대역 CQI(Wide-band) CQI	4

[0119]

[0120] 표 12는 광대역에 대한 CQI와 PMI 피드백을 위한 UCI 필드를 나타내며, 상기 필드는 폐 루프 공간 다중화(closed loop spatial multiplexing) PDSCH 전송을 보고한다.

표 12

필드	대역			
	2 안테나 포트		4 안테나 포트	
	랭크 = 1	랭크 = 2	랭크 = 1	랭크 > 1
광대역(Wide-band CQI)	4	4	4	4
공간 차분 CQI(Spatial differential CQI)	0	3	0	3
PMI(Precoding Matrix Index)	2	1	4	4

[0121]

[0122]

표 13은 광대역 보고를 위한 RI 피드백을 위한 UCI 필드를 나타낸다.

표 13

필드	Bit widths		
	2 안테나 포트	4 안테나 포트	
		최대 2개의 레이어	최대 4개의 레이어
RI(Rank Indication)	1	1	2

[0123]

[0124]

도 19는 PRB 할당을 도시한 도면이다. 도 19에 도시된 바와 같이, PRB는 슬롯 n_s 에서 PUCCH 전송을 위해 사용될 수 있다.

[0125]

멀티캐리어 시스템 또는 캐리어 병합(carrier aggregation) 시스템은 광대역 지원을 위해 목표 대역(bandwidth)보다 작은 대역을 가지는 복수의 캐리어를 집합하여 사용하는 시스템을 말한다. 목표 대역보다 작은 대역을 가지는 복수의 캐리어를 집합할 때, 집합되는 캐리어의 대역은 기존 시스템과의 호환(backward compatibility)을 위해 기존 시스템에서 사용하는 대역폭으로 제한될 수 있다. 예를 들어, 기존의 LTE 시스템은 1.4, 3, 5, 10, 15, 20MHz의 대역폭을 지원하며, LTE 시스템으로부터 개선된 LTE-A(LTE-Advanced) 시스템은 LTE에서 지원하는 대역폭들만을 이용하여 20MHz보다 큰 대역폭을 지원할 수 있다. 또는 기존 시스템에서 사용하는 대역폭과 상관없이 새로운 대역폭을 정의하여 캐리어 병합을 지원할 수 있다. 멀티캐리어는 캐리어 병합 및 대역폭 집합과 혼용되어 사용될 수 있는 명칭이다. 또한, 캐리어 병합은 인접한(contiguous) 캐리어 병합과 인접하지 않은(non-contiguous) 캐리어 병합을 모두 통칭한다.

[0126]

도 20은 기지국에서 하향링크 컴포넌트 캐리어들을 관리하는 개념을 예시하는 도면이며, 도 21은 단말에서 상향링크 컴포넌트 캐리어들을 관리하는 개념을 예시하는 도면이다. 설명의 편의를 위하여 이하에서는 도 20 및 도 21에서 상위 계층을 MAC으로 간략화하여 설명한다.

[0127]

도 22는 기지국에서 하나의 MAC이 멀티캐리어를 관리하는 개념을 설명한다. 도 23은 단말에서 하나의 MAC이 멀티캐리어를 관리하는 개념을 설명한다.

[0128]

도 22 및 23을 참조하면, 하나의 MAC이 하나 이상의 주파수 캐리어를 관리 및 운영하여 송수신을 수행한다. 하나의 MAC에서 관리되는 주파수 캐리어들은 서로 인접(contiguous)할 필요가 없기 때문에 자원의 관리 측면에서 보다 유연(flexible)하다는 장점이 있다. 도 22과 23에서 하나의 PHY는 편의상 하나의 컴포넌트 캐리어를 의미하는 것으로 한다. 여기서, 하나의 PHY는 반드시 독립적인 RF(Radio Frequency) 디바이스를 의미하는 것은 아니다. 일반적으로 하나의 독립적인 RF 디바이스는 하나의 PHY를 의미하나, 반드시 이에 국한되는 것은 아니며, 하나의 RF 디바이스는 여러 개의 PHY를 포함할 수 있다.

[0129]

도 24는 기지국에서 복수의 MAC이 멀티 캐리어를 관리하는 개념을 설명한다. 도 25는 단말에서 복수의 MAC이 멀티캐리어를 관리하는 개념을 설명한다. 도 26은 기지국에서 복수의 MAC이 멀티 캐리어를 관리하는 다른 개념을 설명한다. 도 27은 단말에서 복수의 MAC이 멀티캐리어를 관리하는 다른 개념을 설명한다.

[0130]

도 22 및 도 23과 같은 구조 이외에 도 24 내지 도 27과 같이 여러 개의 캐리어를 하나의 MAC이 아닌 여러 개의 MAC이 제어할 수도 있다.

[0131]

도 24 및 도 25와 같이 각각의 캐리어를 각각의 MAC이 1:1로 제어할 수도 있고, 도 26 및 도 27과 같이 일부 캐리어에 대해서는 각각의 캐리어를 각각의 MAC이 1:1로 제어하고 나머지 1개 이상의 캐리어를 하나의 MAC이 제어

할 수 있다.

[0132] 상기의 시스템은 1개부터 N개까지의 다수의 캐리어를 포함하는 시스템이며 각 캐리어는 인접하거나 또는 인접하지 않게(non-contiguous) 사용될 수 있다. 이는 상향/하향링크에 구분 없이 적용될 수 있다. TDD 시스템은 각각의 캐리어 안에 하향링크와 상향링크의 전송을 포함하는 N개의 다수 캐리어를 운영하도록 구성되며, FDD 시스템은 다수의 캐리어를 상향링크와 하향링크에 각각 사용하도록 구성된다. FDD 시스템의 경우, 상향링크와 하향링크에서 병합되는 캐리어의 수 및/또는 캐리어의 대역폭이 다른 비대칭적 캐리어 병합도 지원할 수 있다.

[0133] 상향링크와 하향링크에서 집합된 컴포넌트 캐리어의 개수가 동일할 때, 모든 컴포넌트 캐리어를 기존 시스템과 호환되도록 구성하는 것이 가능하다. 하지만, 호환성을 고려하지 않는 컴포넌트 캐리어가 본 발명에서 제외되는 것은 아니다.

[0134] 이하에서는 설명의 편의를 위하여 PDCCH가 하향링크 컴포넌트 캐리어 #0으로 전송되었을 때, 해당 PDSCH는 하향링크 컴포넌트 캐리어 #0으로 전송되는 것을 가정하여 설명하지만, 교차-캐리어 스케줄링(cross-carrier scheduling)이 적용되어 해당 PDSCH가 다른 하향링크 컴포넌트 캐리어를 통해 전송될 수 있음은 자명하다. 용어 "컴포넌트 캐리어"는 등가의 다른 용어(예, 셀)로 대체될 수 있다.

[0135] 도 28은 캐리어 병합이 지원되는 무선 통신 시스템에서 상향링크 제어 정보(Uplink Control Information: UCI)가 전송되는 시나리오를 예시한다. 편의상, 본 예는 UCI가 ACK/NACK (A/N)인 경우를 가정한다. 그러나, 이는 설명의 편의를 위한 것으로서, UCI는 채널 상태 정보(예, CQI, PMI, RI), 스케줄링 요청 정보(예, SR)와 같은 제어 정보를 제한 없이 포함할 수 있다.

[0136] 도 28은 5개의 DL CC가 1개의 UL CC와 링크된 비대칭 캐리어 병합을 예시한다. 예시한 비대칭 캐리어 병합은 UCI 전송 관점에서 설정된 것일 수 있다. 즉, UCI를 위한 DL CC-UL CC 링크지와 데이터를 위한 DL CC-UL CC 링크지는 서로 다르게 설정될 수 있다. 편의상, 하나의 DL CC가 최대 두 개의 코드워드를 전송할 수 있다고 가정하면, UL ACK/NACK 비트도 적어도 2비트가 필요하다. 이 경우, 5개의 DL CC를 통해 수신한 데이터에 대한 ACK/NACK을 하나의 UL CC를 통해 전송하기 위해서는 적어도 10비트의 ACK/NACK 비트가 필요하다. 만약, DL CC 별로 DTX 상태도 지원하려면, ACK/NACK 전송을 위해 적어도 12비트 ($=5 \times 5 = 3125 = 11.61\text{bits}$)가 필요하다. 기존의 PUCCH 포맷 1a/1b는 2비트까지 ACK/NACK을 보낼 수 있으므로, 이러한 구조는 늘어난 ACK/NACK 정보를 전송할 수 없다. 편의상, UCI 정보의 양이 늘어나는 원인으로 캐리어 병합을 예시하였지만, 이런 상황은 안테나 개수가 증가, TDD 시스템, 릴레이 시스템에서 백홀 서브프레임의 존재 등으로 발생할 수 있다. ACK/NACK과 유사하게, 복수의 DL CC와 연관된 제어 정보를 하나의 UL CC를 통해 전송하는 경우에도 전송되어야 하는 제어 정보의 양이 늘어난다. 예를 들어, 복수의 DL CC에 대한 CQI를 UL 앵커(또는 프라이머리) CC를 통해 전송해야 하는 경우 CQI 페이로드가 증가할 수 있다. DL CC 및 UL CC는 각각 DL Cell 및 UL Cell로도 지칭될 수 있다. 또한, 앵커 DL CC 및 앵커 UL CC는 각각 DL PCell(Primary Cell) 및 UL PCell로 지칭될 수 있다.

[0137] DL 프라이머리 CC는 UL 프라이머리 CC와 링크지된 DL CC로 규정될 수 있다. 여기서 링크지는 묵시적(implicit), 명시적(explicit) 링크지(linkage)를 모두 포괄한다. LTE에서는 하나의 DL CC와 하나의 UL CC가 고유하게 페어링 되어 있다. 예를 들어, LTE 페어링에 의해, UL 프라이머리 CC와 링크지된 DL CC를 DL 프라이머리 CC라 명할 수 있다. 이것을 묵시적 링크지라 간주할 수 있다. 명시적 링크지는 네트워크가 사전에 미리 링크지를 구성(configuration)하는 것을 의미하며 RRC 등으로 시그널링 될 수 있다. 명시적 링크지에서, UL 프라이머리 CC와 페어링 되어 있는 DL CC를 프라이머리 DL CC라 명할 수 있다. 여기서, UL 프라이머리(또는 앵커) CC는 PUCCH가 전송되는 UL CC일 수 있다. 혹은 UL 프라이머리 CC는 PUCCH 혹은 PUSCH를 통해 UCI가 전송되는 UL CC일 수 있다. 또는 DL 프라이머리 CC는 상위 계층 시그널링을 통해 구성될 수 있다. 또는 DL 프라이머리 CC는 단말이 초기 접속을 수행한 DL CC일 수 있다. 또한, DL 프라이머리 CC를 제외한 DL CC는 DL 세컨더리 CC로 지칭될 수 있다. 유사하게, UL 프라이머리 CC를 제외한 UL CC는 UL 세컨더리 CC로 지칭될 수 있다.

[0138] 본 명세서 중에서 일부는 비대칭 캐리어 병합을 위주로 기재되어 있지만, 이는 설명을 위한 예시로서, 본 발명은 대칭 캐리어 병합을 포함한 다양한 캐리어 병합 시나리오에 대해 제한 없이 적용될 수 있다.

[0139] 실시예 1

[0140] 증대된 상향링크 제어 정보를 효율적으로 전송하기 위한 방안을 제안한다. 구체적으로, 증대된 상향링크 제어 정보를 전송하기 위한 새로운 PUCCH 포맷/신호처리 과정/자원 할당 방법 등을 제안한다. 설명을 위해, 본 발명에서 제안하는 PUCCH 포맷을 신규 PUCCH 포맷, LTE-A PUCCH 포맷, 또는 기존 LTE에 PUCCH 포맷 2까지 정의되어 있는 점에 비추어 PUCCH 포맷 3이라고 지칭한다. 발명의 이해를 돕기 위해, 이하의 설명은 증가된 제어 정보의

예로서 다중 ACK/NACK 비트를 사용하는 경우를 위주로 설명한다. 그러나, 본 발명에서 제어 정보의 범위가 다중 ACK/NACK 비트로 제한되는 것은 아니다. 신규 PUCCH 포맷 및 전송 방법은 다음과 같은 것들이 있을 수 있다. 본 발명은 아래의 예 외에 다른 형태의 PUCCH 포맷도 포함한다.

- [0141] - Reuse PUCCH format 2
- [0142] - DFT based with CDM (time domain Walsh/DFT cover)
- [0143] - DFT based with CDM/FDM
- [0144] - SF reduction to 2
- [0145] - Channel selection with SF reduction to 2
- [0146] - MSM (Multi-sequence modulation) with SF reduction to 2

도 29는 신규 PUCCH 포맷을 이용한 신호 전송을 예시한다.

도 29를 참조하면, 1개의 DL PCC(Primary Component Carrier)와 1개의 DL SCC(Secondary Component Carrier)가 존재한다. DL PCC는 UL PCC와 링크될 수 있다. DL PCC와 DL SCC에 각각 하나의 DL 그랜트가 존재하고 각각의 CC에서 PDCCH가 전송된다고 가정한다. 각각의 DL CC들이 2개의 코드워드(총 4개의 코드워드)를 전송한다고 하면, DTX 상태를 보고하지 않을 경우 4비트, 혹은 DTX 상태를 보고하는 경우 5비트를 UL PCC 상에서 신규 PUCCH 포맷을 통해 전송할 수 있다.

이하, 도면을 참조하여 신규 PUCCH 포맷의 일 예로서, DFT-기반 PUCCH 포맷에 대해 구체적으로 예시한다.

편의상, 본 발명의 실시예에 따른 신규 PUCCH 포맷에 적용되는 서브프레임/슬롯 레벨의 UCI/RS 심볼 구조로서 기존 LTE의 PUCCH 포맷 1(표준 CP)의 UCI/RS 심볼 구조를 이용하는 경우를 위주로 설명한다. 그러나, 도시된 PUCCH 포맷에서 서브프레임/슬롯 레벨의 UCI/RS 심볼 구조는 예시를 위해 편의상 정의된 것으로서 본 발명이 특정 구조로 제한되는 것은 아니다. 본 발명에 따른 PUCCH 포맷에서 UCI/RS 심볼의 개수, 위치 등은 시스템 설계에 맞춰 자유롭게 변형될 수 있다. 예를 들어, 본 발명의 실시예에 따른 PUCCH 포맷은 기존 LTE의 PUCCH 포맷 2/2a/2b의 RS 심볼 구조를 이용하여 정의될 수 있다.

본 발명의 실시예에 따른 PUCCH 포맷은 임의 종류/사이즈의 상향링크 제어 정보를 전송하는데 사용될 수 있다. 예를 들어, 본 발명의 실시예에 따른 PUCCH 포맷 3는 HARQ ACK/NACK, CQI, PMI, RI, SR 등의 정보를 전송할 수 있고, 이들 정보는 임의 사이즈의 페이로드를 가질 수 있다. 설명의 편의상, 도면 및 실시예는 본 발명에 따른 PUCCH 포맷이 ACK/NACK 정보를 전송하는 경우를 위주로 설명한다.

도 30a~30f는 본 실시예에 따른 신규 PUCCH 포맷의 구조 및 이를 위한 신호 처리 과정을 예시한다.

도 30a는 본 실시예에 따른 PUCCH 포맷을 PUCCH 포맷 1(표준 CP)의 구조에 적용하는 경우를 예시한다. 도 30a를 참조하면, 채널 코딩 블록(channel coding block)은 정보 비트 a_0, a_1, \dots, a_{M-1} (예, 다중 ACK/NACK 비트)를 채널 코딩하여 코딩 비트(encoded bit, coded bit or coding bit)(또는 코드워드) b_0, b_1, \dots, b_{N-1} 을 생성한다. M은 정보 비트의 사이즈를 나타내고, N은 코딩 비트의 사이즈를 나타낸다. 정보 비트는 상향링크 제어 정보(UCI), 예를 들어 복수의 DL CC를 통해 수신한 복수의 데이터(또는 PDSCH)에 대한 다중 ACK/NACK을 포함한다. 여기서, 정보 비트 a_0, a_1, \dots, a_{M-1} 는 정보 비트를 구성하는 UCI의 종류/개수/사이즈에 상관없이 조인트 코딩된다. 예를 들어, 정보 비트가 복수의 DL CC에 대한 다중 ACK/NACK을 포함하는 경우, 채널 코딩은 DL CC별, 개별 ACK/NACK 비트 별로 수행되지 않고, 전체 비트 정보를 대상으로 수행되며, 이로부터 단일 코드워드가 생성된다. 채널 코딩은 이로 제한되는 것은 아니지만 단순 반복(repetition), 단순 코딩(simplex coding), RM(Reed Muller) 코딩, 평처링된 RM 코딩, TBCC(Tail-biting convolutional coding), LDPC(low-density parity-check) 혹은 터보-코딩을 포함한다. 도시하지는 않았지만, 코딩 비트는 변조 차수와 자원 양을 고려하여 레이트-매칭(rate-matching) 될 수 있다. 레이트 매칭 기능은 채널 코딩 블록의 일부로 포함되거나 별도의 기능 블록을 통해 수행될 수 있다. 예를 들어, 채널 코딩 블록은 복수의 제어 정보에 대해 (32,0) RM 코딩을 수행하여 단일 코드워드를 얻고, 이에 대해 순환 버퍼 레이트-매칭을 수행할 수 있다.

변조기(modulator)는 코딩 비트 b_0, b_1, \dots, b_{N-1} 을 변조하여 변조 심볼 c_0, c_1, \dots, c_{L-1} 을 생성한다. L은 변조 심볼의 사이즈를 나타낸다. 변조 방법은 전송 신호의 크기와 위상을 변형함으로써 수행된다. 변조 방법은 예를 들어, n-PSK(Phase Shift Keying), n-QAM(Quadrature Amplitude Modulation)을 포함한다(n은 2 이상의 정수). 구체적으로, 변조 방법은 BPSK(Binary PSK), QPSK(Quadrature PSK), 8-PSK, QAM, 16-QAM, 64-QAM 등

을 포함할 수 있다.

- [0155] 분주기(divider)는 변조 심볼 c_0, c_1, \dots, c_{L-1} 을 각 슬롯으로 분주한다. 변조 심볼을 각 슬롯으로 분주하는 순서/패턴/방식은 특별히 제한되지 않는다. 예를 들어, 분주기는 변조 심볼을 앞에서부터 순서대로 각각의 슬롯에 분주할 수 있다(로컬형 방식). 이 경우, 도시한 바와 같이, 변조 심볼 $c_0, c_1, \dots, c_{L/2-1}$ 은 슬롯 0에 분주되고, 변조 심볼 $c_{L/2}, c_{L/2+1}, \dots, c_{L-1}$ 은 슬롯 1에 분주될 수 있다. 또한, 변조 심볼은 각각의 슬롯으로 분주 시에 인터리빙 (또는 퍼뮤테이션) 될 수 있다. 예를 들어, 짝수 번째 변조 심볼은 슬롯 0에 분주되고 홀수 번째 변조 심볼은 슬롯 1에 분주될 수 있다. 변조 과정과 분주 과정은 순서가 서로 바뀔 수 있다. 또한, 서로 다른 코딩 비트가 각각의 슬롯으로 분주되는 대신, 동일한 코딩 비트가 슬롯 단위로 반복되도록 구성될 수 있다. 이 경우, 분주기(divider)는 생략될 수 있다.
- [0156] DFT 프리코더(precoder)는 단일 반송파 파형(single carrier waveform)을 생성하기 위해 각각의 슬롯으로 분주된 변조 심볼에 대해 DFT 프리코딩(예, 12-포인트 DFT)을 수행한다. 도면을 참조하면, 슬롯0에 분주된 변조 심볼 $c_0, c_1, \dots, c_{L/2-1}$ 은 DFT 심볼 $d_0, d_1, \dots, d_{L/2-1}$ 로 DFT 프리코딩 되고, 슬롯1에 분주된 변조 심볼 $c_{L/2}, c_{L/2+1}, \dots, c_{L-1}$ 은 DFT 심볼 $d_{L/2}, d_{L/2+1}, \dots, d_{L-1}$ 로 DFT 프리코딩 된다. DFT 프리코딩은 상응하는 다른 선형 연산(linear operation) (예, walsh precoding)으로 대체될 수 있다. 또한, DFT 프리코더는 CAZAC 변조기로 대체될 수 있다. CAZAC 변조기는 해당 슬롯으로 분주된 변조 심볼 $c_0, c_1, \dots, c_{L/2-1}$ 과 $c_{L/2}, c_{L/2+1}, \dots, c_{L-1}$ 을 해당 시퀀스로 변조하여 CAZAC 변조 심볼 $d_0, d_1, \dots, d_{L/2-1}$ 과 $d_{L/2}, d_{L/2+1}, \dots, d_{L-1}$ 을 생성한다. CAZAC 변조기는 예를 들어 CAZAC 시퀀스 혹은 LTE CG(Computer Generated) 1RB 용 시퀀스를 포함한다. 예를 들어, LTE CG 시퀀스를 $r_0, \dots, r_{L/2-1}$ 이라고 하면, CAZAC 변조 심볼은 $d_n=c_n*r_n$ 혹은 $d_n=\text{conj}(c_n)*r_n$ 을 의미할 수 있다.
- [0157] 확산 블록(spreading block)은 DFT가 수행된 신호를 SC-FDMA 심볼 레벨에서 (시간 도메인) 확산한다. SC-FDMA 심볼 레벨의 시간 도메인 확산은 확산 코드(시퀀스)를 이용하여 수행된다. 확산 코드는 준 직교 코드와 직교 코드를 포함한다. 준 직교 코드는 이로 제한되는 것은 아니지만, PN(Pseudo Noise) 코드를 포함한다. 직교 코드는 이로 제한되는 것은 아니지만, 왈쉬 코드, DFT 코드를 포함한다. 본 명세서는 설명의 용이성을 위해 확산 코드의 대표 예로 직교 코드를 위주로 설명하지만, 이는 예시로서 직교 코드는 준 직교 코드로 대체될 수 있다. 확산 코드 사이즈 (또는 확산 인자(Spreading Factor: SF))의 최대 값은 제어 정보 전송에 사용되는 SC-FDMA 심볼의 개수에 의해 제한된다. 일 예로, 한 슬롯에서 4개의 SC-FDMA 심볼이 제어 정보 전송에 사용되는 경우, 슬롯별로 길이 4의 (준) 직교 코드(w_0, w_1, w_2, w_3)가 사용될 수 있다. SF는 제어 정보의 확산도를 의미하며, 단말의 다중화 차수(multiplexinig order) 또는 안테나 다중화 차수와 관련될 수 있다. SF는 1, 2, 3, 4, ...와 같이 시스템의 요구 조건에 따라 가변될 수 있으며, 기지국과 단말간에 미리 정의되거나, DCI 혹은 RRC 시그널링을 통해 단말에게 알려질 수 있다. 일 예로, SRS를 전송하기 위해 제어 정보용 SC-FDMA 심볼 중 하나를 평처리링 하는 경우 해당 슬롯의 제어 정보에는 SF가 축소된(예, SF=4 대신 SF=3)인 확산 코드를 적용할 수 있다.
- [0158] 위의 과정을 거쳐 생성된 신호는 PRB 내의 부반송파에 맵핑된 후 IFFT를 거쳐 시간 도메인 신호로 변환된다. 시간 도메인 신호에는 CP가 추가되고, 생성된 SC-FDMA 심볼은 RF단을 통해 전송된다.
- [0159] 5개의 DL CC에 대한 ACK/NACK을 전송하는 경우를 가정하여 각 과정을 보다 구체적으로 예시한다. 각각의 DL CC가 2개의 PDSCH를 전송할 수 있는 경우, 이에 대한 ACK/NACK 비트는 DTX 상태를 포함하는 경우 12비트일 수 있다. QPSK 변조와 SF=4 시간 확산을 가정할 경우, (레이트 매칭 후의) 코딩 블록 사이즈는 48 비트일 수 있다. 코딩 비트는 24개의 QPSK 심볼로 변조되고, 생성된 QPSK 심볼은 12개씩 각 슬롯으로 분주된다. 각 슬롯에서 12개의 QPSK 심볼은 12-포인트 DFT 연산을 통해 12개의 DFT 심볼로 변환된다. 각 슬롯에서 12개의 DFT 심볼은 시간 도메인에서 SF=4 확산 코드를 이용하여 4개의 SC-FDMA 심볼로 확산되어 맵핑된다. 12개의 비트가 [2비트*12개의 부반송파*8개의 SC-FDMA 심볼]을 통해 전송되므로 코딩 레이트는 0.0625(=12/192)이다. 또한, SF=4인 경우, 1PRB 당 최대 4명의 단말을 다중화 할 수 있다.
- [0160] 도 30a를 참조하여 설명한 신호 처리 과정은 예시로서, 도 30a에서 PRB에 맵핑된 신호는 등가의 다양한 신호 처리 과정을 통해 얻어질 수 있다. 도 30b~30g를 참조하여 도 30a에 예시된 것과 등가인 신호 처리 과정을 예시한다.
- [0161] 도 30b는 도 30a에서 DFT 프리코더와 확산 블록의 처리 순서를 바꾼 것이다. 도 30a에서 확산 블록의 기능은 DFT 프리코더로부터 출력된 DFT 심볼 열에 SC-FDMA 심볼 레벨에서 특정 상수를 곱하는 것과 동일하므로, 이들의 순서가 바뀌더라도 SC-FDMA 심볼에 맵핑되는 신호의 값은 동일하다. 따라서, PUCCH 포맷 3을 위한 신호 처리 과정은 채널 코딩, 변조, 분주, 확산, DFT 프리코딩 순으로 수행될 수 있다. 이 경우, 분주 과정과 확산 과정은

하나의 기능 블록에 의해 수행될 수 있다. 일 예로, 변조 심볼을 각각의 슬롯으로 번갈아 분주하면서, 각각의 변조 심볼을 분주와 동시에 SC-FDMA 심볼 레벨에서 확산시킬 수 있다. 다른 예로, 변조 심볼을 각각의 슬롯으로 분주 시에 각각의 변조 심볼을 확산 코드의 사이즈에 대응되게 복사하고, 이들 변조 심볼과 확산 코드의 각 원소를 1대1로 곱할 수 있다. 따라서, 슬롯 별로 생성된 변조 심볼 열은 SC-FDMA 심볼 레벨에서 복수의 SC-FDMA 심볼로 확산된다. 이후, 각각의 SC-FDMA 심볼에 대응되는 복소 심볼 열은 SC-FDMA 심볼 단위로 DFT 프리코딩 된다.

[0162] 도 30c는 도 30a에서 변조기와 분주기의 처리 순서를 바꾼 것이다. 따라서, PUCCH 포맷 3을 위한 처리 과정은 서브프레임 레벨에서 조인트 채널 코딩과 분주가 수행되고, 각각의 슬롯 레벨에서 변조, DFT 프리코딩, 확산 순으로 수행될 수 있다.

[0163] 도 30d는 도 30c에서 DFT 프리코더와 확산 블록의 처리 순서를 더 바꾼 것이다. 앞에서 말했듯이, 확산 블록의 기능은 DFT 프리코더로부터 출력된 DFT 심볼 열에 SC-FDMA 심볼 레벨에서 특정 상수를 곱하는 것과 동일하므로, 이들의 순서가 바뀌더라도 SC-FDMA 심볼에 맵핑되는 신호의 값은 동일하다. 따라서, PUCCH 포맷 3을 위한 신호 처리 과정은 서브프레임 레벨에서 조인트 채널 코딩과 분주가 수행되고, 각각의 슬롯 레벨에서 변조가 이뤄진다. 슬롯 별로 생성된 변조 심볼 열은 SC-FDMA 심볼 레벨에서 복수의 SC-FDMA 심볼로 확산되고, 각각의 SC-FDMA 심볼에 대응되는 변조 심볼 열은 SC-FDMA 심볼 단위로 DFT 프리코딩 순으로 된다. 이 경우, 변조 과정과 확산 과정은 하나의 기능 블록에 의해 수행될 수 있다. 일 예로, 코딩 비트를 변조하면서, 생성된 변조 심볼을 곧바로 SC-FDMA 심볼 레벨에서 확산시킬 수 있다. 다른 예로, 코딩 비트를 변조 시에 생성된 변조 심볼을 확산 코드의 사이즈에 대응되게 복사하고, 이들 변조 심볼과 확산 코드의 각 원소를 1대1로 곱할 수 있다.

[0164] 도 30e는 본 실시예에 따른 PUCCH 포맷 3을 PUCCH 포맷 2(표준 CP)의 구조에 적용하는 경우를 예시하고, 도 30f는 본 실시예에 따른 PUCCH 포맷 3을 PUCCH 포맷 2(확장 CP)의 구조에 적용하는 경우를 예시한다. 기본적인 신호 처리 과정은 도 30a~30d를 참조하여 설명한 것과 동일하다. 다만, 기존 LTE의 PUCCH 포맷 2 구조를 재사용함에 따라, PUCCH 포맷 3에서 UCI SC-FDMA 심볼과 RS SC-FDMA 심볼의 개수/위치가 도 30a와 비교하여 달라진다.

[0165] 표 14는 도시한 PUCCH 포맷 3에서 RS SC-FDMA 심볼의 위치를 나타낸다. 표준 순환 전치인 경우에 슬롯 내의 SC-FDMA 심볼은 7개(인덱스: 0~6)이고, 확장 순환 전치인 경우에 슬롯 내의 SC-FDMA 심볼은 6개(인덱스: 0~5)라고 가정한다.

표 14

PUCCH 포맷 3	RS의 SC-FDMA 심볼위치		비고
	표준 순환 전치	확장 순환 전치	
	2, 3, 4	2, 3	PUCCH 포맷 1을 재활용
	1, 5	3	PUCCH 포맷 2를 재활용

[0166]

[0167] 표 15~16은 SF 값에 따른 확산 코드를 예시한다. 표 15는 SF=5와 SF=3인 DFT 코드를 예시한다. 표 16은 SF=4와 SF=2인 Walsh 코드를 예시한다. DFT 코드는 $\bar{w}_m = [w_0 w_1 \dots w_{k-1}]$, where $w_k = \exp(j2\pi km / SF)$ 로 표현되는 직교 코드이다. 여기서, k는 DFT 코드의 사이즈 또는 SF 값을 나타내고, m은 0,1,...,SF-1이다. 아래의 표는 m을 직교 코드에 대한 인덱스로 사용한 경우를 예시한다.

표 15

Index m	Orthogonal code $\vec{w}_m = [w_0 \ w_1 \ \dots \ w_{k-1}]$	
	SF=5	SF=3
0	[1 1 1 1 1]	[1 1 1]
1	[1 $e^{j2\pi/5}$ $e^{j4\pi/5}$ $e^{j6\pi/5}$ $e^{j8\pi/5}$]	[1 $e^{j2\pi/3}$ $e^{j4\pi/3}$]
2	[1 $e^{j4\pi/5}$ $e^{j8\pi/5}$ $e^{j2\pi/5}$ $e^{j6\pi/5}$]	[1 $e^{j4\pi/3}$ $e^{j2\pi/3}$]
3	[1 $e^{j6\pi/5}$ $e^{j2\pi/5}$ $e^{j8\pi/5}$ $e^{j4\pi/5}$]	
4	[1 $e^{j8\pi/5}$ $e^{j6\pi/5}$ $e^{j4\pi/5}$ $e^{j2\pi/5}$]	

[0168]

표 16

Index m	Orthogonal code	
	SF=4	SF=2
0	[+1 +1 +1 +1]	[+1 +1]
1	[+1 -1 +1 -1]	[+1 -1]
2	[+1 +1 -1 -1]	
3	[+1 -1 -1 +1]	

[0169]

[0170]

코드 인덱스 m은 사전에 미리 지정되거나, 기지국으로부터 시그널링 될 수 있다. 일 예로, 코드 인덱스 m은 PDCCH를 구성하는 CCE 인덱스(예, 가장 작은 CCE 인덱스)와 묵시적(implicitly)으로 링크될 수 있다. 또한, 코드 인덱스 m은 PDCCH 또는 RRC 시그널링을 통해 명시적으로 지정될 수 있다. 또한, 코드 인덱스 m은 PDCCH 또는 RRC 시그널링을 통해 지정된 값으로부터 유추될 수 있다. 코드 인덱스 m은 서브프레임 단위, 슬롯 단위, 복수의 SC-FDMA 심볼 단위로 독립적으로 주어질 수 있다. 바람직하게, 코드 인덱스 m은 서브프레임 단위, 슬롯 단위, 복수의 SC-FDMA 심볼 단위로 변경될 수 있다. 즉, 코드 인덱스 m은 일정한 시간 구간 단위로 호핑될 수 있다.

[0171]

위의 과정을 거쳐 생성된 신호는 PRB 내의 부반송파에 맵핑된 후 IFFT를 거쳐 시간 도메인 신호로 변환된다. 시간 도메인 신호에는 CP가 부가되고, 생성된 SC-FDMA 심볼은 RF단을 통해 전송된다.

[0172]

5개의 DL CC에 대한 ACK/NACK을 전송하는 경우를 가정하여 각 과정을 보다 구체적으로 예시한다. 각각의 DL CC가 2개의 PDSCH를 전송할 수 있는 경우, 이에 대한 ACK/NACK 비트는 DTX 상태를 포함하는 경우 12비트일 수 있다. QPSK 변조와 SF=4 시간 확산을 가정할 경우, (레이트 매칭 후의) 코딩 블록 사이즈는 48 비트일 수 있다. 코딩 비트는 24개의 QPSK 심볼로 변조되고, 생성된 QPSK 심볼은 12개씩 각 슬롯으로 분주된다. 각 슬롯에서 12개의 QPSK 심볼은 12-포인트 DFT 연산을 통해 12개의 DFT 심볼로 변환된다. 각 슬롯에서 12개의 DFT 심볼은 시간 도메인에서 SF=4 확산 코드를 이용하여 4개의 SC-FDMA 심볼로 확산되어 맵핑된다. 12개의 비트가 [2비트*12개의 부반송파*8개의 SC-FDMA 심볼]을 통해 전송되므로 코딩 레이트는 0.0625(=12/192)이다. 또한, SF=4인 경우, IPRB 당 최대 8명의 단말을 다중화 할 수 있다.

[0173]

도시하지는 않았지만, 셀-간 간섭 랜덤화를 위해 PCI(Physical Cell ID)에 상응하는 스크램블 코드(예, 골드 코드와 같은 PN 코드)를 이용한 셀-특정(cell-specific) 스크램블 혹은 단말-ID(예, RNTI)에 상응하는 스크램블 코드를 이용한 단말-특정(UE-specific) 스크램블이 추가적으로 적용될 수 있다. 스크램블은 전체 정보에 대해 수행되거나, SC-FDMA 심볼-내에서 또는 SC-FDMA 심볼-간에 수행되거나 이들 모두에서 수행될 수 있다. 전체 정보에 대한 스크램블은 분주 이전의 정보 비트 레벨, 코딩 비트 레벨, 변조 심볼 레벨에서 스크램블을 수행함으로써 구현될 수 있다. SC-FDMA 심볼-내 스크램블은 분주 이후에 변조 심볼 레벨 또는 DFT 심볼 레벨에서 스크램블을 수행함으로써 구현될 수 있다. 또한, SC-FDMA 심볼-간 스크램블은 확산 이후에 시간 도메인에서 SC-FDMA 심볼 레벨로 스크램블을 수행함으로써 구현될 수 있다.

[0174]

또한, DFT 프리코더 이전 단계 CDM을 적용하여 단말 다중화를 도모할 수 있다. 일례로, DFT 전단은 시간 도메인 신호이므로 순환 쉬프트(circular shift or cyclic shift) 혹은 왈쉬 (또는 DFT) 확산을 통해 CDM을 구현할 수

있다. CDM 다중화는 정보 비트 레벨, 코딩 비트 레벨, 변조 심볼 레벨 중 어느 하나에서 수행될 수 있다. 구체적으로, SF=2 Walsh 코드로 2명의 단말을 하나의 SC-FDMA 심볼에 다중화하는 경우를 예시한다. 코딩 비트가 12비트인 경우, QPSK 변조를 수행하면, $a_0 \ a_1 \ a_2 \ a_3 \ a_4 \ a_5$ 의 복소 신호가 생성된다. 각 단말의 제어 정보를 [+1 +1] [+1 -1]의 Walsh 코드로 확산한 예는 다음과 같다.

[0175] - UE#0: [+1 +1]을 적용. $a_0 \ a_1 \ a_2 \ a_3 \ a_4 \ a_5 \ a_0 \ a_1 \ a_2 \ a_3 \ a_4 \ a_5$ 를 전송

[0176] - UE#1: [+1 -1]을 적용. $a_0 \ a_1 \ a_2 \ a_3 \ a_4 \ a_5 \ -a_0 \ -a_1 \ -a_2 \ -a_3 \ -a_4 \ -a_5$ 를 전송

[0177] 이 경우, 인터리빙을 추가적으로 수행할 수 있다. 인터리빙은 확산 이전 또는 이후에 적용될 수 있다. 확산과 인터리빙을 모두 적용한 예는 다음과 같다.

[0178] - UE#0: [+1 +1]을 적용. $a_0 \ a_0 \ a_1 \ a_1 \ a_2 \ a_2 \ a_3 \ a_3 \ a_4 \ a_4 \ a_5 \ a_5$ 를 전송

[0179] - UE#1: [+1 -1]을 적용. $a_0, -a_0, a_1, -a_1, a_2, -a_2, a_3, -a_3, a_4, -a_4, a_5, -a_5$ 를 전송

[0180] DFT 프리코더 이전 단계에서의 확산 및/또는 인터리빙 후, 생성된 신호는 DFT 프리코딩 후 (필요한 경우, SC-FDMA 심볼 레벨에서 시간 확산을 추가로 거침) 해당 SC-FDMA 심볼의 부반송파에 맵핑된다.

[0181] 도 31은 본 실시예에 따른 PUCCH 포맷의 다른 구조를 예시한다. 본 PUCCH 포맷의 구조는 도 30에서 예시한 구조와 기본적으로 동일하다. 다만, 도 30은 길이 4의 확산 코드(예, DFT 직교 코드 또는 Walsh 코드)를 사용한 반면, 도 31은 길이 5의 확산 코드를 사용하고 제어 정보를 위한 SC-FDMA 심볼과 RS를 위한 SC-FDMA 심볼의 개수/위치가 상이하다. 여기서, RS는 LTE의 구조를 승계할 수 있다. 예를 들어, RS는 기본 시퀀스(base sequence)에 순환 쉬프트를 적용할 수 있다.

[0182] 도 31을 참조하면, 제어 정보 구간은 SF=5로 인해 다중화 용량(multiplexing capacity)이 5가 된다. 한편, RS 구간은 순환 쉬프트 간격인 Δ_{shift}^{PUCCH} 에 따라 다중화 용량이 결정된다. 구체적으로, 다중화 용량은 $\frac{12}{\Delta_{shift}^{PUCCH}}$ 로 주어진다. 예를 들어, $\Delta_{shift}^{PUCCH}=1$, $\Delta_{shift}^{PUCCH}=2$, $\Delta_{shift}^{PUCCH}=3$ 인 경우의 다중화 용량은 각각 12, 6, 4이다.

[0183] 도 31의 경우, 제어 정보 구간의 다중화 용량은 SF=5로 인해 5인 반면, RS의 다중화 용량은 $\Delta_{shift}^{PUCCH}=3$ 인 경우 4가 되어 전체 다중화 용량은 둘 중에서 작은 것에 제한이 걸려서 4로 된다.

[0184] 따라서, 상술한 SC-FDMA 심볼 레벨 확산을 RS에 적용하여 전체 다중화 용량을 증가시킬 수 있다. 예를 들어, 도 31에서 슬롯 내에 길이 2의 Walsh 커버(혹은 DFT 코드 커버)를 적용하면 다중화 용량은 2배로 증가한다. 즉, $\Delta_{shift}^{PUCCH}=3$ 인 경우에도 다중화 용량은 8이 되어 제어 정보 구간의 다중화 용량을 손실시키지 않는다.

[0185] 도 32는 본 실시예에 따라 다중화 용량이 증가된 PUCCH 구조를 예시한다. 도 32를 참조하면, RS 구간에는 슬롯 내에서 SC-FDMA 심볼 레벨 확산이 적용된다. 이로 인해, RS 구간의 다중화 용량은 2배로 증가한다. RS를 위한 직교 코드 커버는 이로 제한되는 것은 아니지만 $[y1 \ y2]=[1 \ 1], [1 \ -1]$ 의 Walsh 커버, 또는 이의 선형 변환 형태(예, $[j \ j] [j \ -j], [1 \ j] [1 \ -j]$, 등)를 포함한다. y1은 슬롯 내에서 첫 번째 RS SC-FDMA 심볼에 적용되고, y2는 슬롯 내에서 두 번째 RS SC-FDMA 심볼에 적용된다.

[0186] 도 33은 다중화 용량이 증가된 또 다른 PUCCH 구조를 나타낸다. 만약, 슬롯-레벨 주파수 호핑을 하지 않는다면, 슬롯 단위로 확산 또는 커버링(예, Walsh 커버링)을 추가로 수행하여 다중화 용량을 다시 2배 증가시킬 수 있다. 슬롯-레벨 주파수 호핑이 있을 경우에 슬롯 단위로 Walsh 커버링을 적용하면 각 슬롯에서 경험하는 채널 조건의 차이로 인해 직교성이 깨질 수 있다. RS를 위한 슬롯 단위 확산 코드(예, 직교 코드 커버)는 이로 제한되는 것은 아니지만 $[x1 \ x2]=[1 \ 1], [1 \ -1]$ 의 Walsh 커버, 또는 이의 선형 변환 형태(예, $[j \ j] [j \ -j], [1 \ j] [1 \ -j]$, 등)를 포함한다. x1은 첫 번째 슬롯에 적용되고, x2는 두 번째 슬롯에 적용된다. 도면은 슬롯 레벨의 확산 (또는 커버링)이 있는 후, SC-FDMA 심볼 레벨에서 확산 (또는 커버링)이 수행되는 것으로 도시하고 있으나, 이들 순서는 바뀔 수 있다.

[0187] 증가된 RS의 다중화 용량은 전송 다이버시티 전송을 위한 각 안테나 별 채널 추정에 사용될 수 있다. 이하, 전송 다이버시티 중에서 SORTD (Spatial Orthogonal Resource Transmit Diversity)와 SFBC에 대해 설명한다.

- [0188] 먼저, SORTD에 따른 2Tx 전송 다이버시티 기법(transmit diversity scheme)을 설명하지만, 아래의 예시는 n-Tx 전송 다이버시티 기법에도 동일/유사하게 확장될 수 있다. 편의상, 제어 정보 전송을 위한 (준) 직교 자원을 자원 A라고 하고, RS 전송을 위한 (준) 직교 자원을 자원 B라고 지칭한다. 자원 A와 자원 B의 논리 인덱스들은 서로 링크될 수 있다. 예를 들어, 자원 B의 논리 인덱스가 주어지면 자원 A의 논리 인덱스가 자동적으로 주어질 수 있다. 또한, 자원 A와 자원 B에 대한 논리 인덱스들의 물리적 구성 방법은 서로 다를 수 있다. 크게 다음의 두 가지 경우가 존재한다.
- [0189] 1) 제어 정보가 모든 안테나 (포트)에서 동일 PRB를 통해 전송될 수 있다.
- [0190] A. 제어 정보는 안테나 (포트)별로 선택된 2개의 서로 다른 자원 A(예, 직교 코드, 주파수 인자에 따른 부반송파 쉬프트(또는 오프셋, 인덱스) 또는 이들의 조합)를 통해 전송될 수 있다. 예를 들어, 직교 코드는 왈쉬 코드, DFT 코드를 포함한다. 주파수 인자는 N_{sc}/N_{freq} 또는 이의 역수로 주어질 수 있다. N_{sc} 는 PRB 내의 부반송파 개수를 나타내고, N_{freq} 는 PRB 내에서 제어 정보 전송에 사용되는 부반송파 개수를 나타낸다.
- [0191] B. RS는 안테나 (포트)별로 선택된 2개의 서로 다른 자원 B(예, 순환 쉬프트와 DFT 커버의 조합)를 통해 전송될 수 있다.
- [0192] 2) 제어 정보가 안테나마다 서로 다른 PRB를 통해 전송될 수 있다. 일 예로, 제어 정보는 안테나 (포트) 0에서 PRB#4를 통해 전송되고, 안테나 (포트) 1에서 PRB#6을 통해 전송될 수 있다.
- [0193] A. 서로 다른 안테나 (포트)를 통해 전송되는 제어 정보간에는 자원이 특별히 제약되지 않는다(즉, 서로 같아도 되고 달라도 된다).
- [0194] B. 서로 다른 안테나 (포트)를 통해 전송되는 RS간에는 자원이 특별히 제약되지 않는다(즉, 서로 같아도 되고 달라도 된다).
- [0195] 다중 안테나 전송(예, 2Tx 전송) 모드에서, 제어 정보 전송을 위한 2개의 자원 A와 RS 전송을 위한 2개의 자원 B는 미리 정의되거나, 물리 제어 채널(예, PDCCH) 또는 RRC 시그널링을 통해 주어질 수 있다. 이 경우, 제어 정보와 RS를 위한 시그널링은 개별적으로 이루어질 수 있다. 또한, 어느 하나의 안테나 (포트)를 위한 자원 정보가 시그널링 되면, 다른 하나의 안테나 (포트)를 위한 자원 정보는 기-시그널링 된 자원 정보로부터 유추될 수 있다. 일 예로, 코드 인덱스 m 및/또는 주파수 인자에 따른 부반송파 포지션(예, 쉬프트, 오프셋 또는 인덱스)는 사전에 미리 지정되거나, 기지국으로부터 시그널링 될 수 있다. 다른 예로, 코드 인덱스 m 및/또는 주파수 인자에 따른 부반송파 포지션(예, 쉬프트, 오프셋 또는 인덱스)는 PDCCH를 구성하는 CCE 인덱스와 묵시적(implicitly)으로 링크될 수 있다. 또 다른 예로, 코드 인덱스 m 및/또는 주파수 인자에 따른 부반송파 포지션(예, 쉬프트, 오프셋 또는 인덱스)는 PDCCH 또는 RRC 시그널링을 통해 명시적으로 지정될 수 있다. 한편, 코드 인덱스 m 및/또는 주파수 인자에 따른 부반송파 포지션(예, 쉬프트, 오프셋 또는 인덱스)는 서브프레임 단위, 슬롯 단위, 복수의 SC-FDMA 심볼 단위로 변경될 수 있다. 즉, 코드 인덱스 m 및/또는 주파수 인자에 따른 부반송파 포지션(예, 쉬프트, 오프셋 또는 인덱스)는 일정한 시간 구간 단위(예, 슬롯)로 호핑될 수 있다.
- [0196] 도 34는 SORTD를 위한 신호 처리 블록/과정을 예시한다. 다중 안테나 전송을 위한 프로세스를 제외한 기본 과정은 도 30~33을 참조하여 설명한 것과 동일하다. 도 34를 참조하면, 변조 심볼 c_0, \dots, c_{23} 은 DFT 프리코딩 후, 안테나 포트 별로 주어진 자원(예, OC, PRB 또는 이들의 조합)을 통해 전송된다. 본 예의 경우, 복수의 안테나 포트를 위해 한 번의 DFT 연산이 수행되는 것으로 도시되어 있지만, 각각의 안테나 포트 별로 DFT 연산을 수행할 수도 있다. 또한, DFT 프리코딩된 심볼 d_0, \dots, d_{23} 은 복사된 그대로 두 번째 OC/PRB를 통해 전송되는 것으로 예시되어 있지만, DFT 프리코딩된 심볼 d_0, \dots, d_{23} 의 변형된 형태(예, 공액 복소 또는 스케일링)가 두 번째 OC/PRB를 통해 전송될 수도 있다.
- [0197] 이하, 수식을 이용하여 SORTD 신호 처리 과정을 보다 구체적으로 예시한다. 먼저, 도시된 바와 같이, 변조, DFT 프리코딩, 시간 도메인 확산 순으로 신호 처리가 이뤄지는 경우를 설명한다.
- [0198] 수학식 10은 변조 심볼을 DFT 프리코딩 하는 과정을 예시한다. 변조 심볼의 개수가 24개이고, 각각의 슬롯으로 12개씩 분주되는 경우를 가정한다.

수학식 10

$$d(n \cdot N_{sc} + k) = \frac{1}{\sqrt{N_{sc}}} \sum_{i=0}^{N_{sc}-1} c(i) e^{-j \frac{2\pi i k}{N_{sc}}}$$

$$k = 0, \dots, N_{sc} - 1$$

$$n = 0, 1$$

[0199]

[0200] 여기서, $d()$ 는 DFT 프리코딩된 변조 심볼 열을 나타내고, $c()$ 는 변조 심볼 열을 나타낸다. N_{sc} 는 PRB 내의 부반송파 개수를 나타낸다.

[0201] 수학식 11은 DFT 프리코딩된 변조 심볼 열을 PUCCH 내의 복수의 SC-FDMA 심볼에 대응하도록 확산하는 과정을 예시한다.

수학식 11

$$z_1^{(p)}() = w_{oc0}(1)^{(p)} \times d(n) \quad 0 \leq n < 12$$

[0202]

$$z_m^{(p)}() = w_{oc1}(m)^{(p)} \times d(n) \quad 12 \leq n \leq 23$$

[0203] 여기서, $z()$ 는 제어 정보용 SC-FDMA 심볼에 대응되는 확산된 변조 심볼 열을 나타내고, p 는 안테나 포트를 나타낸다. w_{oc0} 는 슬롯0에 적용되는 직교 코드를 나타내고, w_{oc1} 은 슬롯1에 적용되는 직교 코드를 나타낸다. 1은 0, ..., 슬롯0에 있는 제어 정보용 SC-FDMA 심볼의 개수-1을 나타낸다. m 은 0, ..., 슬롯1에 있는 제어 정보용 SC-FDMA 심볼의 개수-1을 나타낸다.

[0204] 2Tx SORTD를 가정할 경우, $z^{(0)}()$ 은 안테나 포트 0에서 PRB⁽⁰⁾을 통해 전송되고, $z^{(1)}()$ 은 안테나 포트 1에서 PRB⁽¹⁾을 통해 전송된다. 서로 다른 안테나 포트를 통해 전송되는 PUCCH 간에 직교성을 보장하기 위해, [$w_{oc}^{(0)} \neq w_{oc}^{(1)}$; PRB^{(0)}=PRB⁽¹⁾], [$w_{oc}^{(0)}=w_{oc}^{(1)}$; PRB^{(0)} \neq PRB⁽¹⁾], [$w_{oc}^{(0)} \neq w_{oc}^{(1)}$; PRB^{(0)} \neq PRB⁽¹⁾]이 가능하다.}}}

[0205] 다음으로, 변조, 시간 도메인 확산, DFT 프리코딩 순으로 신호 처리가 이뤄지는 경우를 설명한다. 변조 심볼의 개수가 24개이고, 각각의 슬롯으로 12개씩 분주되는 경우를 가정한다.

[0206] 수학식 12는 변조 심볼 열을 PUCCH 내의 복수의 SC-FDMA 심볼에 대응하도록 확산하는 과정을 예시한다.

수학식 12

$$y_1^{(p)}() = w_{oc0}(1)^{(p)} \times c(n) \quad 0 \leq n < 12$$

[0207]

$$y_m^{(p)}() = w_{oc1}(m)^{(p)} \times c(n) \quad 12 \leq n \leq 23$$

[0208] 여기서, $y()$ 는 PUCCH의 슬롯 내에서 복수의 SC-FDMA에 대응되도록 확산된 변조 심볼 열을 나타내고, p 는 안테나 포트를 나타낸다. $c()$ 는 변조 심볼 열을 나타낸다. w_{oc0} 는 슬롯0에 적용되는 직교 코드를 나타내고, w_{oc1} 은 슬롯1에 적용되는 직교 코드를 나타낸다. 1은 0, ..., 슬롯0에 있는 제어 정보용 SC-FDMA 심볼의 개수($N_{SF,0}$)-1을 나타낸다. m 은 0, ..., 슬롯1에 있는 제어 정보용 SC-FDMA 심볼의 개수($N_{SF,1}$)-1을 나타낸다.

[0209] 수학식 13은 확산된 변조 심볼을 DFT 프리코딩 하는 과정을 예시한다.

수학식 13

$$d(n \cdot N_{sc} + k)^{(p)} = \frac{1}{\sqrt{N_{sc}}} \sum_{i=0}^{N_{sc}-1} y_n(i)^{(p)} e^{-j \frac{2\pi i k}{N_{sc}}}$$

$$k = 0, \dots, N_{sc} - 1$$

$$n = 0, \dots, N_{SF} - 1$$

[0210]

[0211]

여기서, $d()$ 는 DFT 프리코딩된 변조 심볼 열을 나타내고, $y()$ 는 제어 정보용 SC-FDMA 심볼에 대응되도록 확산된 변조 심볼 열을 나타낸다. p 는 안테나 포트를 나타낸다. N_{sc} 는 PRB 내의 부반송파 개수를 나타낸다. N_{SF} 는 서브 프레임에 있는 제어 정보용 SC-FDMA 심볼의 개수를 나타낸다.

[0212]

2Tx SORTD를 가정할 경우, $d^{(0)}()$ 은 안테나 포트 0에서 PRB⁽⁰⁾를 통해 전송되고, $d^{(1)}()$ 은 안테나 포트 1에서 PRB⁽¹⁾을 통해 전송된다. 서로 다른 안테나 포트를 통해 전송되는 PUCCH 간에 직교성을 보장하기 위해, $[woc^{(0)} \neq woc^{(1)}; PRB^{(0)} = PRB^{(1)}]$, $[woc^{(0)} = woc^{(1)}; PRB^{(0)} \neq PRB^{(1)}]$, $[woc^{(0)} \neq woc^{(1)}; PRB^{(0)} \neq PRB^{(1)}]$ 이 가능하다.

[0213]

도 34에 따라 SORTD를 적용한 경우의 안테나 (포트) 0에 대한 예를 도 35a에 도시하고, 안테나 (포트) 1에 대한 예를 도 35b에 도시하였다. 도 35a 및 35b를 참조하면, PUCCH가 전송되는 자원(예, 직교 코드와 PRB의 조합)은 안테나 (포트) 별로 다르게 주어진다(예, resource#0 for antenna0, resource#1 for antenna1). 안테나 (포트) 0 및 안테나 (포트) 1을 통해 전송되는 신호는 서로 동일하거나 일정한 규칙에 의해 변형된 관계일 수 있다.

[0214]

도 36은 SORTD를 위한 신호 처리 블록/과정의 다른 예를 도시한다. 본 예는 제어 정보를 조인트 코딩 수행한 후, 코딩된 제어 정보를 다중 자원에 분산 맵핑하여 공간-코딩 이득을 도모하는 방법을 예시한다. 도 30을 다시 참조하면, 1Tx 전송에서는 48 코딩 비트를 생성하여 QPSK 변조 후 2개의 슬롯에 걸쳐서 24개의 부반송파에 맵핑한다. 본 예의 Tx 다이버시티 방법에 따르면, 2개의 직교 자원을 사용할 경우, 96 (=48*2) 코딩 비트를 각각의 직교 자원에 골고루 분포시키고 각각의 직교 자원을 각각의 전송 안테나 (포트)에 맵핑시켜 전송할 수 있다. 도 36에서 다중 안테나 전송을 위한 프로세스를 제외한 기본 과정은 도 30~33을 참조하여 설명한 것과 동일하다.

[0215]

도 36을 참조하면, 변조 심볼 c_0, \dots, c_{47} 은 안테나 포트 별로 분주(divide)된다. 예를 들어, 변조 심볼 c_0, \dots, c_{23} 은 안테나 포트 0으로 분주되고 변조 심볼 c_{24}, \dots, c_{47} 은 안테나 포트 1로 분주될 수 있다. 변조 심볼은 각각의 안테나 포트에 분주되는 경우에 인터리빙 (또는 퍼뮤테이션) 될 수 있다. 예를 들어, 짝수 번째 변조 심볼은 안테나 포트 0으로 분주되고 홀수 번째 변조 심볼은 안테나 포트 1에 분주될 수 있다. 이후, 변조 심볼 열은 안테나 포트 별로 DFT 프리코딩 된 후, 안테나 포트 별로 주어진 자원(예, OCC (또는 OC), PRB 또는 이들의 조합)을 이용하여 전송된다. 도면은 각 안테나 포트의 자원 (할당) 블록에 입력되는 QPSK 변조 심볼이 c_0, \dots, c_{23} (for orthogonal resource0) 및 c_{24}, \dots, c_{47} (for orthogonal resource1)인 경우를 도시하고 있으나, 본 예는 QPSK 변조 심볼의 인터리빙 패턴에도 할당될 수 있다. 예를 들어, 본 예는 c_0, c_2, \dots, c_{46} (for orthogonal resource0), c_1, c_3, \dots, c_{47} (for orthogonal resource1)과 같은 인터리빙 패턴에도 적용될 수 있다.

[0216]

도 37은 도 36의 신호 처리 블록/과정을 다른 형태로 도시한 것이다. 기본적인 과정은 도 30~33 및 도 36을 참조하여 설명한 것과 동일하다. 도 38a는 안테나 포트 0을 위한 PUCCH 구조를 예시하고, 도 38b는 안테나 포트 1을 위한 PUCCH 구조를 예시한다. 도 38a 및 38b를 참조하면, 안테나 포트 0을 위한 신호는 PRB#0을 통해 전송되고, 안테나 포트 1을 위한 신호는 PRB#1을 통해 전송된다. 이 경우, PUCCH는 안테나 포트 별로 서로 다른 PRB를 통해 전송되므로, 안테나 포트 0 및 1에서 제어 정보를 위한 확산 코드 (또는 직교 코드 커버(OCC or OC)), RS를 위한 순환 쉬프트 또는 확산 코드 (또는 직교 코드 커버(OCC or OC OC)) 등은 동일해도 상관 없다.

[0217]

만약, RS 구간의 다중화 차수가 제어 정보 구간의 다중화 차수보다 2배 이상이라고 한다면, 다음과 같은 2Tx 전송 다이버시티 기법을 적용할 수 있다. 이때 RS 구간의 자원(CS+OC+PRB)들 중 2개는 2개의 전송 안테나 각각의 채널 추정을 위해 사용될 수 있고, 제어 정보 구간에는 1개의 자원(부반송파 포지션+OC+PRB)만을 사용할 수 있다.

다.

[0218] 도 39는 본 실시예에 따라 제어 정보를 다중 안테나를 통해 전송하기 위한 신호 처리 과정을 예시한다. 도 40은 안테나 포트 1의 PUCCH 구조를 확대한 것이다. 기본적인 처리 과정은 도 30~33을 참조하여 설명한 것과 유사하다. 도 39를 참조하면, TxD(Transmit Diversity) 매퍼는 DFT 프리코더 출력 값을 다중 안테나로 분배한다. 이로 제한되는 것은 아니지만, TxD 매퍼는 다중 안테나 (포트)를 통해 제어 정보를 전송하기 위한 자원 할당/MIMO(Multiple Input Multiple Output) 프리코딩/프로세스 등의 과정을 수행한다.

[0219] 일 예로, TxD 매퍼는 주파수 도메인에서 DFT 프리코더의 출력 값에 알라무티 방법(alamouti scheme)을 적용할 수 있다. 알라무티 방법은 다음과 같은 행렬로 표현이 가능하다.

수학식 14

$$\begin{pmatrix} s_1 & -s_2^* \\ s_2 & s_1^* \end{pmatrix}$$

[0220]

[0221] 여기에서, 컬럼 0과 컬럼 1은 각각 안테나 (포트) 0과 안테나 (포트) 1로 전송되는 신호 벡터를 의미하며, 로우 0과 로우 1은 각각 제1 부반송파와 제2 부반송파로 전송되는 복소 신호 벡터를 의미한다. *는 복소 공액 연산(complex conjugate operation)을 나타낸다. 위의 행렬로부터 선형 변환(linear transformation)된 어떤 형태도 본 발명에 적용될 수 있다.

[0222] 본 발명의 실시예에 따른 PUCCH 포맷에 알라무티 방법을 단순히 적용하면, 안테나 (포트) 1의 SC-FDMA 심볼에 맵핑되는 DFT 심볼의 순서가 2개의 DFT 심볼 단위로 뒤바뀐다. 예를 들어, 안테나 (포트) 0의 SC-FDMA 심볼에는 d₀, d₁, d₂, d₃이 맵핑되는 반면, 안테나 (포트) 1의 SC-FDMA 심볼에는 -d₁^{*}, d₀^{*}, -d₃^{*}, d₂^{*}가 맵핑된다. 이로 인해, 안테나 (포트) 1에 맵핑되는 신호의 단일 반송파 특성이 깨지므로 안테나 (포트) 1에서 CM이 올라가는 문제가 생긴다.

[0223] 이러한 문제를 해결하기 위해, 본 실시예는 알라무티 방법을 적용하는 경우에도 CM 증가를 야기하지 않는 다중 안테나 코딩 방안을 추가로 제안한다. 구체적으로, 제어 정보를 안테나 (포트) 0에 맵핑할 때에는 DFT 프리코딩 후 복소 신호를 그대로 부반송파에 맵핑한다. 반면, 제어 정보를 안테나 (포트) 1에 맵핑할 때에는 (1) SC-FDMA 심볼 내의 부반송파에 역 순서로 맵핑 (2) 복소 공액 연산(complex conjugate operation) (3) 교대로 마이너스 부호(alternative minus sign) 부가를 수행한다. (1)~(3)의 순서는 예시적이며, 이들 간의 순서는 변경될 수 있다. 본 방안은 명세서 전반에 걸쳐서 동일한 방법으로 적용될 수 있다. 예를 들어, 도 30에 적용하는 경우를 가정하면, 제1 안테나 (포트) 및 제2 안테나 (포트)의 SC-FDMA 심볼에 맵핑되는 복소 심볼 열은 다음과 같이 주어질 수 있다.

수학식 15

제1 안테나 (포트): a_k

제2 안테나 (포트): $(-1)^{\text{mod}(k,2)} \cdot \text{conj}(a_{1-k})$

[0224]

[0225] 여기에서, a_k 는 SC-FDMA 심볼의 부반송파에 맵핑되는 복소 심볼 열을 나타내고, k는 복소 심볼 인덱스를 나타낸다(0~11). mod(a,b)는 a를 b로 나눈 나머지를 나타낸다. conj(a)는 a의 복소 공액 값을 나타낸다.

[0226] 수학식 16은 복소 신호가 SC-FDMA 심볼 내의 부반송파에 모두 맵핑되는 경우를 가정한다. 만약, 복소 신호가 SC-FDMA 심볼 내의 부반송파 중에서 일부에만 맵핑되는 경우를 고려하면, 수학식 11은 다음과 같이 일반화 될 수 있다.

수학식 16

제1 안테나 (포트): a_k

제2 안테나 (포트): $(-1)^{\text{mod}(k,2)} \cdot \text{conj}(a_{n-k})$ 또는 $(-1)^{\text{mod}(k+1,2)} \cdot \text{conj}(a_{n-k})$

여기에서, n은 SC-FDMA 심볼 내의 부반송파에 맵핑되는 복소 심볼 열(a_k)의 길이-1을 나타낸다(예, $0 \leq n < 11$).

또한, 제1 안테나 (포트) 또는 제2 안테나 (포트)의 SC-FDMA 심볼에 맵핑되는 복소 심볼 열은 주파수 방향으로 순환 쉬프트(예, 복소 심볼 열 길이의 반만큼 쉬프트) 될 수 있다. 표 17~19는 본 실시예에 따라 알라무티를 적용한 경우를 예시한다.

표 17

SC-FDMA symbol	Subcarrier index											
	0	1	2	3	4	5	6	7	8	9	10	11
Antenna (port) 0	a_0	a_1	a_2	a_3	a_4	a_5	a_6	a_7	a_8	a_9	a_{10}	a_{11}
Antenna (port) 1	$-a_{11}^*$	a_{10}^*	$-a_9^*$	a_8^*	$-a_7^*$	a_6^*	$-a_5^*$	a_4^*	$-a_3^*$	a_2^*	$-a_1^*$	a_0^*

표 18

SC-FDMA symbol	Subcarrier index											
	0	1	2	3	4	5	6	7	8	9	10	11
Antenna (port) 0	a_0	a_1	a_2	a_3	a_4	a_5	a_6	a_7	a_8	a_9	a_{10}	a_{11}
Antenna (port) 1	$-a_6^*$	a_4^*	$-a_3^*$	a_2^*	$-a_1^*$	a_0^*	$-a_{11}^*$	a_{10}^*	$-a_9^*$	a_8^*	$-a_7^*$	a_6^*

표 19

SC-FDMA symbol	Subcarrier index											
	0	1	2	3	4	5	6	7	8	9	10	11
Antenna (port) 0	a_0		a_1		a_2		a_3		a_4		a_5	
Antenna (port) 1	$-a_5^*$		a_4^*		$-a_3^*$		a_2^*		$-a_1^*$		a_0^*	

상술한 실시예는 제어 정보를 주파수 영역(부반송파)에 연속적으로 맵핑하는 경우를 위주로 설명하였다. 이는 예시로서, 제어 정보는 SC-FDMA 심볼 내의 부반송파에 인터리빙 방식과 로컬 방식으로 맵핑될 수 있다(즉, FDM 맵핑). FDM 맵핑은 단말 다중화 혹은 안테나 (포트) 다중화 등의 용도로 사용될 수 있다. 예를 들어, DFT 심볼을 주파수 영역에 맵핑 시에 부반송파 간격을 2칸에서 3칸으로 하면, 최대 24명의 단말이 다중화 될 수 있고, 부반송파 간격을 4칸/6칸 간격으로 하면 각각 32/48명의 단말이 다중화 될 수 있다. 또한, 상술한 실시예는 시간/주파수 도메인 순환 쉬프트 등을 이용한 CDM 맵핑에도 적용될 수 있다.

도 41은 본 발명에 일 실시예에 적용될 수 있는 기지국 및 단말을 예시한다.

도 41을 참조하면, 무선 통신 시스템은 기지국(BS, 110) 및 단말(UE, 120)을 포함한다. 기지국(110)은 프로세서(112), 메모리(114) 및 무선 주파수(Radio Frequency: RF) 유닛(116)을 포함한다. 프로세서(112)는 본 발명에서 제안한 절차 및/또는 방법들을 구현하도록 구성될 수 있다. 메모리(114)는 프로세서(112)와 연결되고 프로세서(112)의 동작과 관련한 다양한 정보를 저장한다. RF 유닛(116)은 프로세서(112)와 연결되고 무선 신호를 송신 및/또는 수신한다. 단말(120)은 프로세서(122), 메모리(124) 및 RF 유닛(126)을 포함한다. 프로세서(122)는 본 발명에서 제안한 절차 및/또는 방법들을 구현하도록 구성될 수 있다. 메모리(124)는 프로세서(122)와 연결되고 프로세서(122)의 동작과 관련한 다양한 정보를 저장한다. RF 유닛(126)은 프로세서(122)와 연결되고 무선 신호

를 송신 및/또는 수신한다. 기지국(110) 및/또는 단말(120)은 단일 안테나 또는 다중 안테나를 가질 수 있다.

[0236] 이상에서 설명된 실시예들은 본 발명의 구성요소들과 특징들이 소정 형태로 결합된 것들이다. 각 구성요소 또는 특징은 별도의 명시적 언급이 없는 한 선택적인 것으로 고려되어야 한다. 각 구성요소 또는 특징은 다른 구성요소나 특징과 결합되지 않은 형태로 실시될 수 있다. 또한, 일부 구성요소들 및/또는 특징들을 결합하여 본 발명의 실시예를 구성하는 것도 가능하다. 본 발명의 실시예들에서 설명되는 동작들의 순서는 변경될 수 있다. 어느 실시예의 일부 구성이나 특징은 다른 실시예에 포함될 수 있고, 또는 다른 실시예의 대응하는 구성 또는 특징과 교체될 수 있다. 특허청구범위에서 명시적인 인용 관계가 있지 않은 청구항들을 결합하여 실시예를 구성하거나 출원 후의 보정에 의해 새로운 청구항으로 포함시킬 수 있음은 자명하다.

[0237] 본 문서에서 본 발명의 실시예들은 주로 단말과 기지국 간의 신호 송수신 관계를 중심으로 설명되었다. 이러한 송수신 관계는 단말과 릴레이 또는 기지국과 릴레이간의 신호 송수신에도 동일/유사하게 확장된다. 본 문서에서 기지국에 의해 수행된다고 설명된 특정 동작은 경우에 따라서는 그 상위 노드(upper node)에 의해 수행될 수 있다. 즉, 기지국을 포함하는 복수의 네트워크 노드들(network nodes)로 이루어지는 네트워크에서 단말과의 통신을 위해 수행되는 다양한 동작들은 기지국 또는 기지국 이외의 다른 네트워크 노드들에 의해 수행될 수 있음은 자명하다. 기지국은 고정국(fixed station), Node B, eNode B(eNB), 액세스 포인트(access point) 등의 용어에 의해 대체될 수 있다. 또한, 단말은 UE(User Equipment), MS(Mobile Station), MSS(Mobile Subscriber Station) 등의 용어로 대체될 수 있다.

[0238] 본 발명에 따른 실시예는 다양한 수단, 예를 들어, 하드웨어, 펌웨어(firmware), 소프트웨어 또는 그것들의 결합 등에 의해 구현될 수 있다. 하드웨어에 의한 구현의 경우, 본 발명의 일 실시예는 하나 또는 그 이상의 ASICs(application specific integrated circuits), DSPs(digital signal processors), DSPDs(digital signal processing devices), PLDs(programmable logic devices), FPGAs(field programmable gate arrays), 프로세서, 컨트롤러, 마이크로 컨트롤러, 마이크로 프로세서 등에 의해 구현될 수 있다.

[0239] 펌웨어나 소프트웨어에 의한 구현의 경우, 본 발명의 일 실시예는 이상에서 설명된 기능 또는 동작들을 수행하는 모듈, 절차, 함수 등의 형태로 구현될 수 있다. 소프트웨어 코드는 메모리 유닛에 저장되어 프로세서에 의해 구동될 수 있다. 상기 메모리 유닛은 상기 프로세서 내부 또는 외부에 위치하여, 이미 공지된 다양한 수단에 의해 상기 프로세서와 데이터를 주고 받을 수 있다.

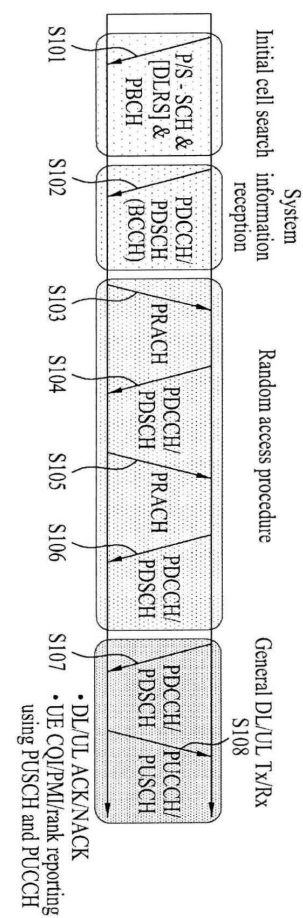
[0240] 본 발명은 본 발명의 특징을 벗어나지 않는 범위에서 다른 특정한 형태로 구체화될 수 있음은 당업자에게 자명하다. 따라서, 상기의 상세한 설명은 모든 면에서 제한적으로 해석되어서는 아니되고 예시적인 것으로 고려되어야 한다. 본 발명의 범위는 첨부된 청구항의 합리적 해석에 의해 결정되어야 하고, 본 발명의 등가적 범위 내에서의 모든 변경은 본 발명의 범위에 포함된다.

산업상 이용가능성

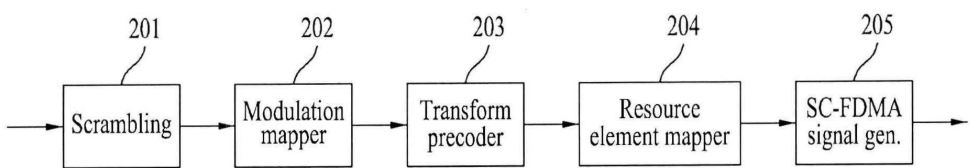
[0241] 본 발명은 무선 이동 통신 시스템의 단말기, 기지국, 또는 기타 다른 장비에 사용될 수 있다. 구체적으로, 본 발명은 상향링크 제어 정보를 전송하는 방법 및 이를 위한 장치에 적용될 수 있다.

도면

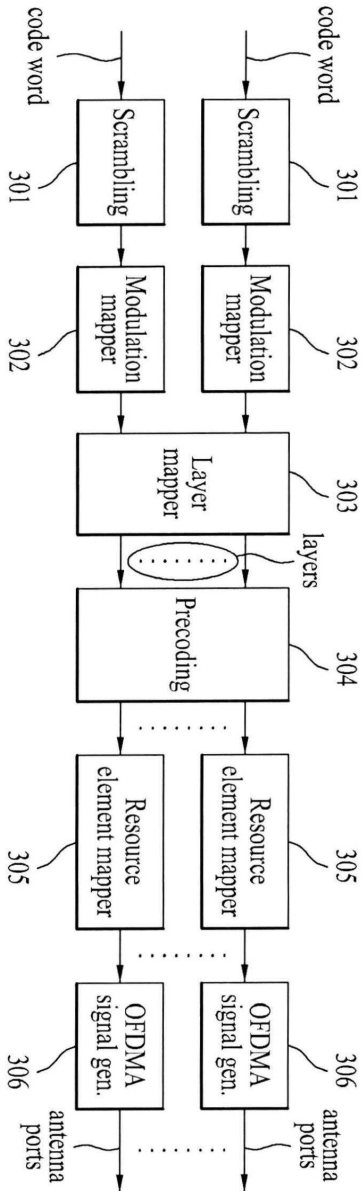
도면1



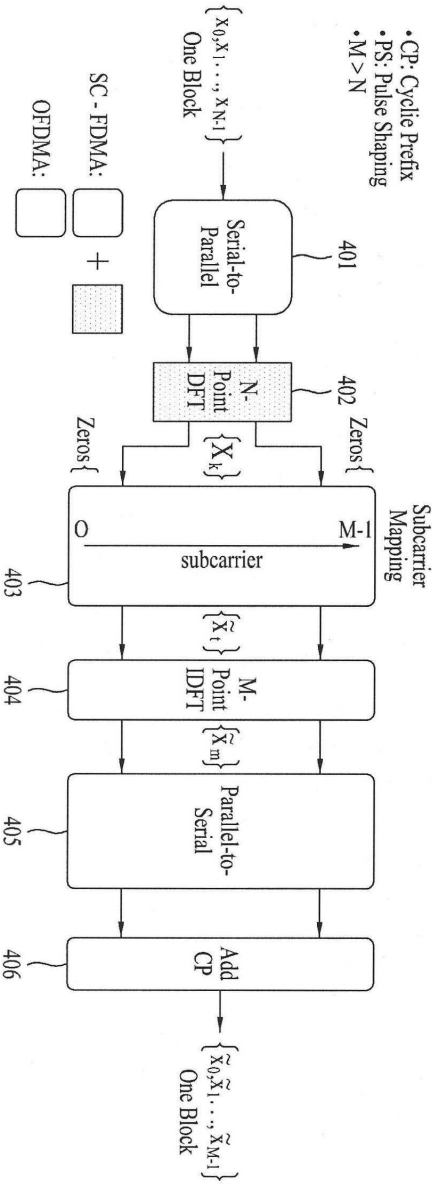
도면2



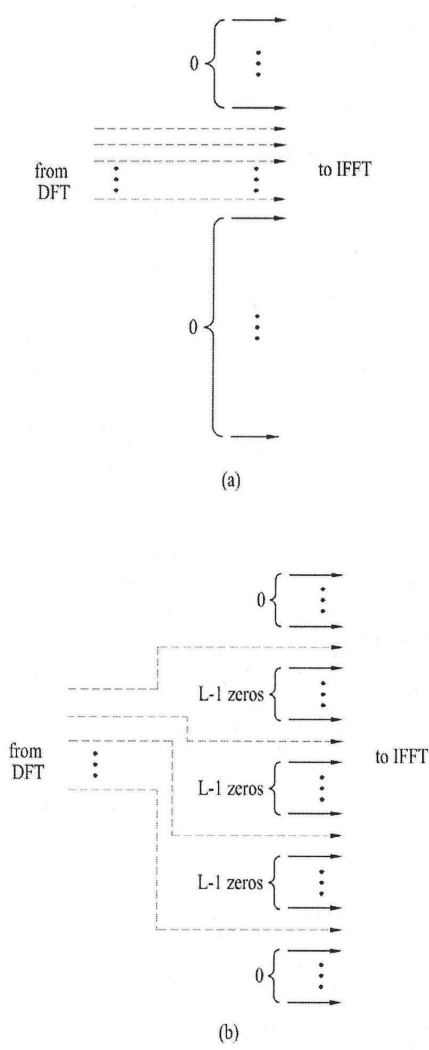
도면3



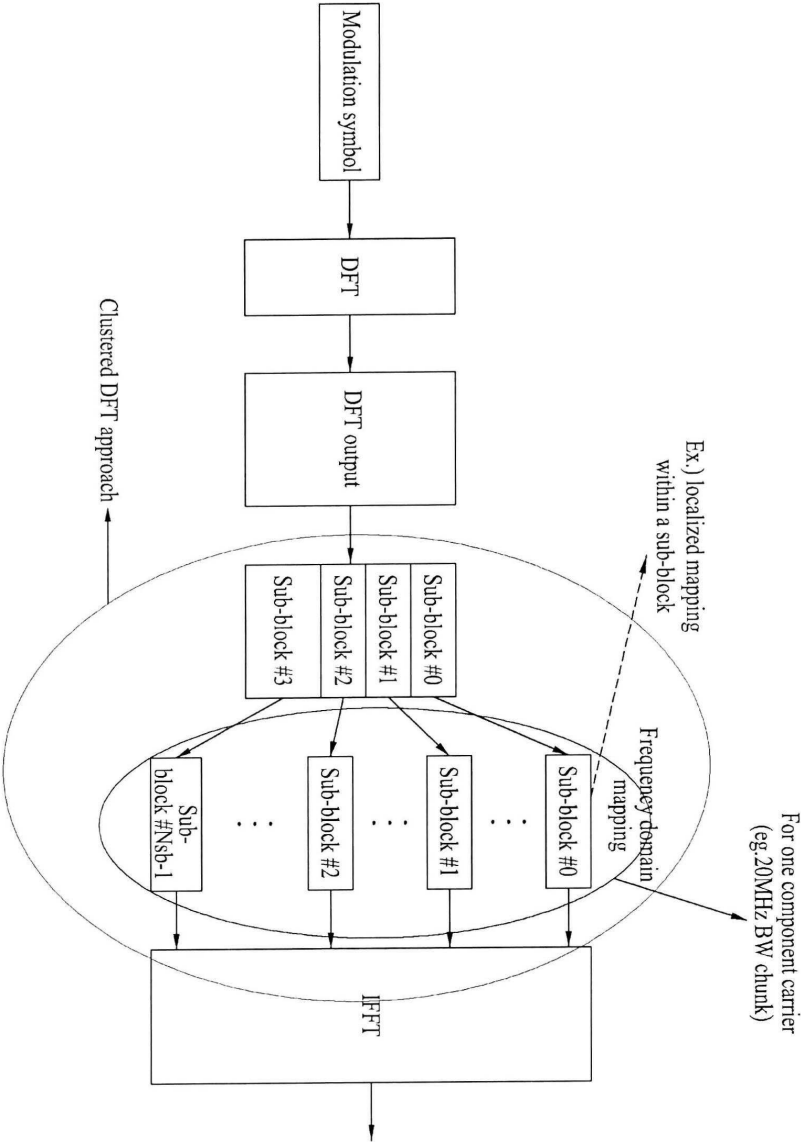
도면4



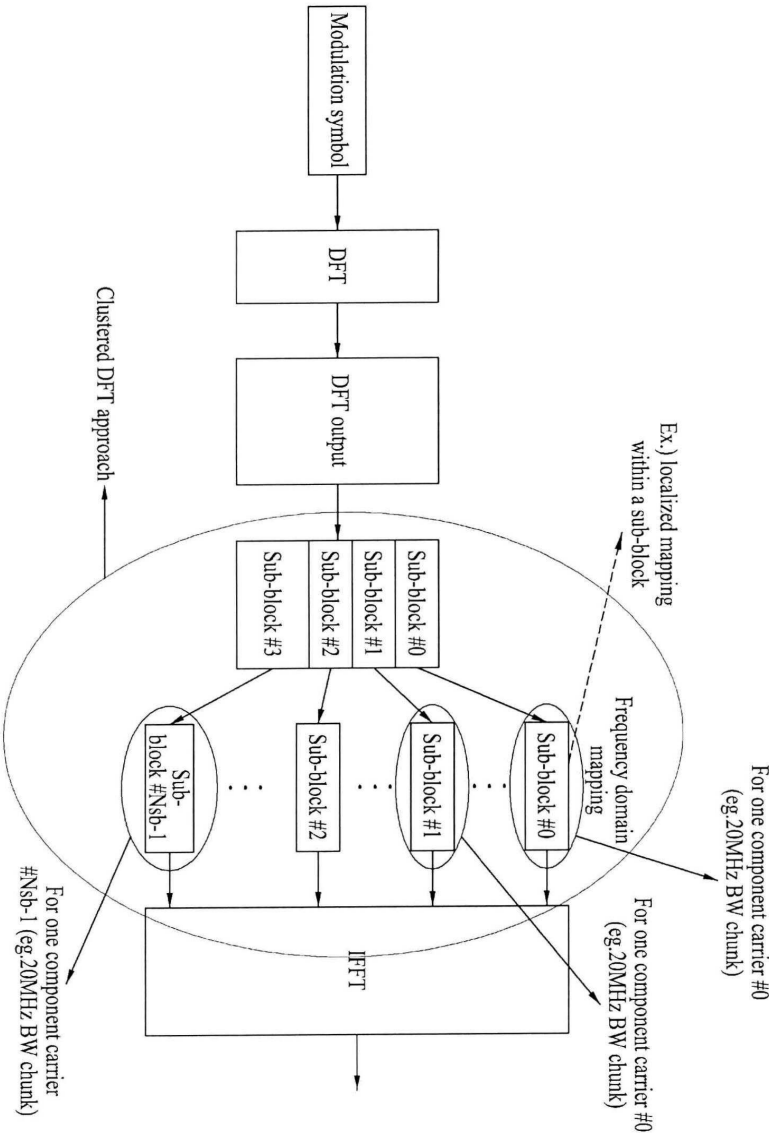
도면5



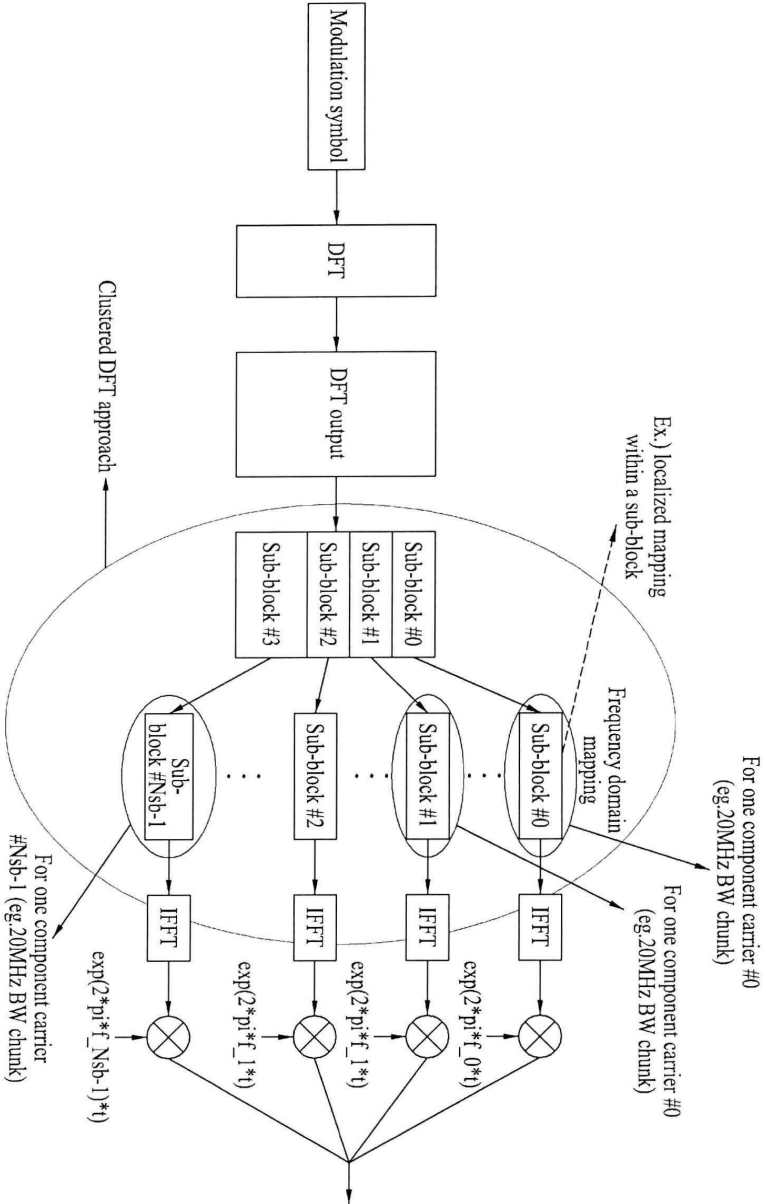
도면6



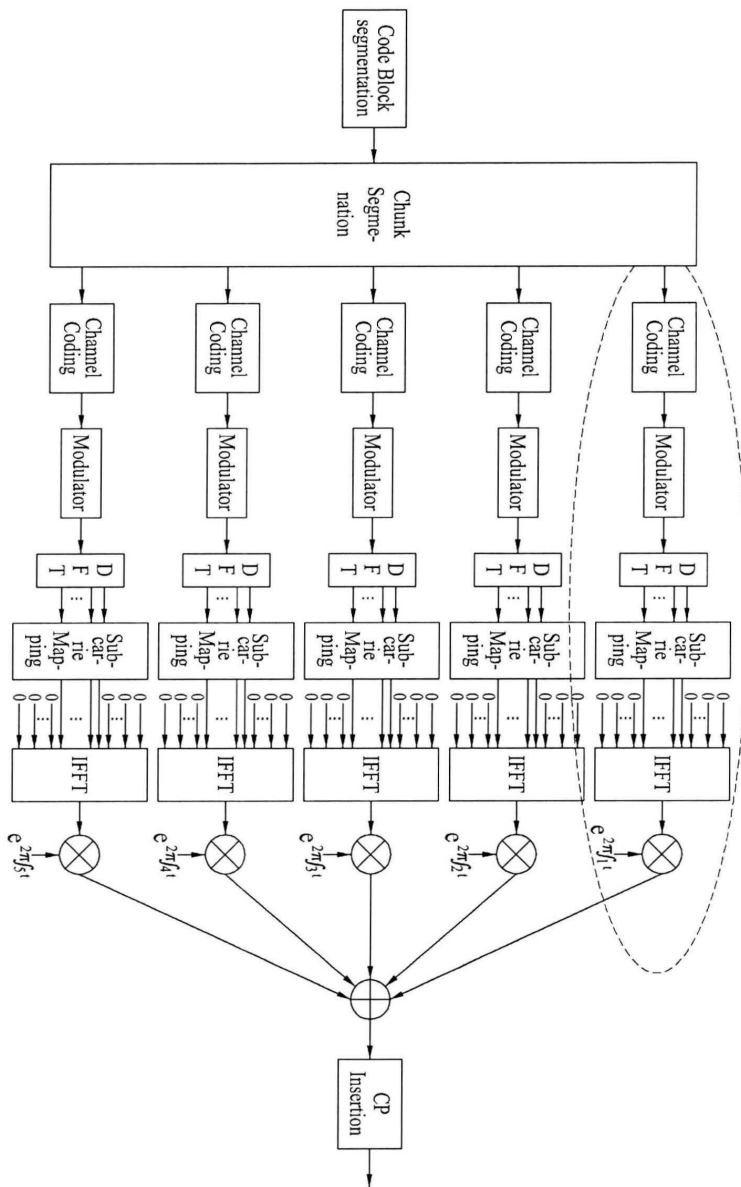
도면7



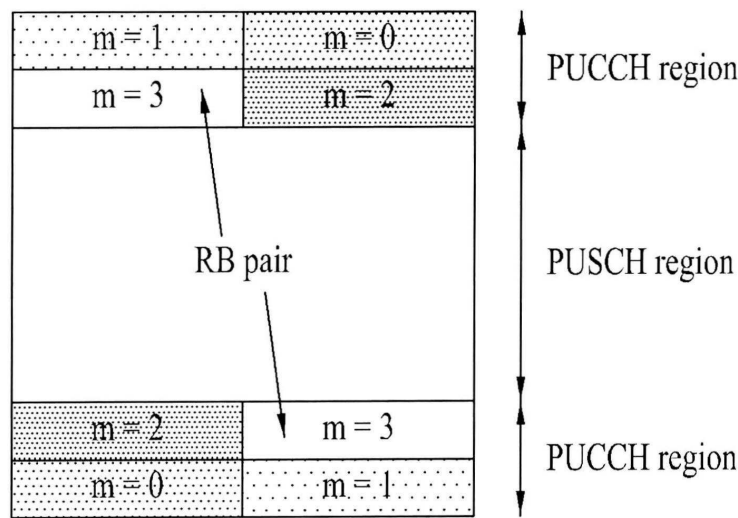
도면8



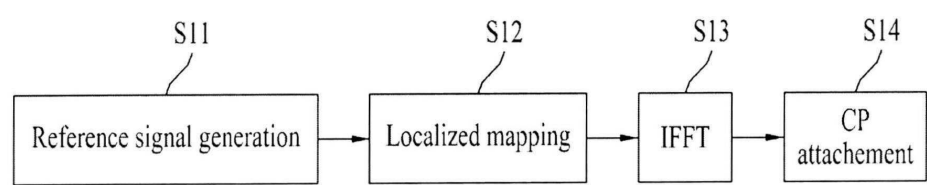
도면9



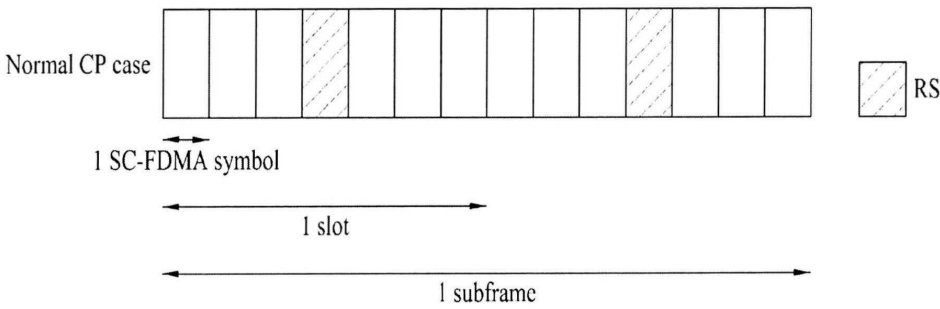
도면10



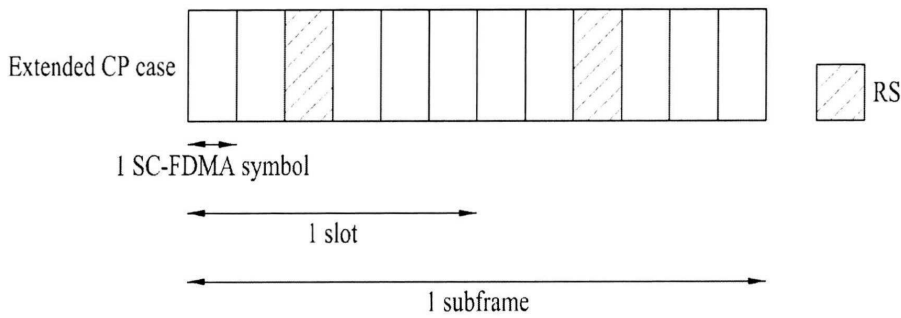
도면11



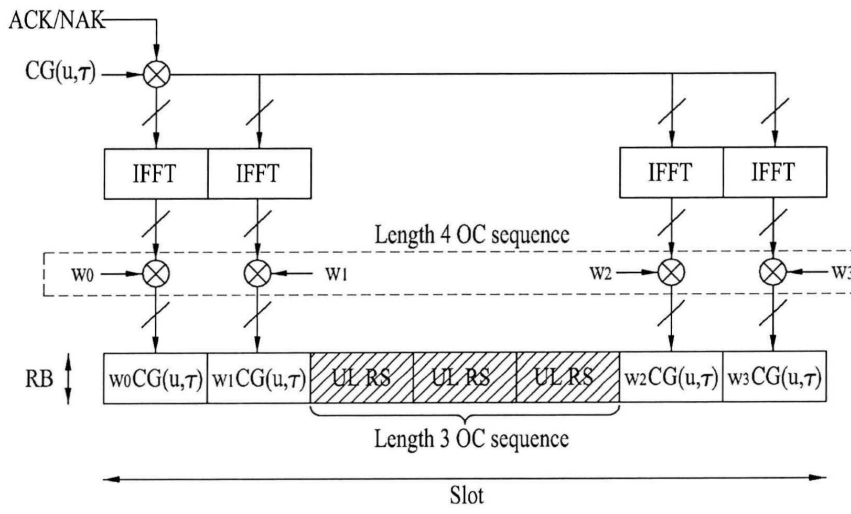
도면12a



도면12b

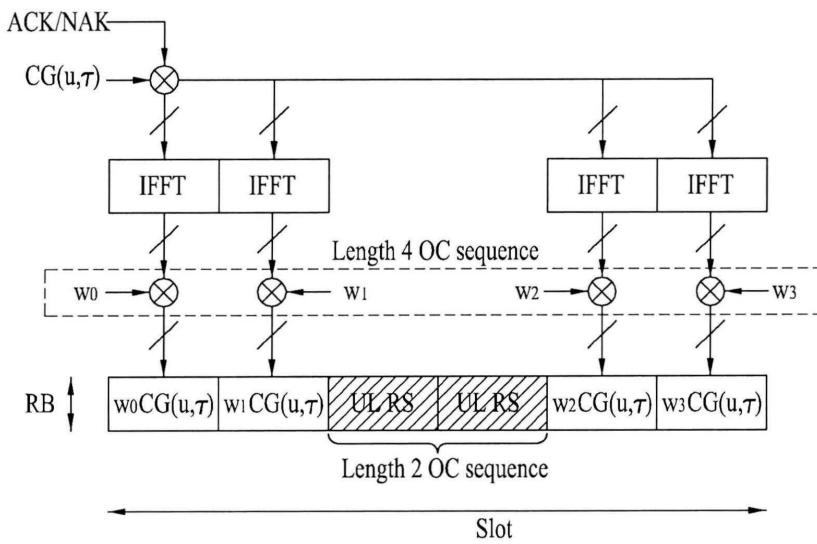


도면13



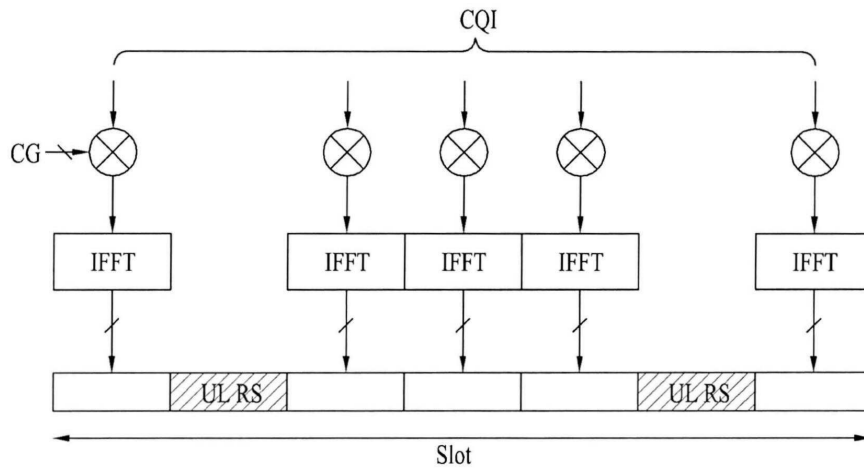
PUCCH format 1a and 1b structure (normal CP case)

도면14



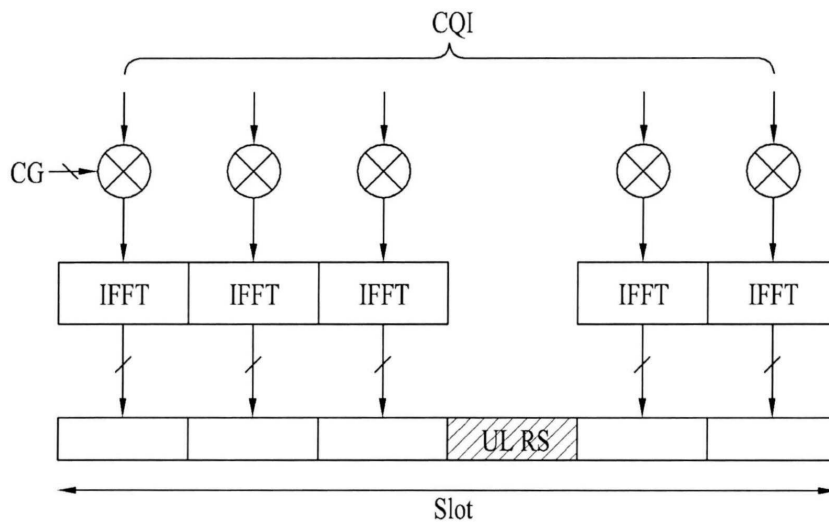
PUCCH format 1a and 1b structure (extended CP case)

도면15



PUCCH format 2,2a and 2b structure (normal CP case)

도면16



PUCCH format 2,2a and 2b structure (extended CP case)

Resource allocation: 18 ACK/NACK channels with normal CP $\Delta_{\text{shift}}^{\text{PUCCH}} = 2$

Cell specific cyclic shift offset		RS orthogonal cover		
$\delta_{\text{offset}}^{\text{PUCCH}} = 1$	$\delta_{\text{offset}}^{\text{PUCCH}} = 0$	$\bar{n}_{\text{OC}} = 0$	$\bar{n}_{\text{OC}} = 1$	$\bar{n}_{\text{OC}} = 2$
$n_{\text{CS}} = 1$	$n_{\text{CS}} = 0$	$n' = 0$		
2	1		6	12
3	2	1		13
4	3		7	
5	4	2		14
6	5		8	
7	6	3		15
8	7		9	
9	8	4		16
10	9		10	
11	10	5		17
0	11		11	

ACK/NACK orthogonal cover		
$n_{\text{OC}} = 0$	$n_{\text{OC}} = 1$	$n_{\text{OC}} = 2$
$n' = 0$		
	6	12
1		13
	7	
2		14
	8	
3		15
	9	
4		16
	10	
5		17
	11	

$\Delta_{\text{shift}}^{\text{PUCCH}} \in \{1, 2, 3\}$ for normal cyclic prefix
 $\Delta_{\text{shift}}^{\text{PUCCH}} \in \{1, 2, 3\}$ for extended cyclic prefix

Cell-specific cyclic shift value of CAZAC sequence

$\delta_{\text{offset}}^{\text{PUCCH}} \in \{0, 1, \dots, \Delta_{\text{shift}}^{\text{PUCCH}} - 1\}$ Cell specific cyclic shift offset

\bar{n}_{OC} Orthogonal sequence index for ACK/NACK

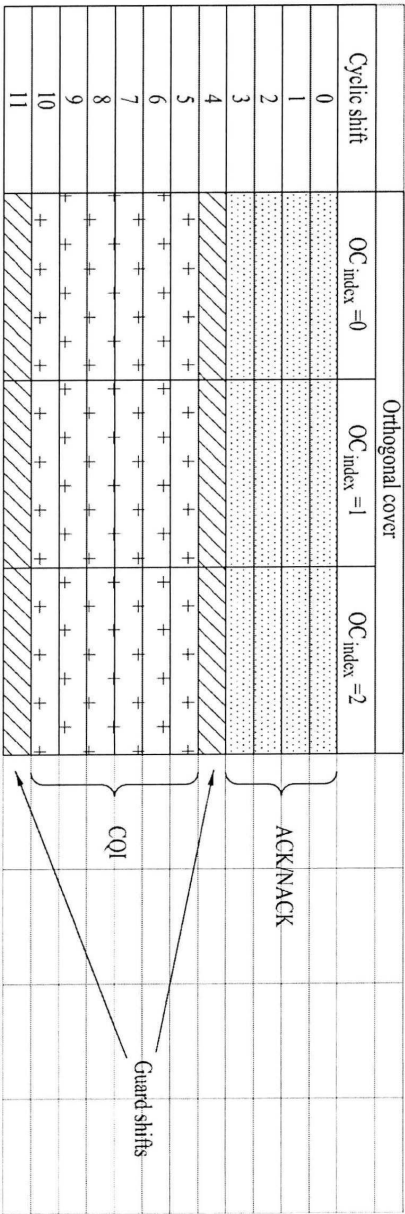
\bar{n}_{OC} Orthogonal sequence index for RS

n_{CS} Cyclic shift value of a CAZAC sequence

n' ACK/NACK resource index used for the channelization in a RB

도면17

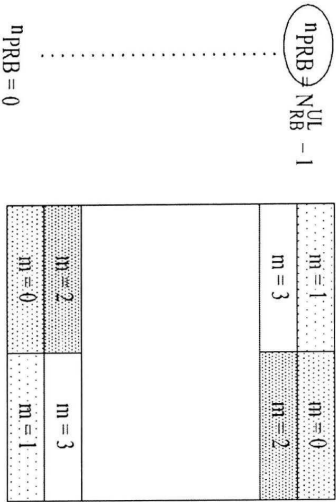
도면18



□ PRBs to be used for transmission of PUCCH in slot n_s

$$n_{PRB} = \begin{cases} \left\lfloor \frac{m}{2} \right\rfloor & \text{if } (m + n_s \bmod 2) \bmod 2 = 0 \\ N_{RB}^{UL} - 1 - \left\lfloor \frac{m}{2} \right\rfloor & \text{if } (m + n_s \bmod 2) \bmod 2 = 1 \end{cases}$$

- Mapping order:
From RBs in outer edge to RBs in inner edge
- PUCCH format 2/2a/2b first
- Secondly mixed ACK/NACK and CQI format
- PUCCH format 1/1a/1b



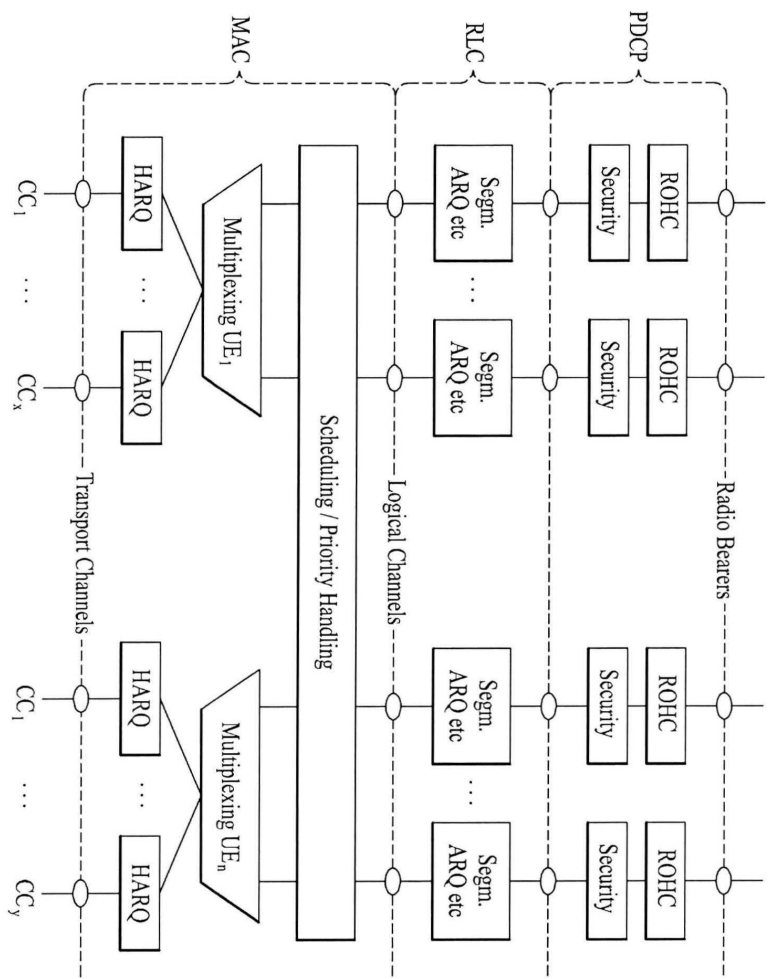
PUCCH Format 1/1a/1b

$$m = \begin{cases} N_{RB}^{(2)} \\ \left\lfloor \frac{N_{PUCCH}^{(1)} - c \cdot N_{cs}^{(1)} / \Delta_{shift}}{N_{PUCCH}^{(1)} / \Delta_{shift}} \right\rfloor + N_{RB}^{(2)} + \left\lceil \frac{N_{cs}^{(2)}}{8} \right\rceil & \text{if } n_{PUCCH}^{(1)} < c \cdot N_{cs}^{(1)} / \Delta_{shift} \\ c \cdot N_{cs}^{RB} / \Delta_{shift} & \text{otherwise} \end{cases}$$
$$c = \begin{cases} 3 & \text{normal cyclic prefix} \\ 2 & \text{extended cyclic prefix} \end{cases}$$

PUCCH Format 2/2a/2b

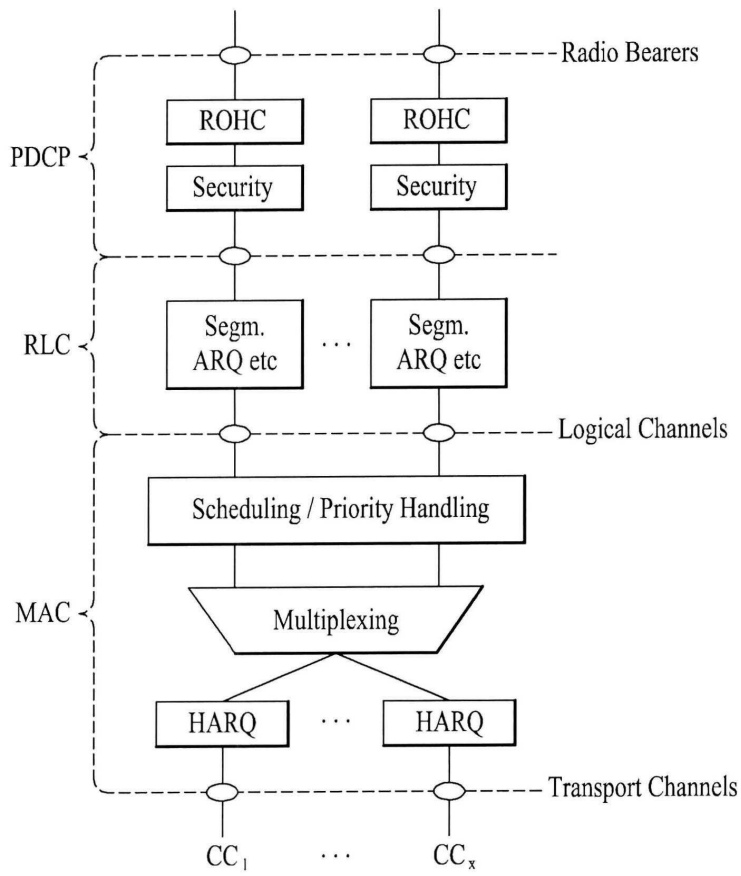
$$m = \left\lfloor \frac{N_{PUCCH}^{(2)}}{N_{sc}^{RB}} \right\rfloor$$

도면19

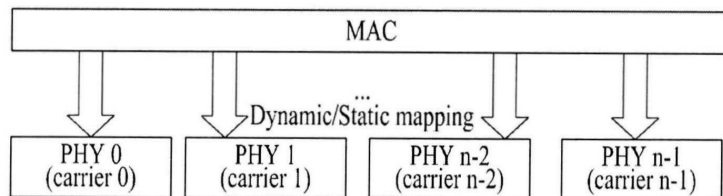


도면20

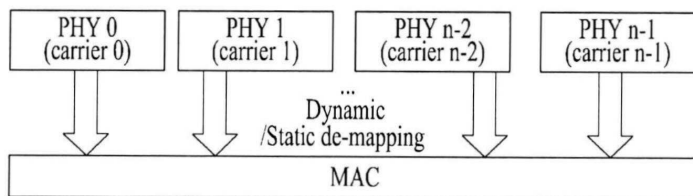
도면21



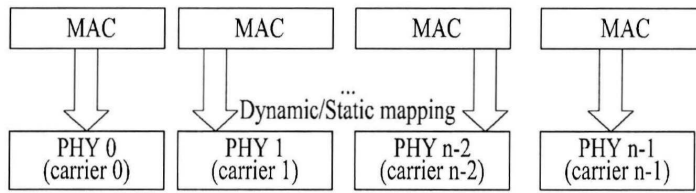
도면22



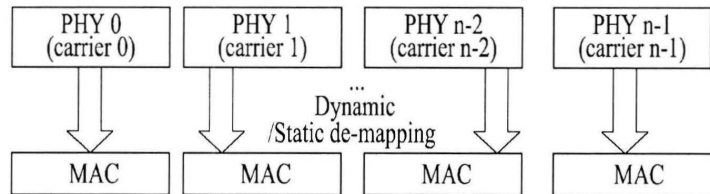
도면23



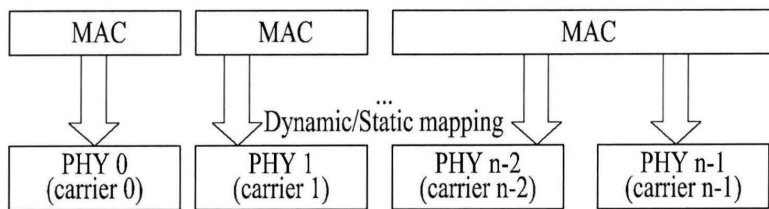
도면24



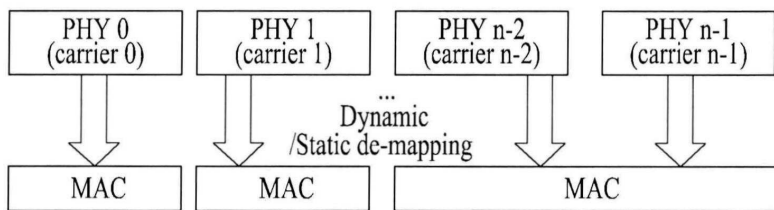
도면25



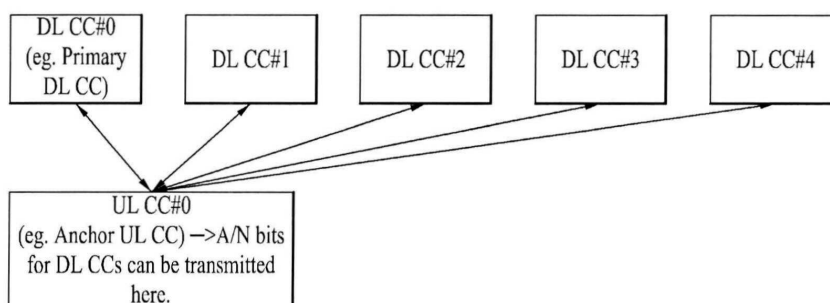
도면26



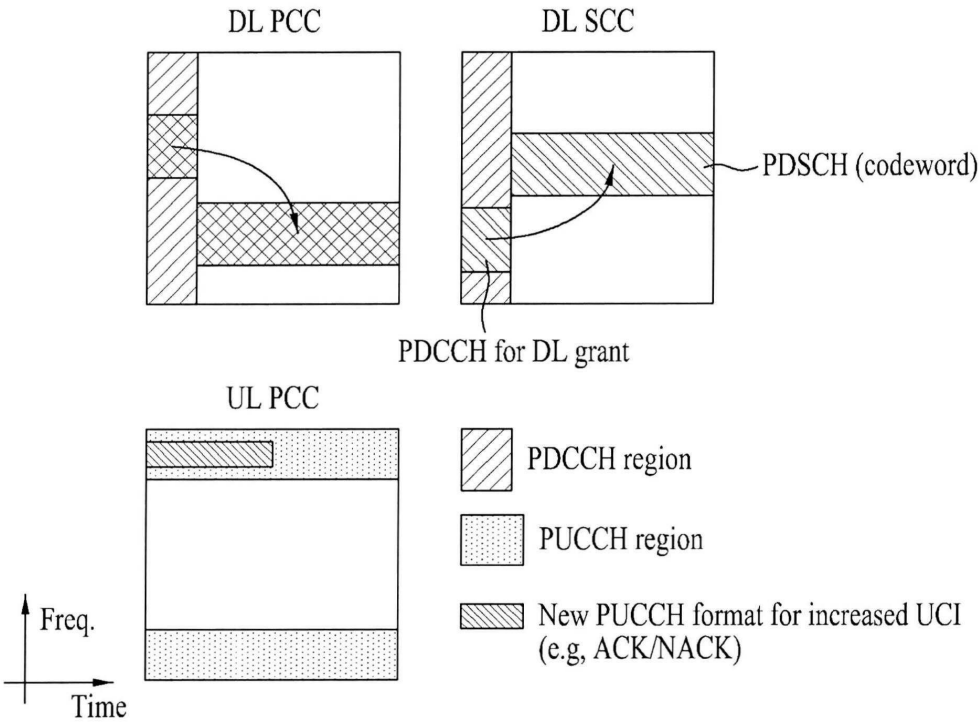
도면27



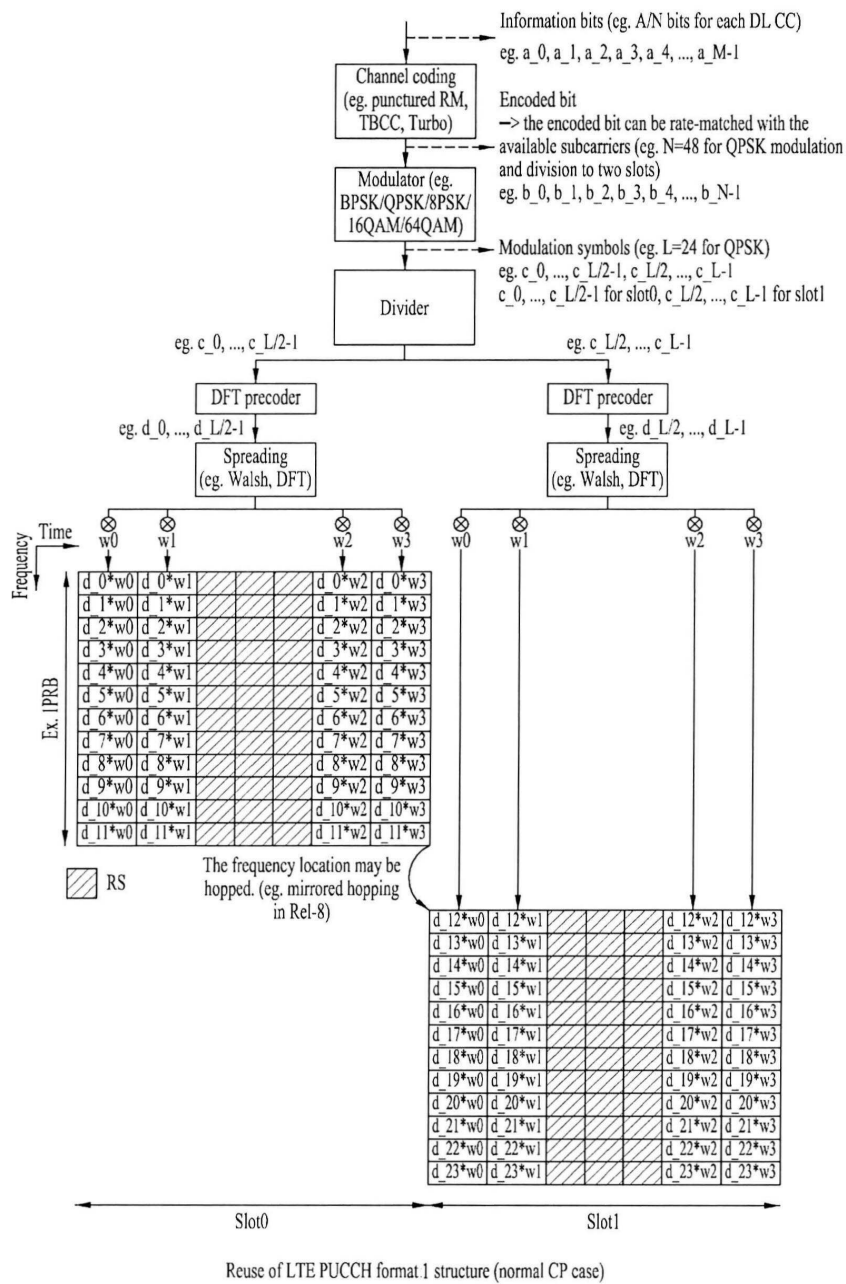
도면28



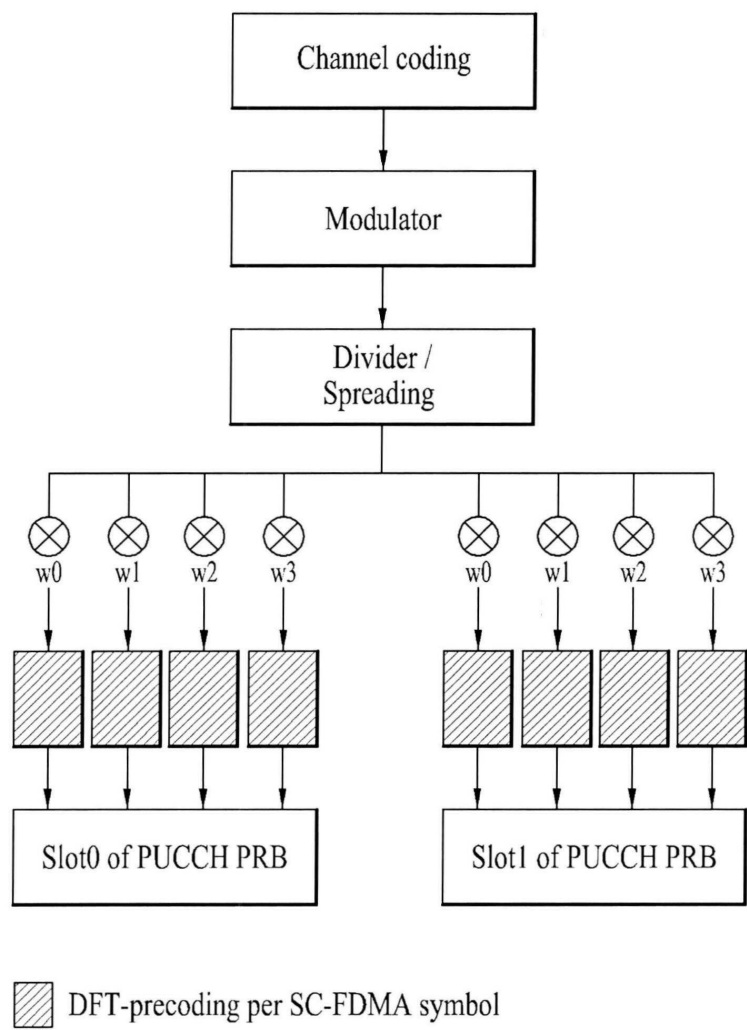
도면29



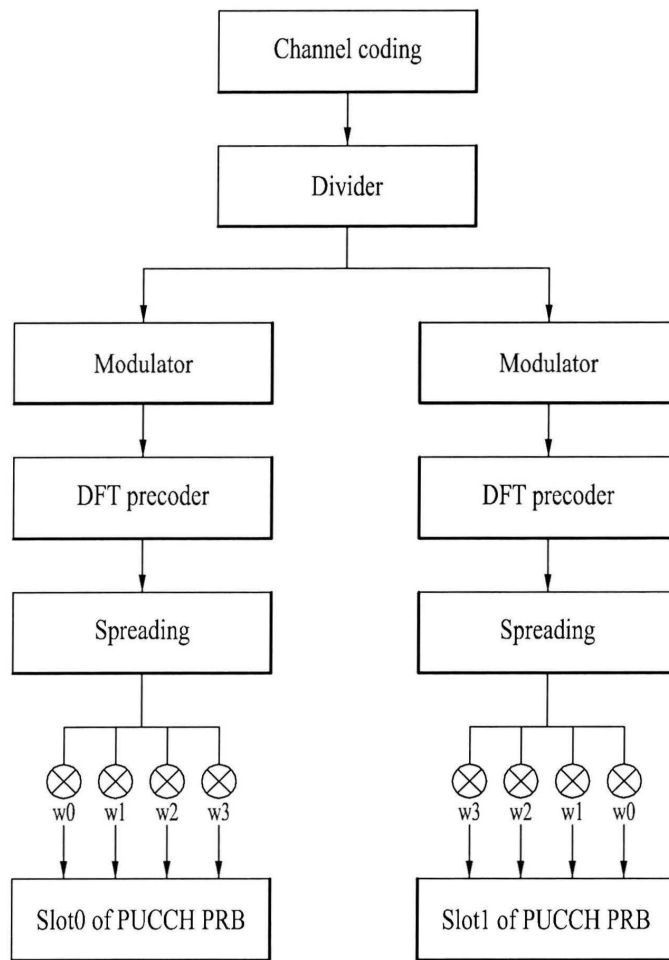
도면30a



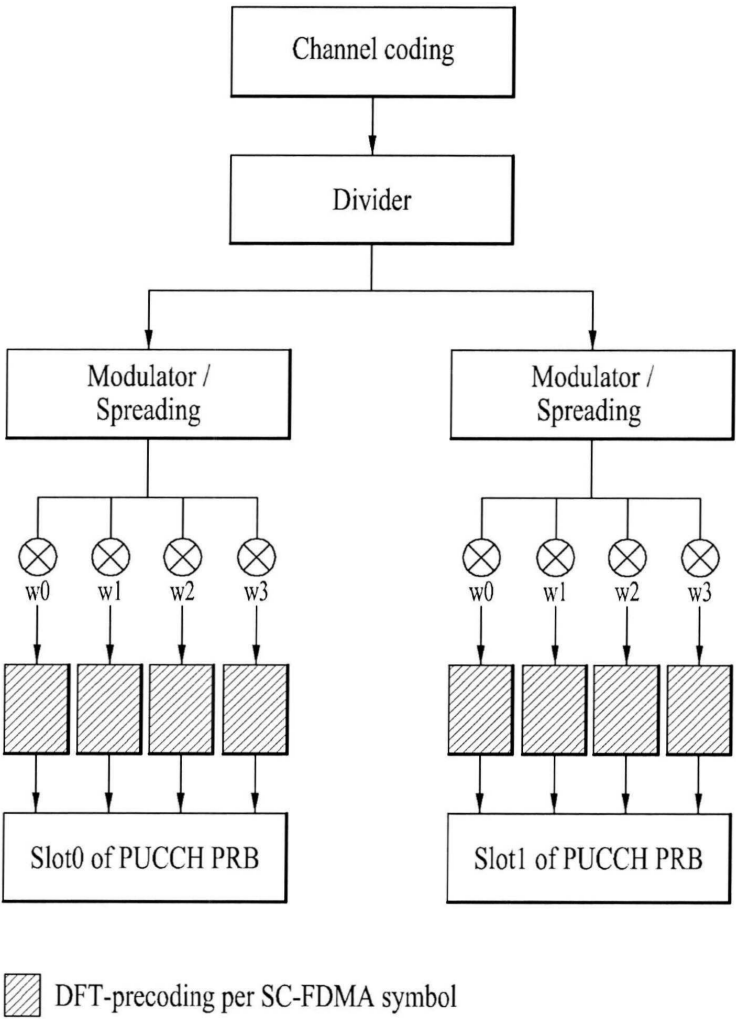
도면30b



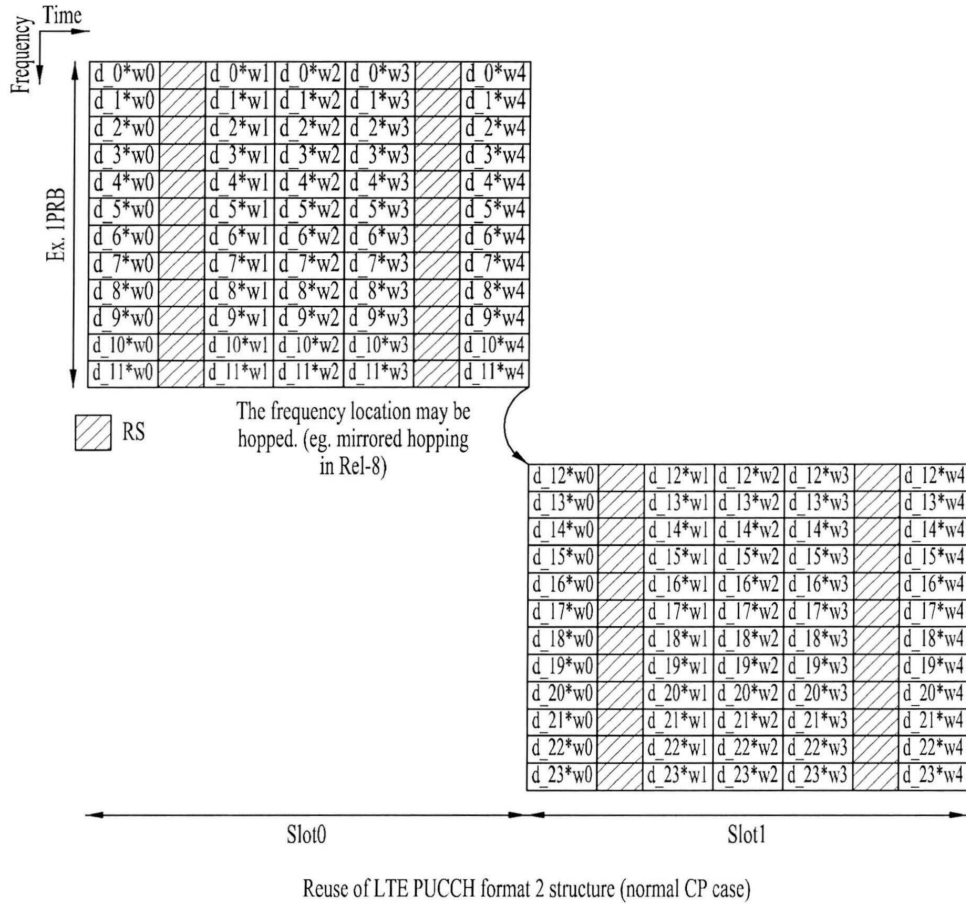
도면30c



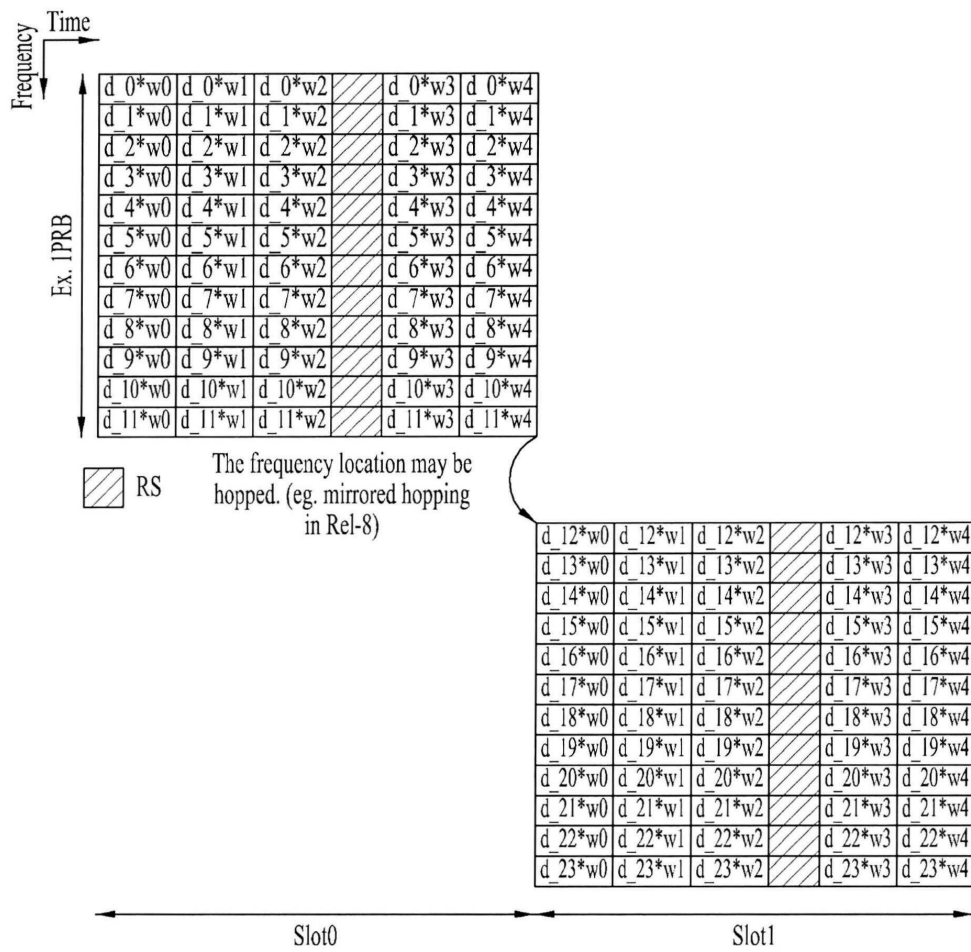
도면30d



도면30e

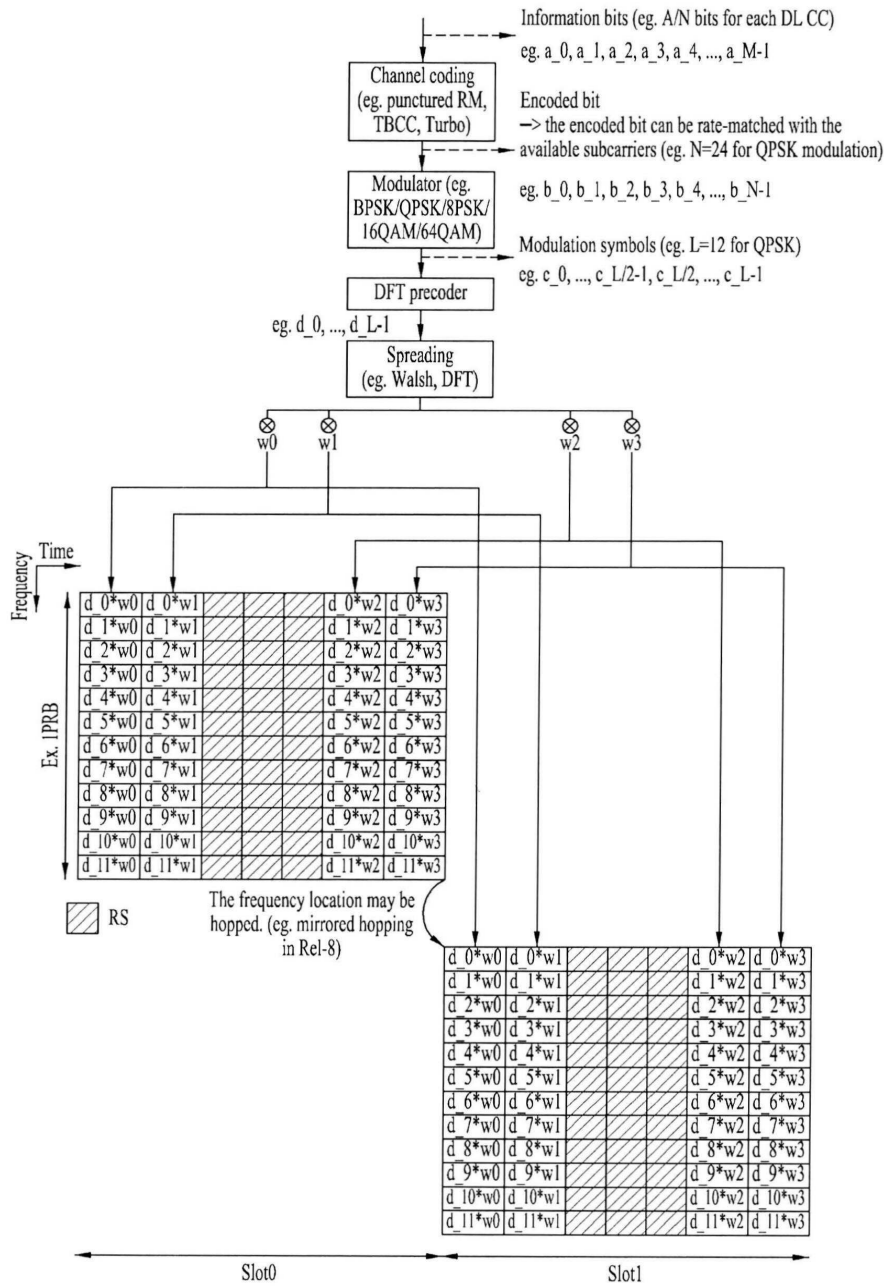


도면30f

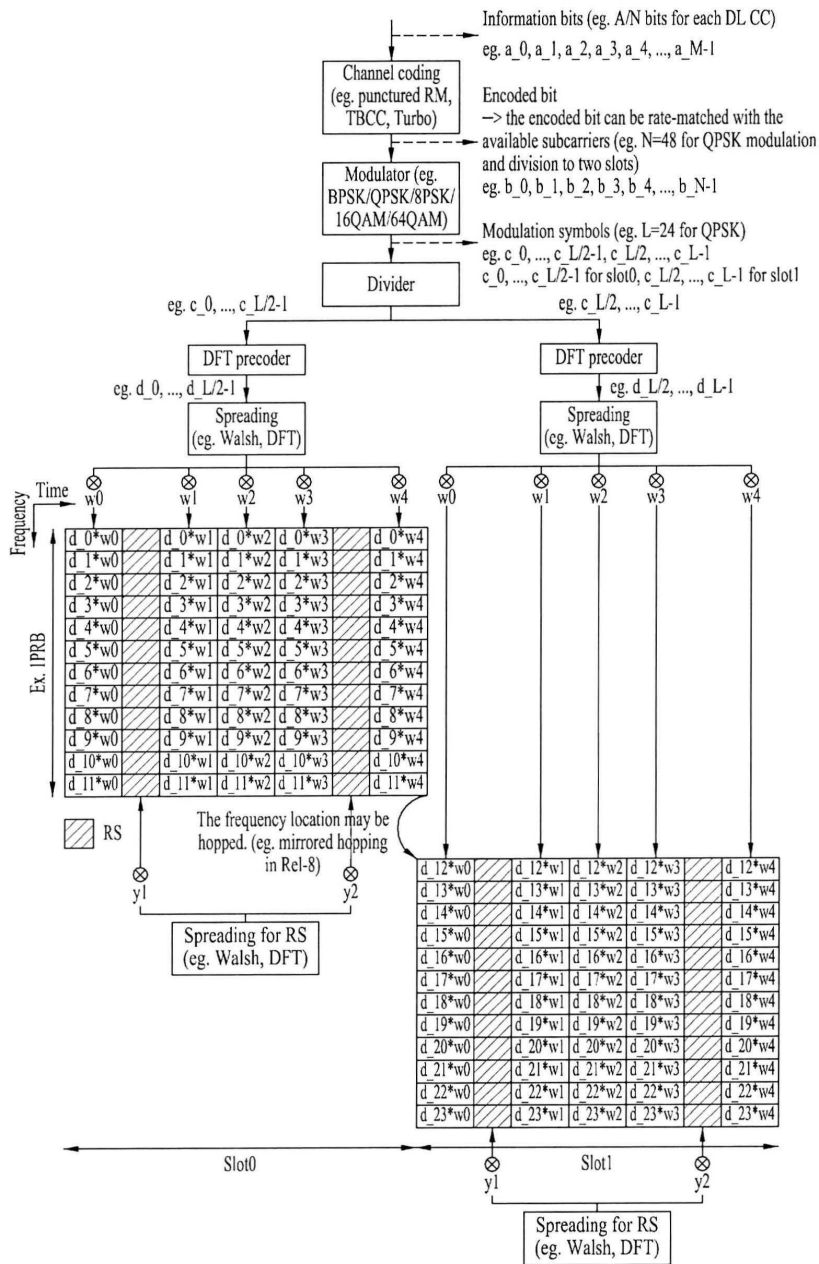


Reuse of LTE PUCCH format 2 structure (extended CP case)

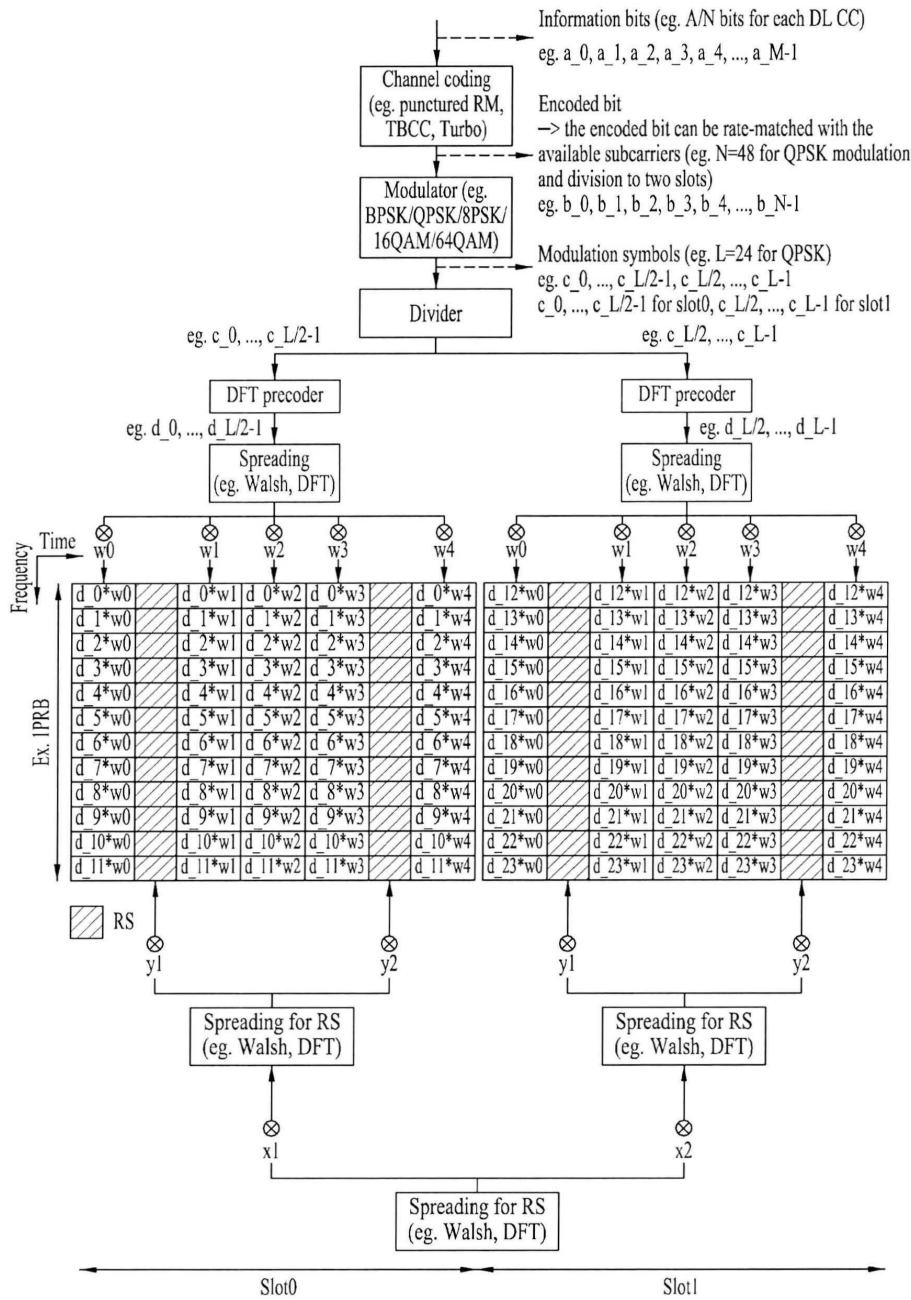
도면31



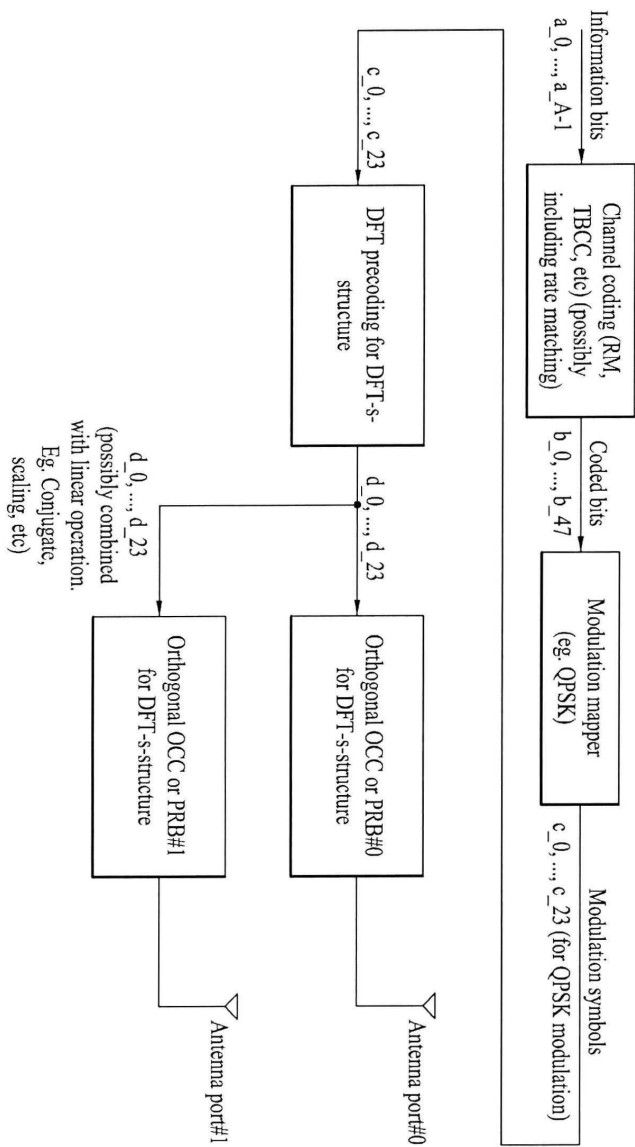
도면32



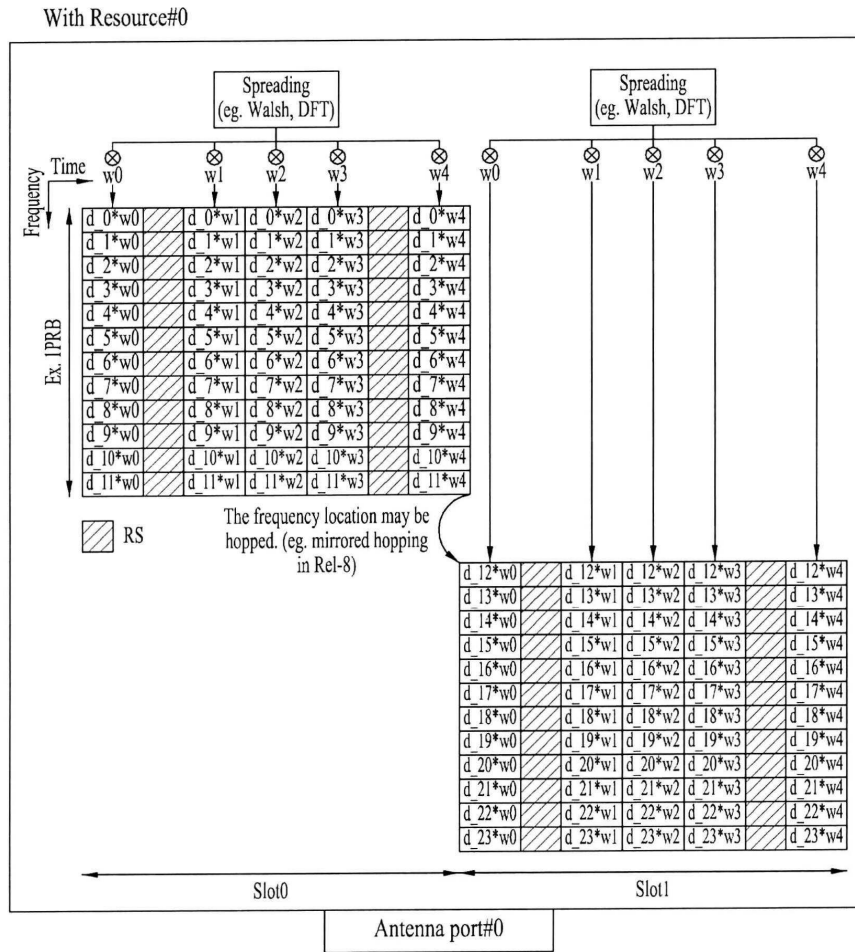
도면33



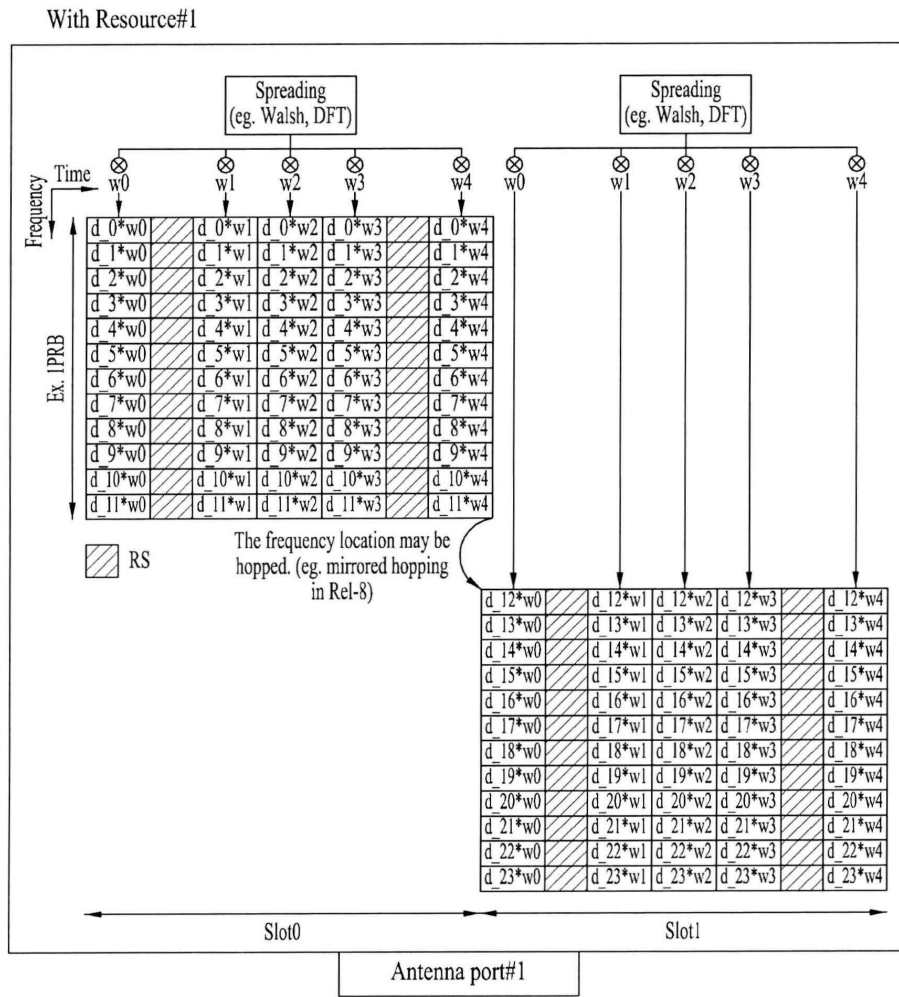
도면34

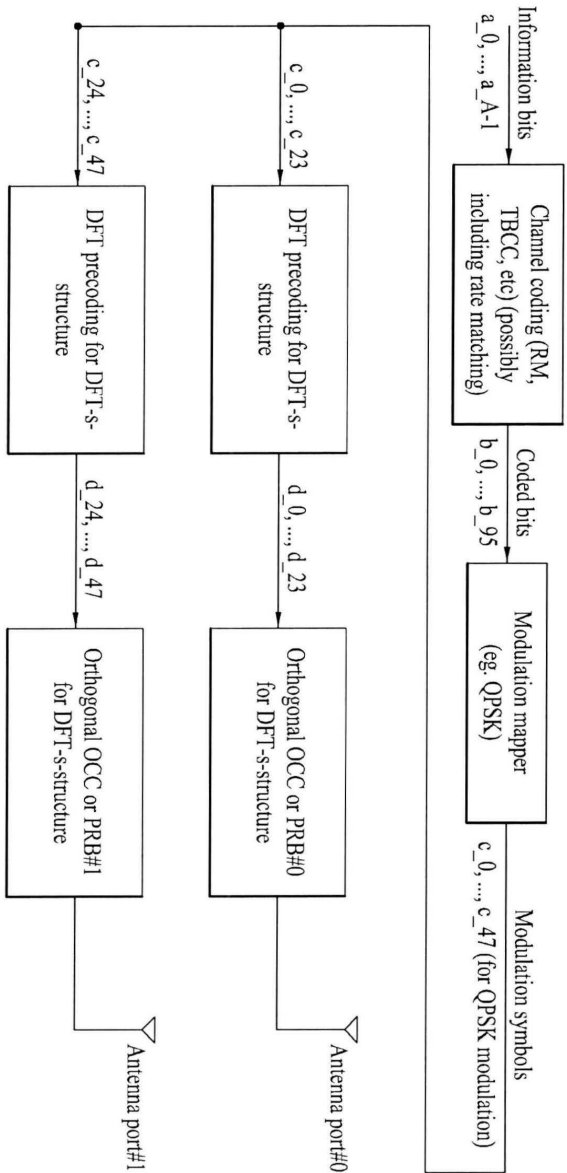


도면35a



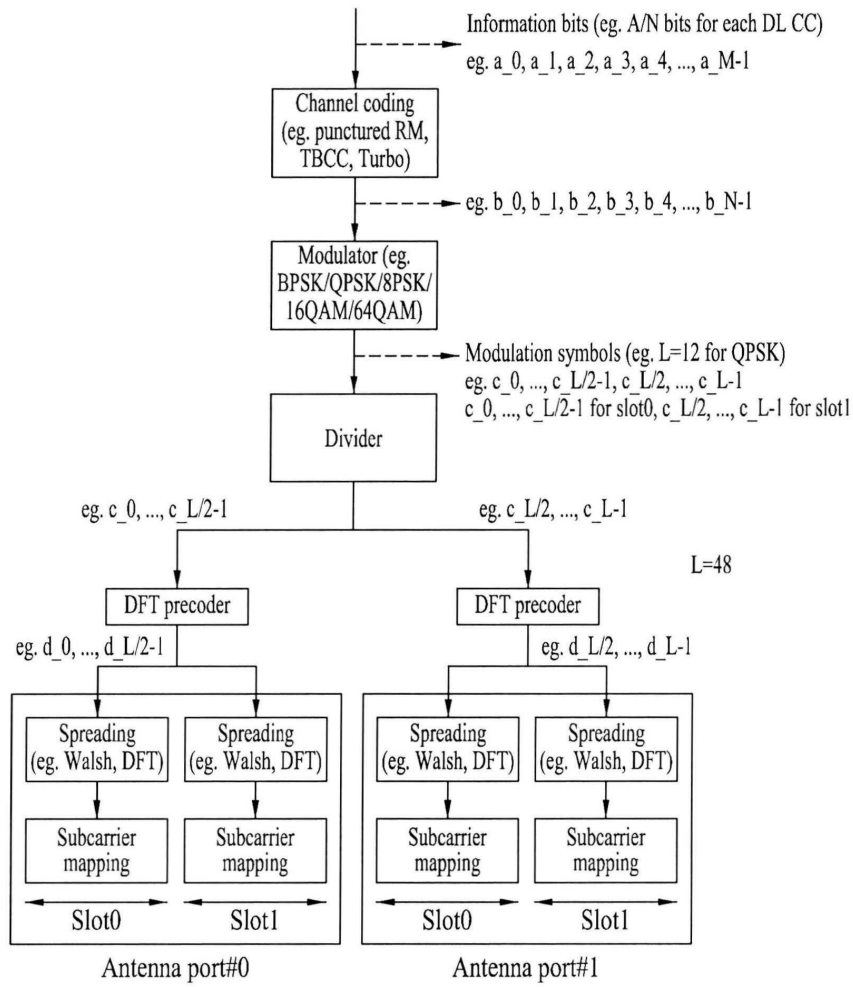
도면35b



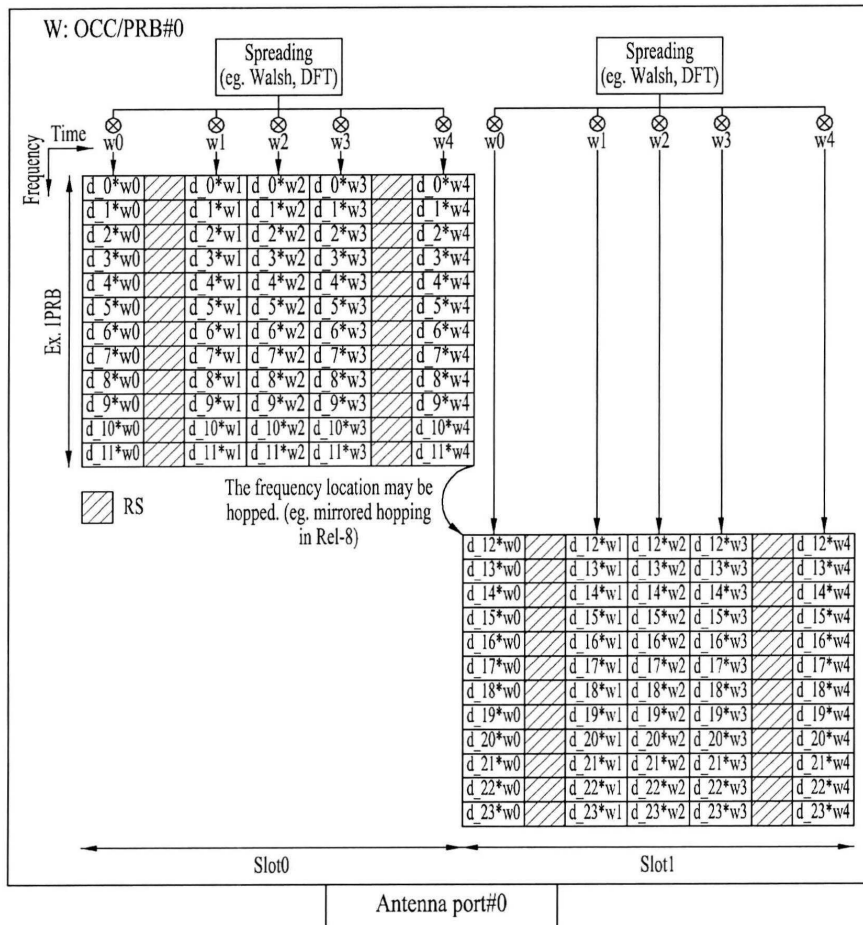


도면36

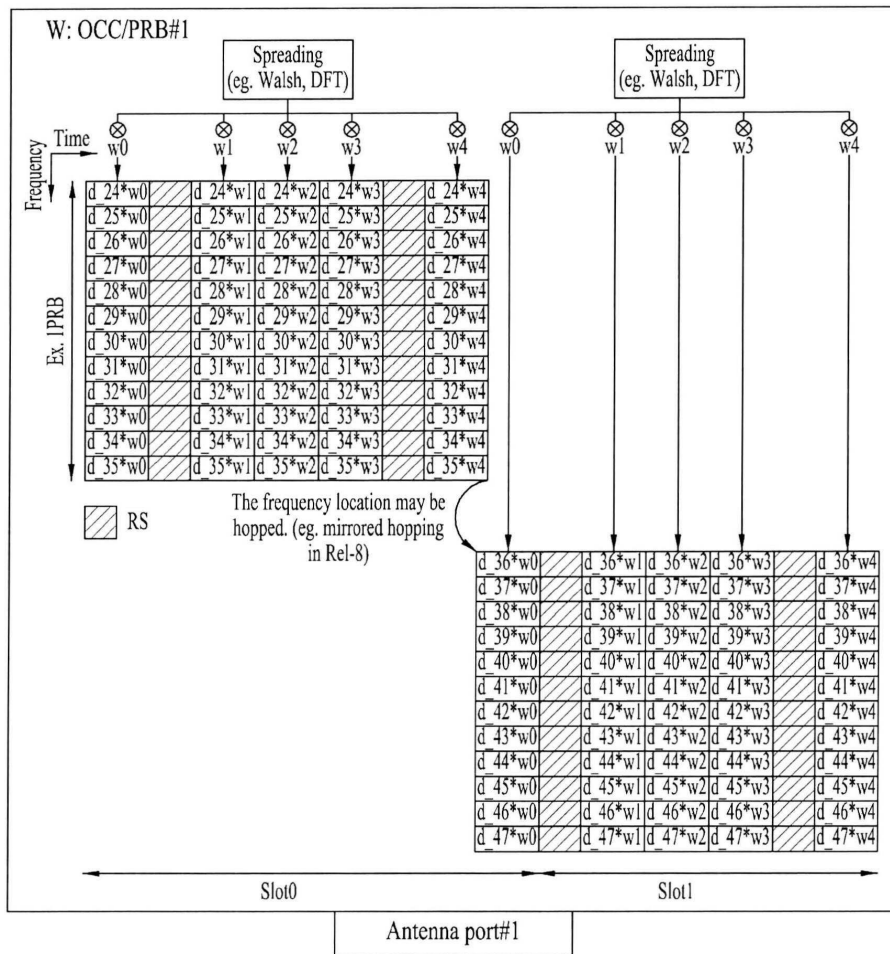
도면37



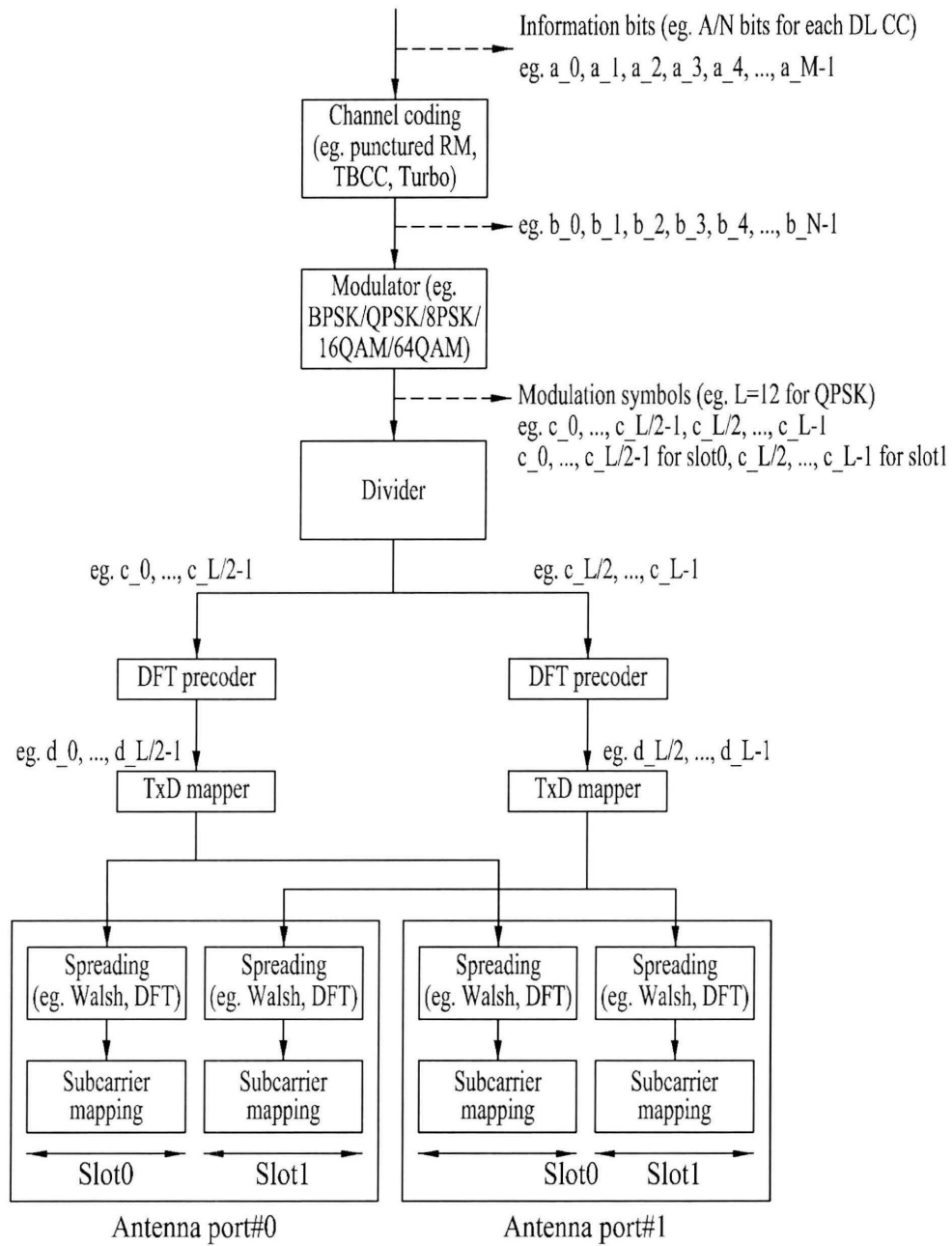
도면38a



도면38b

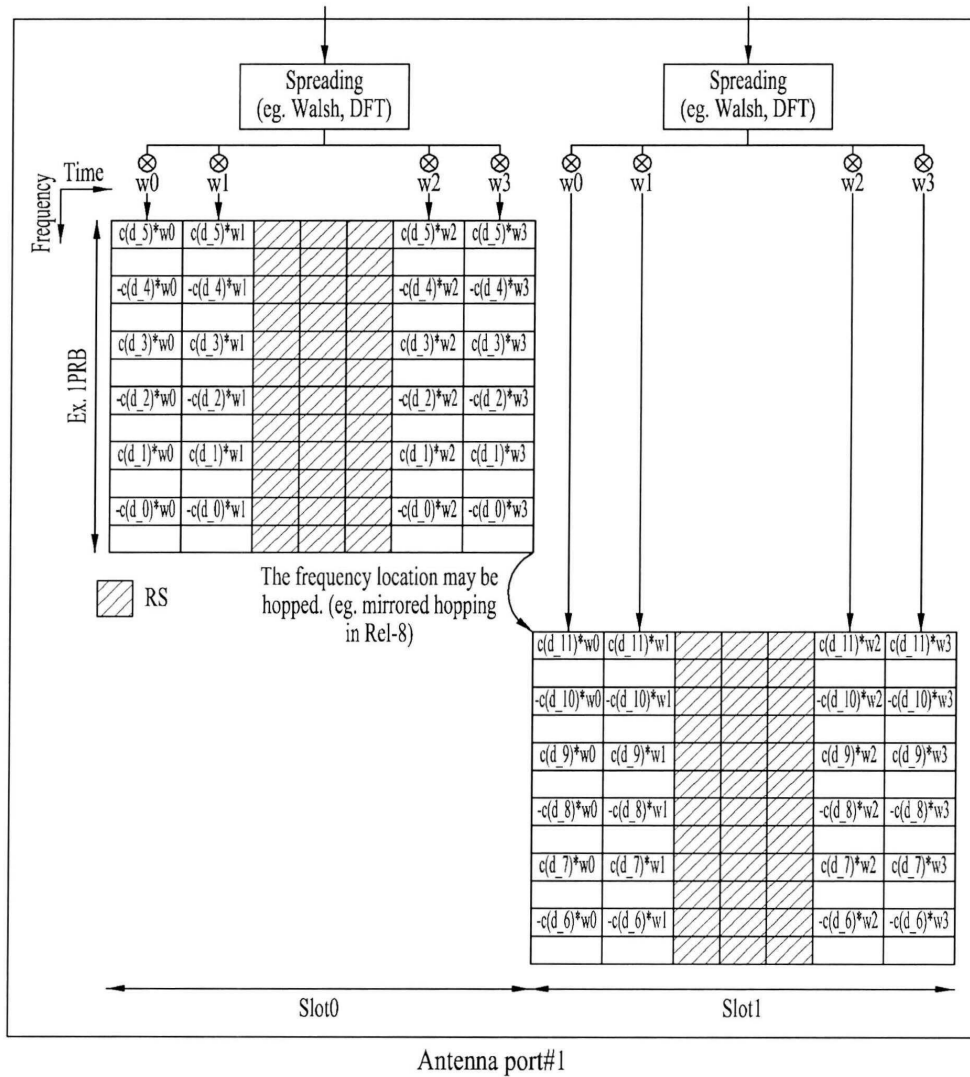


도면39



도면40

$C(\cdot)$: complex conjugate of (\cdot)



도면41

