



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2012년09월12일  
(11) 등록번호 10-1182471  
(24) 등록일자 2012년09월06일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2009-0109177

(22) 출원일자 2009년11월12일

심사청구일자 2009년11월12일

(65) 공개번호 10-2011-0052228

(43) 공개일자 2011년05월18일

(56) 선행기술조사문헌

KR1020070093899 A\*

KR1020020028477 A\*

KR1020080040304 A\*

KR1020010106862 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

하이디스 테크놀로지 주식회사

경기도 이천시 부발읍 경충대로 2091

(72) 발명자

손옥수

서울특별시 중구 다산로29길 53, 203호 (신당동)

이원희

경기도 이천시 이섭대천로1407번길 38, 대우2차아파트 206동 503호 (증포동)

(뒷면에 계속)

(74) 대리인

나승택, 조영현

전체 청구항 수 : 총 8 항

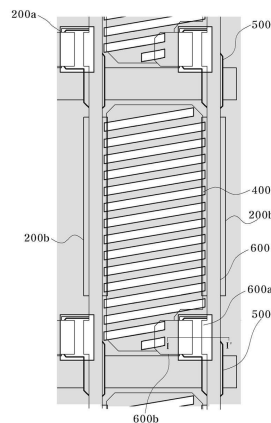
심사관 : 윤성주

(54) 발명의 명칭 에프에프에스 모드 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 액정표시 장치에 관한 것으로, 화소영역 내에 투명 화소전극과 투명공통전극을 구비하여 액정을 구동 하되 투명공통전극은 복수개의 슬릿들을 갖고 단위 화소가 서로 연결되도록 스위칭 소자의 적어도 일부를 오픈하 면서 형성되며, 슬릿은 게이트 라인과 5 내지 10도의 각도를 가지고 형성되고, 액정층의 러빙 방향은 게이트 방 향과 실질적으로 평행하게 구성된다. 본 발명에 의하면, 개구율 저하 요인을 제거하고, 빔샘 현상을 차단하며 내 부 반사를 더욱 향상시킬 수 있는 액정표시장치를 제공할 수 있게 된다.

대표도 - 도1



(72) 발명자

**최수영**

경기도 이천시 부발읍 경충대로 2212, 102동 1201  
호 (진우아파트)

**서동해**

서울특별시 마포구 중동 현대아파트 106동 102호

---

## 특허청구의 범위

### 청구항 1

하부기관, 상부기관 및 상기 기관들 사이에 삽입된 액정층을 포함하고, 상기 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 라인과 데이터 라인들에 의해 각 화소영역이 규정되고 상기 게이트 라인과 상기 데이터 라인의 교차부에는 스위칭 소자가 배치되어 있는 FFS 모드 액정표시장치에 있어서,

상기 액정층에 전압을 인가하여 광 투과량을 조절하기 위하여, 상기 화소영역 내에는 투명 화소전극과 상기 투명 화소전극의 상부에 절연층을 사이에 두고 이격 배치되며 상기 화소 영역 내에는 복수개의 슬릿들을 갖고 상기 스위칭 소자의 적어도 일부를 오픈하면서 형성되는 투명 공통전극을 구비하되,

상기 슬릿은 상기 게이트 라인과 5 내지 10도의 각도를 가지고 형성되고, 상기 액정층의 러빙 방향은 게이트 라인 방향과 실질적으로 평행하며, 상기 스위칭 소자의 드레인 전극은 상기 투명 화소전극과 전기적으로 연결되며,

상기 데이터 라인 하부에는 게이트절연막을 사이에 두고 게이트 라인을 형성한 물질로 구성되는 반사구조물을 더 포함하되, 상기 반사구조물의 폭은 상기 데이터 라인의 폭보다 넓으며,

상기 데이터라인의 말단부와 상기 반사구조물의 말단부의 사이에 상기 투명공통전극의 슬릿의 말단부와 상기 화소전극의 말단부가 위치하는 것을 특징으로 하는 FFS 모드 액정표시장치.

### 청구항 2

삭제

### 청구항 3

삭제

### 청구항 4

삭제

### 청구항 5

제1 항에 있어서,

상기 투명공통전극의 슬릿의 상기 말단부가 상기 화소전극의 상기 말단부 보다 상기 데이터라인의 상기 말단부에 더 가깝게 위치하는 것으로 특징으로 하는 FFS 모드 액정표시장치.

### 청구항 6

제1 항에 있어서,

상기 슬릿이 형성되는 각도는 인접한 화소 영역 끼리 선대칭으로 형성되어 액정의 구동시 회전 방향이 서로 다르게 구성하는 FFS 모드 액정표시장치.

### 청구항 7

제1 항에 있어서,

상기 투명 화소전극의 하부에는 투명 보조전극이 더 추가된 것을 특징으로 하는 FFS 모드 액정표시장치.

### 청구항 8

하부기관, 상부기관 및 상기 기관들 사이에 삽입되는 액정층을 포함하고 상기 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 라인과 데이터 라인들에 의해 각 화소영역이 규정되고 상기 라인들의 교차부에는 스위칭 소자가 배치되어 있는 FFS 모드 액정표시장치의 제조방법에 있어서,

게이트 라인을 형성하는 단계;

상기 게이트 라인 상부에 게이트 절연막 및 활성층을 형성하는 단계;

상기 화소영역 내부에 투명 화소전극을 형성하는 단계;

상기 투명화소전극이 형성된 결과물 상에 드레인 전극 및 데이터 라인을 형성하되, 상기 드레인전극의 일부가 상기 화소전극의 일부와 전기적으로 접속되도록 형성하는 단계; 및

상기 투명 화소전극의 상부에 절연층을 사이에 두고 이격 배치되며 상기 화소 영역 내에는 복수개의 슬릿을 갖고 상기 스위칭 소자의 적어도 일부를 오픈하는 투명 공통전극을 형성하는 단계를 구비하되,

상기 슬릿은 상기 게이트 라인과 5 내지 10도의 각도를 가지고 형성되고, 상기 액정층의 러빙 방향은 게이트 라인 방향과 실질적으로 평행하며,

상기 게이트 라인을 형성할 때 상기 데이터 라인이 형성될 영역의 하부에 반사구조물을 형성하되, 상기 반사구조물의 폭은 상기 데이터 라인의 폭보다 넓고,

상기 데이터라인의 말단부와 상기 반사구조물의 말단부의 사이에 상기 투명공통전극의 슬릿의 말단부와 상기 화소전극의 말단부가 위치하는 것을 특징으로 하는 FFS 모드 액정표시장치의 제조방법.

## 청구항 9

삭제

## 청구항 10

삭제

## 청구항 11

삭제

## 청구항 12

삭제

## 청구항 13

제8 항에 있어서,

상기 투명공통전극의 슬릿의 상기 말단부가 상기 화소전극의 상기 말단부 보다 상기 데이터라인의 상기 말단부에 더 가깝게 위치하는 것으로 특징으로 하는 FFS 모드 액정표시장치의 제조방법.

## 청구항 14

제8 항에 있어서,

상기 슬릿이 형성되는 각도는 인접한 화소 영역 끼리 선대칭으로 형성되어 액정의 구동시 회전 방향이 서로 다르게 구성하는 것을 특징으로 하는 FFS 모드 액정표시장치의 제조방법.

## 청구항 15

제8 항에 있어서,

상기 투명 화소전극의 하부에는 투명 보조전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 FFS 모드 액정표시장치의 제조방법.

## 명세서

### 발명의 상세한 설명

### 기술 분야

[0001] 본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 개구율 저하 요인을 제거하고, 빛샘

현상을 차단하며 내부 반사를 더욱 향상시킬 수 있는 액정표시장치 및 그 제조방법에 관한 것이다.

## 배정 기술

- [0002] 일반적으로, 에프에프에스 모드(Fringe Field Switching Mode; FFS 모드) 액정표시장치는 아이피에스 모드(In-Plane Switching Mode; IPS 모드) 액정표시장치의 낮은 개구율 및 투과율을 개선시키기 위하여 제안된 것이다.
- [0003] 이러한 FFS 모드 액정표시장치는 공통전극(상대전극)과 화소전극을 투명한 전도체로 형성하여, IPS 모드 액정표시장치에 비해 개구율 및 투과율을 높이면서, 공통전극과 화소전극 사이의 간격을 상/하부 유리기판들 간의 간격보다 좁게 형성하는 것에 의하여 공통전극과 화소전극 사이에서 프린지 필드가 형성되도록 함으로써, 전극들 상부에 존재하는 액정 분자들까지도 모두 동작되도록 하여 보다 향상된 투과율을 얻는다. FFS 모드 액정표시장치에 대한 종래 기술은 예를 들어, 본 출원인에 의하여 출원되고 등록된 미국특허번호 제6256081호, 제6226118호 및 한국특허번호 제653474호 등에 개시되어 있다.
- [0004] 종래의 FFS 모드 액정표시장치는 데이터라인과 화소전극 간의 크로스토크(Cross-talk)가 발생하고 화소전극의 슬릿의 끝부분에서 액정이 이상구동하는 디스클리네이션(disclination)이 발생하여 상당한 부분을 차광막(Black Matrix, BM)으로 차광함에 따라 개구율이 저하되며, 해상도가 증가할수록 단위 화소의 크기는 작아지지만 컨택홀의 크기는 일정 크기로 유지되어야 함에 따라 더더욱 개구율이 낮아지게 되는 문제점이 있었다.
- [0005] 이런 문제점을 해소하기 위해서 컨택홀을 제거하여 개구율을 넓히고 데이터 라인 위의 투과율을 최하로 하고 데이터라인 부근의 액정효율을 최대로 높일 수 있는 구조로 한국특허 제849599호가 제안되었다. 그러나 데이터 라인 부근의 액정효과를 최대로 얻는 구조이기 때문에 데이터라인 부근의 전계가 이웃한 픽셀의 액정에 영향을 미치게 되어 혼색이 발생할 가능성이 있어서 여전히 최소한의 차광막이 필요하며, 데이터라인을 기준으로 소정 각도로 러빙을 함에 따라 데이터라인의 일측 부근에 러빙불량으로 인한 빛샘이 발생한다는 문제점이 있고 내부 반사를 이용하여 외부 시인성을 높이는데 한계가 있는 구조이었다.
- [0006] 따라서, 종래의 FFS 액정표시장치가 가지고 있는 개구율 저하 요인을 제거하고 빛샘 발생을 줄이며 내부 반사를 더욱 향상시킬 수 있는 액정표시장치에 대한 요구는 여전하다.

## 발명의 내용

### 해결 하고자하는 과제

- [0007] 본 발명은 상술한 문제점을 해결하기 위해 안출된 것으로, 본 발명의 목적은 비교적 간단한 공정으로 화소 영역에 컨택홀을 형성하지 않도록 하고 다크 영역과 디스클리네이션을 최대한 제거함으로써 개구율을 확장시킬 수 있도록 하는 것이다.
- [0008] 본 발명의 다른 목적은 개구율을 향상시키고 빛샘을 제거하고 내부 반사를 확보할 수 있도록 하는 것이다.

### 과제 해결수단

- [0009] 전술한 목적을 달성하기 위하여 본 발명의 제1 측면은 하부기판, 상부기판 및 상기 기판들 사이에 삽입된 액정층을 포함하고, 상기 하부기판에는 상호 교차하는 방향으로 형성되는 게이트 라인과 데이터 라인들에 의해 각 화소영역이 규정되고 상기 게이트 라인과 상기 데이터 라인의 교차부에는 스위칭 소자가 배치되어 있는 FFS 모드 액정표시장치에 있어서, 액정층에 전압을 인가하여 광 투과량을 조절하기 위하여, 상기 화소영역 내에는 투명 화소전극과 상기 투명 화소전극의 상부에 절연층을 사이에 두고 이격 배치되며 상기 화소 영역 내에는 복수 개의 슬릿들을 갖고 상기 스위칭 소자의 적어도 일부를 오픈하면서 형성되는 투명 공통전극을 구비하되, 상기 슬릿은 상기 게이트 라인과 5 내지 10도의 각도를 가지고 형성되고, 상기 액정층의 러빙 방향은 게이트 방향과 실질적으로 평행하며, 상기 스위칭 소자의 드레인 전극은 상기 투명 화소전극과 전기적으로 연결되는 FFS 모드 액정표시장치를 제공한다.
- [0010] 바람직하게는, 데이터 라인 하부에는 절연층을 사이에 두고 게이트 라인을 형성한 물질로 구성되는 반사구조물을 더 포함한다.

- [0011] 한편, 반사구조물의 폭은 상기 데이터 라인의 폭보다 넓은 것이 바람직하다.
- [0012] 또한, 슬릿이 형성되는 각도는 인접한 화소영역 끼리 선대칭으로 형성되어 액정의 구동시 회전 방향이 서로 다르게 구성될 수 있고, 투명 화소전극의 하부에는 투명 보조전극이 더 추가될 수 있다.
- [0013] 본 발명의 다른 측면은 하부기관, 상부기관 및 상기 기관들 사이에 삽입되는 액정층을 포함하고 상기 하부기관에는 상호 교차하는 방향으로 형성되는 게이트 라인과 데이터 라인들에 의해 각 화소영역이 규정되고 상기 라인들의 교차부에는 스위칭 소자가 배치되어 있는 FFS 모드 액정표시장치의 제조방법에 있어서, 게이트 라인을 형성하는 단계; 상기 게이트 라인 상부에 게이트 절연막 및 활성층을 형성하는 단계; 상기 화소영역 내부에 투명 화소전극을 형성하는 단계; 상기 투명화소전극이 형성된 결과물 상에 드레인 전극 및 데이터 라인을 형성하되, 상기 드레인전극의 일부가 상기 화소전극의 일부와 전기적으로 접속되도록 형성하는 단계; 및 상기 투명 화소전극의 상부에 절연층을 사이에 두고 이격 배치되며 상기 화소 영역 내에는 복수개의 슬릿을 갖고 상기 스위칭 소자의 적어도 일부를 오픈하는 투명 공통전극을 형성하는 단계를 구비하는 FFS 모드 액정표시장치의 제조방법을 제공한다.
- [0014] 바람직하게는, 슬릿은 상기 게이트 라인과 5 내지 10도의 각도를 가지고 형성되고, 상기 액정층의 러빙 방향은 게이트 방향과 실질적으로 평행하다.

## 효 과

- [0015] 본 발명에 의하면, 화소영역 내에 컨택홀을 제거하여 고해상도를 구현할 수 있다.
- [0016] 또한, 데이터 라인과 게이트 라인부의 금속물질에 의한 반사를 이용할 수 있는 구조이기 때문에 외부 시인성을 증가시킬 수 있다.
- [0017] 또한 러빙 공정을 게이트 라인과 0° 또는 거의 0° 로 처리하므로 종래 기술에서와 같은 데이터 라인부 빗샘 현상을 방지할 수 있는 장점을 가지고 있다.

## 발명의 실시를 위한 구체적인 내용

- [0018] 이하, 첨부 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다. 그러나, 다음에 예시하는 본 발명의 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 다음에 상술하는 실시예에 한정되는 것은 아니다. 본 발명의 실시예는 당업계에서 통상의 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되어지는 것이다.
- [0019] 본 발명의 실시예에 따른 액정표시장치는 하부기관, 상부기관, 및 하부기관과 상부기관 사이에 삽입된 액정층을 포함하고, 하부기관에는 액정층에 전압을 인가하기 위하여 상호 교차하는 방향으로 형성되는 전극들에 의해 각 화소 영역이 규정되어 있다.
- [0020] 도 1은 본 발명의 일 실시예에 따른 FFS 모드 액정표시장치의 하부기관에 형성된 화소영역의 일부를 도시한 평면도이고, 도 2는 도 1의 I-I'선의 단면도이다. 도 3a 내지 도 3e는 각 층들이 단계적으로 형성되어 중첩되어 가는 상황을 차례로 도시하고 있는 평면도들이다.
- [0021] 하부 기관(100)에는 불투명 금속으로 된 게이트 라인(200a)과 데이터라인(600)이 수직 교차하도록 배열되어 단위 화소를 형성하고, 단위 화소 영역 내에는 투명 화소전극(400)과 투명 공통전극(800)이 절연층(700)을 사이에 두고 배치되는데, 투명 화소전극(400)은 예컨대, 플레이트 형태로 데이터 라인(600)과 동일 층에 배치되어 스위칭 소자의 드레인 전극(600b)이 투명 화소전극(400)의 적어도 일부를 오버랩함으로써 전기적으로 연결된다. 이러한 구조에서는 컨택홀 형성 공정이 없어져서 컨택홀의 형성공정으로 인해 화소를 작게 만들 수 없는 문제점을 해결할 수 있다. 이러한 구조에 의하면 고해상도가 가능하다.
- [0022] 투명 공통전극(800)은 절연층(700) 상에 증착된 투명 도전층의 패터닝에 의하여 다수의 슬릿들을 갖는 형태로

마련되어 투명 화소전극(400)과 기준으로 소정 영역 중첩된다.

- [0023] 게이트 라인(200a) 상에는 게이트 절연막(300)의 계재 하에 a-Si막과 n+ a-Si막이 차례로 증착된 액티브 패턴(500)과, 소오스/드레인 전극(600a, 600b)이 마련되어 박막 트랜지스터(TFT)(T)를 형성한다. 드레인 전극(600b)은 투명 화소전극(400)과 전기적으로 접속되어 단위 화소에 데이터 신호가 인가된다.
- [0024] 한편 게이트 라인(200a)의 형성과 함께 데이터 라인(600) 하부에는 게이트 라인을 형성한 물질로 구성되는 반사구조물(200b)을 형성한다. 반사구조물(200b)의 형성 물질은 게이트 라인(200a)의 물질 이외의 물질로 형성하는 것도 가능하지만 공정의 간소화를 위해 게이트 라인(200a)과 동일한 물질을 사용한다. 반사구조물(200b)은 내부 반사율을 향상시키기 위해 형성되는 것으로 그 기능에 대해서는 후술한다.
- [0025] 한편, 투명 공통전극(800)은 화소 영역 내에는 복수개의 슬릿을 갖고 상기 스위칭 소자의 적어도 일부를 오픈하면서 형성된다. 즉, 단위 화소 영역들이 매트릭스 형태로 이루어진 경우 단위 화소 영역들은 투명 공통전극(800)에 의해 전체적으로 연결된 구조를 가지면서 슬릿들과 스위칭 소자의 일부만을 오픈 하는 형태로 형성된다. 이와 같이 전체적으로 연결된 구조를 가짐으로써 공통전극의 전체 저항을 감소시킬 수 있게 된다.
- [0026] 한편, 슬릿들은 게이트 라인과 5 내지 10도의 각도를 가지고 형성되고, 액정층의 러빙 방향은 게이트 라인 방향과 실질적으로 평행하게 형성한다. 액정층의 러빙 방향이 게이트 라인 방향과 실질적으로 평행함으로 인해 빗샘 현상과 디스클리네이션 현상을 감소시킬 수 있는 효과가 있다. 상부 및 하부 기판에 부착되는 편광판의 축은 액정층의 러빙방향과 동일하게 구현할 수 있다.
- [0027] 한편, 상기 상부기판에는 하부기판(100)에 형성된 화소 영역 각각에 대응하여 화면의 색상을 나타내는 컬러 필터(미도시)가 마련되고, 데이터 라인(600)의 상부에는 차광막이 제거되거나 일부 형성하는 것도 가능하다.
- [0028] 다음으로, 도 1 및 도 2, 도 3a 내지 도 3e를 참조하여 본 발명의 FFS 모드 액정표시장치의 제조방법에 대해서 상세하게 설명한다.
- [0029] 하부기판(100) 상에 게이트 전극을 포함한 게이트 라인(200a)을 형성하고 이와 동시에 반사구조물(200b)을 형성한다. 즉, 하부기판(100) 상에 불투명 금속막의 증착 및 이에 대한 패터닝을 통해 박막 트랜지스터(TFT)(T) 형성부의 하부기판(100) 부분 상에 게이트 전극을 포함한 게이트 라인(200a)과 반사구조물(200b)을 형성한다. 반사구조물은 데이터 라인(600) 하부에 형성한다.
- [0030] 그 후, 게이트 라인(200a)과 반사 구조물(200b)을 덮도록 하부 기판(100)의 전체 상부에 게이트 절연막(300)을 증착하고, 게이트 절연막(300) 상에 a-Si막과 n+ a-Si막을 차례로 증착한 상태에서 이들을 패터닝하여 게이트 전극 상부의 게이트 절연막(300) 부분 상에 활성층(500)을 형성한다.
- [0031] 다음으로, 기판 결과물 상에 .투명 도전층의 증착 및 패터닝을 통해 각 화소영역 내에 배치되게 플레이트형 투명 화소전극(400)을 형성한다.
- [0032] 그런 다음, 소오스/드레인(Source/Drain)용 금속막을 증착한 후, 이를 패터닝해서 소오스/드레인 전극(600a, 600b)을 포함한 데이터 라인(600)을 형성하고, 이를 통해, 스위칭 소자인 박막 트랜지스터(TFT)(T)를 구성한다. 이때, 드레인 전극(600b)은 공통 화소전극(400)의 일부를 오버랩하도록 형성함으로써 전기적으로 접속되도록 형성한다.
- [0033] 이어서, 박막 트랜지스터(T)가 형성된 결과 구조물 상에 예컨대 SiNx 재질의 절연층(700)을 도포한 후, 투명 화소전극(400)과 적어도 일부가 중첩하도록 슬릿들을 가지는 투명 공통전극(800)을 형성한다. 투명공통전극(800)은 화소 영역 내에는 복수개의 슬릿을 갖고 박막 트랜지스터(T)의 적어도 일부를 오픈하면서 형성된다.
- [0034] 이후, 도시하지는 않았으나, 투명 공통전극(800)이 형성된 기판 결과물의 최상부에 배향막을 도포하여 어레이 기판의 제조를 완성한다. 한편, 상기 상부기판에는 컬러 필터를 선택적으로 형성하고, 그 상부에 배향막을 형성한다. 상기 상부기판과 하부기판(100)은 액정층의 개재하에 합착시켜 본 발명의 일 실시예에 따른 FFS 모드 액정표시장치의 제조를 완성한다. 물론, 기판 합착 후에는 각 기판의 외측면에 편광판을 부착시킬 수 있다.
- [0035] 다음으로, 본 발명의 효과를 종래 기술의 액정표시장치와 비교하여 상세히 설명한다.
- [0036] 도 4 내지 도 6은 각각 종래의 한국특허 제 653474와 제849599 및 본 발명의 실시예에 따른 액정표시장치의 데이터라인부의 일부 평면도 및 단면도이며, 본 발명의 실시예에 따른 액정표시장치에 있어서 데이터 라인 부근의 빔



의 내부 반사 향상, 빛샘 방지, 디스클리네이션 방지 등의 효과를 설명하기 위한 도면이다. 도 7은 본 발명의 실시예에 의한 액정표시장치의 내부반사와 빛샘방지 효과를 종래의 한국특허 제 849599호와 비교하여 설명한 사시도이다.

- [0037] 본 발명의 실시 형태는 외부 시인성을 높이기 위하여 단위 화소영역 내부 반사를 유도하여 밖에서도 잘 보이도록 한 것이다.
- [0038] 본 발명의 실시예에서는 데이터 라인에 더불어 게이트 라인 물질을 이용하여 데이터 라인 하부에 반사구조물을 형성함으로써 게이트 라인부에 의한 반사도 가능하게 한다. 즉, 실내에서 구동시에는 반사에 의해 빛이 통과되지 못하므로 차광막(BM) 역할을 하며, 실외에서 구동시에는 외부의 광원이 데이터 라인, 게이트 라인 및 반사구조물 등의 금속에 의해 반사되어 외부시인성을 증가시킨다.
- [0039] 도 4 내지 도 6을 참조하면, 도 4는 특허 653474호의 구조에서는 데이터 라인부 상부에 차광막이 형성되고 구동되지 않는 다크 영역과 이상 구동되는 디스클리네이션 영역이 발생할 수 있음을 도시하고 있고, 도 5는 특허 849599호에서 또한 일부 차광막 형성 영역이 존재하며 러빙불량에 의한 빛샘이 발생함으로 확인할 수 있다.
- [0040] 이에 비해, 도 6에서는 데이터 라인부 하부에 반사구조물을 구비하고 상부 기판에 차광막(BM)을 형성하지 않거나 박막트랜지스터 형성영역 등 일부 영역의 상부에만 차광막(BM)을 형성함으로써 개구율을 향상시키고 내부 반사율을 극대화시킬 수 있다.
- [0041] 또한 러빙 방향을 게이트 라인과 실질적으로 0도로 처리하여 액정을 수평으로 배향시켜 배향 방향이 데이터 라인의 방향에 실질적으로 수직이 되도록 하고 액정의 배향 방향과 상부 및 하부 기판의 편광판의 투과축 방향을 서로 0° 또는 90° 가 되도록 배치함으로써, 러빙 처리가 제대로 되지 않을 수 있는 데이터라인부 일측 상의 액정의 장축이 상부 및 하부 기판의 편광판의 투과축 또는 흡수축과 일치하도록 하여 해당 영역에서 빛샘이 나타나지 않도록 할 수 있는 효과가 있다.
- [0042] 한편, 반사구조물의 폭( $W_1$ )은 데이터 라인의 폭( $W_2$ )보다 넓은 것이 바람직하고 반사구조물의 폭( $W_1$ )을 데이터 라인의 폭( $W_2$ ) 보다 넓게 함으로써 인접 화소 간의 혼색을 방지하고 내부 반사율을 더욱 높일 수 있다.
- [0043] 또한, 투명 공통전극의 슬릿들의 말단부( $E_1$ )는 상기 말단부( $E_1$ )에 인접한 상기 데이터 라인의 일단부( $S_1$ )와 반사구조물의 일단부( $S_2$ )의 사이에 위치시킨다. 이를 통해서 일반적으로 슬릿의 끝부분의 디스클리네이션 영역을 차광할 수 있다.
- [0044] 또한, 투명 화소전극의 말단부( $E_2$ )는 반사구조물의 일단부( $S_2$ )와 데이터 라인의 일단부( $S_1$ ) 사이에 위치시키는 것이 더욱 바람직하다. 이는 투명 화소 전극과 반사구조물 사이의 공통전극 슬릿 부분으로 빛이 새는 걸 막기 위해 투명 화소전극과 반사구조물은 적어도 일부 중첩되는 것이 효과적이다. 그러나 데이터라인과 화소전극은 공정적으로 같은 층에 형성되므로 공정 진행 중 쇼트가 발생할 위험이 있으므로 일정 거리를 두고 형성한다.
- [0045] 도 8은 본 발명의 다른 실시형태를 설명한 도면이다. 도 8을 참조하면, 투명 공통전극의 슬릿들이 형성되는 각도는 인접한 화소 영역 끼리 선대칭으로 형성한다. 이러한 구성에 의해서 액정의 구동시 인접한 화소끼리 회전 방향이 반대로 형성하는 것이 가능하다. 즉, 한 픽셀과 인접한 픽셀의 투명 공통전극의 슬릿들의 각도가 게이트 라인 또는 데이터라인을 기준으로 서로 대칭이 되도록 형성하여 구동시 한 픽셀의 액정들이 시계 방향으로 회전하면 이웃한 픽셀의 액정들은 반시계 방향으로 회전하게 하여 시야각에 따른 굴절률을 보상하여 컬러 시프트(Color Shift)를 방지할 수 있는 효과가 있다.
- [0046] 도 9는 본 발명의 다른 실시형태를 설명한 도면이다.
- [0047] 도 9는 도 1의 액정표시장치에 별도의 공정 하나만 추가하는 형태이다. 설명의 편의를 위해 도 1의 액정표시장



치와의 차이점만 설명한다.

[0048] 도 9를 참조하면, 투명 화소전극(400)의 하부에는 투명 보조전극(900)이 추가로 형성되어 있다. 투명 보조전극(900)은 게이트 라인(200a)과 반사구조물(200b)이 형성된 이후에 화소 영역 내부에 투명도전층을 이용하여 형성 하되 게이트라인 방향으로 인접한 화소 영역 간에는 서로 전기적으로 연결되도록 형성한다. 그런 다음, 도3b부터의 이후 공정(게이트 절연막 형성, 활성층 형성, 투명 화소전극 형성, 데이터라인 형성, 보호막 형성 및 투명 공통전극 형성 등의 일련의 공정)이 진행된다. 한편, 투명 보조전극(900)의 크기는 투명 화소전극(400)의 내부에 포함되도록 형성하는 것이 바람직하다. 투명 보조전극(900)의 역할은 스토리지 커패시턴스를 증가시키기 위한 것이다.

[0049] 투명 보조전극(900)의 기능은 고해상도로 인한 화소 크기의 변화나 각 화소의 기존 스토리지 캐패시턴스의 변화에 따라 투명 보조전극(900)에 의한 보조 스토리지 캐패시턴스를 조절해 줌으로써, 전체적인 스토리지 캐패시턴스를 유지하거나 증가시켜 화품을 효과적으로 향상시킬 수 있도록 하는 것이다.

[0050] 전술한 본 발명에 따른 FFS 모드 액정표시장치 및 그 제조방법에 대한 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명에 속한다.

### 도면의 간단한 설명

[0051] 도 1은 본 발명의 일 실시예에 따른 FFS 모드 액정표시장치의 하부기관에 형성된 화소영역의 일부를 도시한 평면도이고, 도 2는 도 1의 I-I'선의 단면도이다.

[0052] 도 3a 내지 도 3e는 각 층들이 단계적으로 형성되어 중첩되어 가는 상황을 차례로 도시하고 있는 평면도들이다.

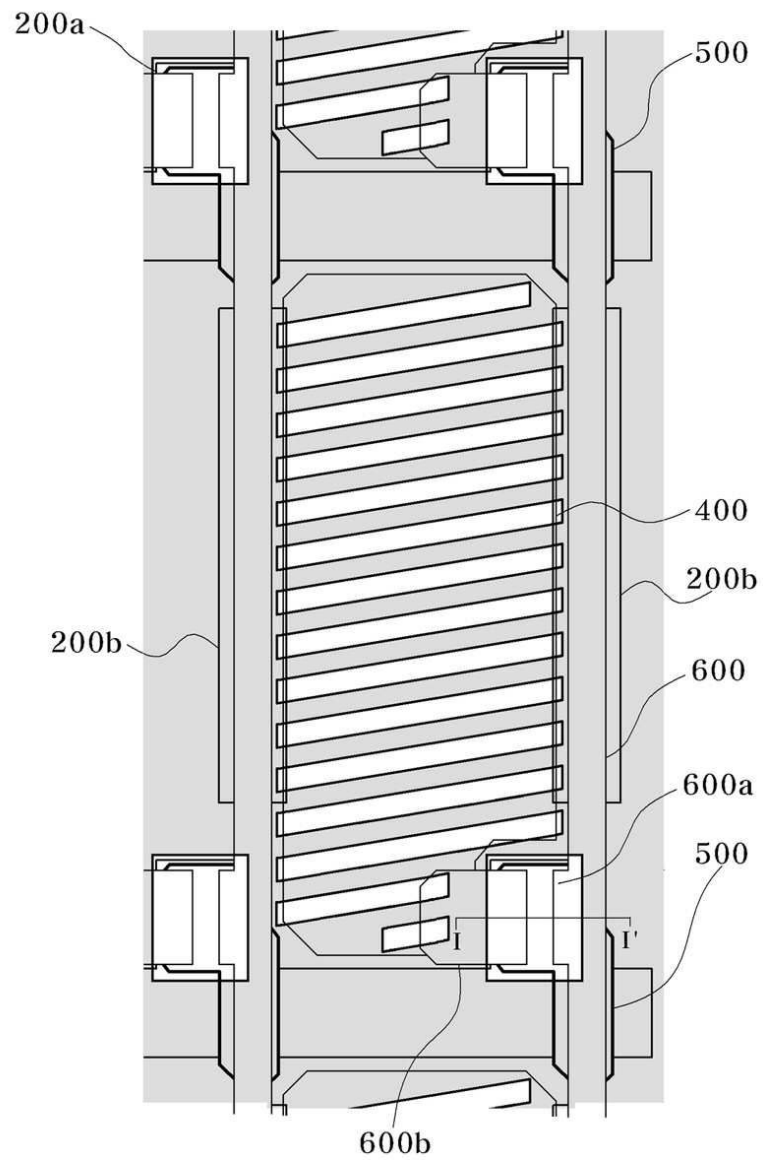
[0053] 도 4 내지 도 6은 본 발명의 실시형태에 따른 효과를 종래의 한국특허 제653474호와 한국특허 제849599호의 실시형태와 비교하여 설명한 평면도와 단면도이다.

[0054] 도 7은 본 발명의 실시예에 의한 액정표시장치의 내부반사와 빛샘방지 효과를 종래의 한국특허 제 849599호와 비교하여 설명한 사시도이다.

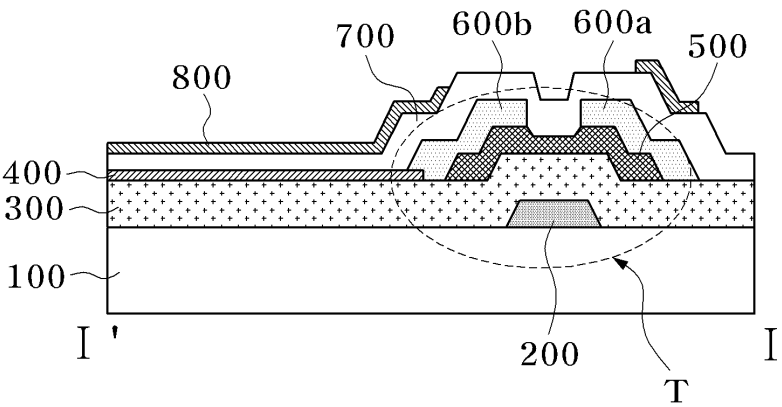
[0055] 도 8 및 도 9은 본 발명의 다른 실시형태들을 설명한 도면이다.

도면

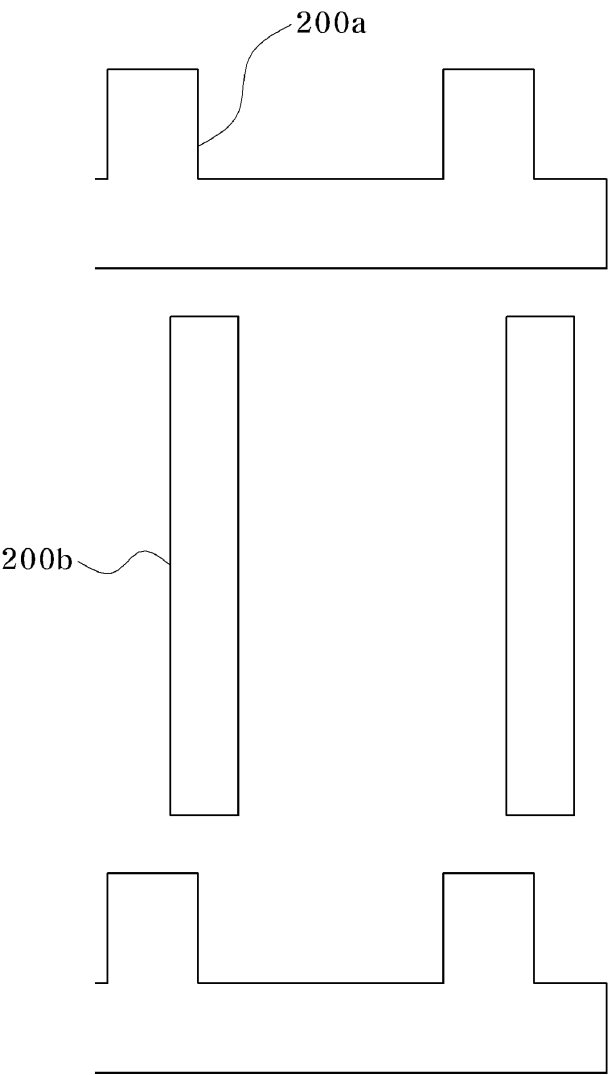
도면1



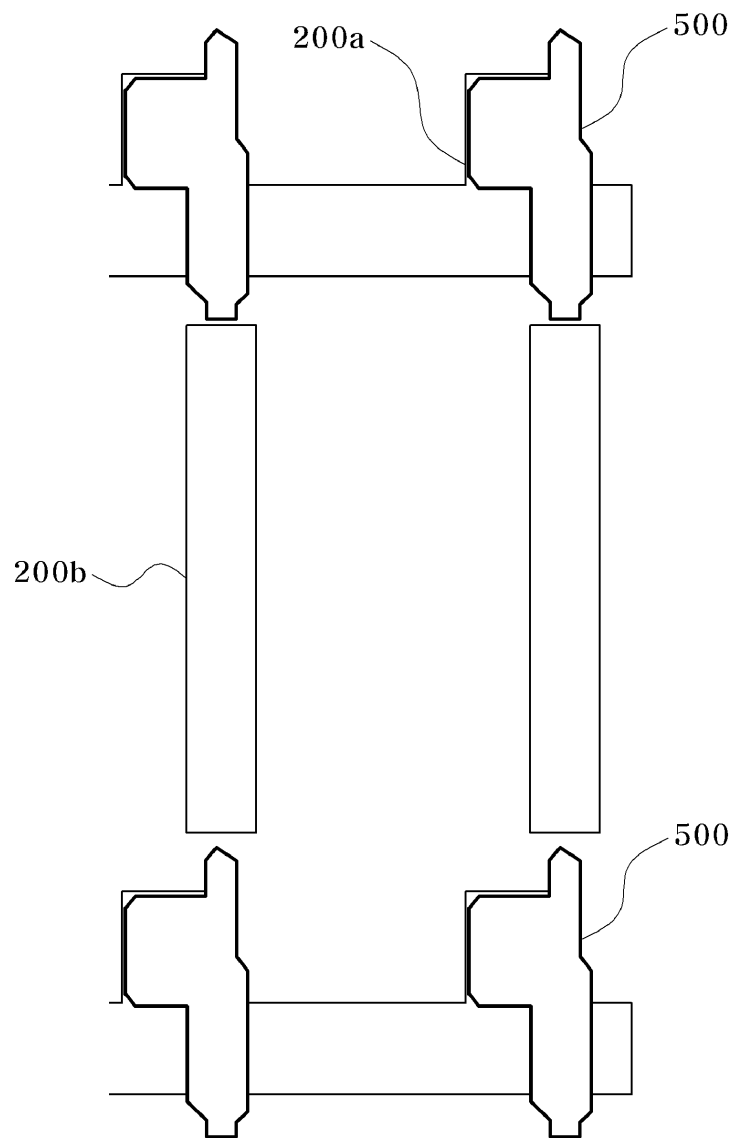
도면2



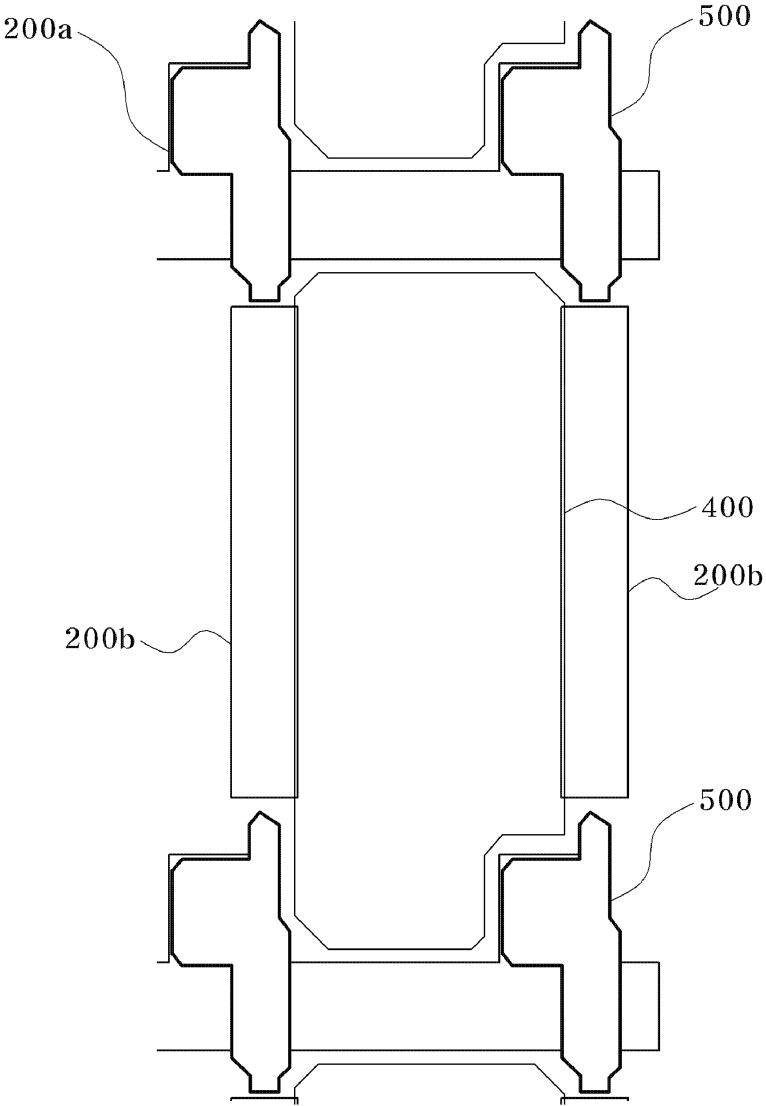
도면3a



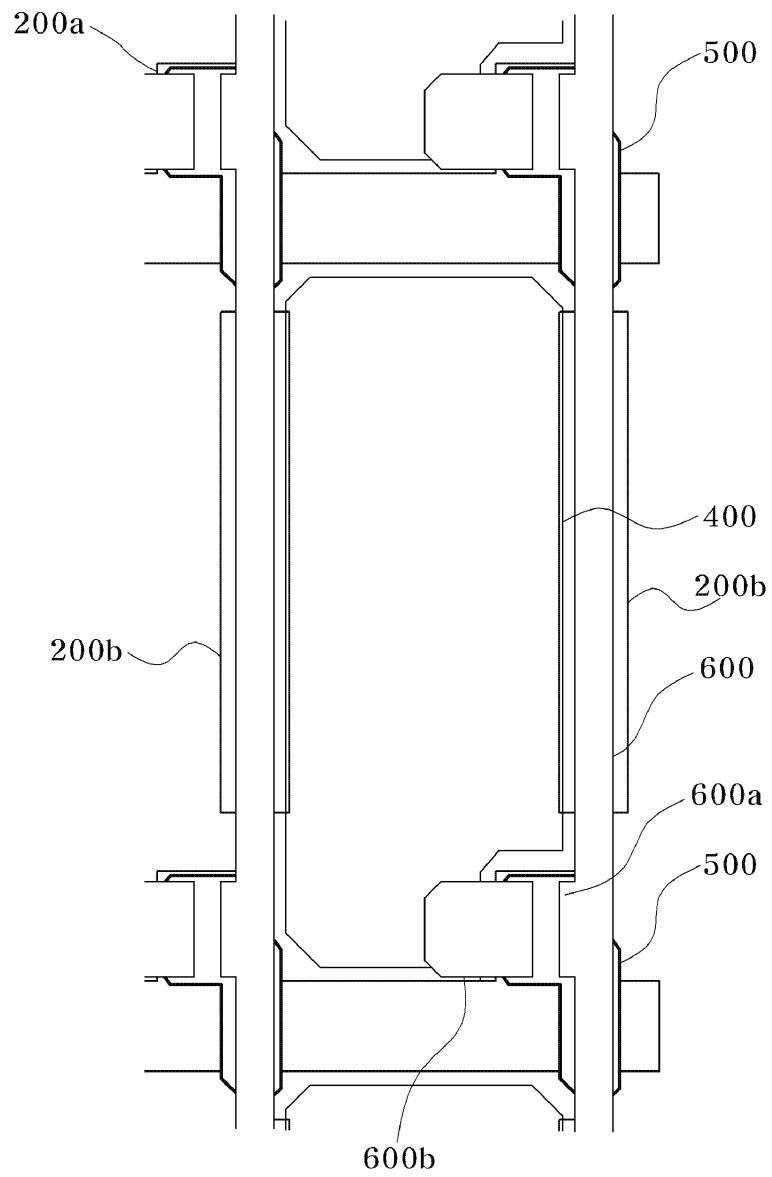
도면3b



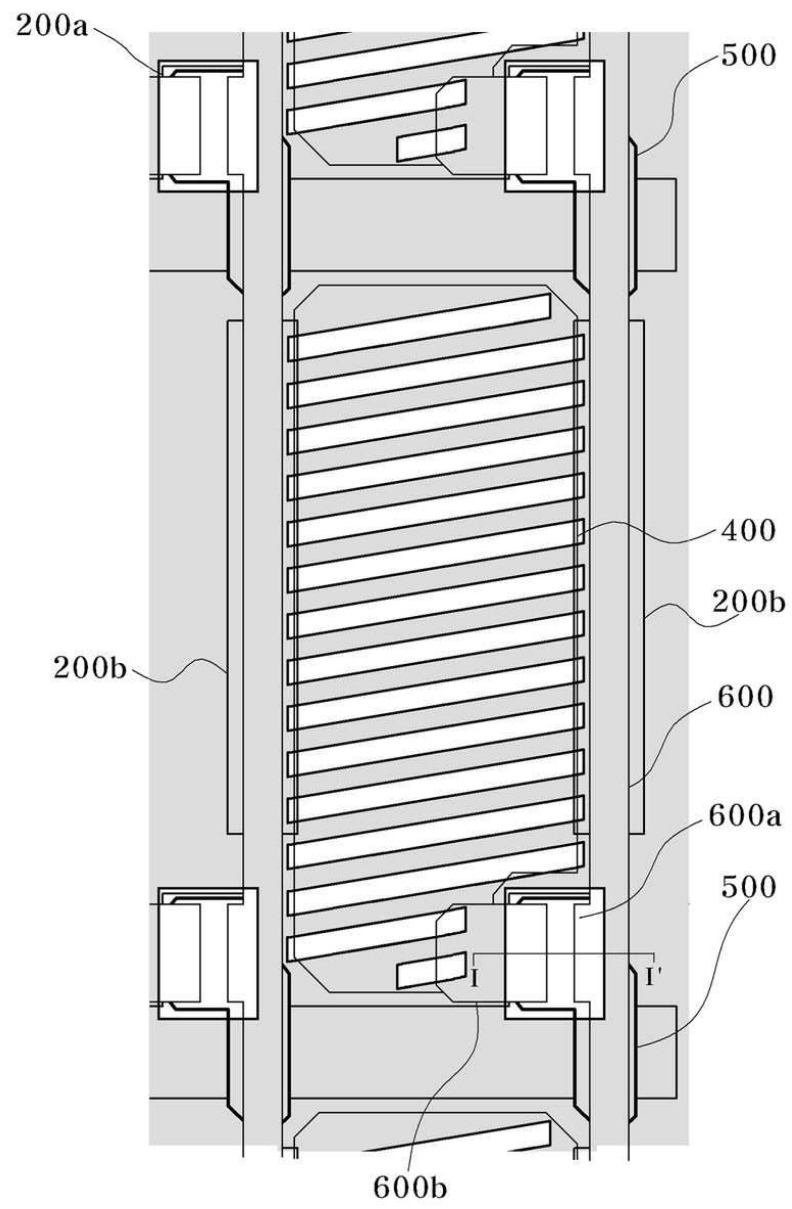
도면3c



도면3d

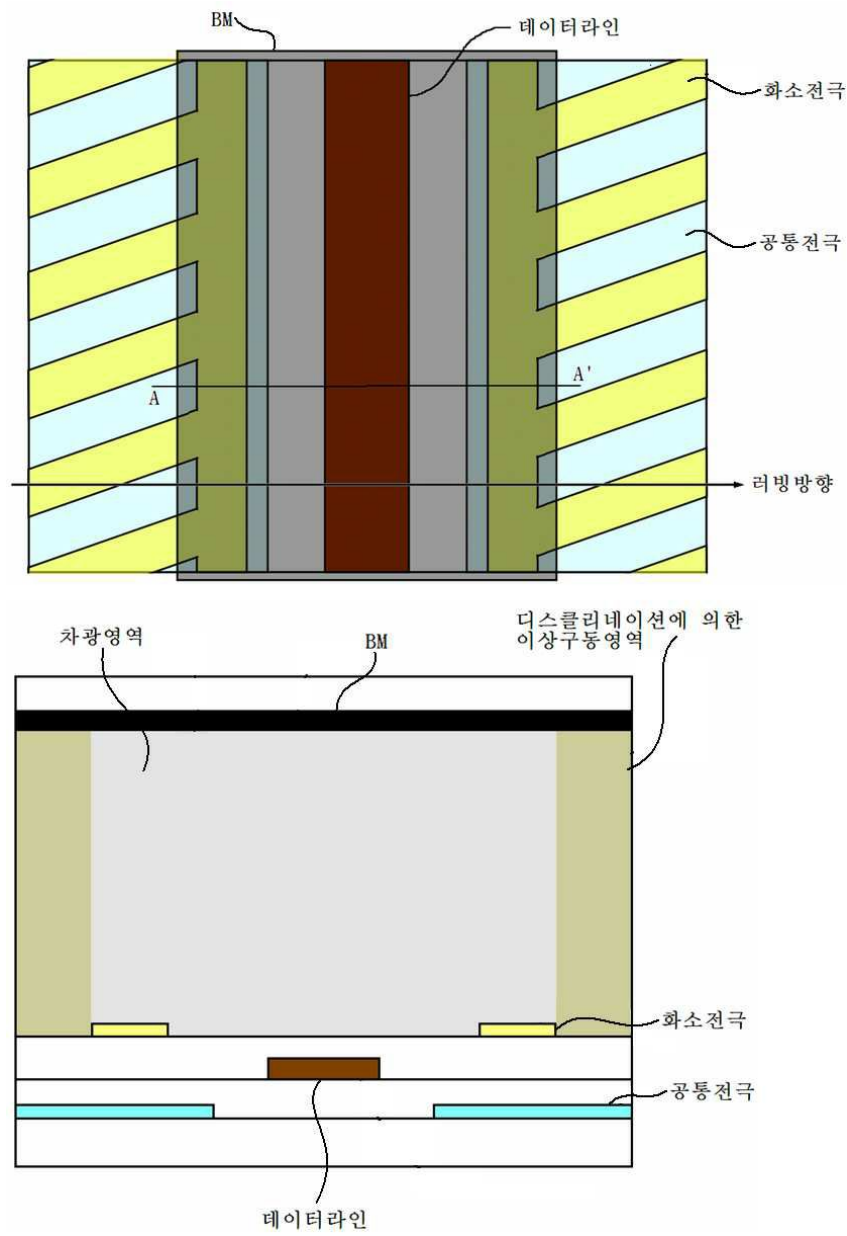


도면3e

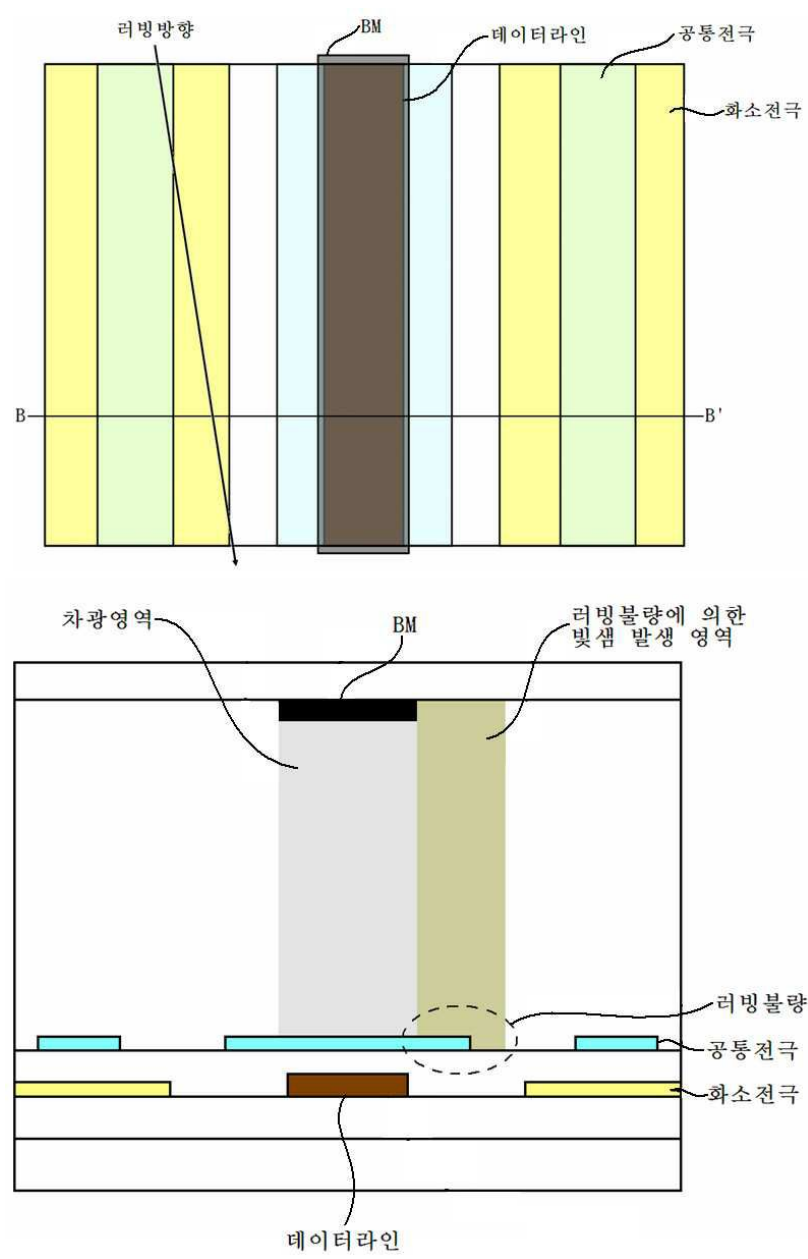




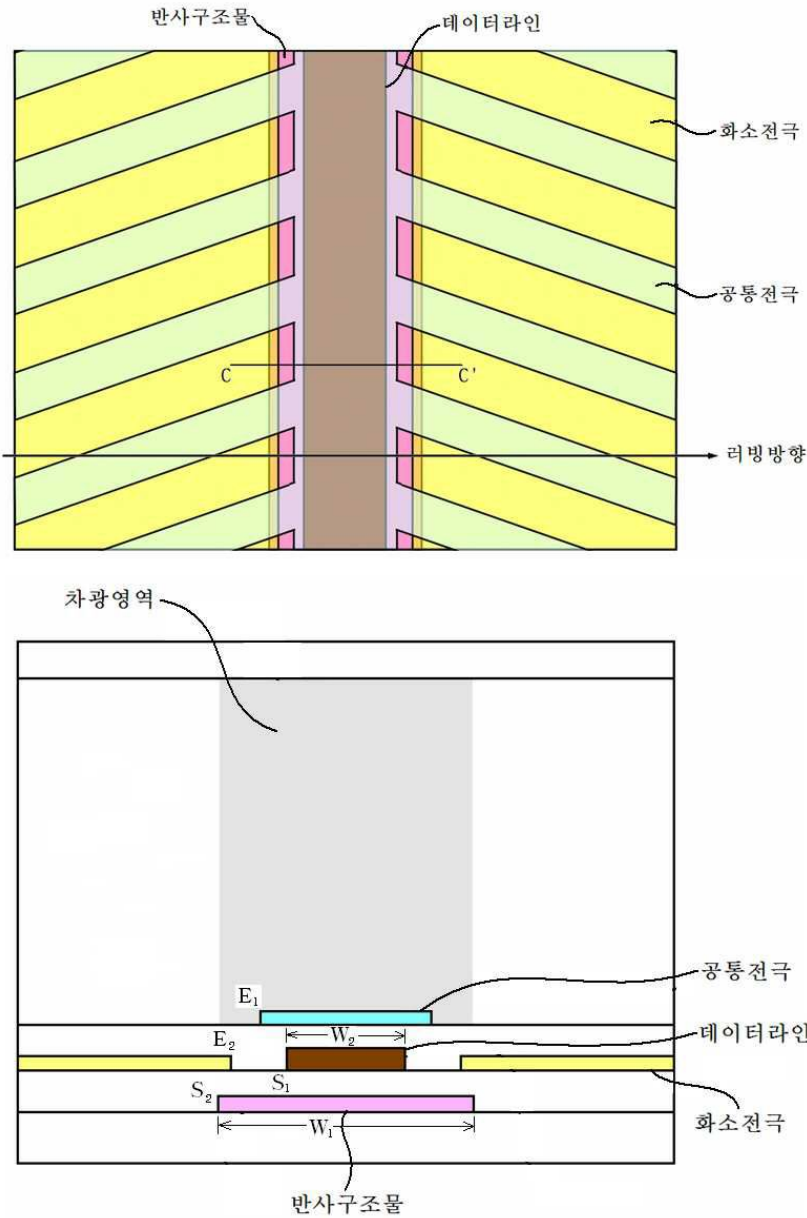
도면4



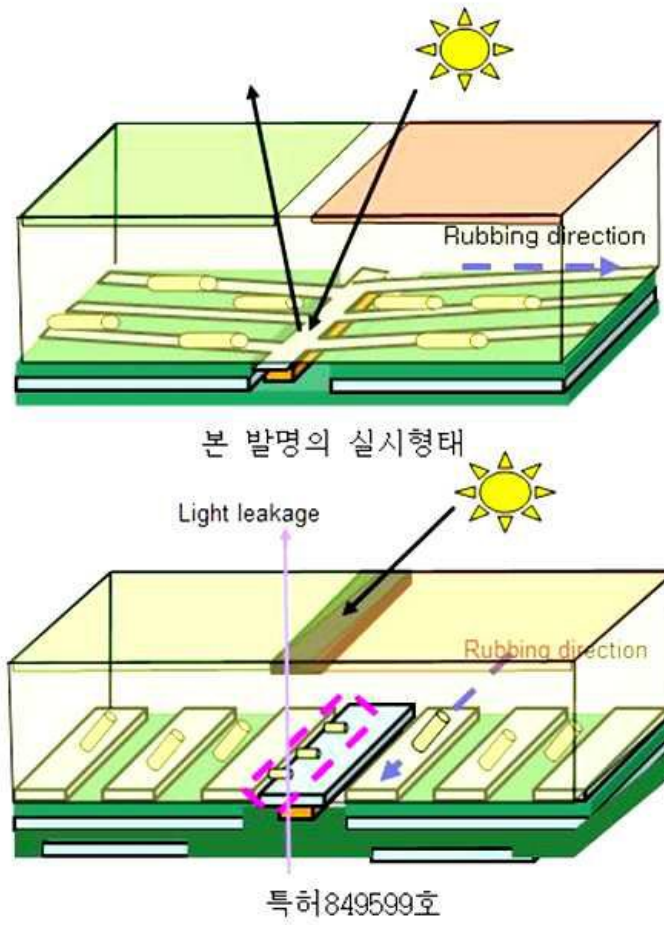
도면5



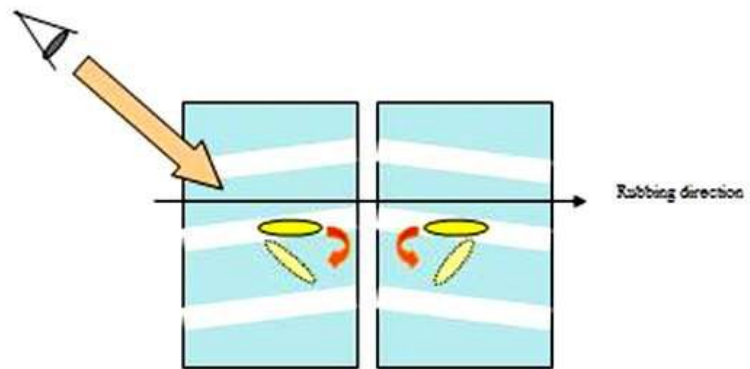
도면6



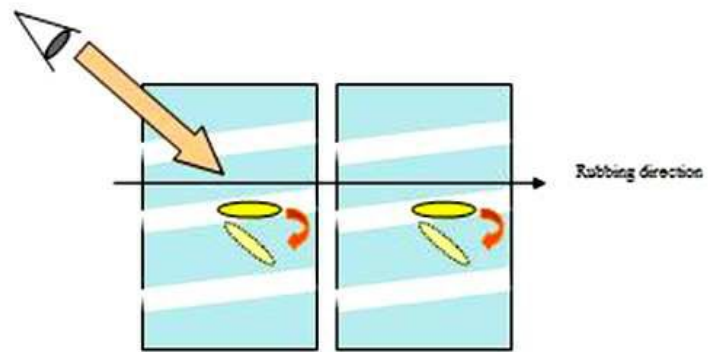
도면7



도면8



본 발명의 실시형태



종래기술

도면9

