



Patent dodatkowy
do patentu nr _____

Zgłoszono: 80 03 06 (P. 222 546)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 81 09 18

Opis patentowy opublikowano: 1986 02 03



Int. Cl.³

G06F 3/04

Twórca wynalazku: Jan Kulisiewicz

**Uprawniony z patentu: Instytut Komputerowych Systemów Automatyki
i Pomiarów, Wrocław (Polska)**

**Sposób autonomicznego, sekwencyjnego adresowania „n” urządzeń,
zwłaszcza w komputerowych systemach terminalowych**

1

Przedmiotem wynalazku jest sposób autonomicznego, sekwencyjnego adresowania „n” urządzeń, zwłaszcza w komputerowych systemach terminalowych, z możliwością maskowania dowolnego urządzenia, mający zastosowanie w automatyce cyfrowej, głównie w komputerowych systemach terminalowych, w których istnieje potrzeba transmisji danych między jednostką sterującą terminalami i kolejno wszystkimi terminalami w trybie tak zwanego Pollingu.

Stan techniki. Znane jest w technice komputerowej adresowanie sekwencyjne urządzeń w komputerowych systemach terminalowych pracujących w sieci transmisyjnej w trybie zwanym Polling. Przykłady takich rozwiązań można znaleźć w materiałach informacyjnych firmy fińskiej Noky Electronics w opisanym systemie Prodigit 9800, a także w Komunikacie nr 628 pod tytułem „Charakterystyka standardowych protokołów liniowych sieci komputerowych ICT”, Kościelnyk, Mochnacki W. Politechnika Wrocławska, Wrocław 1978.

Sposób adresowania sekwencyjnego w trybie Pollingu polega na kolejnym zwracaniu się komputera do poszczególnych urządzeń — terminali z pytaniem, czy dane urządzenie żąda przesłania informacji do komputera.

W przypadku takiego zapytania, odpowiedni terminal uzyskuje dostęp do komputera, a po zakończeniu transmisji komputer zwraca się do następnego terminala.

2

W przypadku braku zapytania komputer od razu adresuje następny terminal. Po zaadresowaniu ostatniego terminala w sieci, komputer zeruje adres urządzenia i rozpoczyna nową sekwencję adresowania terminali i pracuje w tym trybie w sposób ciągły.

W dużych sieciach terminalowych z reguły część terminali jest wyłączona i tych terminali komputer nie adresuje. Praca w trybie Polling ma zastosowanie szczególnie przy szeregowej transmisji danych w pętlowych sieciach terminalowych, w których terminale znajdują się w znacznej odległości od komputera.

Opisany sposób jest realizowany za pomocą układu zbudowanego między innymi z procesora, jednostki sterującej terminalami i z pętli terminali. Każdorazowy zwrot komputera do terminala wymaga udziału procesora w realizacji zmiany adresu terminala z uwzględnieniem terminali wyłączonych.

Po wysłaniu przez jednostkę sterującą adresu i rozkazu Polling do odpowiedniego terminala i otrzymaniu braku zapytania transmisji, jednostka sterująca wysyła przerwanie do procesora, co uruchamia podprogram obsługi przerwania, ten zaś z kolei uruchamia podprogram wyliczenia nowego adresu terminala z uwzględnieniem terminali wyłączonych i przesyła nowy adres do jednostki sterującej. Ten cykl zajmuje stosunkowo wiele czasu procesorowi, co jest zjawiskiem szczególnie niekorzystnym zwa-

szcza w przypadku pracy wieloprogramowej komputera w czasie rzeczywistym.

Istota wynalazku. Sposób autonomicznego sekwencyjnego adresowania „n” urządzeń, zwłaszcza w komputerowych systemach terminalowych polega na tym, że określa się adres urządzenia oraz jeden bit w „n” bitowej pamięci maski przy pomocy licznika urządzeń, którego kolejne stany podporządkowuje się odpowiednio urządzeniom, zaś za pomocą procesora jednorazowo wpisuje się do pamięci maski informację „n” bitową ustalającą, z którym urządzeniem odpowiadającym jego adresowi w liczniku urządzeń ma być prowadzona transmisja danych, a które urządzenie ma być maskowane i następnie sygnałem informującym o zakończeniu transmisji z wybranym urządzeniem, uruchamia się generator, którego impulsem wyjściowym włącza się synchronizator i synchronizuje się jego impulsem o czasie odpowiednio dłuższym od czasu impulsu generatora, transmisję do urządzenia, przy czym jednocześnie zwiększa się stan licznika urządzeń o „jeden” odpowiadający urządzeniu, zaś wybranym z pamięci maski odpowiednim bitem blokuje się wysyłanie następnego impulsu przez generator tylko wtedy, jeśli do danego urządzenia ma być prowadzona transmisja, natomiast odblokowuje się i wysyła następny impuls z generatora jeżeli to urządzenie jest zamaskowane.

Sposób według wynalazku umożliwia całkowicie autonomiczne adresowanie urządzeń — terminali z wyłączeniem procesora. Rola tego procesora ogranicza się do jednorazowego załadowania pamięci maski i wysłania rozkazu „start Polling”, przy czym zespół sekwencyjnego adresowania bez udziału procesora zmienia kolejno adres urządzeń z pominięciem terminali zamaskowanych.

Przerwanie do procesora jednostka sterująca urządzeniami — terminalami wysyła dopiero po odebraniu od terminala żądania przesłania informacji wraz z tą informacją lub w przypadku stwierdzenia jakiegoś błędu.

Zaletą rozwiązania według wynalazku jest znaczna oszczędność czasu pracy procesora, przy jednoczesnym uproszczeniu struktury jego oprogramowania, co jest szczególnie istotne przy pracy wieloprogramowej komputera, który jest wykorzystywany w sterowaniu procesami technologicznymi w trybie on-line.

Dodatkową zaletą sposobu jest wzrost szybkości adresowania urządzeń — terminali przy zachowaniu dużej niezawodności systemu.

Objaśnienie rysunku. Przedmiot wynalazku jest uwidoczniony w przykładzie wykonania na rysunku przedstawiającym schemat blokowy zespołu adresowania sekwencyjnego „n” urządzeń realizujący sposób.

Przykład realizacji wynalazku. W sposobie według wynalazku wykorzystuje się autonomiczny zespół sekwencyjnego adresowania „n” urządzeń — terminali współpracującego z procesorem, przy czym

zespół ten zawiera urządzenia U, licznik urządzeń LU oraz generator G i synchronizator S.

W procesie autonomicznego adresowania „n” urządzeń określa się adres urządzenia U_i oraz jeden bit w „n” bitowej pamięci maski PM za pomocą licznika urządzeń LU, którego kolejne stany podporządkowuje się odpowiednio urządzeniom U, zaś za pomocą procesora jednorazowo wpisuje się do pamięci maski PM informację „n” bitową, ustalającą z którym urządzeniem U_i odpowiadającym jego adresowi w liczniku urządzeń LU ma być prowadzona transmisja danych, a które urządzenie U_i ma być maskowane i następnie sygnałem KT informującym o zakończeniu transmisji z wybranym urządzeniem U_i uruchamia się generator G, którego impulsem wyjściowym włącza się synchronizator S i synchronizuje się jego impulsem o czasie odpowiednio dłuższym od czasu impulsu generatora, transmisję do urządzenia U, przy czym jednocześnie zwiększa się stan licznika urządzeń LU o „jeden” odpowiadający urządzeniu $U_i + 1$. Wybranym z pamięci maski PM odpowiednim bitem blokuje się wysyłanie następnego impulsu przez generator G tylko wtedy, jeżeli do urządzenia $U_i + 1$ ma być prowadzona transmisja, natomiast odblokowuje się i wysyła następny impuls z generatora jeżeli urządzenie $U_i + 1$ jest zamaskowane.

Zastrzeżenie patentowe

Sposób autonomicznego, sekwencyjnego adresowania „n” urządzeń, zwłaszcza w komputerowych systemach terminalowych, w którym wykorzystuje się autonomiczny zespół sekwencyjnego adresowania „n” urządzeń — terminali, zbudowanego z typowych układów scalonych, **znamienny tym**, że w procesie autonomicznego adresowania „n” urządzeń określa się adres urządzenia (U_i) oraz jeden bit w „n” bitowej pamięci maski (PM) za pomocą licznika urządzeń (LU), którego kolejne stany przyporządkowują się odpowiednio urządzeniom (U), zaś za pomocą procesora jednorazowo wpisuje się do pamięci maski (PM) informację „n” bitową, ustalającą z którym urządzeniem (U_i) odpowiadającym jego adresowi w liczniku urządzeń (LU) ma być prowadzona transmisja danych, a które urządzenie (U_i) ma być maskowane i następnie sygnałem (KT) informującym o zakończeniu transmisji z wybranym urządzeniem (U_i), uruchamia się generator (G), którego impulsem wyjściowym włącza się synchronizator (S) i synchronizuje się jego impulsem o czasie odpowiednio dłuższym od czasu impulsu generatora transmisję do urządzenia (U), przy czym jednocześnie zwiększa się stan licznika urządzeń (LU) o „jeden” odpowiadający urządzeniu ($U_i + 1$), zaś wybranym z pamięci maski (PM) odpowiednim bitem blokuje się wysyłanie następnego impulsu przez generator (G) tylko wtedy, jeżeli do urządzenia ($U_i + 1$) ma być prowadzona transmisja, natomiast odblokowuje się i wysyła następny impuls z generatora jeżeli urządzenie $U_i + 1$ jest zamaskowane.

