

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 7 月 7 日 (07.07.2016)



(10) 国际公布号
WO 2016/106805 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01)
- (21) 国际申请号: PCT/CN2015/070351
- (22) 国际申请日: 2015 年 1 月 8 日 (08.01.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410853562.0 2014 年 12 月 30 日 (30.12.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 唐岳军 (TANG, Yuejun); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第 21 条(3))。

(54) Title: THIN FILM TRANSISTOR, ARRAY SUBSTRATE AND DISPLAY DEVICE

(54) 发明名称: 一种薄膜晶体管、阵列基板及显示装置

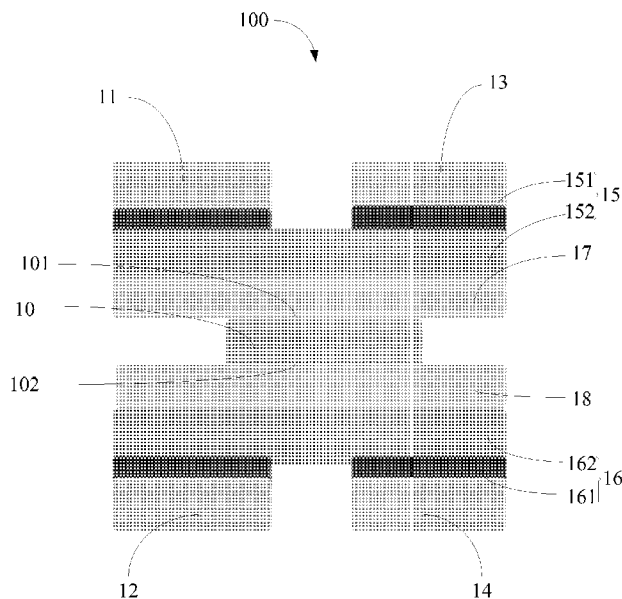


图 1 /Fig.1

(57) Abstract: A thin film transistor (100), comprising a gate electrode (10), a first and second source electrodes (11, 12), a first and second drain electrodes (13, 14), a first and second semiconductor layers (15, 16), and a first and second insulation layers (17, 18); the gate electrode (10) comprises opposite first and second surfaces (101, 102); the first insulation layer (17) is formed on the first surface (101) and covers the first surface (101); the first semiconductor layer (15) is formed on the first insulation layer (17); the first drain electrode (13) and the first source electrode (11) are formed with an interval therebetween on the first semiconductor layer (15); the second insulation layer (18) is formed on the second surface (102) and covers the second surface (102); the second semiconductor layer (16) is formed on the second insulation layer (18); the second drain electrode (14) and the second source electrode (12) are formed with an interval therebetween on the second semiconductor layer (16). The aperture ratio of a display device (500) of an applied thin film transistor (100) is improved. Additionally, further provided are array substrates (200, 300, 400) and a display device (500).

(57) 摘要:

[见续页]



一种薄膜晶体管(100)，包括栅极(10)、第一及第二源极(11,12)、第一及第二漏极(13,14)、第一及第二半导体层(15,16)、及第一及第二绝缘层(17,18)，栅极(10)包括相对设置的第一及第二表面(101,102)，第一绝缘层(17)形成于第一表面(101)上，并覆盖第一表面(101)，第一半导体层(15)形成于第一绝缘层(17)上，第一漏极(13)及第一源极(11)间隔地形成在第一半导体层(15)上，第二绝缘层(18)形成于第二表面(102)上，并覆盖第二表面(102)，第二半导体层(16)形成于所述第二绝缘层(18)上，第二漏极(14)及第二源极(12)间隔地形成在第二半导体层(16)上。提高了应用薄膜晶体管(100)的显示装置(500)的开口率。此外，还提供了阵列基板(200,300,400)及显示装置(500)。

一种薄膜晶体管、陈列基板及显示装置

5 本发明要求 2014 年 12 月 30 日递交的发明名称为“一种薄膜晶体管、陈列基板及显示装置”的申请号 201410853562.0 的在先申请优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及电子领域，尤其涉及一种薄膜晶体管、陈列基板及显示装置。

10 背景技术

薄膜晶体管是现代微电子技术中的一种关键性电子元件，目前已经被广泛的应用于平板显示器等领域。随着液晶显示技术的进步，液晶显示器的面板的图像采集率也不断提升。同时，对液晶显示器的面板的开口率也提出了更高的要求。其中，所谓的开口率即为除去每一个次像素的配线部、晶体管部（通常采用黑色矩阵隐藏）后的光线通过部分的面积和每一个次像素整体的面积之间的比例。但是，随着液晶显示器的面板的图像采集率的不断提升，液晶显示器的面板具有更多的薄膜晶体管，因此影响了液晶显示器面板的开口率。

发明内容

20 本发明所要解决的技术问题在于提供一种薄膜晶体管、阵列基板及显示装置，以提高显示装置的开口率。

为了实现上述目的，本发明实施方式提供如下技术方案：

25 本发明提供了一种薄膜晶体管，包括栅极、第一源极、第二源极、第一漏极、第二漏极、第一半导体层、第二半导体层、第一绝缘层及第二绝缘层，所述栅极包括相对设置的第一表面及第二表面，所述第一绝缘层形成于所述第一表面上，并覆盖所述第一表面，所述第一半导体层形成于所述第一绝缘层上，所述第一漏极及所述第一源极间隔地形成在所述第一半导体层上，所述第二绝缘层形成于所述第二表面上，并覆盖所述第二表面，所述第二半导体层形成于所述第二绝缘层上，所述第二漏极及所述第二源极间隔地形成在所述第二半导体层

上。

其中,所述第一源极对应所述第二源极,所述第一漏极对应所述第二漏极。

其中,所述第一及第二绝缘层的材料为氮化硅、氧化硅、苯并环丁烯、聚酯或丙烯酸树脂。

5 其中,所述栅极、所述第一及第二源极及所述第一及第二漏极的材料为金属、合金、导电聚合物或导电性碳纳米管。

10 本发明还提供一种阵列基板,包括具有第一表面的基板、形成于所述基板的第一表面上的第一数据线、第二数据线、栅线、第一电极、第二电极及薄膜晶体管,其中,所述栅线连接至所述栅极,所述第一数据线及所述第一电极分别连接至所述第一源极及所述第一漏极,所述第二数据线及所述第二电极分别连接至所述第二源极及所述第二漏极,其中,所述薄膜晶体管包括栅极、第一源极、第二源极、第一漏极、第二漏极、第一半导体层、第二半导体层、第一绝缘层及第二绝缘层,所述栅极包括相对设置的第一表面及第二表面,所述第一绝缘层形成于所述第一表面上,并覆盖所述第一表面,所述第一半导体层形成于所述第一绝缘层上,所述第一漏极及所述第一源极间隔地形成在所述第一半导体层上,所述第二绝缘层形成于所述第二表面上,并覆盖所述第二表面,所述第二半导体层形成于所述第二绝缘层上,所述第二漏极及所述第二源极间隔地形成在所述第二半导体层上。

其中,所述第一电极及所述第二电极为条状电极,且位于同一层。

20 其中,所述第一电极为块状电极,所述第二电极为条状电极,所述第一电极距离所述基板的距离小于所述第二电极距离所述基板的距离,所述第一电极与所述第二电极位于不同层。

其中,所述阵列基板包括位于同层的主像素区及副像素区域,所述第一电极位于所述第一像素区域内,所述第二电极位于所述第二像素区域内。

25 其中,所述第一电极为条状电极,所述第二电极为块状电极。

其中,所述第一源极对应所述第二源极,所述第一漏极对应所述第二漏极。

其中,所述第一及第二绝缘层的材料为氮化硅、氧化硅、苯并环丁烯、聚酯或丙烯酸树脂。

其中,所述栅极、所述第一及第二源极及所述第一及第二漏极的材料为金

属、合金、导电聚合物或导电性碳纳米管。

5 本发明还提供一种显示装置，包括阵列基板，所述阵列基板包括具有第一表面的基板、形成于所述基板的第一表面上的第一数据线、第二数据线、栅线、第一电极、第二电极及薄膜晶体管，其中，所述栅线连接至所述栅极，所述第一数据线及所述第一电极分别连接至所述第一源极及所述第一漏极，所述第二
10 数据线及所述第二电极分别连接至所述第二源极及所述第二漏极，其中，所述薄膜晶体管包括栅极、第一源极、第二源极、第一漏极、第二漏极、第一半导体层、第二半导体层、第一绝缘层及第二绝缘层，所述栅极包括相对设置的第一表面及第二表面，所述第一绝缘层形成于所述第一表面上，并覆盖所述第一表面，所述第一半导体层形成于所述第一绝缘层上，所述第一漏极及所述第一源极间隔地形成在所述第一半导体层上，所述第二绝缘层形成于所述第二表面上，并覆盖所述第二表面，所述第二半导体层形成于所述第二绝缘层上，所述
15 第二漏极及所述第二源极间隔地形成在所述第二半导体层上。

其中，所述第一电极及所述第二电极为条状电极，且位于同一层。

15 其中，所述第一电极为块状电极，所述第二电极为条状电极，所述第一电极距离所述基板的距离小于所述第二电极距离所述基板的距离，所述第一电极与所述第二电极位于不同层。

其中，所述阵列基板包括位于同层的主像素区及副像素区域，所述第一电极位于所述第一像素区域内，所述第二电极位于所述第二像素区域内。

20 其中，所述第一电极为条状电极，所述第二电极为块状电极。

其中，所述第一源极对应所述第二源极，所述第一漏极对应所述第二漏极。

其中，所述第一及第二绝缘层的材料为氮化硅、氧化硅、苯并环丁烯、聚酯或丙烯酸树脂。

25 其中，所述栅极、所述第一及第二源极及所述第一及第二漏极的材料为金属、合金、导电聚合物或导电性碳纳米管。

本发明所述薄膜晶体管包括栅极、第一源极、第二源极、第一漏极、第二漏极、第一半导体层、第二半导体层、第一绝缘层及第二绝缘层。所述栅极包括相对设置的第一表面及第二表面。所述第一绝缘层形成于所述第一表面上，并覆盖所述第一表面。所述第一半导体层形成于所述第一绝缘层上。所述第一

漏极及所述第一源极间隔地形成在所述第一半导体层上。所述第二绝缘层形成于所述第二表面上，并覆盖所述第二表面。所述第二半导体层形成于所述第二绝缘层上。所述第二漏极及所述第二源极间隔地形成在所述第二半导体层上。因此，所述薄膜晶体管的第一及第二源极及第一及第二漏极共用所述栅极。通过控制所述栅极来同时控制所述第一源极与所述第一漏极的通断，及所述第二源极与所述第二漏极的通断。即所述薄膜晶体管可以相当于两个独立的薄膜晶体管来应用。因此，当本发明薄膜晶体管应用于显示装置的阵列基板上时，减少了薄膜晶体管的使用数量，即减少了阻挡光线传输的薄膜晶体管的数量。因此，本发明提高了显示装置的开口率。

附图说明

为了更清楚地说明本发明的技术方案，下面将对实施方式中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施方式，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以如这些附图获得其他的附图。

图 1 是本发明第一方案较佳实施方式提供的薄膜晶体管的部分剖面图；

图 2 是本发明第二方案第一较佳实施方式提供的阵列基板的示意图；

图 3 是本发明第二方案第二较佳实施方式提供的阵列基板的示意图；

图 4 是本发明第二方案第三较佳实施方式提供的阵列基板的示意图；

图 5 是本发明第三方案较佳实施方式提供的显示装置的示意图。

具体实施方式

下面将结合本发明实施方式中的附图，对本发明实施方式中的技术方案进行清楚、完整地描述。

请参阅图 1，本发明第一方案较佳实施方式提供一种薄膜晶体管 100。所述薄膜晶体管 100 包括栅极 10、第一源极 11、第二源极 12、第一漏极 13、第二漏极 14、第一半导体层 15、第二半导体层 16、第一绝缘层 17 及第二绝缘层 18。所述栅极 10 包括相对设置的第一表面 101 及第二表面 102。所述第一绝缘层 17 形成于所述第一表面 101 上，并覆盖所述第一表面 101。所述第一

半导体层 15 形成于所述第一绝缘层 17 上。所述第一漏极 13 及所述第一源极 11 间隔地形成在所述第一半导体层 15 上。所述第二绝缘层 18 形成于所述第二表面 102 上，并覆盖所述第二表面 102。所述第二半导体层 16 形成于所述第二绝缘层 18 上。所述第二漏极 14 及所述第二源极 12 间隔地形成在所述第二半导体层 16 上。

其中，所述第一源极 11 对应所述第二源极 12。所述第一漏极 13 对应所述第二漏极 14。

需要说明的是，所述薄膜晶体管 100 设置于阵列基板上。上述所述第一源极 11 与所述第二源极 12 对应，及所述第一漏极 13 与所述第二漏极 14 对应是指所述第一源极 11 在所述阵列基板上的投影与所述第二源极 12 在所述阵列基板上的投影重叠；所述第一漏极 13 在所述阵列基板上的投影与所述第二漏极 14 在所述阵列基板上的投影重叠。

具体地，所述第一半导体层 15 包括第一欧姆接触层 151 及第一有源层 152。所述第一有源层 152 形成于所述第一绝缘层 17 上。所述第一欧姆接触层 151 形成于所述第一源极 11 及所述第一漏极 13 与所述第一有源层 152 之间。所述第一欧姆接触层 151 具有第一间隔区域。所述第一间隔区域对应所述第一源极 11 及所述第一漏极 13 之间的间隔区域。同理，所述第二半导体层 16 包括第二欧姆接触层 161 及第二有源层 162。所述第二有源层 162 形成于所述第二绝缘层 18 上。所述第二欧姆接触层 161 形成于所述第二源极 12 及所述第二漏极 14 与所述第二有源层 162 之间。所述第二欧姆接触层 161 具有第二间隔区域。所述第二间隔区域对应所述第二源极 12 及所述第二漏极 14 之间的间隔区域。

在本实施方式中，所述第一及第二绝缘层 17 及 18 的材料为氮化硅、氧化硅、苯并环丁烯、聚酯或丙烯酸树脂。所述栅极 10、所述第一源极 11、所述第二源极 12、所述第一漏极 13 及第二漏极 14 的材料为金属、合金、导电聚合物或导电性碳纳米管。

在实施方式中，所述薄膜晶体管 100 包括栅极 10、第一源极 11、第二源极 12、第一漏极 13、第二漏极 14、第一半导体层 15、第二半导体层 16、第一绝缘层 17 及第二绝缘层 18。所述栅极 10 包括相对设置的第一表面 101 及

第二表面 102。所述第一绝缘层 17 形成于所述第一表面 101 上，并覆盖所述第一表面 101。所述第一半导体层 15 形成于所述第一绝缘层 17 上。所述第一漏极 13 及所述第一源极 11 间隔地形成在所述第一半导体层 15 上。所述第二绝缘层 18 形成于所述第二表面 102 上，并覆盖所述第二表面 102。所述第二半导体层 16 形成于所述第二绝缘层 18 上。所述第二漏极 14 及所述第二源极 12 间隔地形成在所述第二半导体层 16 上。因此，所述薄膜晶体管 100 的第一及第二源极 11 及 12 及第一及第二漏极 13 及 14 共用所述栅极 10。通过控制所述栅极 10 来同时控制所述第一源极 11 与所述第一漏极 13 的通断，及所述第二源极 12 与所述第二漏极 14 的通断。即所述薄膜晶体管 100 可以相当于两个独立的薄膜晶体管来应用。因此，当本发明薄膜晶体管 100 应用于显示装置的阵列基板上时，减少了薄膜晶体管的使用数量，即减少了阻挡光线传输的薄膜晶体管 100 的数量。因此，本发明提高了显示装置的开口率。

请继续参阅图 2，本发明第二方面第一较佳实施方式提供一种阵列基板 200。所述阵列基板 200 包括具有第一表面的基板 210、形成于所述基板 210 的第一表面上的第一数据线 220、第二数据线 230、栅线 260、第一电极 240、第二电极 250 及薄膜晶体管。

其中，所述薄膜晶体管为上述第一方案较佳实施方式提供的薄膜晶体管 100。所述薄膜晶体管 100 的具体结构已在上述第一方案中进行了详细的阐述，在此不再赘述。

其中，所述栅线 260 连接至所述栅极 10。所述第一数据线 220 及所述第一电极 240 分别连接至所述第一源极 11 及所述第一漏极 13。所述第二数据线 230 及所述第二电极 250 分别连接至所述第二源极 12 及所述第二漏极 14。通过所述栅线 260 控制所述栅极 10 来控制所述第一源极 11 与所述第一漏极 13 的通断，并同时控制所述的源极 12 及第二漏极 14 的通断。

在本实施方式中，所述第一电极 240 及所述第二电极 250 均为条状电极，且位于同一层。在其他的实施方式中，所述第一电极 240 及第二电极 250 也可以在不同层。

因此，在所述阵列基板 200 上，仅用一个薄膜晶体管即可连接两个所述电极，从而减少了薄膜晶体管的使用数量，即减少了阻挡光线传输的薄膜晶体管

100 的数量。因此，当所述阵列基板 200 应用于显示装置中，提高了显示装置的开口率。

5 请继续参阅图 3，本发明第二方案的第二较佳实施方式提供的阵列基本 300 与第二方案的第一较佳实施方式提供的阵列基板 200 相似，两者的区别在于：所述第一电极 340 也为块状电极。所述第二电极 350 为条状电极，所述第一电极 340 距离所述阵列基板的距离小于所述第二电极 350 距离所述基板的距离，所述第一电极 340 与所述第二电极 350 位于不同层。

10 需要说明的是，所述第一电极 340 距离所述阵列基板的距离小于所述第二电极 350 距离所述基板的距离是为了说明块状电极设置于条状电极的下面。其中，所述第一电极 340 及所述第二电极 350 可以为公共电极和/或像素电极，在这里不做限定。

15 请继续参阅图 4，本发明第二方案的第三较佳实施方式提供的阵列基本 400 与第二方案的第一较佳实施方式提供的阵列基板 200 相似，两者的区别在于：所述阵列基板 400 包括位于同层的主像素区 410 及副像素区域 420。所述第一电极 440 位于所述第一像素区域 410 内。所述第二电极 450 位于所述第二像素区域 420 内。

在本实施方式中，所述第一电极 440 为条状电极。所述第二电极为块状电极。

20 在本实施方式中，在所述阵列基板 400 上，仅用一个薄膜晶体管即可连接两个所述电极，从而减少了薄膜晶体管的使用数量，即减少了阻挡光线传输的薄膜晶体管 100 的数量。因此，当所述阵列基板 400 应用于显示装置中，提高了显示装置的开口率。

25 请继续参阅图 5，本发明第三方案较佳实施方式提供一种显示装置 500。所述显示装置 500 包括阵列基板 200。由于在上述第二方案中已对所述阵列基板 200 进行了详细地描述，故在此不再赘述。在本实施方式中，所述阵列基板 200 也可以为上述第二方案的任一较佳实施方式提供的阵列基板。

在本实施方式中，（结合图 1 及图 2）所述薄膜晶体管 100 包括栅极 10、第一源极 11、第二源极 12、第一漏极 13、第二漏极 14、第一半导体层 15、第二半导体层 16、第一绝缘层 17 及第二绝缘层 18。所述栅极 10 包括相对设

置的第一表面 101 及第二表面 102。所述第一绝缘层 17 形成于所述第一表面 101 上，并覆盖所述第一表面 101。所述第一半导体层 15 形成于所述第一绝缘层 17 上。所述第一漏极 13 及所述第一源极 11 间隔地形成在所述第一半导体层 15 上。所述第二绝缘层 18 形成于所述第二表面 102 上，并覆盖所述第二表面 102。所述第二半导体层 16 形成于所述第二绝缘层 18 上。所述第二漏极 14 及所述第二源极 12 间隔地形成在所述第二半导体层 16 上。因此，所述薄膜晶体管 100 的第一及第二源极 11 及 12 及第一及第二漏极 13 及 14 共用所述栅极 10。通过控制所述栅极 10 来同时控制所述第一源极 11 与所述第一漏极 13 的通断，及所述第二源极 12 与所述第二漏极 14 的通断。即所述薄膜晶体管 100 可以相当于两个独立的薄膜晶体管来应用。因此，本发明减少了薄膜晶体管的使用数量，即减少了阻挡光线传输的薄膜晶体管 100 的数量。因此，本发明提高了所述显示装置 500 的开口率。

以上所述是本发明的优选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本发明原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也视为本发明的保护范围。

权利要求

1. 一种薄膜晶体管，包括栅极、第一源极、第二源极、第一漏极、第二漏极、第一半导体层、第二半导体层、第一绝缘层及第二绝缘层，所述栅极包括相对设置的第一表面及第二表面，所述第一绝缘层形成于所述第一表面上，并覆盖所述第一表面，所述第一半导体层形成于所述第一绝缘层上，所述第一漏极及所述第一源极间隔地形成在所述第一半导体层上，所述第二绝缘层形成于所述第二表面上，并覆盖所述第二表面，所述第二半导体层形成于所述第二绝缘层上，所述第二漏极及所述第二源极间隔地形成在所述第二半导体层上。

5
2. 如权利要求 1 所述的薄膜晶体管，其中，所述第一源极对应所述第二源极，所述第一漏极对应所述第二漏极。

10
3. 如权利要求 1 所述的薄膜晶体管，其中，所述第一及第二绝缘层的材料为氮化硅、氧化硅、苯并环丁烯、聚酯或丙烯酸树脂。
4. 如权利要求 1 所述的薄膜晶体管，其中，所述栅极、所述第一及第二源极及所述第一及第二漏极的材料为金属、合金、导电聚合物或导电性碳纳米管。

15
5. 一种阵列基板，包括具有第一表面的基板、形成于所述基板的第一表面上的第一数据线、第二数据线、栅线、第一电极、第二电极及薄膜晶体管，其中，所述栅线连接至所述栅极，所述第一数据线及所述第一电极分别连接至所述第一源极及所述第一漏极，所述第二数据线及所述第二电极分别连接至所述第二源极及所述第二漏极，其中，所述薄膜晶体管包括栅极、第一源极、第二源极、第一漏极、第二漏极、第一半导体层、第二半导体层、第一绝缘层及第二绝缘层，所述栅极包括相对设置的第一表面及第二表面，所述第一绝缘层形成于所述第一表面上，并覆盖所述第一表面，所述第一半导体层形成于所述第一绝缘层上，所述第一漏极及所述第一源极间隔地形成在所述第一半导体层上，所述第二绝缘层形成于所述第二表面上，并覆盖所述第二表面，所述第二半导体层形成于所述第二绝缘层上，所述第二漏极及所述第二源极间隔地形成在所述第二半导体层上。

20

25
6. 如权利要求 5 所述的阵列基板，其中，所述第一电极及所述第二电极为条状电极，且位于同一层。

7. 如权利要求 5 所述的阵列基板, 其中, 所述第一电极为块状电极, 所述第二电极为条状电极, 所述第一电极距离所述基板的距离小于所述第二电极距离所述基板的距离, 所述第一电极与所述第二电极位于不同层。

8. 如权利要求 5 所述的阵列基板, 其中, 所述阵列基板包括位于同层的主像素区及副像素区域, 所述第一电极位于所述第一像素区域内, 所述第二电极位于所述第二像素区域内。

9. 如权利要求 8 所述的阵列基板, 其中, 所述第一电极为条状电极, 所述第二电极为块状电极。

10. 如权利要求 5 所述的阵列基板, 其中, 所述第一源极对应所述第二源极, 所述第一漏极对应所述第二漏极。

11. 如权利要求 5 所述的阵列基板, 其中, 所述第一及第二绝缘层的材料为氮化硅、氧化硅、苯并环丁烯、聚酯或丙烯酸树脂。

12. 如权利要求 5 所述的阵列基板, 其中, 所述栅极、所述第一及第二源极及所述第一及第二漏极的材料为金属、合金、导电聚合物或导电性碳纳米管。

13. 一种显示装置, 包括阵列基板, 所述阵列基板包括具有第一表面的基板、形成于所述基板的第一表面上的第一数据线、第二数据线、栅线、第一电极、第二电极及薄膜晶体管, 其中, 所述栅线连接至所述栅极, 所述第一数据线及所述第一电极分别连接至所述第一源极及所述第一漏极, 所述第二数据线及所述第二电极分别连接至所述第二源极及所述第二漏极, 其中, 所述薄膜晶体管包括栅极、第一源极、第二源极、第一漏极、第二漏极、第一半导体层、第二半导体层、第一绝缘层及第二绝缘层, 所述栅极包括相对设置的第一表面及第二表面, 所述第一绝缘层形成于所述第一表面上, 并覆盖所述第一表面, 所述第一半导体层形成于所述第一绝缘层上, 所述第一漏极及所述第一源极间隔地形成在所述第一半导体层上, 所述第二绝缘层形成于所述第二表面上, 并覆盖所述第二表面, 所述第二半导体层形成于所述第二绝缘层上, 所述第二漏极及所述第二源极间隔地形成在所述第二半导体层上。

14. 如权利要求 13 所述的显示装置, 其中, 所述第一电极及所述第二电极为条状电极, 且位于同一层。

15. 如权利要求 13 所述的显示装置, 其中, 所述第一电极 of 块状电极, 所述第二电极 of 条状电极, 所述第一电极距离所述基板的距离小于所述第二电极距离所述基板的距离, 所述第一电极与所述第二电极位于不同层。

5 16. 如权利要求 13 所述的显示装置, 其中, 所述阵列基板包括位于同层的主像素区及副像素区域, 所述第一电极位于所述第一像素区域内, 所述第二电极位于所述第二像素区域内。

17. 如权利要求 16 所述的显示装置, 其中, 所述第一电极 of 条状电极, 所述第二电极 of 块状电极。

10 18. 如权利要求 13 所述的显示装置, 其中, 所述第一源极对应所述第二源极, 所述第一漏极对应所述第二漏极。

19. 如权利要求 13 所述的显示装置, 其中, 所述第一及第二绝缘层的材料为氮化硅、氧化硅、苯并环丁烯、聚酯或丙烯酸树脂。

15 20. 如权利要求 13 所述的显示装置, 其中, 所述栅极、所述第一及第二源极及所述第一及第二漏极的材料为金属、合金、导电聚合物或导电性碳纳米管。

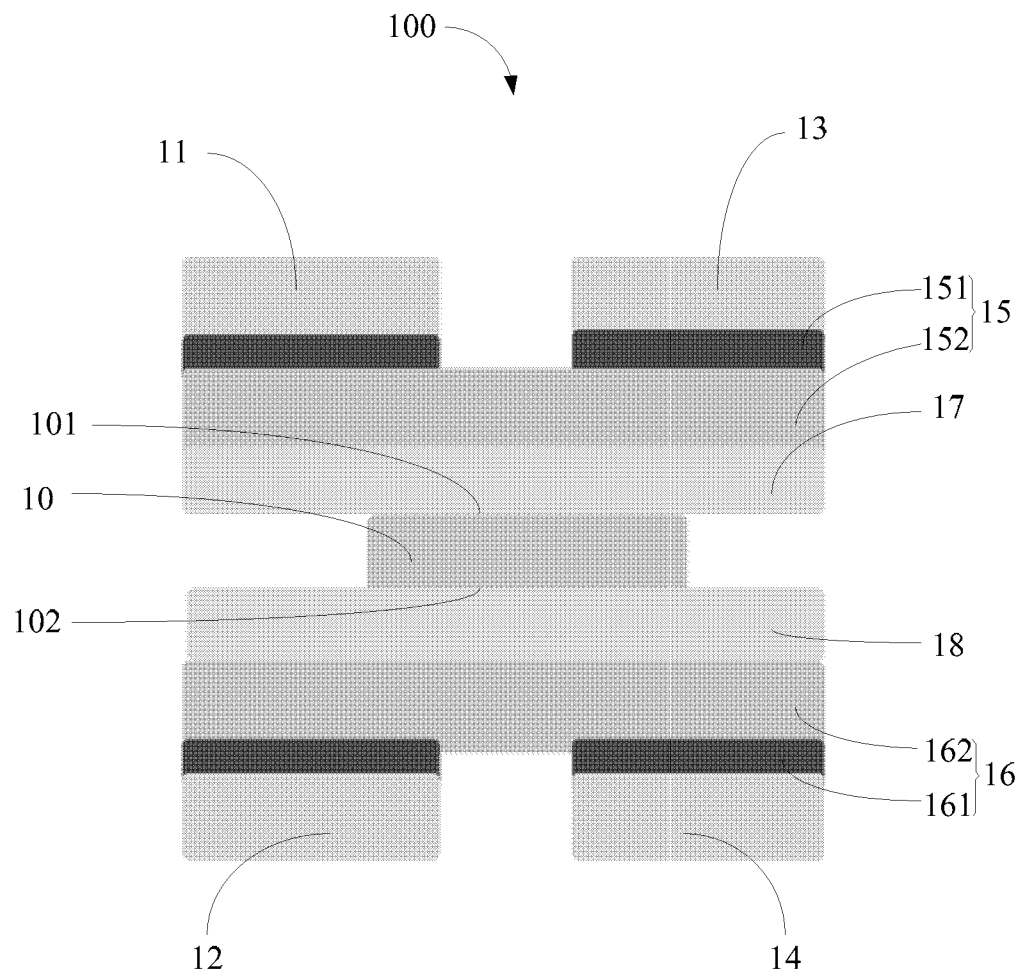


图 1

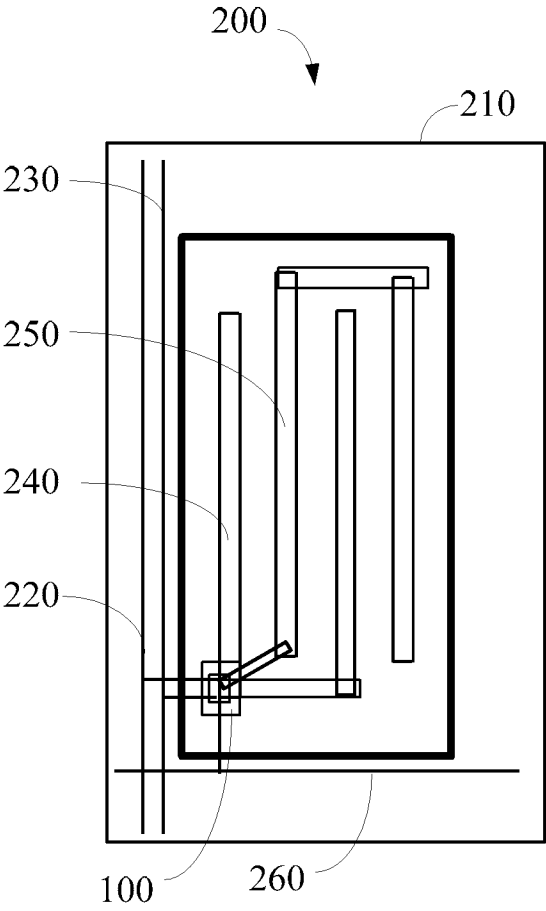


图 2

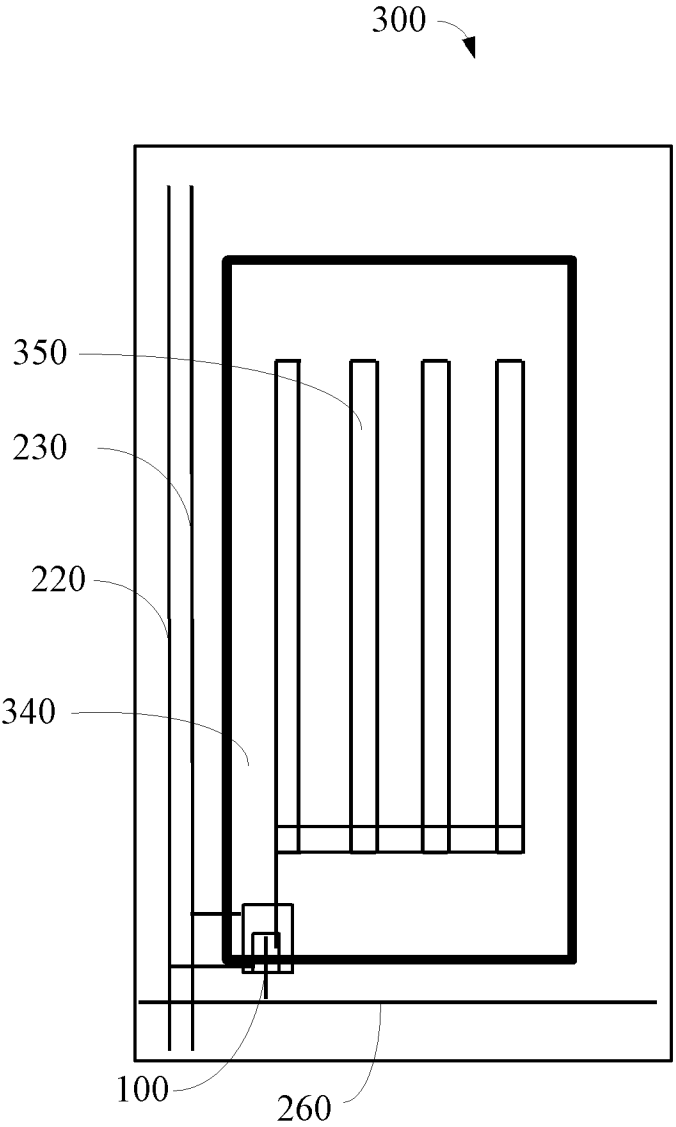


图 3

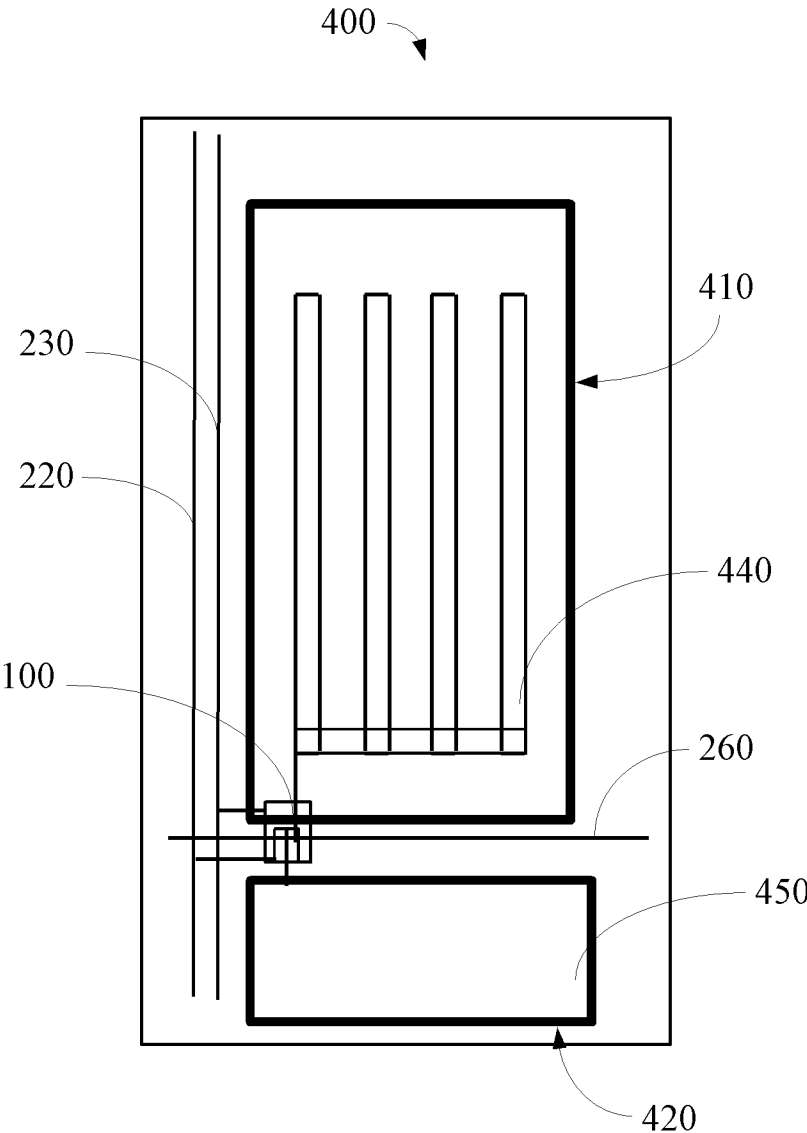


图 4

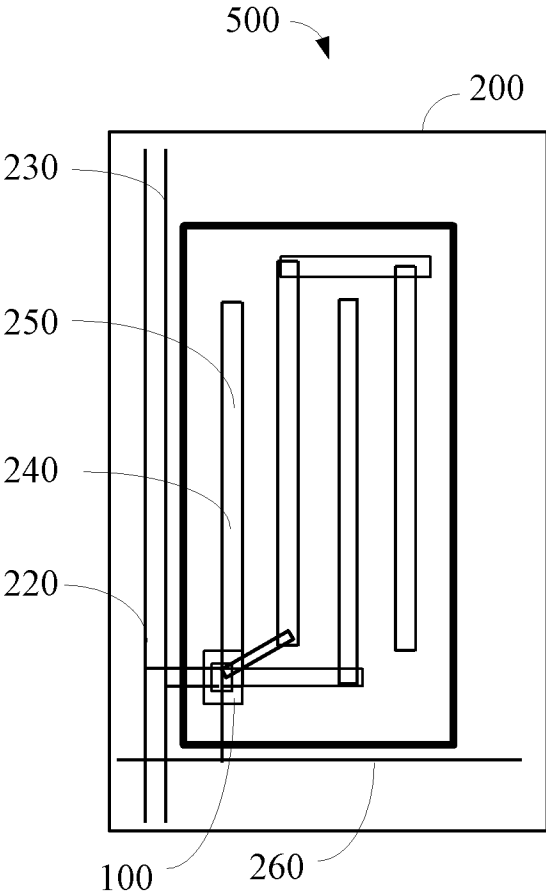


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/070351

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, EPODOC, WPI, CNKI, GOOGLE: single gate, double channel, double active, second channel, second active, common gate, thin film transistor?, TFT?, two, second, channel, active

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102184968 A (UNIVERSITY SOUTH CHINA TECHNOLOGY) 14 September 2011 (14.09.2011) description, paragraphs [0041] to [0049] and figure 2	1-4
Y	CN 102184968 A (UNIVERSITY SOUTH CHINA TECHNOLOGY) 14 September 2011 (14.09.2011) description, paragraphs [0005], [0041] to [0049] and figure 2	5-20
Y	CN 101957527 A (BEIJING BOE TECHNOLOGY GROUP CO., LTD.) 26 January 2011 (26.01.2011) description, paragraphs [0007] to [0020] and figure 1	5-20
X	CN 103367353 A (DONGGUAN WANSHIDA LIQUID CRYSTAL DISPLAY CO., LTD. et al.) 23 October 2013 (23.10.2013) description, paragraphs [0049] to [0060], [0070] and figure 7	1-4
Y	CN 103367353 A (DONGGUAN WANSHIDA LIQUID CRYSTAL DISPLAY CO., LTD. et al.) 23 October 2013 (23.10.2013) description, paragraphs [0049] to [0060], [0070] and figure 7	5-20

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

05 February 2015

Date of mailing of the international search report

27 February 2015

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer

YANG, Yan

Telephone No. (86-10) 62414051

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/CN2015/070351

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5396083 A (GOLDSTAR CO., LTD.) 07 March 1995 (07.03.1995) description, column 5, the tenth paragraph to column 7, the second paragraph and figures 5 and 6	1-4
Y	US 5396083 A (GOLDSTAR CO., LTD.) 07 March 1995 (07.03.1995) description, column 5, the third paragraph to column 7, the second paragraph and figures 4-6	5-20
X	JP H01246863 A (SEIKO EPSON CORP.) 02 October 1989 (02.10.1989) page 308, the right column, the second paragraph to page 309, the left column, the third paragraph	1-4
A	JP H08148693 A (SANYO ELECTRIC CO.) 07 June 1996 (07.06.1996) the whole document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/070351

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102184968 A	14 September 2011	CN 102184968 B	03 July 2013
CN 101957527 A	26 January 2011	CN 101957527 B	13 February 2013
CN 103367353 A	23 October 2013	None	
US 5396083 A	07 March 1995	DE 4321590 A1	20 January 1994
		DE 4321590 B4	14 September 2006
		FR 2693034 A1	31 December 1993
		FR 2693034 B1	07 April 1995
		JP H06196697 A	15 July 1994
		JP 3532228 B2	31 May 2004
JP H01246863 A	02 October 1989	None	
JP H08148693 A	07 June 1996	None	

A. 主题的分类 H01L 29/786 (2006.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, EPDOC, WPI, CNKI, GOOGLE: 单栅, 双沟道, 双有源, 第二沟道, 第二有源, 共栅, 共用栅, thin film transistor?, TFT?, single gate, double channel, two, second, channel, active, common gate		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102184968 A (华南理工大学) 2011年 9月 14日 (2011 - 09 - 14) 说明书第[0041]-[0049]段, 附图2	1-4
Y	CN 102184968 A (华南理工大学) 2011年 9月 14日 (2011 - 09 - 14) 说明书第[0005]段、第[0041]-[0049]段, 附图2	5-20
Y	CN 101957527 A (北京京东方光电科技有限公司) 2011年 1月 26日 (2011 - 01 - 26) 说明书第[0007]-[0020]段, 附图1	5-20
X	CN 103367353 A (东莞万士达液晶显示器有限公司 等) 2013年 10月 23日 (2013 - 10 - 23) 说明书第[0049]-[0060]段、第[0070]段, 附图7	1-4
Y	CN 103367353 A (东莞万士达液晶显示器有限公司 等) 2013年 10月 23日 (2013 - 10 - 23) 说明书第[0049]-[0060]段、第[0070]段, 附图7	5-20
X	US 5396083 A (GOLDSTAR CO., LTD.) 1995年 3月 7日 (1995 - 03 - 07) 说明书第5栏第10段-第7栏第2段, 附图5-6	1-4
☒ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2015年 2月 5日		国际检索报告邮寄日期 2015年 2月 27日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 杨燕 电话号码 (86-10)62414051

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	US 5396083 A (GOLDSTAR CO., LTD.) 1995年 3月 7日 (1995 - 03 - 07) 说明书第5栏第3段-第7栏第2段，附图4-6	5-20
X	JP H01246863 A (SEIKO EPSON CORP.) 1989年 10月 2日 (1989 - 10 - 02) 第308页右栏第2段-第309页左栏第3段	1-4
A	JP H08148693 A (SANYO ELECTRIC CO.) 1996年 6月 7日 (1996 - 06 - 07) 全文	1-20

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/070351

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	102184968	A	2011年 9月 14日	CN	102184968	B	2013年 7月 3日
CN	101957527	A	2011年 1月 26日	CN	101957527	B	2013年 2月 13日
CN	103367353	A	2013年 10月 23日	无			
US	5396083	A	1995年 3月 7日	DE	4321590	A1	1994年 1月 20日
				DE	4321590	B4	2006年 9月 14日
				FR	2693034	A1	1993年 12月 31日
				FR	2693034	B1	1995年 4月 7日
				JP	H06196697	A	1994年 7月 15日
				JP	3532228	B2	2004年 5月 31日
JP	H01246863	A	1989年 10月 2日	无			
JP	H08148693	A	1996年 6月 7日	无			