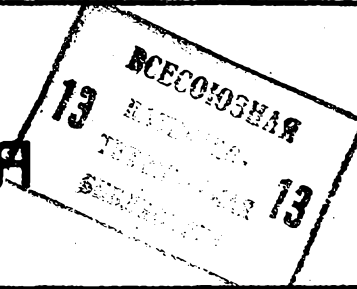




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3580434/24-21
 (22) 12.04.83
 (46) 30.03.85. Бюл. № 12
 (72) А.Г.Семенов, А.П.Игнатенков
 и Ю.С.Чемещук
 (53) 621.382.3(088.8)
 (56) 1. Микросхемы интегральные. Методы измерения электрических параметров цифровых схем. ОСТ БКО.005.000, 1974.
 2. Авторское свидетельство СССР № 473959, кл. G 01 R 23/00, 29.01.73.

(54) СПОСОБ ГРУППИРОВКИ МИКРОСХЕМ ПО БЫСТРОДЕЙСТВИЮ И УСТРОЙСТВО ДЛЯ ЕГО ОСУЩЕСТВЛЕНИЯ.

(57) 1. Способ группировки микросхем по быстродействию, включающий сравнение периодов циркуляции импульсов в рециркуляторах с включенными в них контролируемыми микросхемами, отличающийся тем, что, с целью повышения точности, до включения в рециркуляторы контролируемых микросхем выравнивают периоды циркуляции импульсов в рециркуляторах, затем одновременно запускают рециркуляторы с включенными в них контролируемые микросхемами, а сравнение периодов циркуляции импульсов производят путем попарного сравнения временных положений импульсов рециркуляторов в течение интервала группировки.

2. Устройство для группировки микросхем по быстродействию, включающее n рециркуляторов, отличающееся тем, что оно снабжено $n(n-1)/2$ блоками фиксации временного рассогласования, $(n-2) \cdot (n-3)/2$ элементами ИЛИ, блоком задания интерва-

ла группировки, $n-2$ элементами задержки и входом запуска устройства, при этом первые входы $n-k$ блоков фиксации временного рассогласования k -й группы от первой до $(n-1)$ -й соединены с выходом k -го рециркулятора, а второй вход i -го блока фиксации временного рассогласования в k -й группе соединен с выходом $(k+1)$ -го рециркулятора ($i=1, \dots, n-k$), третьи входы $n-1$ блоков фиксации временного рассогласования первой группы соединены с выходом блока задания временных интервалов и входами выключения рециркуляторов, третьи входы блоков фиксации временного рассогласования k -й группы с второй соединены внутри групп и с третьими входами блоков фиксации временного рассогласования $(k-1)$ -й группы через соответствующие элементы задержки, четвертый вход первого блока фиксации временного рассогласования k -й группы с второй по $(n-2)$ -ю соединен с пятым входом блока фиксации временного рассогласования $(k+1)$ -й группы, четвертые входы блоков фиксации временного рассогласования второй группы соединены с выходами блоков фиксации временного рассогласования соответственно с второго по $(n-1)$ -й из первой группы, четвертые входы i -го блока фиксации временного рассогласования в группах с третьей соединены соответственно с выходами i -х элементов ИЛИ в группах с первой по $(n-3)$ -ю, первые входы i -х элементов ИЛИ соединены с выходами, а вторые их входы - с четвертыми входами $(i+1)$ -х блоков фиксации временного

рассогласования предыдущей группы, выходы первых блоков фиксации временного рассогласования в k -группе с второй по $(n-2)$ -ю соединены с шестью входами первых блоков фиксации временного рассогласования в группе $k+1$, выход первого блока фиксации временного рассогласования первой группы соединен с пятью входами всех блоков фиксации временного рассогласования второй группы, второй вход первого блока фиксации временного рассогласования первой группы соединен с выходом второго рециркулятора, а выход n -го рециркулятора соединен с вторым входом блока фиксации временного рассогласования $(n-1)$ -й группы.

3. Устройство по п. 2, отличающееся тем, что блок фиксации временного рассогласования выполнен в виде первого и второго элементов ИЕ, входы которых соединены соответственно с первым и вторым входами блока фиксации временного рассогласования, а их выходы соединены соответственно с первыми входами первого и второго элементов И, вторые входы которых соединены соответственно с вторым и первым входами блока фик-

сации временного рассогласования, выходы первого и второго элементов И через первый элемент ИЛИ соединены со счетным входом первого триггера, выход которого соединен с первыми входами третьего и четвертого элементов И, вторые входы которых соединены соответственно с выходами первого и второго элементов И, выходы третьего и четвертого элементов И соединены через второй элемент ИЛИ с первым входом пятого элемента И и через элемент задержки с вторым входом пятого элемента И, выход которого соединен с первым входом третьего элемента ИЛИ, второй, третий и четвертый входы которого соединены соответственно с шестым, пятым и четвертым входами блока фиксации временного рассогласования, а выход третьего элемента ИЛИ соединен с входом сброса второго триггера, выход которого соединен с первым входом шестого элемента И, второй вход которого соединен с третьим входом блока фиксации временного рассогласования, а выход соединен с выходом блока фиксации временного рассогласования и входом третьего триггера, выход которого соединен с входом элемента индикации.

Изобретение относится к контролю электрических параметров готовых полупроводниковых приборов и может быть использовано для группировки цифровых микросхем в группы с одинаковым быстродействием, например, для прецизионных цифровых управляемых линий задержки.

Известен способ измерения быстродействия МС, включающий установку испытываемой МС в рециркулятор и измерение периода генерируемых импульсов. Устройство, реализующее данный способ измерения, включает рециркулятор и парафазный усилитель [1].

Однако при реализации данного способа точность ограничена параметра-

ми рециркулятора и парафазного усилителя.

Наиболее близкими по технической сущности к предлагаемым являются способ для определения времени задержки распространения сигнала инвертирующих схем, включающий сравнение периодов циркуляции импульсов в рециркуляторах с включенными в них контролируемыми микросхемами и вычисление среднего времени задержки каждой схемы, и устройство для его осуществления, включающее n рециркуляторов и измеритель периода импульсов [2].

С помощью известного способа и устройства можно решить задачу группировки микросхем с одинаковым или близким быстродействием.

Однако точность группировки ограничена точностью измерителя периодов, так как осуществляется непосредственное измерение периодов циркуляции импульсов.

Цель изобретения - повышение точности группировки микросхем.

Поставленная цель достигается тем, что согласно способу группировки микросхем по быстрдействию, включающему сравнение периодов циркуляции импульсов в рециркуляторах с включенными в них контролируемыми микросхемами, до включения в рециркуляторы контролируемых микросхем выравнивают периоды циркуляции импульсов в рециркуляторах, затем одновременно запускают рециркуляторы с включенными в них контролируемыми микросхемами, а сравнение периодов циркуляции импульсов производят путем попарного сравнения временных положений импульсов рециркуляторов в течение интервала группировки.

Устройство для осуществления способа группировки микросхем по быстрдействию, включающее n рециркуляторов, снабжено $n(n-1)/2$ блоками фиксации временного рассогласования, $(n-2)(n-3)/2$ элементами ИЛИ, блоком задания интервала группировки, $n-2$ элементами задержки и входом запуска устройства, при этом первые входы $n-k$ блоков фиксации временного рассогласования k -й группы от первой до $(n-1)$ -й соединены с выходом k -го рециркулятора, а второй вход i -го блока фиксации временного рассогласования в k -й группе соединен с выходом $(k+1)$ -го рециркулятора ($i=1...n-k$), третьи входы $n-1$ блоков фиксации временного рассогласования первой группы соединены с выходом блока задания временных интервалов и входами выключения рециркуляторов, третьи входы блоков фиксации временного рассогласования k -й группы с второй соединены внутри групп и с третьими входами блоков фиксации временного рассогласования $(k-1)$ -й группы через соответствующие элементы задержки, четвертый вход первого блока фиксации временного рассогласования k -й группы с второй по $(n-2)$ -ю соединен с пятым входом блока фиксации временного рассогласования $(k+1)$ -й группы, четвертые входы блоков фиксации временного рассогласо-

вания второй группы соединены с выходами блоков фиксации временного рассогласования соответственно с второго по $(n-1)$ -й из первой группы, четвертые входы i -го блока фиксации временного рассогласования в группах с третьей соединены соответственно с выходами i -х элементов ИЛИ в группах с первой по $(n-3)$ -ю, первые входы i -х элементов ИЛИ с выходами, а вторые их входы - с четвертыми входами $(i+1)$ -х блоков фиксации временного рассогласования предыдущей группы, выходы первых блоков фиксации временного рассогласования в k -группе с второй по $(n-2)$ -ю соединены с шестью входами первых блоков фиксации временного рассогласования в группе $k+1$, выход первого блока фиксации временного рассогласования первой группы соединен с пятыми входами всех блоков фиксации временного рассогласования второй группы, второй вход первого блока фиксации временного рассогласования первой группы соединен с выходом второго рециркулятора, а выход n -го рециркулятора соединен с вторым входом блока фиксации временного рассогласования $(n-1)$ -й группы.

Кроме того, блок фиксации временного рассогласования выполнен в виде первого и второго элементов НЕ, входы которых соединены соответственно с первым и вторым входами блока фиксации временного рассогласования, а их выходы соединены соответственно с первыми входами первого и второго элементов И, вторые входы которых соединены соответственно с вторым и первым входами блока фиксации временного рассогласования, выходы первого и второго элементов И через первый элемент ИЛИ соединены со счетным входом первого триггера, выход которого соединен с первыми входами третьего и четвертого элементов И, вторые входы которых соединены соответственно с выходами первого и второго элементов И, выходы третьего и четвертого элементов И соединены через второй элемент ИЛИ с первым входом пятого элемента И и через элемент задержки с вторым входом пятого элемента И, выход которого соединен с первым входом третьего элемента ИЛИ, второй, третий и четвертый входы которого соединены

соответственно с шестым, пятым и четвертым входами блока фиксации временного рассогласования, а выход третьего элемента ИЛИ соединен с входом сброса второго триггера, выход которого соединен с первым входом шестого элемента И, второй вход которого соединен с третьим входом блока фиксации временного рассогласования, а выход соединен с выходом блока фиксации временного рассогласования и входом третьего триггера, выход которого соединен с входом элемента индикации.

На фиг. 1 приведена функциональная схема устройства, реализующего способ группировки микросхем по быстродействию; на фиг. 2 - блок-схема блока фиксации временного рассогласования; на фиг. 3 - блок-схема рециркулятора; на фиг. 4 - временные диаграммы, поясняющие осуществление способа.

Устройство для реализации способа группировки микросхем по быстродействию содержит n рециркуляторов $1_1 - 1_n$, $n(n-1)/2$ блоков $2_1^1 - 2_{n-1}^1$, $2_1^2 - 2_{n-1}^2$ фиксации временных рассогласований в $n-1$ группах, $(n-2) \cdot (n-3)/2$ элементов $3_1^1 - 3_{n-3}^1$, $3_1^2 - 3_{n-3}^2$ ИЛИ в $n-3$ группах, блок 4 задания временных интервалов, $n-2$ элементов $5_1 - 5_{n-2}$ задержки и вход 6 запуска устройства, при этом группы блоков фиксации временного рассогласования с первой по $(n-1)$ -ю включают соответственно от $n-1$ до одного блоков фиксации временного рассогласования, входы запуска рециркуляторов $1_1 - 1_n$ объединены и соединены с входами 6 запуска устройства и блока 4, импульсный вход которого соединен с выходом n -го рециркулятора 1_n , а выходы рециркуляторов 1 с первого по $(n-1)$ -й соединены с первыми входами всех блоков 2 соответственно с первой по $(n-1)$ -ю групп, вторые входы i -х блоков 2_i в k -й группе соединены с выходами $(k+i)$ -х рециркуляторов, третьи входы блоков $2_i^1 - 2_{n-1}^1$ первой группы соединены с выходом блока 4 и входами выключения рециркуляторов с первого по n -й, третьи входы блоков $2_2^2, \dots, 2_{n-2}^2, \dots, 2_1^{n-1}$ с второй по $(n-1)$ -ю групп объединены внутри группы и соединены с третьими входами блоков $2_1^1, \dots, 2_{n-1}^1, \dots, 2_1^{n-2}, 2_2^{n-2}$ соответственно с первой по $(n-2)$ -ю

групп через элементы $5_1 - 5_{n-2}$ задержки соответственно с первого по $(n-2)$ -й, четвертые входы первых блоков $2_1^2, 2_1^3, \dots, 2_1^{n-2}$ групп с второй по $(n-2)$ -ю соединены с пятыми входами блоков $2_1^3, \dots, 2_{n-1}^3, \dots, 2_1^{n-1}$ групп с третьей по $(n-1)$ -ю соответственно, четвертые входы блоков $2_1^2 - 2_{n-2}^2$ с первого по $(n-2)$ -й второй группы, соединены с выходами блоков $2_2^1 - 2_{n-1}^1$ соответственно с второго по $(n-1)$ -й из первой группы, четвертые входы i -го блока $2_i^3 - 2_{n-1}^3$ в группах с третьей по последнюю соединены соответственно с выходами i -х элементов $3_1^1 - 3_{n-3}^1$ в группах с первой по $(n-3)$ -ю, первые входы i -х элементов $3_1^1 - 3_{n-3}^1$ соединены с выходами, а вторые их входы - с четвертыми входами $(i+1)$ -х блоков $2_{i+1}^2 - 2_{i+1}^{n-2}$ предыдущей группы, выходы первых блоков 2_i^k в группе с номером k , начиная с второй по $(n-2)$ -ю, соединены с шестыми входами первых блоков 2_{i+1}^{k+1} в группе $k+1$, выход первого блока 2_1^1 первой группы соединен с пятыми входами всех блоков $2_1^2 - 2_{n-2}^2$ второй группы, второй вход первого блока 2_1^1 первой группы соединен с выходом второго рециркулятора 1_2 , а выход n -го рециркулятора 1_n соединен с вторым входом блока 2_1^{n-1} $(n-1)$ -й группы. Причем N_i^k означает i -й блок в k -й группе.

Блок 2 фиксации временного рассогласования (фиг. 2) выполнен в виде первого 7 и второго 8 элементов НЕ, входы которых соединены соответственно с первым и вторым входами блока 2, а их выходы - соответственно с первыми входами первого 9 и второго 10 элементов И, вторые входы которых соединены соответственно с вторым и первым входами блока 2, выходы первого 9 и второго 10 элементов И через первый элемент 11 ИЛИ соединены со счетным входом первого триггера 12, выход которого соединен с первыми входами третьего 13 и четвертого 14 элементов И, вторые входы которых соединены соответственно с выходами первого 9 и второго 10 элементов И, выходы третьего 13 и четвертого 14 элементов И соединены через второй элемент 15 ИЛИ с первым входом пятого элемента 16 И и через элемент 17 задержки с вторым входом пятого элемента 16 И, выход

которого соединен с первым входом третьего элемента 18 ИЛИ, второй, третий и четвертый входы которого соединены соответственно с шестым, пятым и четвертым входами блока фиксации временного рассогласования, а выход третьего элемента 18 ИЛИ соединен с входом сброса второго триггера 19, выход которого соединен с первым входом шестого элемента 20 И, 10 второй вход которого соединен с третьим входом блока фиксации временного рассогласования, а выход соединен с выходом блока 2 и входом третьего триггера 21, выход которого соединен с входом индикатора 22.

На фиг. 3 приведена схема рециркулятора 1, содержащего замкнутые в кольцо последовательно соединенные элемент 23 ИЛИ, контролируемую микро-20 схему 24, элемент 25 задержки и ключ 26, при этом вход элемента 23 ИЛИ, соединенный с входом включения ключа 26, и выход элемента 25 являются соответственно входом и выходом рециркулятора, а вход выключения ключа 26 является входом выключения рециркулятора 1.

Группировка микросхем по быстрдействию осуществляется следующим образом.

По сигналу 27 запуска (фиг. 4), в качестве которого предпочтительнее использовать прямоугольный импульс с крутыми фронтами, запускаются рециркуляторы $1_1 - 1_n$, в блоках 2 триггеры 12 обнуляются, триггеры 19 и 21 устанавливаются в состояние, в котором они выдают соответственно разрешающий и запрещающий сигналы на управляемые ими элемент 20 И и индикатор 22.

В блоке 4, выполненном, например, в виде делителя с управляемым коэффициентом деления, по этому сигналу устанавливается код, определяющий длительность временного интервала t , в пределах которого осуществляется анализ микросхем.

При этом временный интервал задан-50 ют из условия

$$t = \frac{\Delta t}{\delta} - T,$$

где Δt - допустимое рассогласование периодов циркуляции за время t , мкс;

δ - заданная точность группировки, мкс;

T - период циркуляции импульсов, мкс.

Так, если заданы величины Δt и δ , то в блоке 4 устанавливается код частного $\frac{\Delta t}{\delta}$.

Импульсы 28, 29 и 30 с рециркуляторов $1_1 - 1_3$ поступают в группы блоков 2, в которых осуществляется попарное сравнение взаимного временного положения циркулирующих импульсов.

На выходе элемента 11 блока 2_1^1 первой группы формируются импульсы 31, а на выходе триггера 12 - импульсы 32. При этом на выходе элемента 15 ИЛИ появляются импульсы 33, которые на выходе элемента 17 задержки дают импульсы 34. В моменты, когда величина временного рассогласования сравниваемых импульсов превышает величину допуска Δt , задаваемого элементом 17 задержки, в соответствующем блоке 2 формируется импульс 35.

В блоке 2_2^1 на выходе элемента 11 формируются импульсы 36, на выходе триггера 12 - импульсы 37, на выходе элемента 15 - импульсы 38, на выходе элемента 17 задержки этого блока - импульсы 39. При этом в блоке 2_2^1 на выходе триггера 19 присутствует сигнал 40, на выходе триггера 19 блока 2_3^1 - сигнал 41. Импульс 35 с выхода элемента 17 через элемент 18 ИЛИ поступает на триггер 19 и переводит его из первоначального единичного состояния в нулевое, при котором триггер 19 выдает на элемент 20 сигнал, запрещающий прохождение через него импульса 42 опроса, а значит, и выдачу его на триггер 21 и на выход блока 2.

Если временное рассогласование сравниваемых импульсов до момента поступления импульса 42 опроса меньше величины Δt , то импульс с элемента 16 И не поступает и триггер 19 остается в прежнем состоянии. С поступлением сигнала 42 опроса с блока 4 задания временного интервала рециркуляторы выключаются путем размыкания кольца с помощью ключа 26 и начинается опрос состояния триггеров 19 блоков 2. Первой опрашивается первая группа блоков $2_1^1 - 2_n^1$, подключенная к первому рециркулятору 1, содержащему первую из анализируемых ИМС. Если какая-либо из мик-

росхем совпадает по быстродействию с первой ИМС, на выходе соответствующего блока 2 первой группы появляется импульс 43 опроса, а в самом блоке срабатывает индикатор 22, указывающий на порядковый номер совпавшей ИМС.

По сигналу 42 с данного блока из дальнейшего опроса путем сброса триггеров 19 исключаются все блоки 2ⁿ последующих групп, в которых осуществляется сравнение данной микросхемы со всеми остальными. В качестве индикатора 22 может быть использована широко применяемая сборка, состоящая из светодиода и управляющей микросхемы с открытым коллектором, а также лампочка с ключом, подсвечивающая табло с порядковым номером совпавшей микросхемы.

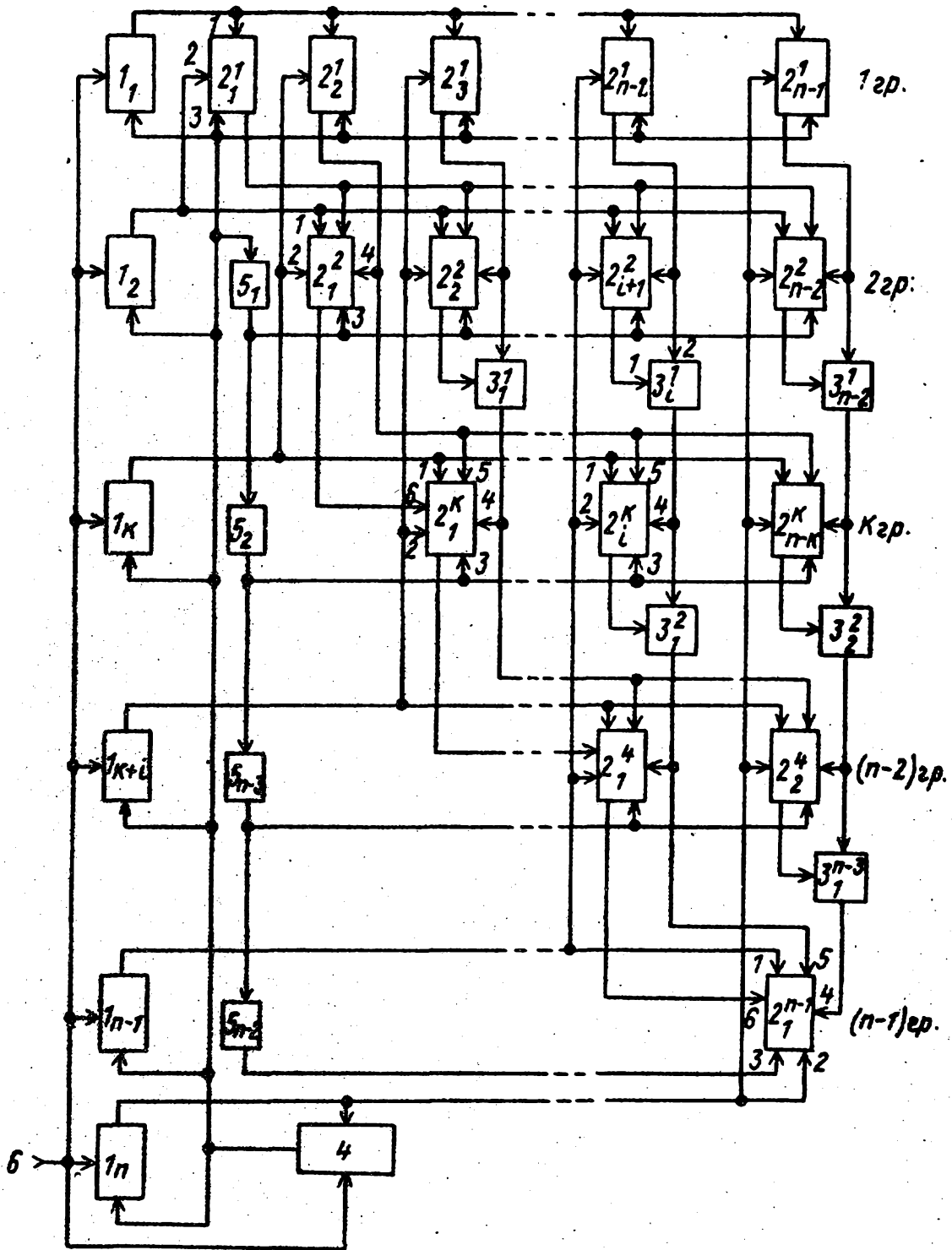
После опроса n-1 блоков 2¹ первой группы задержанный сигнал опроса последовательно поступает на вторую, третью и т.д. до последней группы n, состоящей из блока 2ⁿ. Фиксация совпадений или несовпадений микросхем между собой в этих группах осуществляется аналогично изложенному.

После окончания опроса всех групп блоков 2 в устройстве индицируются группы микросхем с одинаковым быстродействием.

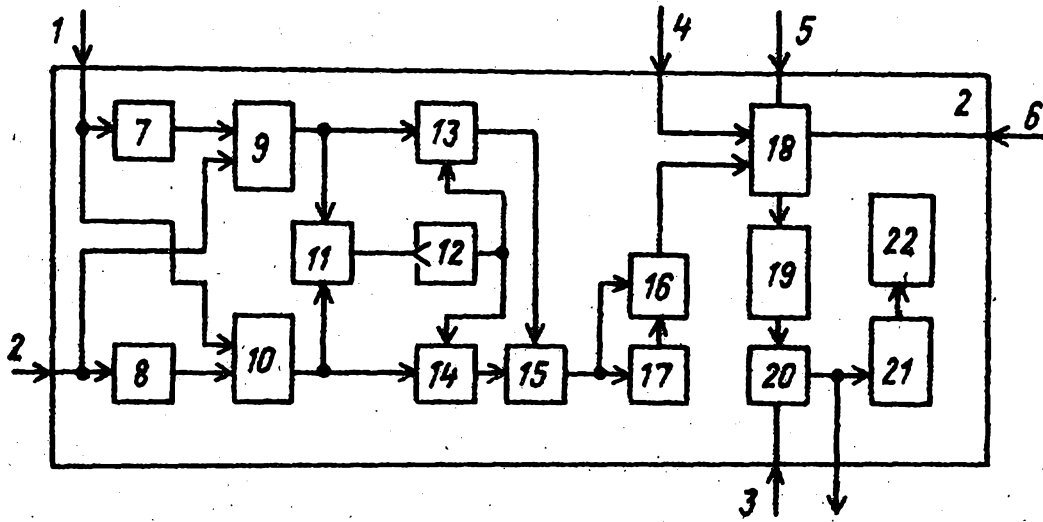
Предлагаемые способ и устройство, его реализующее, по сравнению с известными способом и реализующим его устройством позволяют повысить точность и производительность (на несколько порядков) в результате существенного сокращения затрат времени на группировку, при этом выигрыш по времени тем больше, чем большее число микросхем контролируется одновременно.

В предлагаемом устройстве точность может достигать долей наносекунд при использовании элементов с обычным быстродействием, для обеспечения требуемой точности следует выбрать лишь соответствующее время группировки.

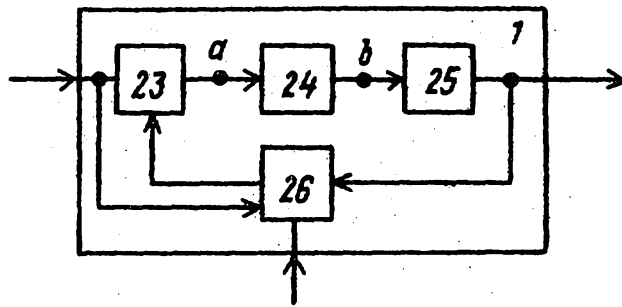
Кроме того, предлагаемый способ и устройство позволяют осуществлять группировку по быстродействию целых сборок и узлов, например ячеек задержки цифровых линий.



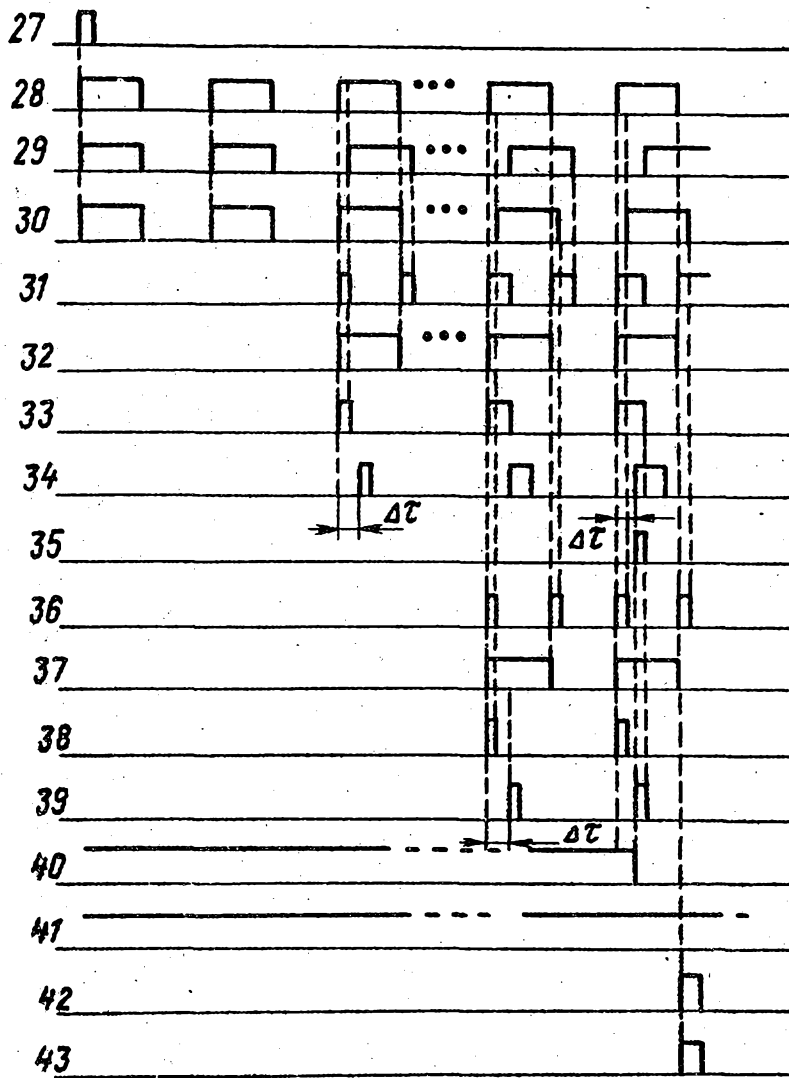
Фиг. 7



Фиг. 2



Фиг. 3



Фиг. 4

Составитель В. Карпов

Редактор Л. Веселовская

Техред Л. Микеш

Корректор А. Зимоков

Заказ 1571/38

Тираж 748

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИИИ "Патент", г. Ужгород, ул. Проектная, 4