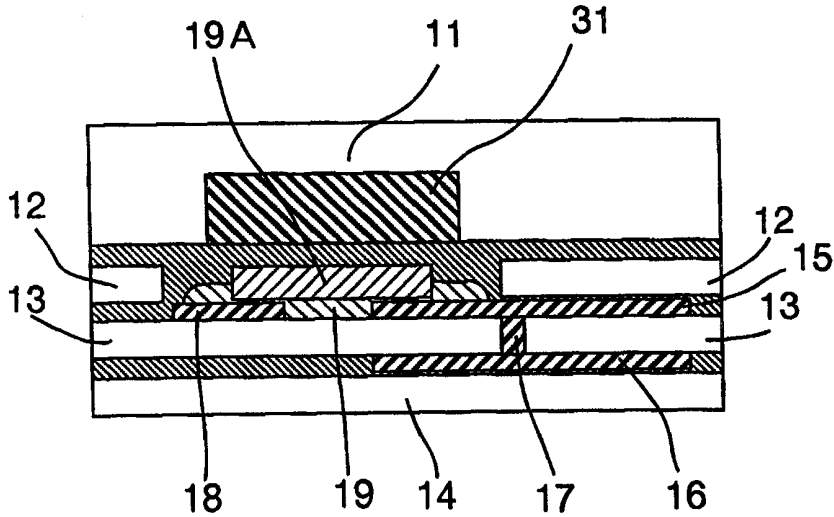


PCT

特許協力条約に基づいて公開された国際出願

(51) 国際特許分類6 B42D 15/10, 15/521, G06K 19/07, H01L 25/04	A1	(11) 国際公開番号 WO99/32304 (43) 国際公開日 1999年7月1日(01.07.99)		
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 50%; vertical-align: top; padding: 5px;"> (21) 国際出願番号 PCT/JP97/04738 (22) 国際出願日 1997年12月22日(22.12.97) (71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 宇佐美光雄(USAMI, Mitsuo)(JP/JP) 〒196 東京都昭島市福島町二丁目5番6号 Tokyo, (JP) (74) 代理人 弁理士 小川勝男(OGAWA, Katsuo) 〒100 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP) </td> <td style="width: 50%; vertical-align: top; padding: 5px;"> (81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, HU, ID, IL, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO特許 (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG). 添付公開書類 国際調査報告書 </td> </tr> </table>			(21) 国際出願番号 PCT/JP97/04738 (22) 国際出願日 1997年12月22日(22.12.97) (71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 宇佐美光雄(USAMI, Mitsuo)(JP/JP) 〒196 東京都昭島市福島町二丁目5番6号 Tokyo, (JP) (74) 代理人 弁理士 小川勝男(OGAWA, Katsuo) 〒100 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP)	(81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, HU, ID, IL, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO特許 (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG). 添付公開書類 国際調査報告書
(21) 国際出願番号 PCT/JP97/04738 (22) 国際出願日 1997年12月22日(22.12.97) (71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 宇佐美光雄(USAMI, Mitsuo)(JP/JP) 〒196 東京都昭島市福島町二丁目5番6号 Tokyo, (JP) (74) 代理人 弁理士 小川勝男(OGAWA, Katsuo) 〒100 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP)	(81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, HU, ID, IL, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO特許 (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG). 添付公開書類 国際調査報告書			
(54)Title: SEMICONDUCTOR DEVICE (54)発明の名称 半導体装置  (57) Abstract An IC card which has a thin semiconductor chip mounted thereon and is highly resistant to bending force has a reinforcing plate for reducing damage to the semiconductor chip due to point pressure. Thus, a highly reliable IC card which can be used in a mechanically severe environment may be provided.				

(57)要約

薄型の半導体チップが搭載され、曲げに強い I C カードにおいて、さらに、点圧による半導体チップの損傷を低減するための補強板を備えた I C カードが開示されている。これにより、機械的に過酷な環境下においても使用できる、信頼性の高い I C カードを提供することができる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	ES スペイン	LI リヒテンシュタイン	SG シンガポール
AL アルバニア	FI フィンランド	LK スリ・ランカ	SI スロヴェニア
AM アルメニア	FR フランス	LR リベリア	SK スロヴァキア
AT オーストリア	GA ガボン	LS レソト	SL シエラ・レオネ
AU オーストラリア	GB 英国	LT リトアニア	SN セネガル
AZ アゼルバイジャン	GD グレナダ	LU ルクセンブルグ	SZ スワジランド
BA ボスニア・ヘルツェゴビナ	GE グルジア	LV ラトヴィア	TD チャード
BB バルバドス	GH ガーナ	MC モナコ	TG トーゴ
BE ベルギー	GM ガンビア	MD モルドヴァ	TJ タジキスタン
BF ブルキナ・ファソ	GN ギニア	MG マダガスカル	TM トルクメニスタン
BG ブルガリア	GW ギニア・ビサウ	MK マケドニア旧ユーゴスラヴィア	TR トルコ
BJ ベナン	GR ギリシャ	共和国	TT トリニダード・トバゴ
BR ブラジル	HR クロアチア	マリ	UA ウクライナ
BY ベラルーシ	HU ハンガリー	ML モンゴル	UG ウガンダ
CA カナダ	ID インドネシア	MN モーリタニア	US 米国
CF 中央アフリカ	IE アイルランド	MR マラウイ	UZ ウズベキスタン
CG コンゴ	IL イスラエル	MX メキシコ	VN ヴィエトナム
CH スイス	IN インド	NE ニジェール	YU ユーゴスラビア
CI コートジボアール	IS アイスランド	NL オランダ	ZA 南アフリカ共和国
CM カメルーン	IT イタリア	NO ノールウェー	ZW ジンバブエ
CN 中国	JP 日本	NZ ニュー・ジーランド	
CU キューバ	KE ケニア	PL ポーランド	
CY キプロス	KG キルギスタン	PT ポルトガル	
CZ チェッコ	KP 北朝鮮	RO ルーマニア	
DE ドイツ	KR 韓国	RU ロシア	
DK デンマーク	KZ カザフスタン	SD スーダン	
EE エストニア	LC セントルシア	SE スウェーデン	

明細書

半導体装置

5 技術分野

本発明は薄型の半導体装置、特に可撓性を有する信頼性の高いＩＣカードに関する。

背景技術

- 10 従来の薄型半導体装置、例えばＩＣカードについては、
社団法人電子情報通信学会編集オーム社発行（１９９０年
４月３０日第１版第２刷発行）の電子情報通信ハンドブック
の６０３ページから６０５ページや特公平７－９９２６
７号公報に開示されている。従来の接触型ＩＣカードチップ
15 プモジュールの断面構造を第３１図に示す。モジュール基板
３１３６上に設けられたボンディングパッド３１３１は
ボンディングワイヤ３１３２で半導体チップ３１３４の外部
端子に接続されている。これらは、モールド樹脂３１３
３でモールドされている。ボンディングパッド３１３１は、
20 堅いモジュール基板３１３６に設けられたバイヤホール３
１３７を介して外部との信号の出し入れや電源をＩＣカード
に供給するための接触電極３１３５に接続されている。

- 第３１図に示したＩＣカードチップモジュールを含むＩ
Ｃカードの製造工程を第３４図に示す。まず、モジュール
25 基板３１３６の上面にボンディングパッド３１３１等をパ
ターニングするための上面ホトレジスト膜形成工程、接触

電極 3 1 3 5 等をパターンニングするための下面ホトレジスト膜形成工程、ホトレジスト膜をマスクとした導電膜のエッチング工程、モジュール基板（ガラスエポキシ基板）3 1 3 6 にバイヤホール 3 1 3 7 となる孔開け工程、バイヤホール 3 1 3 7 内部をメッキする工程、これらとは別に半導体ウエハ上に複数個形成した半導体チップ（ペレット）3 1 3 4 をカッティングする工程、切り出した半導体チップ 3 1 3 4 をモジュール基板 3 1 3 6 にボンディングする工程、半導体チップ上の電極とボンディングパッド 3 1 3 1 とをワイヤ 3 1 3 2 でボンディングする工程、半導体チップやボンディングパッドを樹脂でモールドし、モールドチップとする工程（ICチップモジュールの完成）、モールドチップを搭載するためのカード基板をミリングし、凹部を形成する工程、ミリングされた凹部に接着剤を塗布する工程、凹部にモールドチップを接着する工程を経て製造される。

また、従来の非接触型 IC カードの断面図を第 6 図に示す。半導体チップ 6 2 やセラミックコンデンサ 6 1、6 4 が堅い基板 6 6 の上にマウントされている。これらはボンディングワイヤにより接続されており、エポキシ樹脂 6 3 によってモールドされている。セラミックコンデンサ 6 4 は、信号の出し入れやエネルギーを受け取るための巻線コイル 6 7 接続されている。これらは、基板 6 6 よりも柔らかい 2 枚のオーバコート基板 6 5 の間に実装されている。

また、第 4 1 図は薄型コンデンサチップ 4 1 5 1 および薄型 IC チップ 4 1 5 3 が中立面に実装された IC カードの断面図である。薄型コンデンサチップ 4 1 5 1 および薄

型 I C チップ 4 1 5 3 の外部端子は、可撓性の基板 4 1 5 6 上にスクリーン印刷された電極 4 1 5 5、4 1 5 7、4 1 5 8 に導電性接着剤を用いて接続されている。また、薄型コンデンサチップや薄型 I C チップの無い領域にはスペーサ 4 1 5 4、4 1 5 9 を配置し、これらを覆うように前記基板 4 1 5 6 と対向させて上部カバー 4 1 5 2 が設けられている。

第 6 図や第 3 1 図の構造の I C カードを製造するには、例えば第 3 4 図を用いて説明したように、製造工程が長くなり、製造コストが高くなるという問題がある。さらに、I C チップの厚さが数百ミクロンと厚く、曲げ応力がかかると割れてしまうという問題がある。曲げ応力に対する割れ防止のために補強材を設ける構造も知られているが、曲げ防止のためであり、補強材も厚くなり、I C カード自体の厚さも 0.76 mm 程度以下には薄くできないという問題があった。

また、第 4 1 図に示す構造の I C カードの場合には、製造コストが安価である。また、薄い I C チップがカード基板の中立面に配置されており、曲げ応力に対しては強いのであるが、ボールペンや鉛筆による局所的な押しつけ圧力（点圧）によって、薄型コンデンサチップや薄型 I C チップが簡単に破壊されてしまい、用途が制限されることが本願発明者によって初めて見出された。

本発明の目的は、種々の厚さを有する半導体装置の製造コストを安くできる構造を有する半導体チップ搭載カードを提供することにある。

本発明の他の目的は、上記半導体チップ搭載カードを用いた半導体装置を提供することにある。

本発明の他の目的は、ＩＣチップを備えた半導体装置において、
ＩＣチップへの局所的な圧力（点圧）、特に 1 mm^2 以下の領域へ
5 の局所的な応力に対してもＩＣチップが壊れにくい、信頼性の高い
カード状の半導体装置を提供することにある。

本発明の他の目的は、信頼性の高い非接触型ＩＣカードを提供することにある。

本発明の他の目的は、信頼性が高く、かつ多機能で使いやすい
10 ＩＣカードを提供することにある。

発明の開示

上記目的は、厚さ 0.1 から 110 ミクロンの薄型のフレキシブルなＩＣチップを備えたカード状の半導体装置において、
15 ＩＣチップの少なくとも片面に、局所的な応力に対しカード基板より堅い補強板を設けることにより達成される。すなわち、ＩＣチップへ加わるべき局所的な応力が補強板により分散されるので、ＩＣチップが壊れにくくなる。

20 補強板としては金属板又は樹脂板を用いることができる。金属板を用いた方が、樹脂板を用いるよりも薄膜化できる。厚さとしては $1 \sim 110$ ミクロンが適している。この程度の厚さの場合、補強板は曲げ応力に従って曲がること
25 できる。なお、補強板はＩＣチップの両面に設けることもできる。

また、ＩＣチップへの光（電磁波）を遮る遮光膜を設け

ることにより、より信頼性の高い半導体装置とすることができる。

遮光膜としては導電性ペーストを用いることができる。
また、遮光膜はカード基板上への導電性ペーストを用いた
5 印刷による電極形成時や印刷によるコイル形成時に併せて
形成することができる。材料を選ぶことにより上記補強板
を遮光膜とすることもできる。

また、ICチップとしてマスタとなるICチップと複数の
スレーブとなるICチップとを備えることにより、より
10 信頼性の高い半導体装置とすることができる。マスタとな
るICチップとスレーブとなるICチップとは相互に接続
されており、当該マスタとなるICチップは外部とのデー
タの交信を行う機能を有し、当該スレーブとなる複数のIC
チップはそれぞれ同一内容のデータを記憶し、且つ壊れ
15 た場合には、異常信号を発する機能を有することにより、
万一これらスレーブのICチップのいずれかが壊れても記
憶されたデータを読み出すことができる。

また、印刷コイルはカード基板の片面、両面に形成する
ことができる。ICカードリーダーと近接して用いる場合に
20 は片面のみにコイルを形成してもよい。両面にコイルを形
成することにより、より微弱な電波を検出することが可能
となる。

また、表面にプラスチック樹脂がコーティングされたIC
チップを用いることにより、より信頼性を向上すること
25 ができる。これにより、異方導電性接着剤や異方導電性フ
ィルムでICチップの外部端子を基板の電極と接続すると
き、導電性粒子によるICチップ表面への応力を緩和する

ことができる。

また、接続端子部分に突起状のバンプが形成された I C チップを用いることにより、より信頼性を向上できる。

また、I C チップを第 1 と第 2 の基板の間に配置する場合に、I C チップの領域に開口部を有するスペーサを前記第 1 と第 2 の基板の間に設けることにより、より信頼性を向上することができる。スペーサを設けることにより、I C カードの厚み方向に応力が加わった場合でも I C チップへの応力を低減できる。なお、I C チップが薄い場合（5
10 0 ミクロン以下）には、スペーサはなくてもよい。

また、I C チップの外部端子と基板に形成された印刷電極とを異方導電性フィルムによって接続することにより、より安価で信頼性の高い半導体装置を提供できる。

また、半導体装置が I C カードである場合、カードに外部端子を設けることにより、厚さの薄い（300 ミクロン以下）接触式 I C カードを提供できる。コイルも併せて備えることにより、接触・非接触共用の多目的な I C カードとすることができる。

また、磁気カード内に I C チップを搭載することにより、
20 多目的な用途に用いることができる。

また、カード状の半導体装置の中立面の位置から、カード状の半導体装置の厚さの 30 % 以内の距離の差内に I C チップを配置することにより、コスト及び信頼性の点で実用的な半導体装置を提供できる。

25 また、I C チップの方がカード状の半導体装置を構成する基板よりも曲がり易い構成とすることにより、より信頼性を向上できる。

また、複数の穴明け部分を I C チップの周囲にコンタクト部を設けることにより、接触式 I C カードを提供することができる。

また、I C チップ内に設けられたメモリを一度書き込み型のメモリとすることにより、経済的で安全な半導体装置を提供できる。これは、一度書き込み型のメモリだと E² P R O M よりメモリセル面積が約半分にできること、及び再書き込みができないことによる。

また、第 1 の基板の表面に設けられた印刷電極パターンが I C チップの外部端子と対向して（フェースダウン）接続され、第 2 の基板が第 1 の基板の印刷電極パターンおよび I C チップの上面をカバーするように設けられている半導体装置において、第 2 の基板の一部に孔が設けられており、当該孔の内部に、電極を表面と裏面にもつ別の基板を埋め込むことにより、経済性と信頼性に優れた半導体装置を提供できる。

また、I C チップと I C カードまたは I C カードを制御する装置と電氣的に大容量のコンデンサチップが接続されることにより、I C チップに電氣的エネルギーの供給遮断が不規則に発生しても当該 I C チップの記憶および制御機能が失われず、信頼性の高い I C カード提供できる。

なお、荷札など人が携帯することを前提としない用途、また I C チップに局所的な応力がかからない用途のカード状半導体装置では、補強板はなくてもよい。

本発明に係る補強板を用いることにより、100 ミクロン程度から 250 ミクロンの厚さの薄型 I C カードであっても点圧に強く、信頼性の高いカード状の半導体装置を提

供できる。また、基板の両面にコイルパターンを印刷することによりコイルの専有面積をコンパクトにすることができる。導電性を有する遮光膜を備えることにより、薄型 I C カードでの光、紫外線、静電気による誤動作を防止できる。また、近接型の I C カードでは片面のコイルパタンの形成でよく、低コストの I C カードを提供できる。また、印刷コイルや異方導電性接着材を用い、薄型 I C チップが中立面に設けることにより、安価な接触式 I C カードを提供できる。またポリイミド膜をチップ表面に設けることにより歩留まりよく I C カードの製作が可能となる。

本発明に係るカード状半導体装置は、会員カードや社員証をはじめ、貨物へ付けるタグ、電子マネー、免許証、テレホンカード、乗車券、商品券、図書カード、入園券等に
15 応用できる。

15

図面の簡単な説明

第 1 図は、本発明に係るカード状半導体装置の要部断面図である。第 2 図は、本発明に係るカード状半導体装置の平面図である。第 3 図は、本発明に係るカード状半導体装置の要部断面図である。第 4 図 (a) ~ (c) は、本発明に係る補強板の設置工程を示すためのカード状半導体装置の要部断面図である。第 5 図は、本発明に係る補強板を備えたカバー基板の平面図である。第 6 図は、従来の I C カードの要部断面図である。第 7 図は、本発明に係るカード状半導体装置における I C チップの外部端子とカード基板上電極との接続部部分を示す要部断面図である。第 8 図は、本発明に係るカード状半導体装置の要部断面図である。第
20
25

9 図は、従来の IC カードの要部断面図である。第 10 図は、本発明に係るカード状半導体装置の要部断面図である。第 11 図は、本発明に係るカード状半導体装置の平面図である。第 12 図は、本発明に係るカード状半導体装置の要部平面図である。第 13 図は、本発明に係るカード状半導体装置の要部断面図である。第 14 図 (a) ~ (d) は、本発明に係るカード状半導体装置の製造工程を示す要部断面図である。第 15 図は、本発明に係るカード状半導体装置の要部断面図である。第 16 図は、本発明に係るカード状半導体装置の要部断面図である。第 17 図は、本発明に係るカード状半導体装置の平面図である。第 18 図は、第 17 図の A - A' の断面図である。第 19 図は、本発明に係るカード状半導体装置の要部断面図である。第 20 図は、本発明に係るカード状半導体装置の要部断面図である。第 21 図は、補強板の効果を示すための図である。第 22 図は、本発明に係るカード状半導体装置の要部断面図である。第 23 図は、本発明に係るカード状半導体装置の要部断面図である。第 24 図は、本発明に係るカード状半導体装置の要部断面図である。第 25 図は、本発明に係るカード状半導体装置の要部断面図である。第 26 図は本発明に係るカード状半導体装置の平面図である。第 27 図 (a) ~ (d) は、本発明に係る補強板を形成する工程を示す図面である。第 28 図 (a) ~ (e) は、半導体ウエハから IC チップを切り出す工程を示す断面図である。第 29 図は、本発明に係るカード状半導体装置の要部断面図である。第 30 図は、本発明に係るカード状半導体装置の平面図である。第 31 図は、従来の IC カードの要部断面図である。第 32

図は、本発明に係るカード状半導体装置の要部断面図である。第 33 図は、本発明に係るカード状半導体装置を折り曲げたときの要部断面図である。第 34 図は、従来の IC カードの主要な製造工程のフローチャートを示す図面である。第 35 図は、本発明のカード状半導体装置の主要な製造工程のフローチャートを示す図面である。第 36 図は、本発明に係るカード状半導体装置の要部断面図である。第 37 図は、本発明に係るカード状半導体装置の平面図である。第 38 図は、従来の IC カードの平面図である。第 39 図は、本発明に係るカード状半導体装置の平面図である。第 40 図は、本発明に係るカード状半導体装置の平面図である。第 41 図は、従来の薄型 IC カードの要部断面図である。第 42 図は、本発明に係る IC チップとアンテナとの接続関係を示す図である。第 43 図は、本発明に係る IC チップとアンテナとの接続関係を示す図である。第 44 図は、本発明に係る IC チップの要部断面図である。第 45 図 (a) ~ (d) は、従来の IC チップの外部端子形成工程を示す断面図である。第 46 図 (a) ~ (d) は、本発明に係る IC チップの外部端子形成工程を示す断面図である。第 47 図は、本発明に係るカード状半導体装置の要部断面図である。第 48 図は、本発明に係るウエハ上での金メッキバンプの配列例を示す平面図である。第 49 図は、IC カードを量産するための一方法を示す。第 50 図は IC カードの製造工程を示す断面図である。

25

発明を実施するための最良の形態

以下、本発明の実施例を詳細に説明する。第 1 図は本発明に係

る I C カードの要部断面図である。11 は上面カバー、12 はスペーサ、13 は薄型基板、14 は裏面カバー、15 は表面側コイル、16 は裏面側コイル、17 はスルーホール、18 は薄型基板電極、19 は導電性接着材、19A は I C チップを示す。I C チップ 19A の厚さは約 $50\ \mu\text{m}$ であり、フレキシブルである。コイル 15、16 は、導電性ペーストを用いて薄型基板 13 (厚さ約 $50\ \mu\text{m}$) の両面に印刷で形成されており、スルーホール 17 を介して互いに接続されている。I C チップ 19A は、コイル 15 や電極 18 に導電性接着剤 19 で接続されている。I C チップ 19A は上面カバー 11 と裏面カバー 14 でラミネートされていて、表面の平坦性を確保するために、スペーサ 12 が I C チップの周辺に置かれる。

表面側コイルと裏面側コイルとにより、非接触 I C カードのアンテナが形成される。I C チップ 19A を中立面に配置するために、上面カバー 11 は裏面カバー 14 よりも厚い。ここでは、薄型基板 13 と裏面カバー 14 及びコイル 15、16 の合計の厚さがほぼ上面カバーの厚さとなるように設定されている。チップの厚さは 0.1 から 110 ミクロンのものを用いることができる。I C カードの厚さは、この上面カバーと裏面カバーとの厚さを選定することにより調節することができる。I C チップ 19A は I C カードの中立面に配置することが望ましいが、実用上は理想的な中立面から I C カードの厚さに対して 30 パーセントの誤差が許容される。

このような構造とすることにより、第 49 図に示すように I C カードを量産することが可能となる。ここで、490

1 は I C チップが搭載された薄型基板シートが巻かれたロール、4 9 0 7 は I C チップが搭載された薄型基板シート、4 9 0 2 は上側カバーシートが巻かれたロール、4 9 0 8 は上側カバーシート、4 9 0 3 は下側カバーシートが巻かれたロール、4 9 0 9 は下側カバーシート、4 9 1 0 は I C が搭載された基板シートに上側及び下側カバーシートが接着された I C カードシート、4 9 0 4 は I C カードシートが巻かれたロール、4 9 0 5 はガイドローラ、4 9 0 6 は基板シートを上側及び下側シートでラミネートする為の加圧ローラである。I C チップが搭載された基板シート 4 9 0 7 の表面及び裏面に接着剤を塗布した後、この基板シート 4 9 0 7 を上側カバーシート 4 9 0 8 及び下側カバーシート 4 9 0 9 で挟み込みラミネートされる。ラミネートされた I C カードシートを所定の大きさに切断することにより、I C カードを得ることができる。接着剤は上側及び下側のカバーシートに塗布することもできる。

本方法により、大量の I C カードを低価格で製造することができる。

なお、I C チップ 1 9 A の上部又は下部に少なくとも一方に点圧に対する補強板（図示せず）を設けることにより信頼性を向上できる。

第 2 図は本発明に係る I C カードの平面図である。カード基板 2 1 の上には、印刷コイル 2 3 と I C チップ 2 2 が搭載されている。なお、I C チップとして、メモリ部やメモリ制御部及びセキュリティ機能を備えた M P U 、無線による制御のための高周波回路（T R）、エネルギーを蓄えるためのコンデンサ（F C）を備えてえている。エンボス

領域とは、例えば I C カードを保持している人の I D 番号などを表示する領域である。補強板は M P U の在る領域に設けることが有効であり、さらに T R や F C の在る領域に設けることにより I C カードの信頼性を向上できる。

- 5 第 3 図は補強板を備えたカード状半導体装置の要部断面図を示す。第 1 図と同じ符号は同じものを示す。I C チップ 1 9 A の上面にはカード基材よりもヤング率が大きな材料からなる補強板 3 1 で裏打ちされている。補強板 3 1 の大きさは I C チップよりも大きいことが望ましいが、実用上は同じ大きさか又は多少（数％）小さくともよい。補強板 3 1 の厚さは I C チップ 1 9 A の厚さの 1 0 パーセントから 1, 0 0 0 パーセントの範囲とすることができる。望ましくは数十ミクロンである。
- 10

- 第 4 図はカバー基板への補強板の取り付け方を示す断面図である。まず、ヤング率がカバー基板よりも大きな材料からなる補強板 4 2（例えばステンレス板）をカバー基板（例えば P E T 基板）4 1 に接着材で固定する。次に、補強板とほぼ同じ厚さのスペーサ 4 3 をその周辺に貼付る。これにより、第 3 図に示した構造の補強板を有する上面カバーを得ることができる。シート状のカバー基板（シート基板）に複数の補強板を取り付けることにより、このシート基板を本発明の I C カードのカバーシートとして使用することができる。
- 15
- 20

- 第 5 図は補強板を有するカバー基板の平面図を示している。第 4 図（c）は第 5 図の A - A' の部分の断面図を示している。補強板の設けられている平面領域内に I C チップが配置される。
- 25

第 7 図は本発明に係るカード状半導体装置における I C チップの外部端子と薄型基板の電極との接続部分の要部断面図を示す。I C チップ 7 4 の主面に存在する電極 7 3 の周辺には絶縁膜 7 1 とポリイミド膜 7 5 が形成されている。

- 5 電極 7 3 の表面には金膜 7 2 (I C チップの外部端子) がメッキされている。この金膜 7 2 は、薄型基板 7 8 上に設けられた電極 7 7 と異方導電性接着材 7 9 で接続されている。なお、金膜 7 2 と電極 7 7 とは異方導電性接着材中に含まれる 1 から 2 0 ミクロンの微小の導電粒子 7 6 により
- 10 電氣的に接続されている。金膜 7 2 のポリイミド膜 7 5 から突き出た高さは導電粒子 7 6 の直径よりも大きいことが望ましい。高さを高くすることにより、I C チップエッジで導電粒子によるショートを低減することができる。

- ポリイミド膜 7 5 のヤング率は絶縁膜 7 1 よりも小さい
- 15 ことが望ましい。これにより、導電粒子 7 6 による I C チップ 7 4 への局部応力の印加 (アタック) を防止できる。

- また、第 8 図に示すようにカード基板 8 2 の上には裏面が 0 . 1 ミクロンから 3 ミクロンの凹凸をもつ半導体チップ 8 1 を搭載することもできる。なお、このような凹凸は、
- 20 半導体チップが複数形成されたウエハの裏面をスピネッチングで薄膜化する際に形成される。スピネッチングにより薄膜化された I C チップは、曲げや荷重に対して強い性質がある。

- 従来の I C カードに搭載された I C チップは第 9 図に示
- 25 したように、半導体基板を薄くしたときの機械的研削のダメージ層 9 1 が残っている。このダメージ層は I C カードが曲げられたときクラックの原因となって機械的強度が弱

い I C カードとなってしまう欠点を有する。このダメージ層は化学的除去によって取り除かれる。化学薬品としてはフッ硝酸、水酸化カリウム、アンモニア水、ヒドラジンをを用いることができる。

- 5 第 10 図は第 1 図に示した裏面コイル（裏面パターン）の平面配置領域を I C チップの平面配置領域まで拡張した場合の要部断面図を示す。薄型 I C チップ 1013 の外部端子は、導電性接着剤 1012 で表面電極パターン 1011 に接続される。表面電極パターン 1011 は、フレキシブルな基板 1014 にスクリーン印刷などで形成されて、スルーホール 1015 により裏面パターン 1016 に接続される。裏面パターン 1016 は、チップ 1013 のサイズと同じかまたはそれ以上であることが望ましい。遮光性の材料を用いることにより裏面パターンを遮光膜として使用できる。表面パターン 1011 と裏面パターン 1016 とは組み合わせられて、印刷コイルを形成することができる。また、堅い材料を選ぶことにより裏面パターンを点圧応力に対する補強板として用いることもできる。薄型 I C チップ 1013 は、さらに上面または下面にシートが接着またはラミネートされて I C カードの中立面に配置される。ここでいう中立面は、理想的な中立面の位置からカード基板の厚さの 30% の変異量を製造工程の精度から許容する。
- 10
15
20

- 第 11 図は、本発明に係る I C カードの平面構造を示す。本 I C カードでは 3 個の薄膜チップを搭載した構成を示しているが、これに限定されない。チップ数は 1 個でもよく複数でもよい。また I C チップを積層して設けてもよい。ここでは、薄型マイクロプロセッサチップ 1121、薄型
- 25

トランシーバチップ 1 1 2 7、薄型コンデンサチップ 1 1
2 6 が I C カード基板 1 1 2 2 に搭載されている。なお、
これらを 1 チップで構成してもよい。表面パターン 1 1 2
4 はスルーホール 1 1 2 3 によって、裏面パターン 1 1 2
5 5 に接続されている。このことにより、小面積で効率的が
コイルパターンが形成されている。コイルの形状はシステ
ムの設計条件により、各種のパターンが形成されるが、表
面と裏面のパターンを形成することは共通であり、裏面の
パターンの一部は必要に応じて I C チップの裏面直下にお
10 かれて、紫外線、静電気、電磁波、化学的薬品、日光など
から I C チップの電氣的、機械的、化学的保護を行う。

第 1 2 図は本発明に係るカード状半導体装置の要部平面
図を示す。裏面の保護パターン 1 2 3 1 は I C チップ 1 2
3 2 の下面にあって、I C チップの主面と対向して設けら
15 れている。コイルの上面パターン 1 2 3 3 は裏面パターン
1 2 3 5 とスルーホール 1 2 3 6 で接続されていて、さら
にスルーホール 1 2 3 4 で再び上面にパターンとして出さ
れる。裏面の保護パターン 1 2 3 1 と裏面パターン 1 2 3
5 とを一つの工程で形成することができる。

20 第 1 3 図は、第 1 2 図で示した半導体装置の裏面保護パ
ターンが形成された部分の要部断面図である。裏面の保護
パターン 1 3 4 3 が基板 1 3 4 2 の下部に設けられ、I C
チップ 1 3 4 1 より大きい。裏面の保護パターン 1 3 4 3
は遮光膜や点圧に対する保護板として用いることができる。

25 第 1 4 図は本発明に係るカード状半導体装置の製造工程
を示す。まず、第 1 4 図 (a) に示すようにフレキシブル
な基板 1 4 5 1 (厚さ 5 0 μ m の P E T 基板) の裏面に導

電ペーストを用いてスクリーン印刷し、厚さ約 $20\ \mu\text{m}$ の導電パターン 1452 を形成する。なお、この導電パターン 1452 を裏面コイル部と裏面保護層部とに分けて形成することができる。次に、第 14 図 (b) に示したように、
5 裏面コイル部と表面コイルとを接続するためのスルーホール 1453 をパンチを用いて開孔する。位置合わせを行った後、基板 1451 の表面に銀ペーストを用いて表面コイルを含む導電パターン 1454 を印刷する。銀ペースト材はチクソ性によってスルーホール 1453 のなかに埋
10 め込まれ、接続プラグ 1455 となる (第 14 図 (c))。その後、上下パターンが形成された基板の上に薄型 IC チップ 1456 を異方導電性接着剤 1457 によって接着する (第 14 図 (d))。これにより、第 10 図に示した半導体装置の構造を得ることができる。

15 さらに、スペーサ 1561 とともに上面カバー 1563 と下面カバー 1568 とで間にはさみ込むことにより、カード状の半導体装置を得ることができる (第 15 図)。スペーサ 1561 は薄型 IC チップ 1564、導電性接着剤 1565、導電性ペースト 1562 の段差を低減するものである。薄型基板 1566 の下にも導電性ペーストによる
20 導電パターン 1567 (裏面コイル部と裏面保護層部を含む) が存在する。なお、1569 はスルーホールを示す。

多数層のコイルを備えた厚膜型半導体装置を得ることもできる。第 16 図に当該装置の要部断面図を示す。第 1 の
25 基板 1671 の表裏には表パターン 1672 と裏パターン 1674 がスルーホール 1673 を介して接続されている。また第 2 の基板 1676、第 3 の基板 1677、第 4 の基

板 1 6 7 8 も同様に表裏にパターンが形成されている。これらの基板はたとえば、導電性接着剤 1 6 7 5 で第 1 と第 2 の基板が接続されるように、相互に積層状に接続されている。また、第 3 の基板の上には、薄型 I C チップ 1 6 7 5 9 が搭載されている。これらは、I C カードのインレットとして高密度コイル、低抵抗コイルをもつ高性能非接触 I C カードを得ることができる。

近接型の I C カードでは大きなインダクタンスを備えたコイルは必要としない。このような場合には、第 1 7 図に示したように、I C カードの基板 1 7 1 2 の表面片面にのみ一本の線からなるコイル 1 7 1 1 を設ければよい。このコイルは、薄型 I C チップ 1 7 1 3 の電極 1 7 1 4 に接続されている。

第 1 8 図は第 1 7 図の A - A' の断面図を示している。ここで、1 8 2 2 が 0. 1 から 1 1 0 ミクロンの薄型でフレキシブルな I C チップ、1 8 2 7 が薄型基板、1 8 2 4 が異方導電性接着剤、1 8 2 6 が基板側の電極、1 8 2 5 が I C チップ側の電極（外部端子）、1 8 2 3 がスペーサ、1 8 2 1 がカバーであり、I C チップ 1 8 2 2 は中立面に配置されている。本図では下部カバーが設けられていないが、I C カードの厚さを所定の厚さとするために下部カバーを設けてもよい。

第 1 8 図に示した I C カードにおいて、補強板 1 9 3 1 を I C チップの裏面に密着させて設けた例を第 1 9 図に示す。ここで、1 9 2 2 が 0. 1 から 1 1 0 ミクロンの薄型でフレキシブルな I C チップ、1 9 2 7 が薄型基板、1 9 2 4 が異方導電性接着剤、1 9 2 6 が基板側の電極、1 9

- 25 が I C チップ側の電極（外部端子）、1923 がスペーサ、1921 がカバーであり、I C チップ1922 は中立面に配置されている。カバー1921 のなかにはカバーよりもヤング率の大きな材料からなる補強層1931 が埋め込まれている。この補強層を設けることにより、点圧や集中荷重による薄型チップの割れが低減され、信頼性を向上することができる。なお、本図では下部カバーが設けられていないが、I C カードの厚さを所定の厚さとするために下部カバーを設けてもよい。
- 10 補強層2031、2041 で I C チップを挟み込んだ構造を第20図に示す。ここで、2022 が0.1 から110 ミクロンの薄型でフレキシブルな I C チップ、2027 が薄型基板、2024 が異方導電性接着剤、2026 が基板側の電極、2025 が I C チップ側の電極（外部端子）、
- 15 2023 がスペーサ、2021 がカバーであり、I C チップ2022 は中立面に配置されている。これにより、機械的強度をさらに強化することができる。カバー2021 のなかにはカバーよりもヤング率の大きな材料からなる補強層2031 が埋め込まれている。この構造によって、薄型
- 20 チップが点圧や集中荷重などのによって割れに強くかつ低コストの非接触 I C カードの構造を提供することができる。さらに、カバー2027 よりヤング率がおおきな材料からなる補強層2041 が埋め込まれた構造となっているので、機械的に十分な強度となる。
- 25 なお、コイルパターンが薄型基板の両面に形成された構造においても I C チップの上下両面に補強層を設けることができる。

ヤング率が大きな材料であるタングステンを薄型 I C チップの近くに置いたときの点圧強度のデータを第 2 1 図に示す。この図から点圧に対する機械的強度が改善されていることが分かる。

- 5 第 2 2 図は、補強板を I C チップとほぼ同じ大きさとした例である。薄型の I C チップ 2 2 1 5 の裏面に接して、ほぼ同じサイズ（数 % 以内）でカバーシート 2 2 1 1 よりもヤング率の高い材料からなる補強板 2 2 1 2 で裏打ちしてある。これらが導電性接着剤 2 2 1 7 で I C チップ 2 2
- 10 1 5 の外部端子が薄型基板 2 2 1 6 の電極に接続されている。なお、外部端子や電極は図示されていない。I C チップ 2 2 1 5 と補強板 2 2 1 2 とは、その周辺に設けられたスペーサ 2 2 1 3 とともに、下側シート 2 2 1 4 とカバーシート 2 2 1 1 でラミネートされている。これにより、押し圧
- 15 に強い I C カードを得ることができる。

- 第 2 3 図は、補強板 2 3 2 3 と I C チップ 2 3 2 7 とに対してそれぞれ別々のスペーサ 2 3 2 1、2 3 2 4 を設けた例である。これにより、I C カードを容易に平坦化することができる。ここで、2 3 2 2 は上側カバーシート、2
- 20 3 2 5 は異方導電性接着材、2 3 2 6 は下側カバー、2 3 2 8 は薄型基板を示す。上側カバーシート 2 3 2 2 は薄型の I C チップ 2 3 2 7 よりも大きなサイズで I C チップを覆うように配置されている。I C チップは基板 2 3 2 8 や下側カバー 2 3 2 6 やスペーサ 2 3 2 4 らによってラミネ
- 25 ートされて表面が平坦で、厚さが 1 0 0 から 7 6 0 ミクロンの、点圧に強い薄い I C カードを得ることができる。

第 2 4 図は 2 枚の補強板 2 4 2 3、2 4 3 2 で I C チッ

プ 2 4 2 7 を挟み込み、それぞれの補強板と I C チップと
に対してスペーサ 2 4 2 1、2 4 3 1、2 4 2 4 を設けた
例である。ここで、2 4 2 2 は一方のカバーシート、2 4
3 3 は他方のカバーシート、2 4 2 5 は異方導電性接着材、
5 2 4 2 8 は薄型基板である。補強板 2 4 2 3、2 4 3 2 は、
カバーシート 2 4 3 3、2 4 2 2 よりもヤング率の高い材
料からなり、機械的応力に対する悪環境に耐えることがで
きる。薄型 I C チップそのものは、薄型の基板 2 4 2 8 に
導電性接着剤 2 4 2 5 で安定して接着されている。スペー
10 サ 2 4 2 1、2 4 2 4、2 4 3 1 により I C カードの表面
が平坦化される。また、I C カードに曲げ応力が加わった
場合でも、I C チップへ加わるストレスを低減することが
できる。なお、それぞれの補強板や I C チップに対してス
ペーサを設けることにより、各層単位で形成したものを張
15 り合わせて形成できるので量産に適している。

I C チップや補強板が薄い（50 ミクロン以下）の場合
には接着材の厚さを調整して製造することにより、スペー
サを省略することができる。

第 2 5 図は、第 2 2 図で示した構造において、さらに補
20 強板 2 5 4 2 及びスペーサ 2 5 4 1 を設けた例である。こ
こで、2 5 1 1 は一方のカバーシート、2 5 4 3 は他方の
カバーシート、2 5 1 2 は I C チップ、2 5 2 3 は I C チ
ップの裏面に裏打ちされた補強板、2 5 1 3 はスペーサ、
2 5 1 6 は薄型基板、2 5 1 7 は異方導電性接着材である。
25 補強板 2 5 4 2 は、上側シート 2 5 1 1 や下側シート 2 5
4 3 よりもヤング率の大きな材料からなる。スペーサ 2 5
4 1 や 2 5 1 3 により、I C カードの表面は平坦化される。

薄型 I C チップ 2 5 1 2 はヤング率の高い材料からなる補強板 2 5 2 3 で裏打ちされており、薄型 I C チップ 2 5 1 2 よりも薄いフレキシブルな基板 2 5 1 6 に搭載される。これにより、点圧に強く、信頼性の高い I C カードを安定して製造することができる。

第 2 6 図は第 2 2 図から第 2 5 図に示した C カードの平面構造例である。それぞれ $50\ \mu\text{m}$ 程度にまで薄くされたマイクロプロセッサチップ 2 6 5 1 とトランシーバチップ 2 6 5 4 とコンデンサチップ 2 6 5 5 とが I C カード基板 2 6 5 2 に搭載されている。これらは互いに電氣的に接続されている。トランシーバチップ 2 6 5 4 は、薄型基板の表面側にクリーン印刷により形成された導電パターン 2 6 5 7 (コイル部を含む) と接続されている。また、導電パターン 2 6 5 7 は、薄型基板の裏面側に形成された導電パターン 2 6 5 6 とスルーホール 2 6 5 3 を介して接続されている。ここでは、裏面側導電パターンを直線のラインで示したが、コイル状にすることもできる。これにより、より微弱な信号を取り扱うことができる。また、遠隔操作距離を延ばすことができる。

次に、本発明に係るカード状半導体装置の製造方法について説明する。これにより、安価にカード状半導体装置を製造することができる。

第 2 7 図 (a) ~ (c) は、補強板をカバーシートに取り付ける (メタル裏打ち) 製造工程を示す断面図であり、第 2 7 図 (d) は補強板を取り付け後のシートの平面図を示す。ここで、2 7 6 1 はカバーシート (P E T を用いることができる)、2 7 6 2 は補強板 (タングステンやステ

ンレスを用いることができる)、2763はシート状スペーサを表す。

まず、薄型シート2761を用意する(第27図(a))。次に、補強板(数mm角)を薄型シートに取り付ける(図27(b))。補強板の厚さは1から110ミクロンで、薄型ICチップと同じ程度とすることが望ましい。その後、第27図(c)に示したように、補強板の位置に対応して設けられた開孔部を有するスペーサシート2763を薄型シート2761に貼付ける。第27図(d)は第27図(c)に示したシートの平面図である。これにより、補強板付のカバーシートを容易に製造することができる。

第28図(a)～(e)は、第22図で示した補強板2212を備えたICチップの製造方法を示す。

まず、ICが多数形成されたウエハ2871を準備する(第28図(a))。次に、支持シート2872をウエハの主面側に貼付てスピネッチ装置でウエハ裏面を除去し、1から110ミクロンの厚さにまでウエハ2873を薄膜化する(第28図(b))。次に、薄膜化したウエハの裏面にウエハとほぼ同じサイズのメタル板2874を貼付る(第28図(c))。次に、枠2875がついているダイシングテープにメタルつきウエハを貼り付け、支持シートを取り除く(第28図(d))。その後、第28図(e)に示したように、ダイシング溝2876を形成することにより、薄型裏打ちメタル2878をもつ薄型チップ2877が完成する。これにより、効率的に大量生産で薄型メタル裏打ちチップを作成することができる。

なお、ICチップや補強板が薄い(合計の厚さが約50

μm 以下) 場合にはスペーサを省略することができる。スペーサを設けない場合のICカードの製造方法の一例を第50図(a)～第50図(d)を用いて説明する。ここで、5001は導電パターン、5002はカード基板、5003は薄型チップ、5004は補強板、5005はカバーシート、5006は接着剤を表す。

まず、カード基板5002に導電パターン5001を形成する(第50図(a))。次に、薄型チップの一面に設けられた外部端子と導電パターンとを異方導電性接着剤(図示せず)を用いて接続する(第50図(b))。次に、薄型チップの他面側に補強板5004を搭載する(第50図(c))。なお、薄型チップと補強板とは発泡性フィルムを用いて固定する。その後、カバーシート5005を接着剤5006によりカード基板5002に接着する(第50図(d))。

これにより、構造が簡単になり製造コストを低減できる。

ここではカバーシートをカード基板の一面にのみ設けたが、必要に応じて(例えば、薄型チップをカード状半導体装置の中立面に配置するため、或いはカード基板の両面に導電パターンが設けられている場合において、その一方の導電パターンを保護するため)、他面にもカバーシートを設けることができる。

ここに示されている構造の半導体装置は、薄型チップと補強板とが搭載された基板シートとカバーシート、又は薄型チップが搭載された基板シートと補強板が搭載されたカバーシートを用いて第49図に示した方法により量産することができる。

第 29 図は、薄型基板 2915 に形成された導電パターン 2914 が露出した半導体装置を示す。ここで、2912 は上側カバーシート、2911 は上側カバーシートに設けられた開孔部、2913 は接着材、2916 は半導体チップを表す。下側の薄型基板 2915 の上には、導電性パターン 2914 が形成されており、半導体チップの外部端子（図示せず）が異方導電性接着剤（図示せず）で導電性パターン 2914 に接続されている。上側のカバーシート 2912 は導電性パターンが露出する開孔部 2911 を有し、下側の薄型基板 2915 と接着剤 2913 で接着されている。これにより、簡単な構造で信頼性の高い接触型 IC カードを低コストで製造することができる。

第 30 図は、第 29 図で示した導電パターンが露出された構造を有する半導体装置の平面図の一例である。ここで、3021 はカバーシートに設けられた開孔部、3025 は開孔部で露出された導電パターンの領域、3024 は半導体チップ、3022 は導電パターン領域 3025 と半導体チップ 3024 とを接続する配線を構成する導電パターン、3023 は IC カードを表す。

カバーシートには開孔部 3021 が設けられており、露出された導電性パターン領域 3025 が外部からコンタクトできるようになっている。配線パターン 3022 は半導体チップ 3024 と電極で接続されている。これにより、接触型の IC カードを得ることができる。

半導体チップの外部端子と薄型基板上の導電パターンの電極部との接続部の構造の例を第 32 図に示す。

半導体チップ 3241 はその表面にパッド（外部端子）

3 2 4 2 を有する。薄型基板 3 2 4 6 の表面には基板パターン 3 2 4 5 が形成されている。それらは、導電粒子 3 2 4 3 を含む接着剤 3 2 4 4（異方導電性接着剤）で接続されている。半導体チップ 3 2 4 1 はカバーシート 3 2 4 7
5 で覆われている。導電粒子は金で形成され、5～10ミクロンの大きさを有する。異方導電性接着材を用いることにより、ワイヤボンディングが不要となり、薄型でかつ製造工程が低減できる。

第 3 3 図は第 2 9 図で示した半導体装置を折り曲げた状態を示す要部断面図である。3 3 5 1 は半導体チップ、3
10 3 5 2 はカバーシート、3 3 5 3 は接着剤、3 3 5 4 導電パターン、3 3 5 5 は薄型基板、3 3 5 6 は開孔部を表す。

半導体チップ 3 3 5 1 は導電パターン 3 3 5 4 に接続され、開孔部 3 3 5 6 が設けられた開いたカバーシート 3 3
15 5 2 でカバーされている。半導体装置の厚さを 3 0 0 ミクロン以下とすることにより、曲げることが可能な接触式 I C カードを提供することができる。

また、カード基板に磁気テープを備えることにより、従来の磁気カードを兼ねた I C カードを提供することができる。
20 る。また、当該の半導体チップは一度書き込み型のメモリとすることにより、E² P R O M に比べて約半分と小さくなり、またセキュリティの確保も容易にできる。

第 3 5 図は本願発明にかかる I C カードの製造方法を示すフロー図である。第 3 4 図に示したフローにおける上面
25 及び下面ホトレジストパターン形成を電極パターンスクリーン印刷で形成できる。また、従来ペレットボンディングとワイヤボンディングの 2 工程を異方導電性フィルムを用

いたチップ接着の 1 工程で形成できる。さらに、従来のトランスファモールド、カード基板ミリング、接着剤塗布及びモールドチップ接着の工程を IC チップを挟み込むようなカバーシートの接着の工程で行うことができるので、工程が簡略化され低コストで IC カードを製造できる。

第 36 図は第 29 図で示した半導体装置の開後部の構造を改良した例を示す。すなわち、開孔部 3611 にコンタクト電極 3681 と電極 3683 を貫通導体 3682 で接続した基板を埋めて、異方導電性接着剤などで、導電性パターン 3614 と接続したものである。これにより、コンタクト部の平坦性やコンタクト信頼性を向上することができる。なお、3612 はカバーシート、3613 は接着材、3615 は薄型基板、3616 は半導体チップを表す。

第 37 図は、同一の情報を記憶するための第 1 の薄型チップ 3711 と第 2 薄型チップ 3714 とを備えた半導体装置の平面図を示す。ここで、3712 は IC カード、3713 はコイルを含む導電パターンを表す。同じ情報が複数の箇所に記憶されているので、IC カードが破壊されてもデータを回復する可能性を高めることができる。

一方、従来の IC カードを第 38 図に示す。ここで、3821 はメモリーを含む IC チップ、3822 は IC カード、3823 はコイルを表す。この場合、チップがひとつなので、クラックなどで壊れてしまったとき回復は極めて困難であり、高額の金銭や秘密キーなど重要かつ大量のデータが失われてしまい、社会的信用喪失を招く恐れが高い。

第 39 図には、同一の内容を記憶できるメモリーを備えた第 1 の薄型チップ 3931、第 2 薄型チップ 3934 及

び第 3 の薄型チップ 3 9 3 5 を備えた半導体装置を示す。
ここで、3 9 3 2 はカード状半導体装置、3 9 3 3 は導電
パターンを表す。同時に 3 つのチップが破壊することは極
めてまれであるので、第 3 7 図で示した半導体装置よりも
5 高い信頼性を確保できる。

第 4 0 図は、第 3 7 図で示した半導体装置の変形例を示
す。ここで、4 0 4 2 は第 1 の薄型チップ、4 0 4 1 と 4
0 4 4 は第 1 の薄型チップの外部電極、4 0 4 5 は I C カ
ード、4 0 4 6 は導電パターン、4 0 4 8 は第 2 の薄型チ
ップ、4 0 4 7 と 4 0 4 9 は第 2 の薄型チップの外部電極
10 を表す。

I C カード 4 0 4 5 には、薄型基板（図示せず）の片面
のみに印刷したコイルを含む導電パターン 4 0 4 6 が設け
られ、一端が第 1 の薄型チップ 4 0 4 2 の第 1 の電極 4 0
15 4 1 に接続されて、他の一端が第 2 の電極 4 0 4 4 に接続
されるループと、一端が第 2 の薄型チップ 4 0 4 8 の第 1
の電極 4 0 4 7 に接続されて第 2 の電極 4 0 4 9 に接続さ
れるループが設けられている。いずれのループも片面印刷
でよいので、経済性を図ることが可能となる。

20 第 4 2 図は、第 3 7 図に示した半導体装置の薄型チップ
及びアンテナ（コイル）のアーキテクチャを示す図面であ
る。2 つの薄型チップ 4 2 6 2 と 4 2 6 3 がアンテナ 4 2
6 1 に接続されている。薄型チップにはそれぞれ R F （高
周波回路）とメモリが設けられている。メモリには同じ内
容 25 容が書かれるので、一方が破壊したときはアンテナのイン
ピーダンス変動が起こる。このインピーダンス変動を利用
してアラームが検出されるようにすることができる。これ

により、半導体チップが壊れたことを知ることができ、情報を他の記憶手段（他のＩＣカード）に再記憶させることができる。

第４３図は、第４２図に示したアーキテクチャの変形例である。アンテナ４３７１に接続されたＲＦ（ラジオフリクエンシ：高周波）回路チップ４３７２が設けられ、これがマスタとなって、二つのスレーブメモリ４３７３と４３７４をもつ構成とする。いずれのチップがひとつ破壊されても、メモリの内容を読むことが出来る。また、破壊時のステータスが異なることを利用して、アラーム信号をアンテナからだすことができる。第４２図の構成と異なり、ＲＦを独立分離したことにより、各種のメモリを選択して構成することができ、アプリケーションに応じたＩＣカードを制作することができる。

第４４図は、薄型チップ４４１３の外部端子部を示す断面図である。ここで、４４１１は金メッキバンプ、４４１２はポリイミド樹脂を表す。薄型チップ４４１３の表面には金メッキバンプ４４１１が設けられており、その間にはポリイミド樹脂４４１２が形成されている。薄型チップの表面にポリイミド樹脂を形成することにより、異方導電性フィルムでカード基板に接着するときの粒子による薄型チップ表面での傷の発生を低減でき、歩留まりを向上することができる。

この構造を得るための従来の外部端子の製造工程を第４５図（ａ）～（ｄ）に示す。ポリイミド膜を例にとって説明する。まず、表面にデバイスが形成された半導体ウエハ４５２１を準備する（第４５図（ａ））。次に、ポリイミ

ド膜 4 5 2 2 を表面にコーティングする（第 4 5 図（b））。次に、表面のポリイミド膜をホトレジスト工程によって、電極部分の開口部 4 5 2 3 を形成する（第 4 5 図（c））。その後、第 4 5 図（d）に示すように開口部に金メッキ部 5 4 5 2 4 を形成する。従来例ではホトレジ工程が必要で経済的に不利であった。

本発明に係る金メッキバンプの製造方法を第 4 6 図（a）～（d）を用いて説明する。

まず、半導体デバイスが既に形成されたウエハ 4 6 3 1
10 を準備する（第 4 6 図（a））。次に、表面処理したウエハ 4 6 3 3 に金メッキバンプ 4 6 3 2 を形成する（第 4 6 図（b））。さらに、ウエハ 4 6 3 3 全面にポリイミド樹脂膜 4 6 3 4 をコーティングする（第 4 6 図（c））。その後、表面をアッシャ処理によって金メッキバンプの表面
15 を露出し、金バンプの無い領域のポリイミド樹脂膜 4 6 3 5 は残す（第 4 6 図（d））。これにより、ポリイミド膜に対するホトレジ工程が不要となり、低コストで製造できるようになる。

従来は、プラスチック封止を行わない場合にはポリイミ
20 ド樹脂は不要であった。すなわち、プラスチック封止では I C チップ表面の配線へのストレスを低減してマイグレーションを防ぐためにポリイミド膜が使われていた。そのため、必ずしも必要ではなかった。

しかしながら、本願発明においては、従来のポリイミド
25 膜とは異なる特有の効果を得ることができる。

ポリイミド樹脂膜の有用性を第 4 7 図を用いて説明する。

第 4 7 図は、薄型基板 4 7 4 6 に設けられた導電パター

ンと４７４５と薄型チップ４７４３の外部端子４７４２との接続部を示す断面図である。ここで、４７４４はポリイミド樹脂膜、４７４１は異方導電性接着材、４７４７は異方導電性接着材中に含まれる導電性粒子を表す。

- 5 薄型基板４７４６に形成された導電パターン電極４７４５の領域では、導電微粒子は接続の安定を図るためには埋め込まれるほどに強く押しつけられる。一方、薄型ＩＣチップ４７４３は金メッキバンプ（外部端子）４７４２の間にポリイミド樹脂膜４７４４を設けることにより、異方導電性接着剤４７４１に含まれる固い導電性粒子４７４７に
- 10 アタックされても薄型チップ４７４３の表面を傷つけることなく安定して接続することができる。

- なお、ウエハ４８５１上の金メッキバンプ４８５２の配列例を第４８図の平面図で示す。一般に、バンプは半導体
- 15 チップの周辺領域に設けられている。

ここに示したカード状半導体装置は、カードリーダとの信号の受け渡しを行うことにより、電子マネー、会員カード、クレジット、電子キー、住民票、健康保険証、免許証、定期券、電子チケット、電子伝票などに応用することができる。

- 20 一例として、従業員証に応用した例を示す。

- 入社した人に対して、メモリに会社名や所属部署、氏名、従業員番号が記憶された従業員証が配布される。この従業員証を例えば、各事業部の受付に備え付けられたカードリーダを用いて読み取り、別途（管理用コンピュータに）記憶されている情報と照合すること
- 25 により本人かどうかを確認することができる。

また、電子チケットの場合には、料金と引き替えに入手したチケ

ットを入場ゲートに備え付けのカードリーダーで読み取り、その情報に基づいてチケットの正当性を確認後、ゲートが開き、入場できるようにできる。

- このように、カード状半導体装置を用いることにより、カードリーダーを含む各種システムを構築することができる。

特に、補強板を備えたカード状半導体装置は、曲げ応力の他、局部応力にも強いので、機械的に過酷な環境下においても使用することができる。

10 産業上の利用可能性

本発明は、電子マネー、会員カード、クレジット、電子キー、住民票、健康保険証、免許証、定期券、電子チケット、電子伝票などに適用できる。

請求の範囲

1. 第1の基板と、

前記第1の基板の両面に形成された第1及び第2の導電パターンと、

- 5 前記第1の基板に設けられた開孔部を介して前記第1及び第2の導電パターンを接続する配線と、

前記第1の基板に対向して設けられ、外部端子が前記第1の導電パターンに接続され、厚さが $0.1\mu\text{m} \sim 110\mu\text{m}$ の半導体チップと、

- 10 前記半導体チップの周辺に設けられたスペーサと、

前記半導体チップ、前記スペーサ及び前記第1の基板を挟んで設けられた第1及び第2のカバーシートとを有するカード状半導体装置であって、

- 15 前記第1及び第2のカバーシートの厚さは、前記半導体チップが前記半導体装置の中立面に配置されるように選定されていることを特徴とするカード状半導体装置。

2. 前記半導体チップの外部端子と前記第1の導電パターンとは、異方導電性接着剤で接続されていることを特徴とする特許請求の範囲第1項記載のカード状半導体装置。

- 20 3. 前記半導体チップは、少なくとも一面が局部応力に対する保護板で覆われていることを特徴とする特許請求の範囲第1項又は第2項に記載のカード状半導体装置。

4. 前記半導体チップは、制御用チップ、高周波回路チップ及びコンデンサチップとを含むことを特徴とする特許請求の範囲第1項
25 乃至第3項の何れかに記載のカード状半導体装置。

5. 第1の基板と、

前記第1の基板の両面に設けられ、前記第1の基板に設けられたスルーホールを介して互いに接続接続された第1及び第2の導電パターンと、

- 5 前記第1の基板に対向して設けられ、外部端子が前記第1の導電パターンに接続され、厚さが $0.1 \sim 110 \mu\text{m}$ の半導体チップと、

前記半導体チップと前記第1の基板とを挟み込んで設けられた第1及び第2のカバーシートと、

- 10 前記半導体チップへの局部応力を低減するために、前記半導体チップの一面を覆って前記第1のカバーシート内に設けられた補強板とを有することを特徴とするカード状半導体装置。

6. 前記半導体チップの外部端子は金メッキバンプであり、前記金メッキバンプの周辺にはポリイミド樹脂膜が設けられていること

- 15 を特徴とする特許請求の範囲第5項に記載のカード状半導体装置。

7. 第1の基板と、

前記第1の基板に対向して設けられ、厚さが $0.1 \mu\text{m} \sim 110 \mu\text{m}$ の半導体チップと、

- 20 前記第1の基板の一面に設けられ、前記半導体チップの外部端子に接続された第1の導電パターンと、

前記第1の基板に設けられた開孔部を介して前記第1の導電パターンに接続され、前記第1の基板の他面に設けられた第2の導電パターンと、

- 25 前記半導体チップを覆い、前記第1の基板上であって前記第2の導電パターンと同じ側に設けられた遮光膜と、

前記半導体チップ、第1の基板を挟んで設けられた第1及び第2のカバーシートとを有することを特徴とするカード状半導体装置。

8. 前記遮光膜は、前記第2のカバーシートよりもヤング率の高い材料で形成されていることを特徴とする特許請求の範囲第7項記載のカード状半導体装置。

9. 第1の基板と、

前記第1の基板の両面に設けられ、前記第1の基板に設けられた開孔部を介して互いに接続された第1及び第2の導電パターンと、

前記第1の基板に対向して設けられ、外部端子が前記第1の導電パターンに接続され、厚さが $0.1 \sim 110 \mu\text{m}$ の半導体チップと、

前記第1の基板、前記半導体チップを挟んで設けられた第2及び第3の基板と、

前記第2の基板の一面に設けられ、前記第1の導電パターンに接続された第3の導電パターンと、

前記第2の基板の他面に設けられ、前記第2の基板に設けられたスルーホールを介して前記第3の導電パターンに接続された第4の導電パターンと、

前記第3の基板の一面に設けられ、前記第2の導電パターンに接続された第5の導電パターンと、

前記第3の基板の他面に設けられ、前記第3の基板に設けられたスルーホールを介して前記第5の導電パターンに接続された第6の導電パターンとを有することを特徴とするカード状半導体装

置。

10. 第1の基板と、

前記第1の基板に対向して設けられ、厚さが $0.1\mu\text{m} \sim 110\mu\text{m}$ の半導体チップと、

5 前記半導体チップの外部端子と接続され、前記第1の基板に設けられた第1の導電パターンと、

前記半導体チップを覆い、前記第1の基板上に設けられたカバーシートと、

10 前記半導体チップを覆い、前記カバーシート内に設けられ、前記半導体チップへの局所的な応力を低減する補強板とを有することを特徴とするカード状半導体装置。

11. 前記カバーシートの材料はPETであり、前記補強板の材料はタングステン又はステンレスであることを特徴とする特許請求の範囲第10項記載のカード状半導体装置。

15 12. 第1の基板と、

前記第1の基板内に設けられ、前記第1の基板の材料よりもヤング率の大きな材料からなる第1の補強板と、

前記第1の基板に設けられた導電パターンと、

20 前記第1の基板に対向して設けられ、外部端子が前記導電パターンに接続され、厚さが $0.1 \sim 110\mu\text{m}$ の半導体チップと、

前記半導体チップを覆い、前記第1の基板に対向して設けられたカバーシートと、

25 前記半導体チップを覆い、前記カバーシートの材料よりもヤング率の大きな材料からなる第2の補強板とを備えたことを特徴とするカード状半導体装置。

1 3. 前記第 1 及び第 2 の補強板の金属であることを特徴とする特許請求の範囲第 1 2 項記載の半導体装置。

1 4. 第 1 の基板と、

前記第 1 の基板に設けられた導電パターンと、

5 前記第 1 の基板に対向して設けられ、外部端子が前記導電パターンに接続され、厚さが $0.1 \sim 110 \mu\text{m}$ の半導体チップと、
前記半導体チップの裏面に設けられ、前記半導体チップへの局所的な応力を低減するための補強板と、

前記第 1 の基板、積層された前記半導体チップと前記補強板を
10 挟み込んで設けられた第 1 及び第 2 のカバーシートとを有することを特徴とするカード状半導体装置。

1 5. 第 1 の基板と、

前記第 1 の基板に設けられた導電パターンと、

前記第 1 の基板に対向して設けられ、外部端子が前記導電パ
15 ーに接続され、厚さが $0.1 \sim 110 \mu\text{m}$ の半導体チップと、
前記半導体チップの周辺に設けられた第 1 のスペーサと、
前記半導体チップへの局所的な応力を低減するために前記半導体チップを覆って設けられた補強板と、

前記補強板の周辺に設けられた第 2 のスペーサと、

20 前記第 1 の基板、前記半導体チップ、前記第 1 のスペーサ、前記補強板、前記第 2 のスペーサを挟んで設けられた第 1 及び第 2 のカバーシートを有することを特徴とするカード状半導体装置。

1 6. 第 1 の基板と、

前記第 1 の基板に設けられた導電パターンと、

25 前記第 1 の基板に対向して設けられ、外部端子が前記導電パタ

ーに接続され、厚さが $0.1 \sim 110 \mu\text{m}$ の半導体チップと、
前記半導体チップの周辺に設けられた第1のスペーサと、
前記半導体チップへの局所的な応力を緩和するために前記半導
体チップを挟んで設けられた第1及び第2の補強板と、

5 前記第1及び第2の補強板の周辺にそれぞれ設けられた第2及
び第3のスペーサと、

前記第1の基板、前記半導体チップ、前記第1及び第2の補強
板、第1、第2及び第3のスペーサを挟んで設けられた第1及び
第2のカバーシートとを有することを特徴とするカード状半導体
10 装置。

17. 第1の基板と、

前記第1の基板に設けられた導電パターンと、

前記第1の基板に対向して設けられ、外部端子が前記導電パタ
ーンに接続され、厚さが $0.1 \sim 110 \mu\text{m}$ の半導体チップと、

15 前記半導体チップの裏面に設けられ、前記半導体チップへの局
所的な応力を低減するための第1の補強板と、

積層された前記半導体チップと前記第1の補強板との周辺に設
けられた第1のスペーサと、

前記第1の基板を挟んで前記半導体チップと反対側に設けられ、
20 前記半導体チップへの局所的な応力を低減するための第2の補強
板と、

前記第2の補強板の周辺に設けられた第2のスペーサと、

前記第1の基板、積層された前記半導体チップと前記第1の補
強板、前記第2の補強板及び第2のスペーサを挟み込んで設けら
25 れた第1及び第2のカバーシートとを備えたことを特徴とするカ

ード状半導体装置。

1 8. 前記カード状半導体装置は、非接触型 I C カードであることを特徴とする特許請求の範囲第 1 項乃至第 1 7 項の何れかに記載のカード状半導体装置。

5 1 9. 前記カード状半導体装置は、接触型 I C カードであることを特徴とする特許請求の範囲第 1 項乃至第 1 7 項の何れかに記載のカード状半導体装置。

2 0. 前記半導体チップは高周波回路部とメモリー部とを有し、複数個設けられていることを特徴とする特許請求の範囲第 1 項乃至
10 第 1 7 項の何れかに記載のカード状半導体装置。

2 1. 前記半導体チップは、R F チップと、前記 R F チップに接続された複数のメモリチップとを含むことを特徴とする特許請求の範囲第 1 項乃至第 1 7 項の何れかに記載のカード状半導体装置。

2 2. 厚さ 0 . 1 から 1 1 0 μ m の薄型のフレキシブルで裏
15 面が鏡面状態である I C チップの両面または片面に厚さ 1 から 1 1 0 μ m の金属基板または樹脂基板によって補強して当該の I C チップを基材の中立面に置くことを特徴とするカード状半導体装置。

2 3. 基板の表面および裏面を貫通スルーホールで接続された印刷コイルを有し、裏面の当該印刷コイルと同じ材料
20 で同じ厚さである遮光パターンが形成され、当該遮光パターンは当該基板の表面に搭載した I C チップの下に設けられていることを特徴とするカード状半導体装置。

2 4. マスタとなる I C チップと複数のスレーブとなる I
25 C チップから構成されこれらは相互に接続されていて、当該マスタとなる I C チップは外部とのデータの交信を行

う機能をもち、当該のスレーブは当該のデータの蓄積を行う機能をもち、これらのＩＣチップのいずれかが破壊されても、異常信号を発してかつ、スレーブのＩＣチップの内容が読めることを特徴とするカード状半導体装置。

5 25. ＩＣチップが搭載された基板面にのみコイルパターンが形成されており、当該コイルの端子は当該ＩＣチップに導電性接着剤にて接続されていて、当該のＩＣチップの厚さは１から１１０ミクロンでありかつ完成されたＩＣカードの中立面に置かれることを特徴とするカード状
10 半導体装置。

26. ＩＣチップがフェースダウンで基板に導電性接着剤にて接続されている半導体装置において、当該のＩＣチップの表面にプラスチック樹脂が基板との接続端子部分を
15 除いてコーティングされていることを特徴とする半導体装置。

27. 接続端子部分に突起状のバンプを形成して、その後にプラスチック樹脂をコーティングして、その後にアッシャにて当該の突起状のバンプ部分を露出したＩＣチップをフェースダウンで基板に導電性接着剤にて接続すること
20 とを特徴とする半導体装置の製造方法。

28. 第１の基板の表面に置かれた導電性電極パターンがひとつまたは複数の半導体チップとフェースダウン接続
25 されていて、第２の基板が第１の基板の導電性電極パターンおよび当該の半導体チップの上面をカバーするように接着され、第２の基板の一部が孔開けされていて、孔開け部分から第１の基板の導電性電極パターンが露出する構造であることを特徴とする半導体装置。

29. 半導体チップと導電性電極パターンは異方導電性フィルムによって接続されていることを特徴とする特許請求の範囲第28項に記載の半導体装置。
30. 形成された半導体装置は厚さが300 μ m以下の接触式ICカードであることを特徴とする特許請求の範囲第28項に記載の半導体装置。
31. 形成された半導体装置は基板が磁気カードであることを特徴とする特許請求の範囲第30項に記載の半導体装置。
- 10 32. 半導体チップの厚さは110 μ m以下であり、当該の半導体チップの中立面は形成されたICカードの厚さの中立面と当該のICカードの厚さの30パーセント以内の距離の差内にあることを特徴とする特許請求の範囲第22項乃至第28項の何れかに記載の半導体装置。
- 15 33. 当該の半導体チップはフレキシブルな基板に接着されていて、基板の曲げとチップの曲げが追従する構造であることを特徴とする特許請求の範囲第28項に記載の半導体装置。
34. 当該の半導体チップは複数の孔開け部分を当該の半導体チップの周囲に存在させる様に配置することを特徴とする特許請求の範囲第28項に記載の半導体装置。
- 20 35. 当該の半導体チップは一度書き込み型のメモリであることを特徴とする特許請求の範囲第30項に記載の半導体装置。
- 25 36. 第1の基板の表面に置かれた導電性電極パターンが半導体チップとフェースダウン接続されていて、第2の基板が当該第1の板の導電性電極パターンおよび当該半導

体チップの上面をカバーするように接着され、第2の基板の一部が孔開けされていて、孔開け部分に電極を表面と裏面にもつ別の基板を埋め込むことを特徴とする半導体装置。

- 5 37. 半導体チップとカードまたはカードを制御する装置と電氣的に大容量のコンデンサチップが接続されていてその容量値は半導体チップに電氣的エネルギーの供給遮断が不規則に発生しても当該の半導体チップの記憶および制御機能が失われないことを特徴とする半導体装置。

- 10 38. 前記金属基板または樹脂基板の厚さは、前記ICチップの厚さよりも厚いことを特徴とする特許請求の範囲第22項記載の半導体装置。

39. 複数のICチップが形成された半導体ウエハを準備する工程と、

- 15 前記半導体ウエハの裏面を除去し、 $0.1\mu\text{m} \sim 110\mu\text{m}$ の厚さに薄膜化する工程と、

薄膜化された前記半導体ウエハの裏面に、前記ICチップへの局所的な応力を低減するための補強板とするための金属板を貼り付ける工程と、

- 20 前記金属板が貼り付けられた前記半導体ウエハをレーザー光を用いて切断し、前記金属板と前記ICチップとの積層体を形成する工程と、

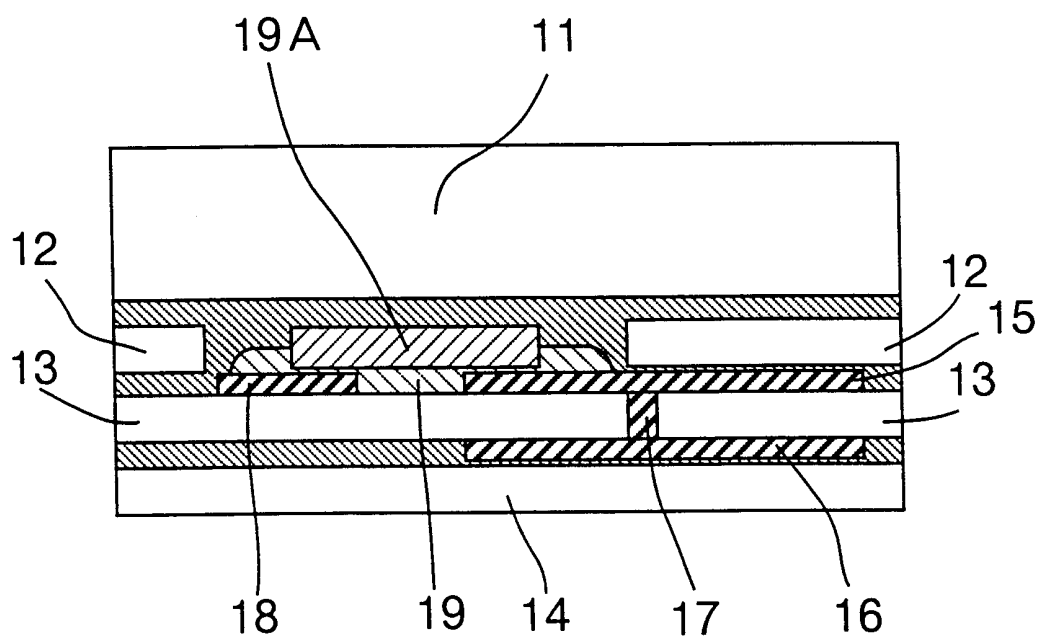
前記積層体をカード状基板に搭載する工程とを有することを特徴とするカード状半導体装置の製造方法。

- 25 40. 複数のICチップが形成された半導体ウエハを準備する工程と、

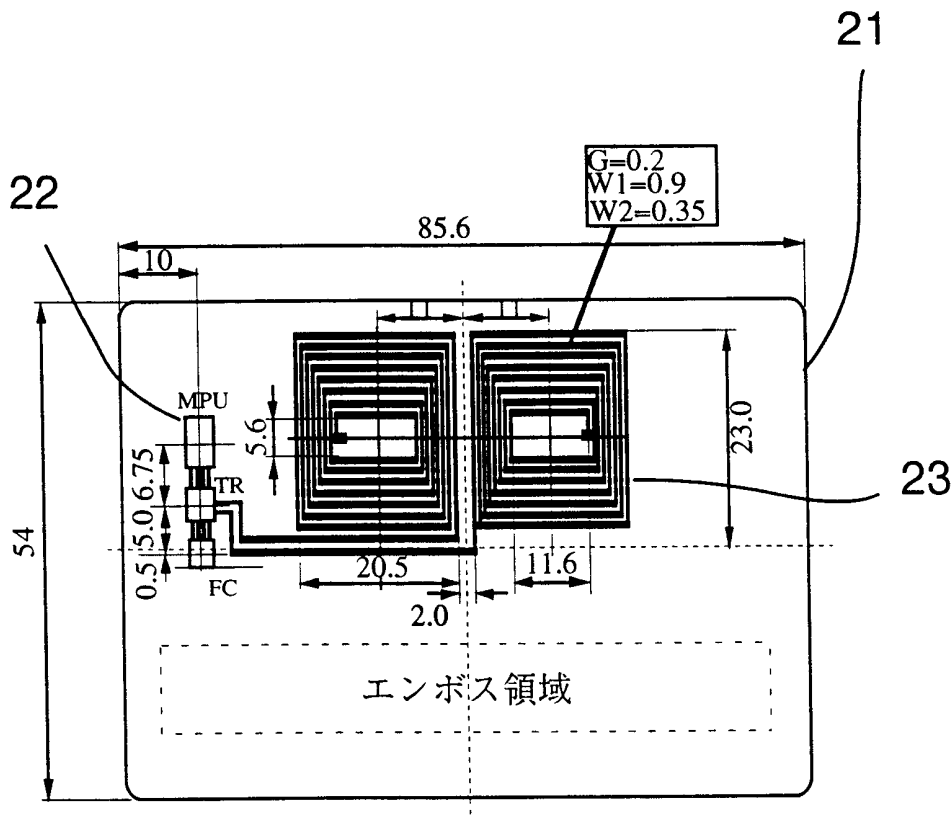
前記半導体ウエハの裏面を除去し、 $0.1\mu\text{m} \sim 11$

- 0 μm の厚さに薄膜化する工程と、
- 前記半導体ウエハをICチップ毎に切断する工程と、
- 導電パターンが形成された薄型基板を準備する工程と、
- 前記薄型基板に前記ICチップを対向させ、前記ICチ
5 ップの一面に設けられた外部端子を前記導電パターンに
接続する工程と、
- 前記ICチップの他面に、前記ICチップへの局所的な
応力を低減するための補強板を取り付ける工程と、
- 前記補強板が接着された前記ICチップを挟んでカバ
10 ーシートを形成する工程とを有することを特徴とするカ
ード状半導体装置の製造方法。
- 4 1. 前記ICチップと前記補強板とは、接着されること
を特徴とする特許請求の範囲第40項記載のカード状半
導体装置の製造方法。
- 15 4 2. 前記ICチップと前記補強板とを、発泡性フィルム
を用いて貼り付けることを特徴とする特許請求の範囲第
40項記載のカード状半導体装置の製造方法。

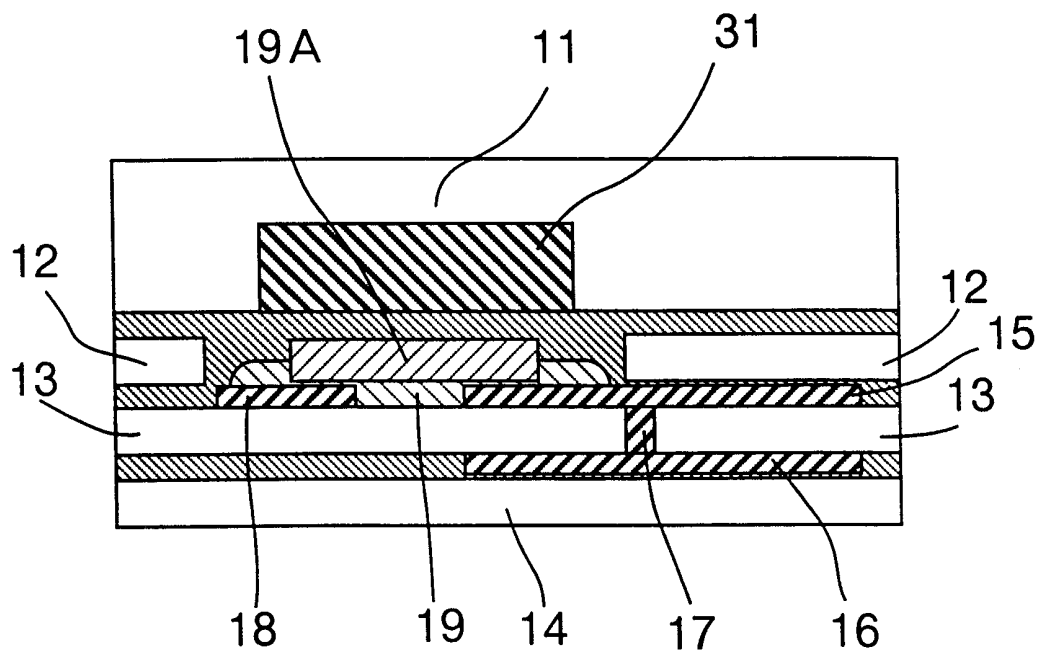
第1図



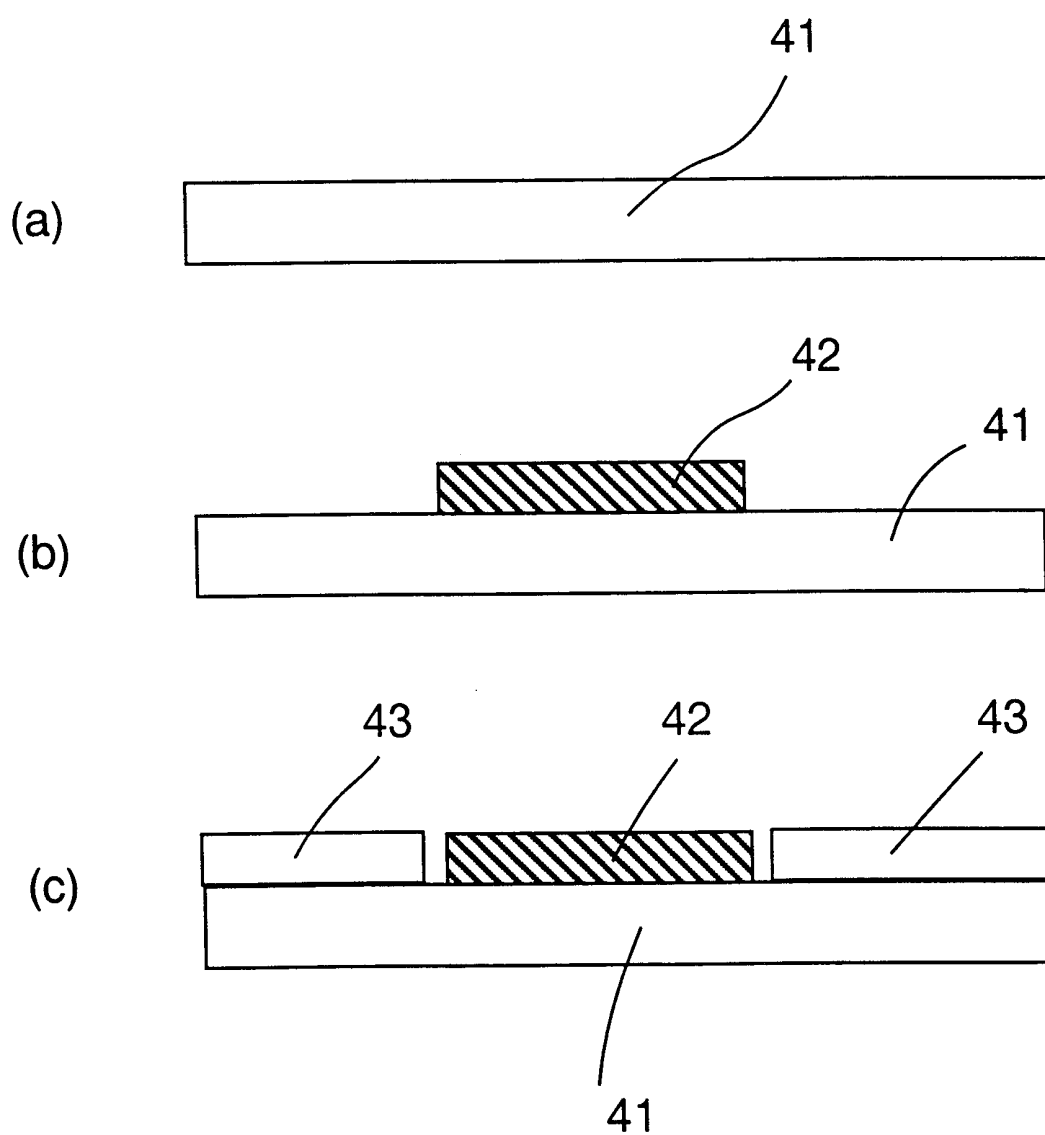
第2図



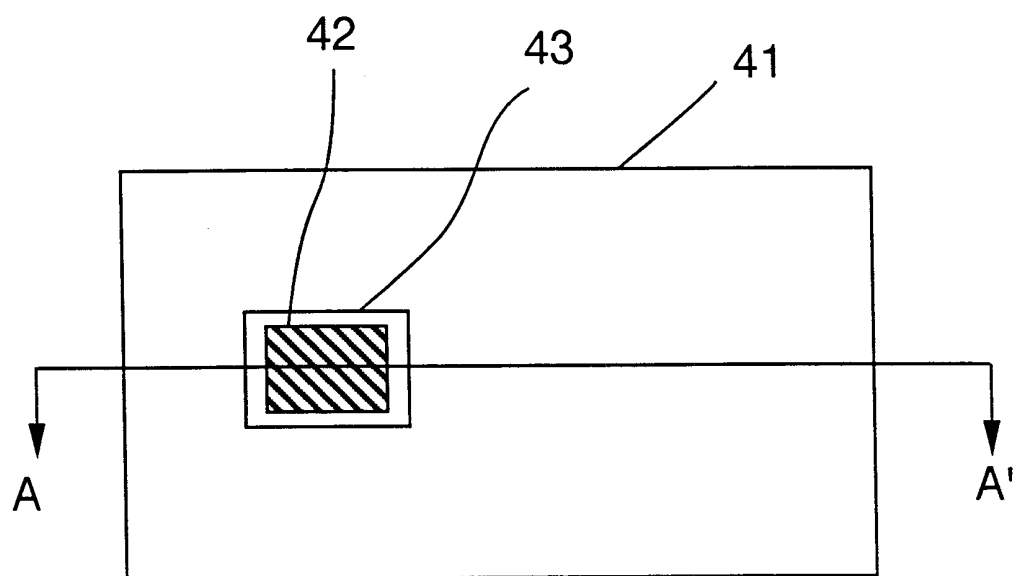
第3図



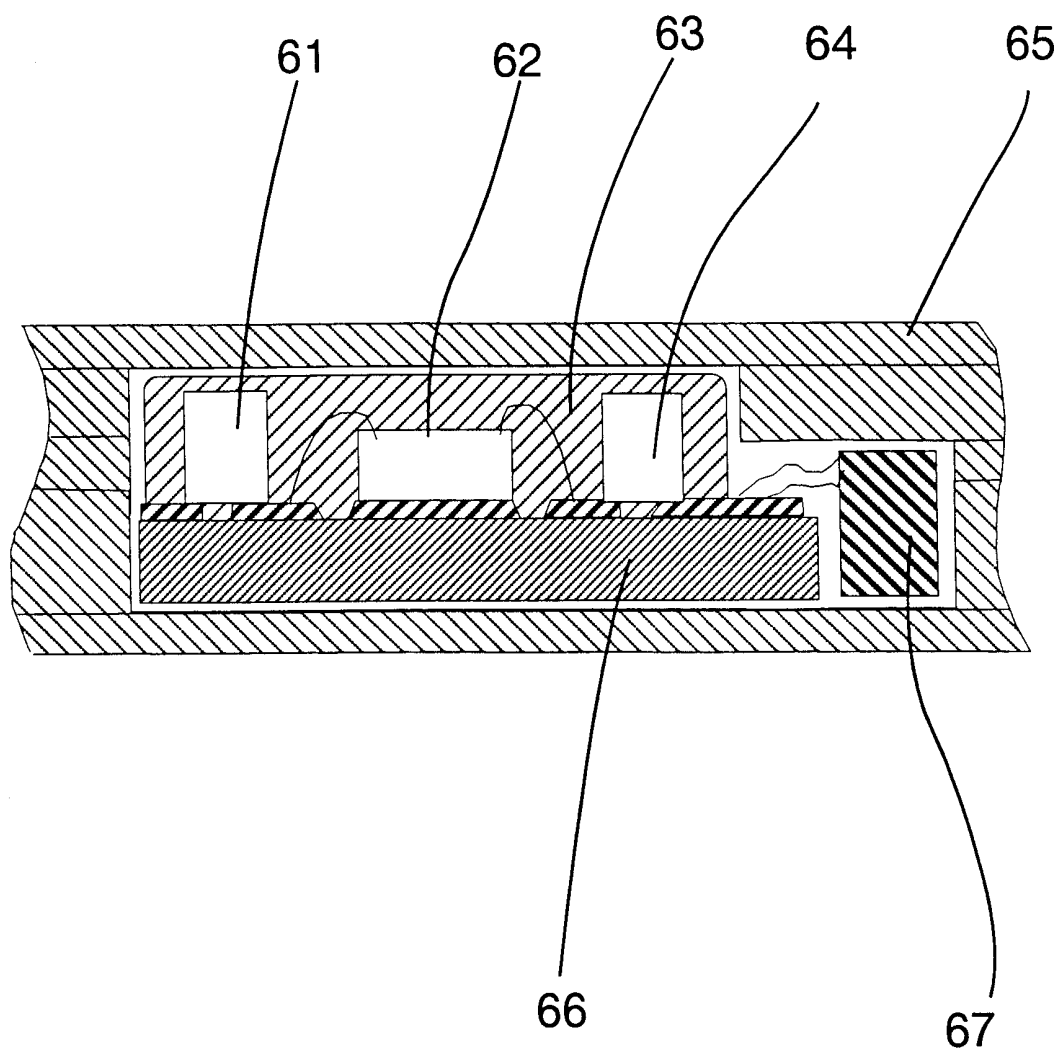
第4図



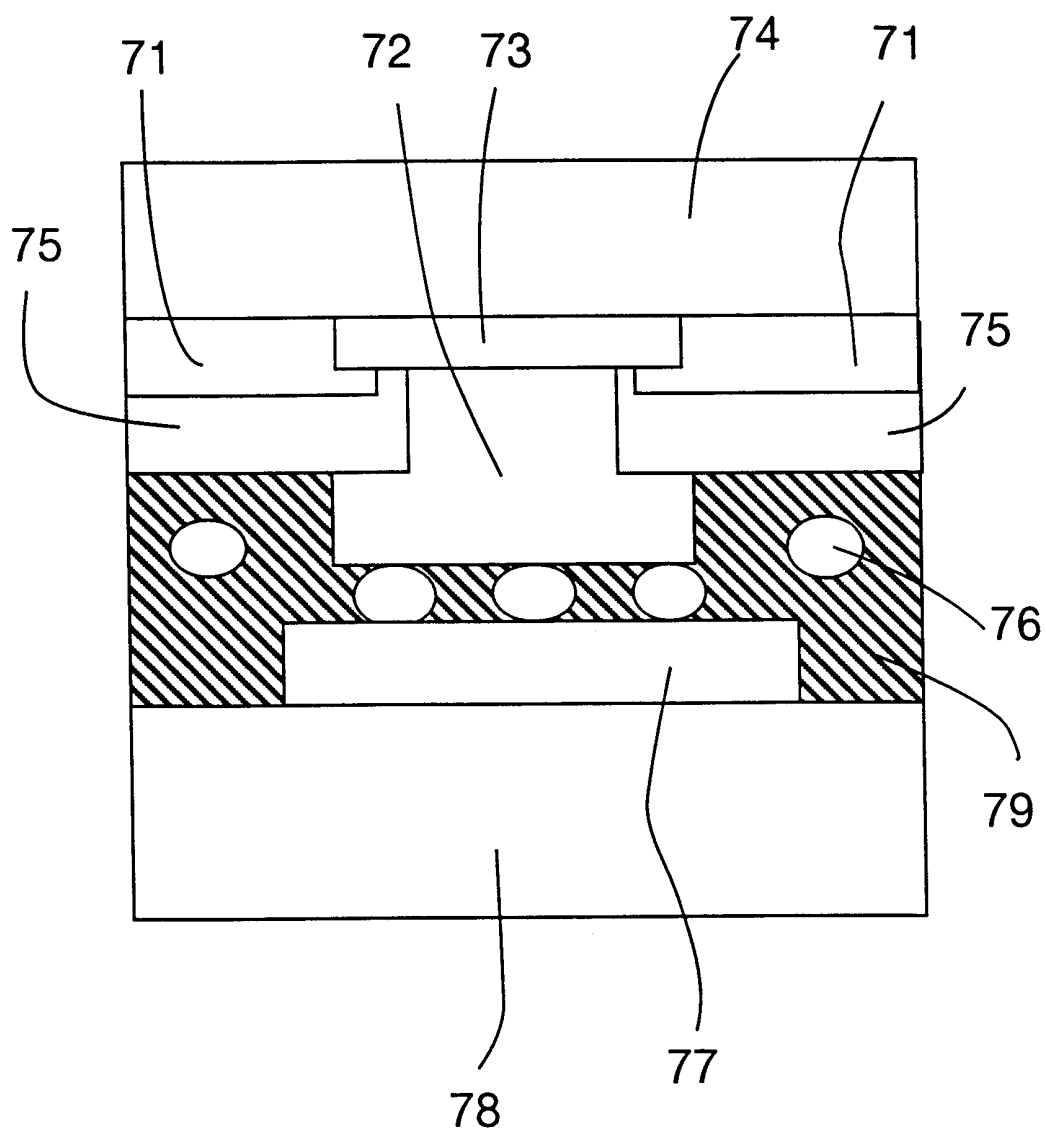
第5図



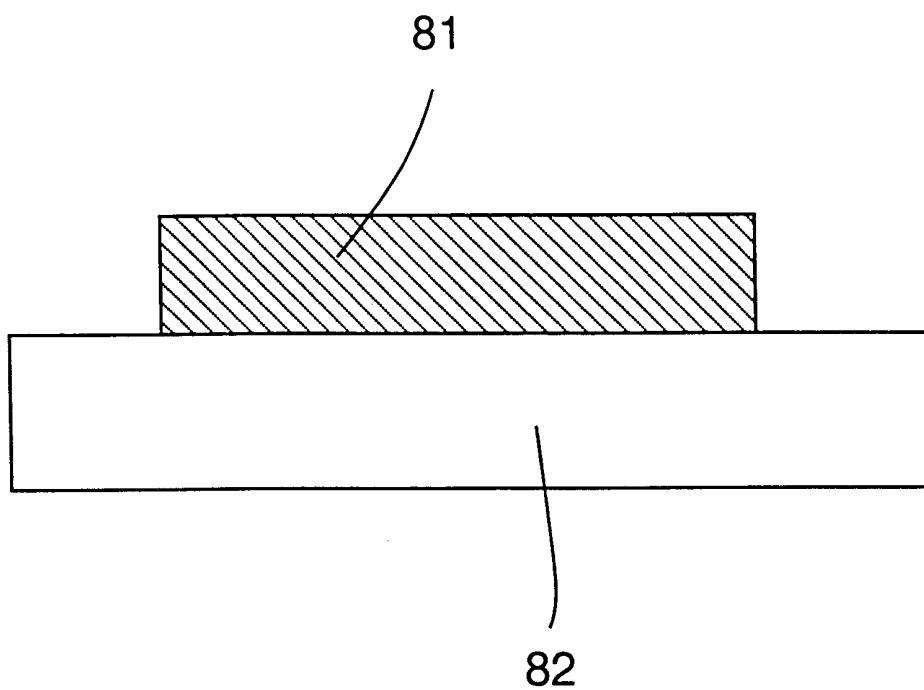
第6図



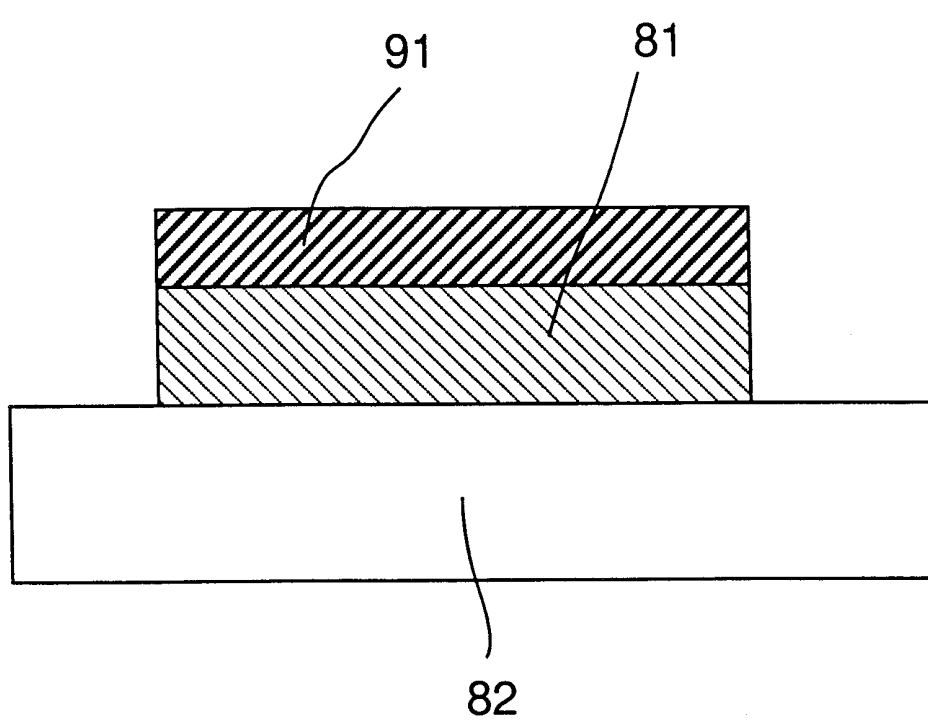
第7図



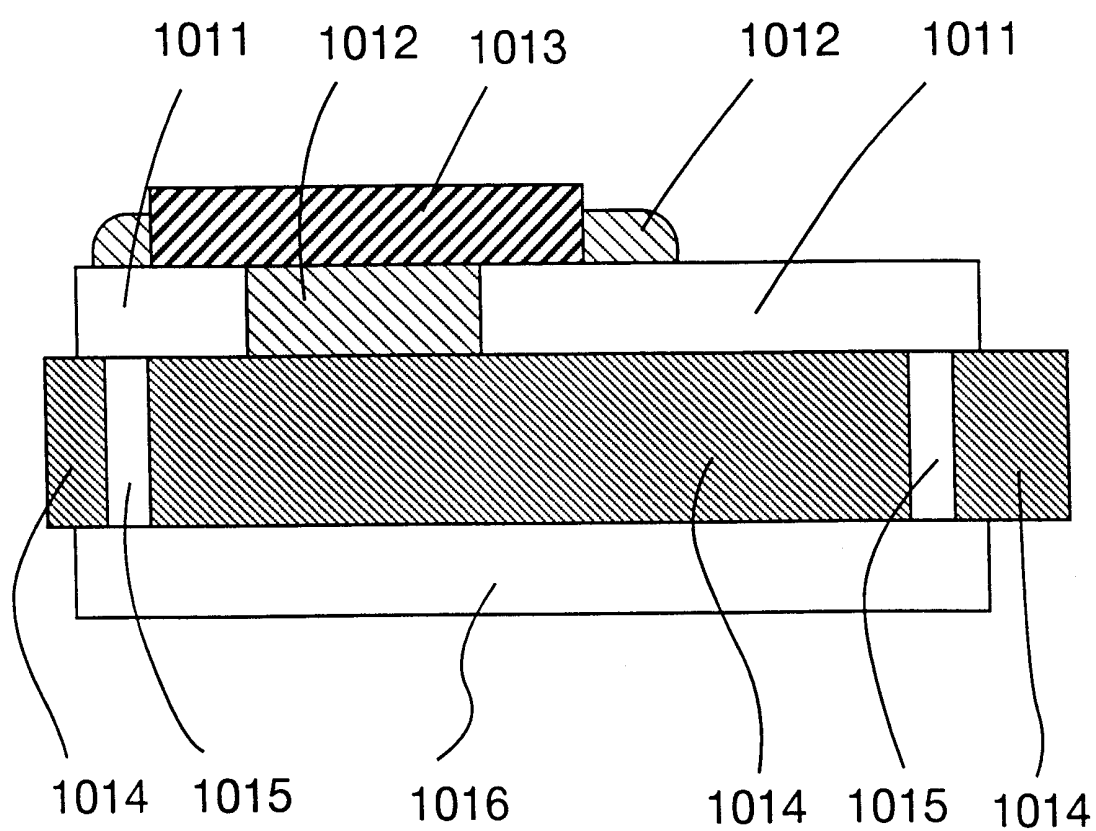
第8図



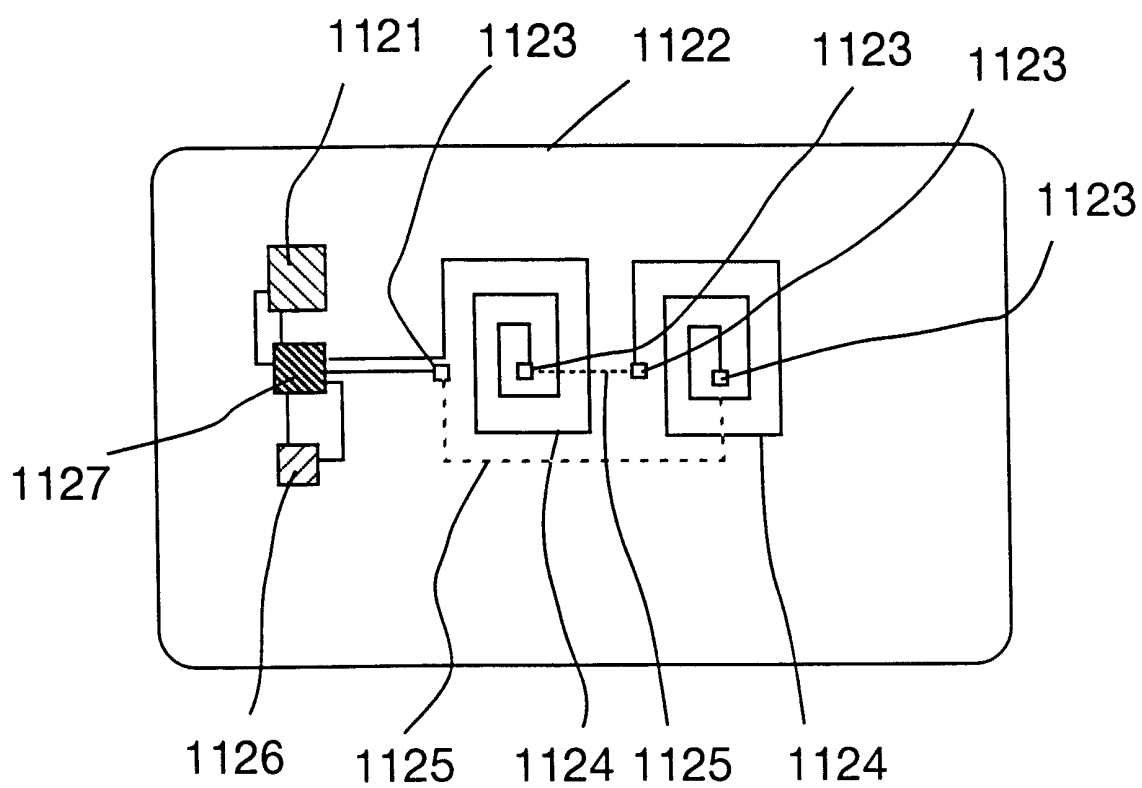
第9図



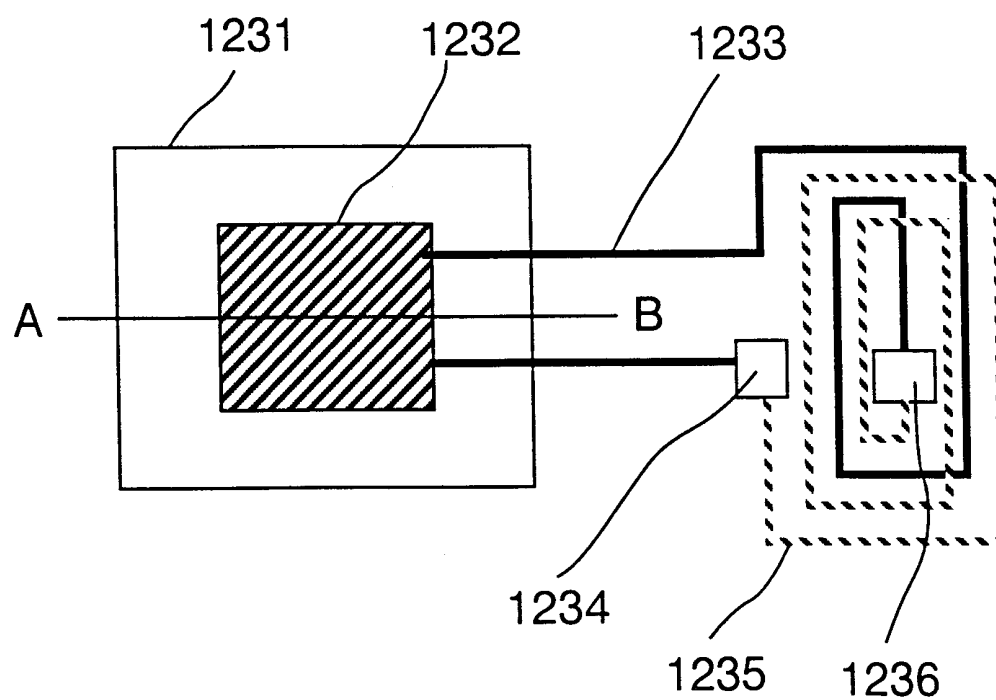
第10図



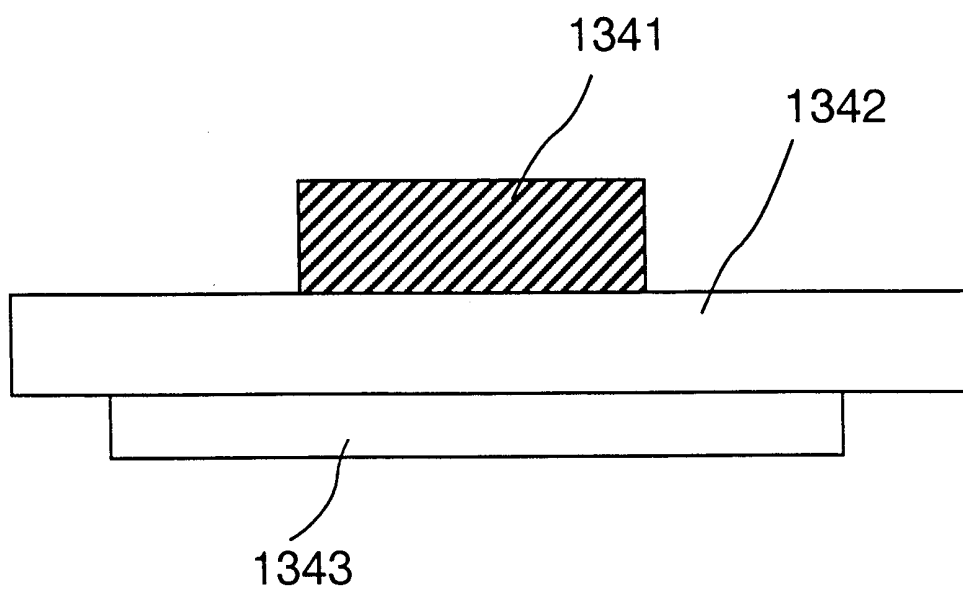
第11図



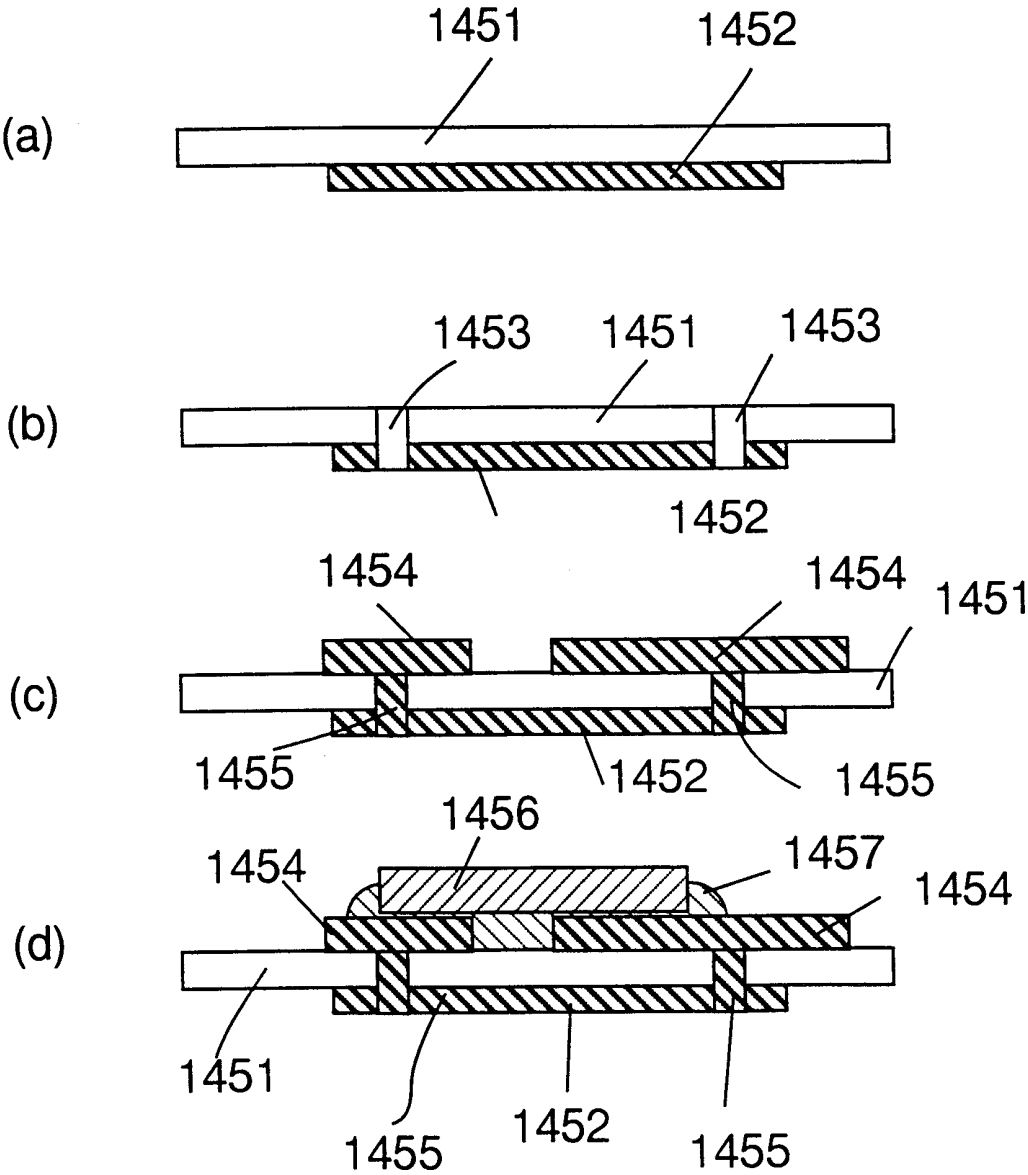
第12図



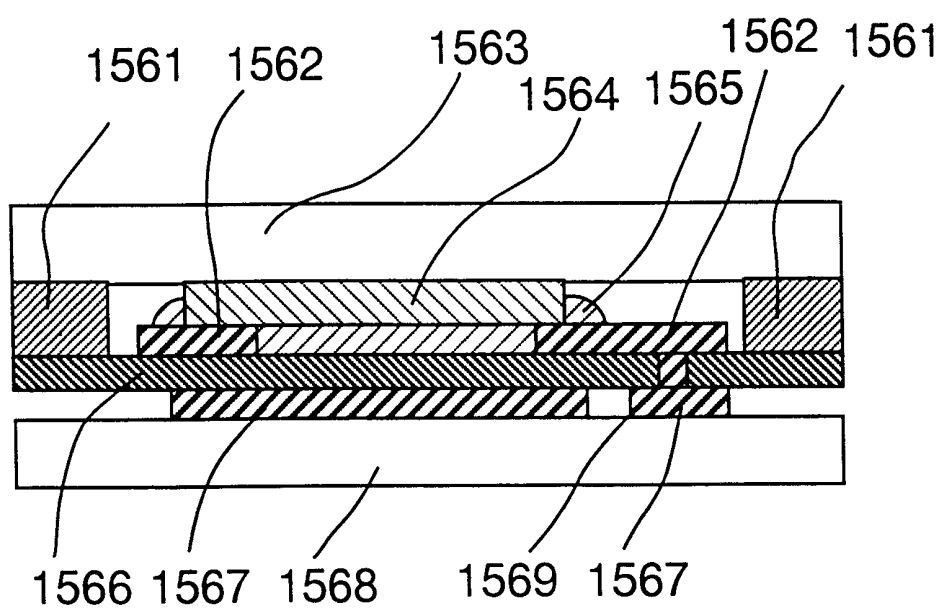
第13図



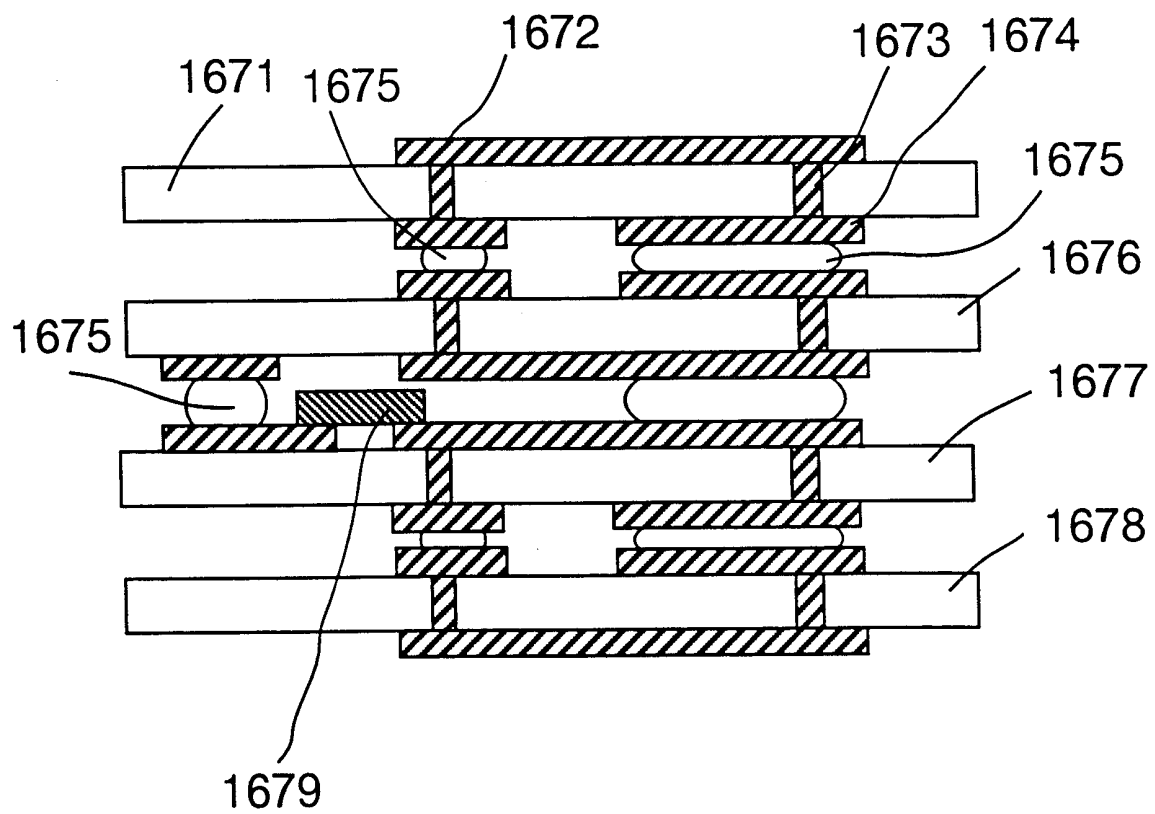
第14図



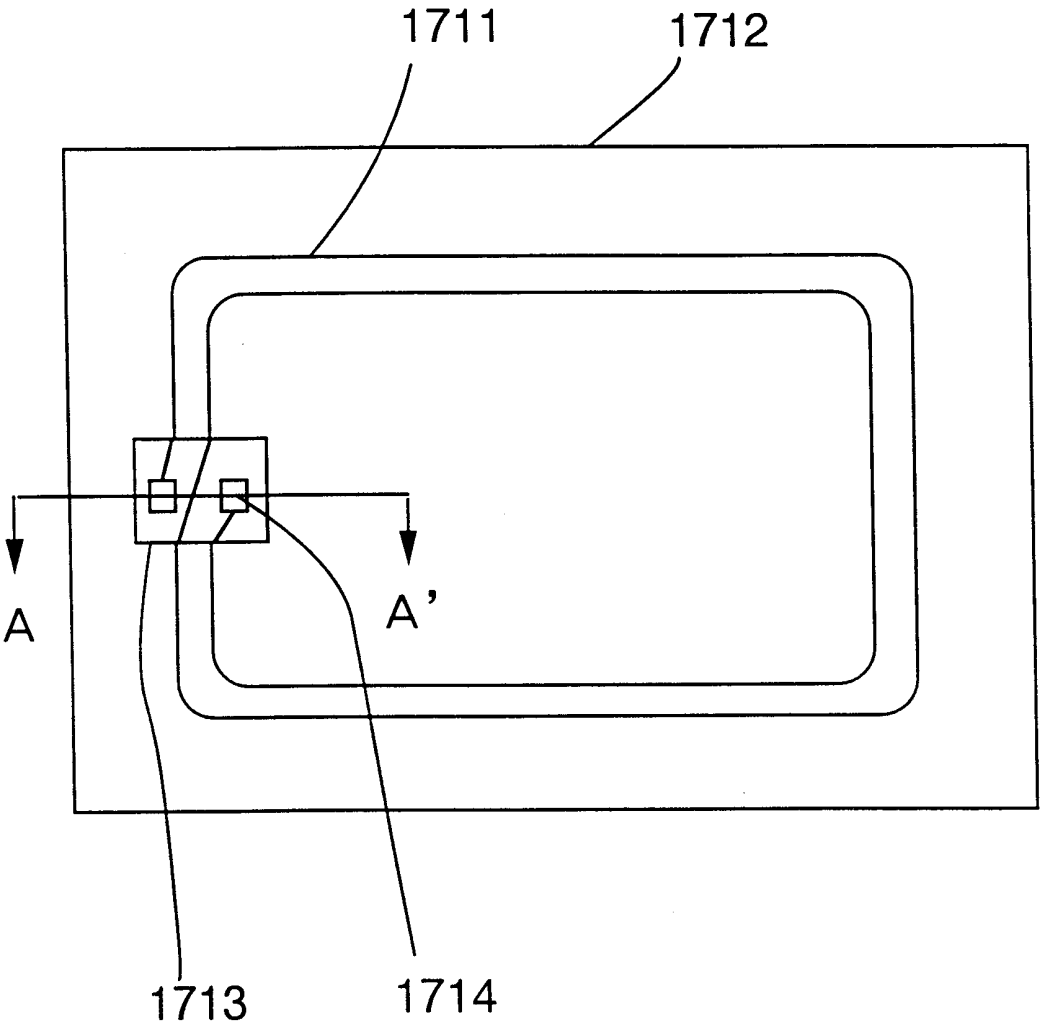
第15図



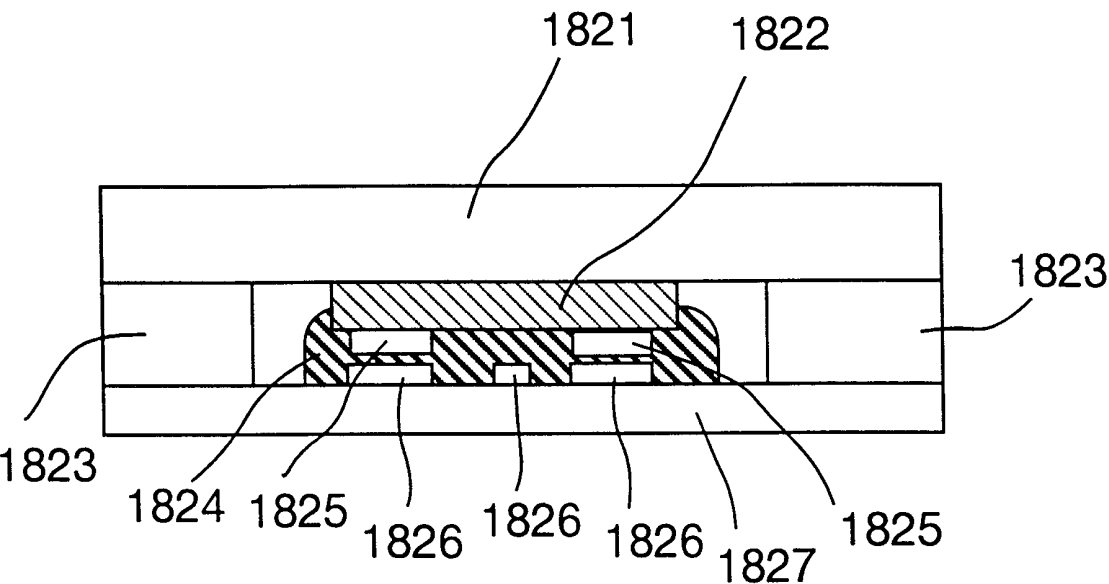
第16図



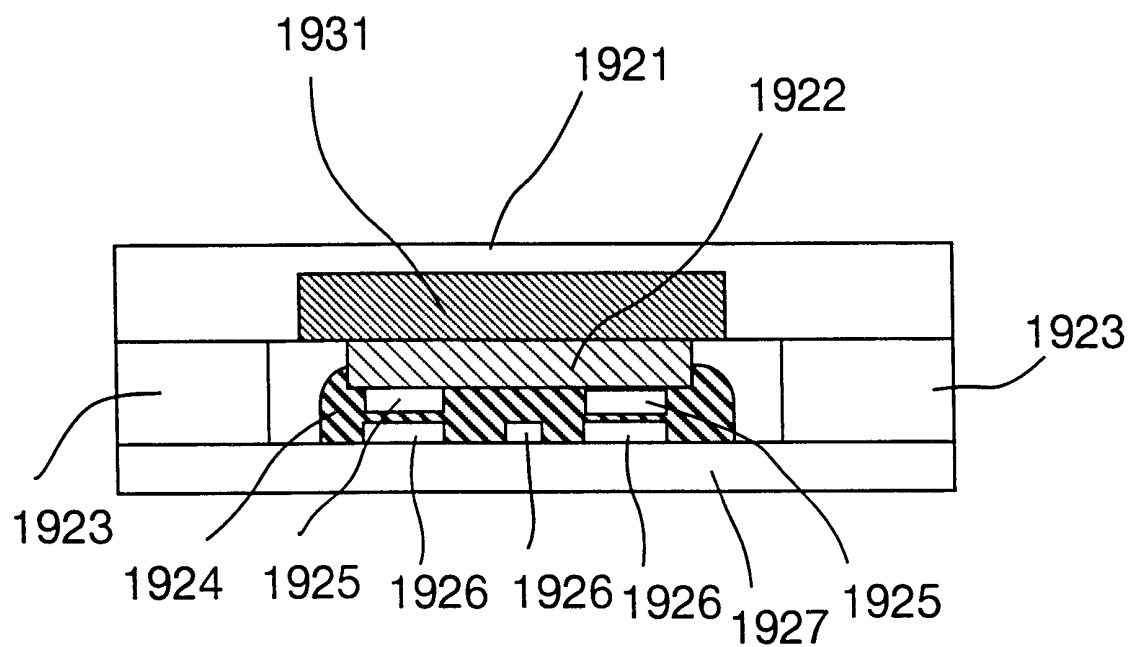
第17図



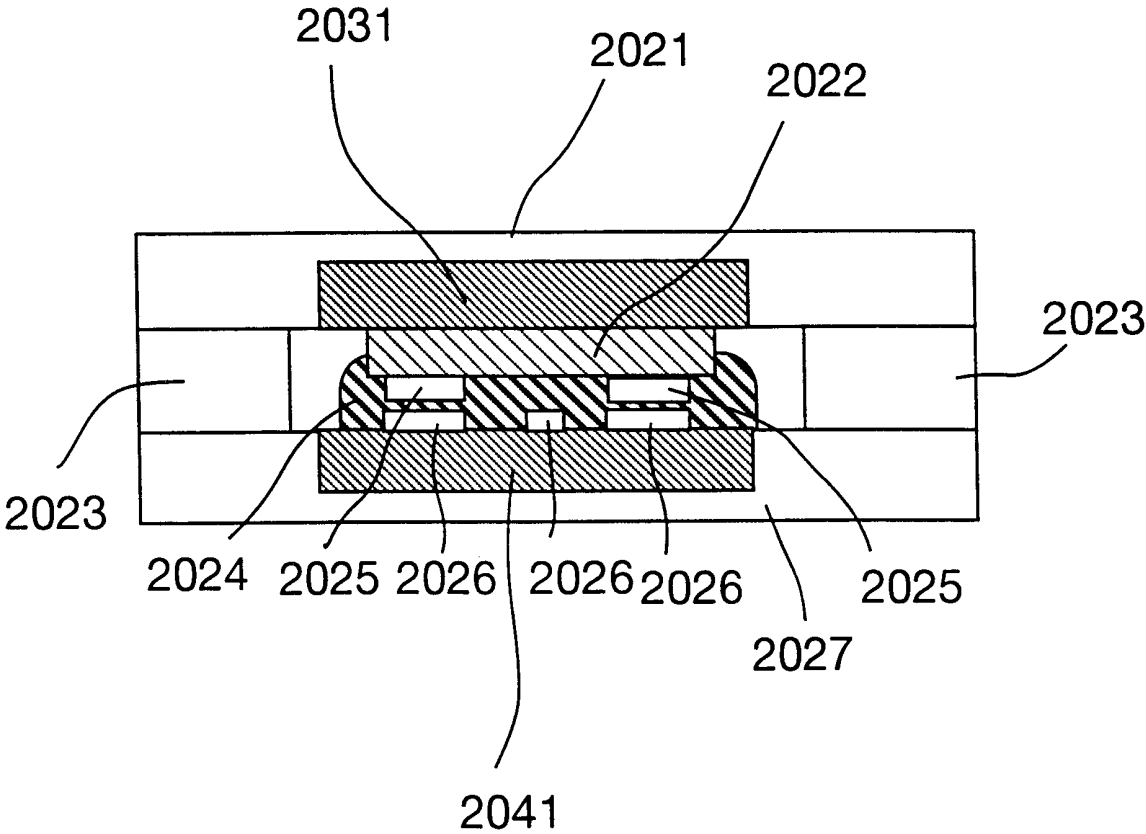
第18図



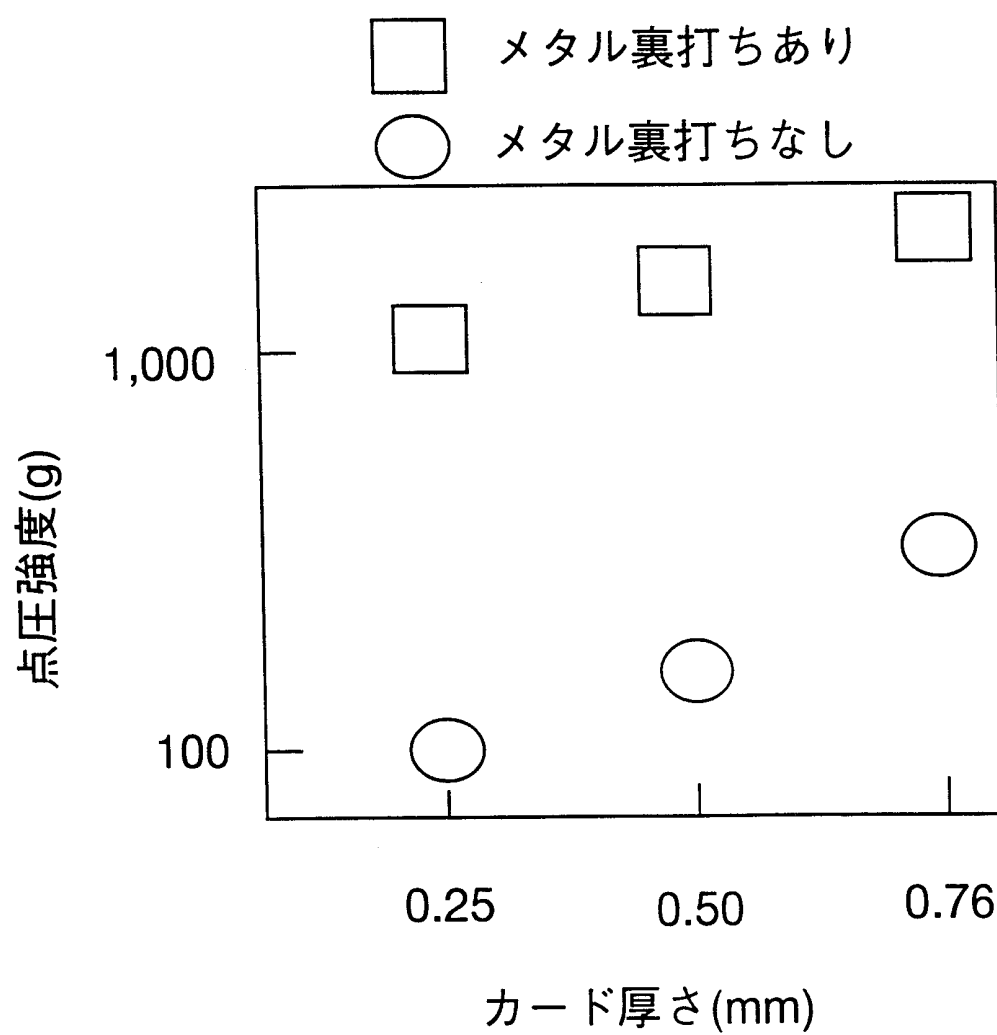
第19図



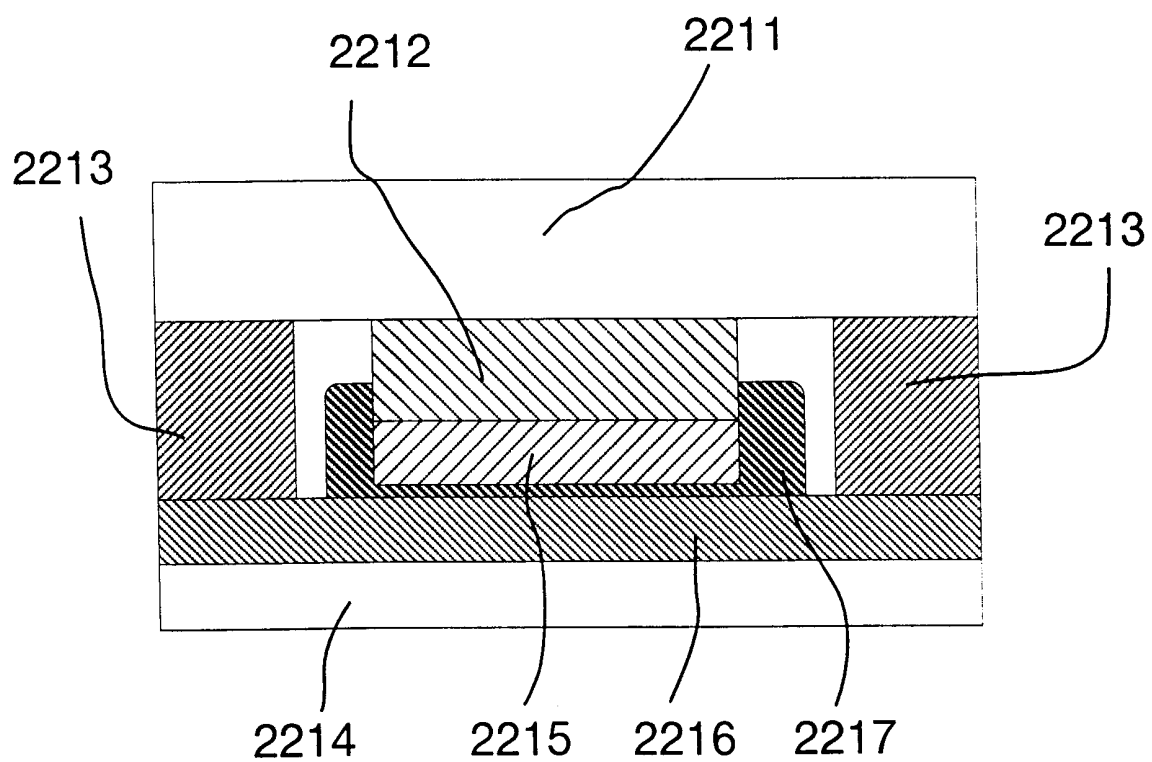
第20図



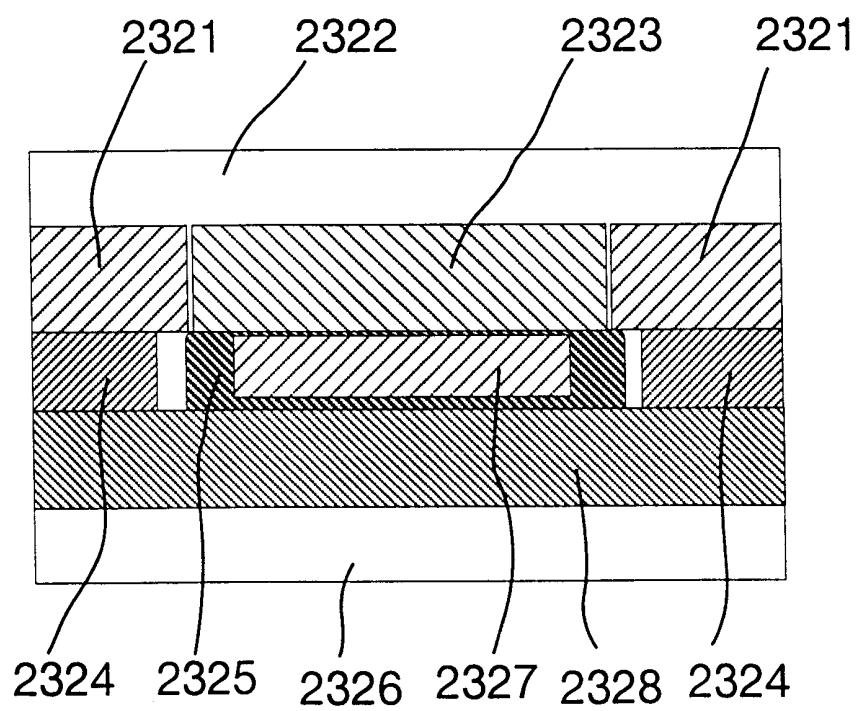
第21図



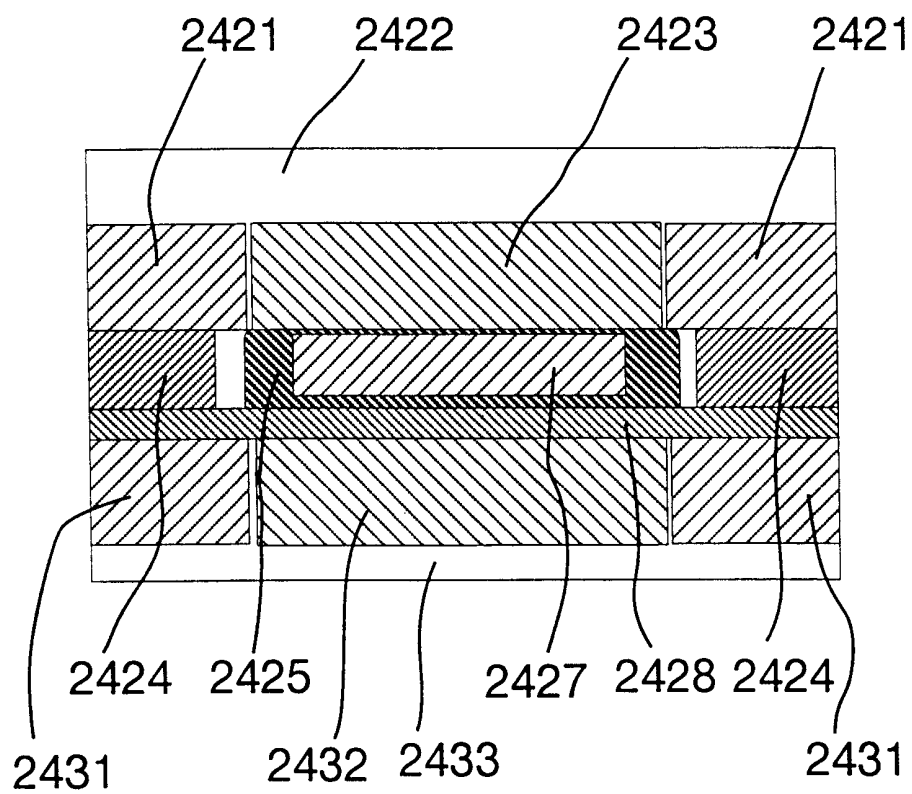
第22図



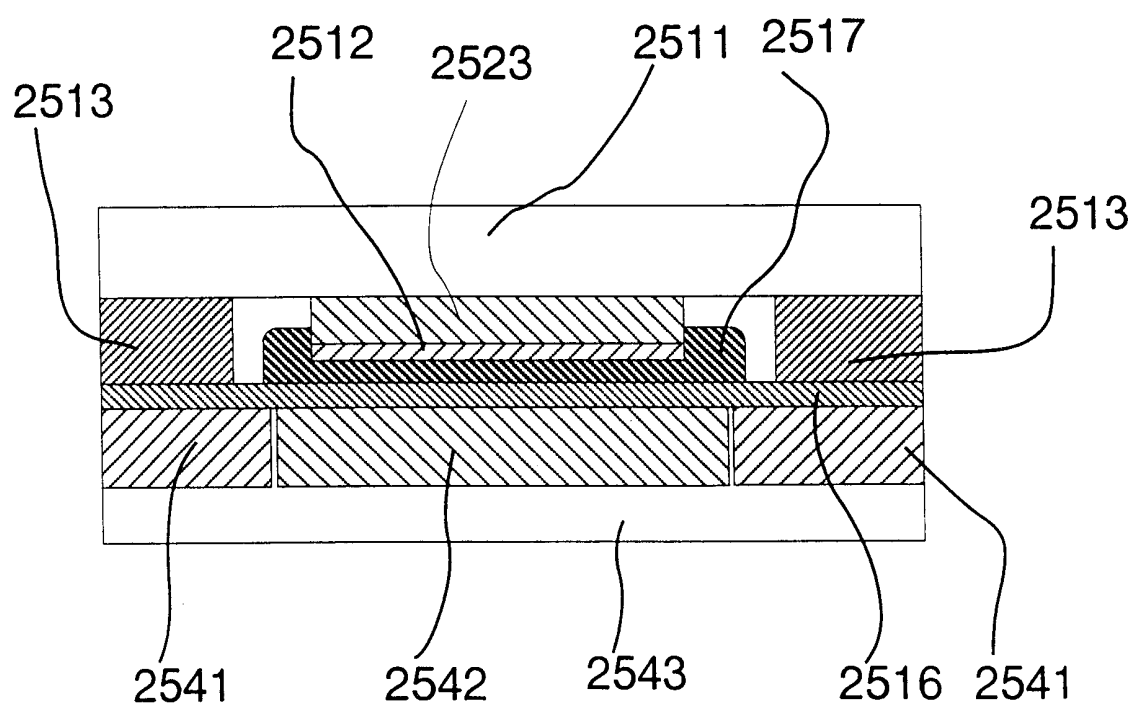
第23図



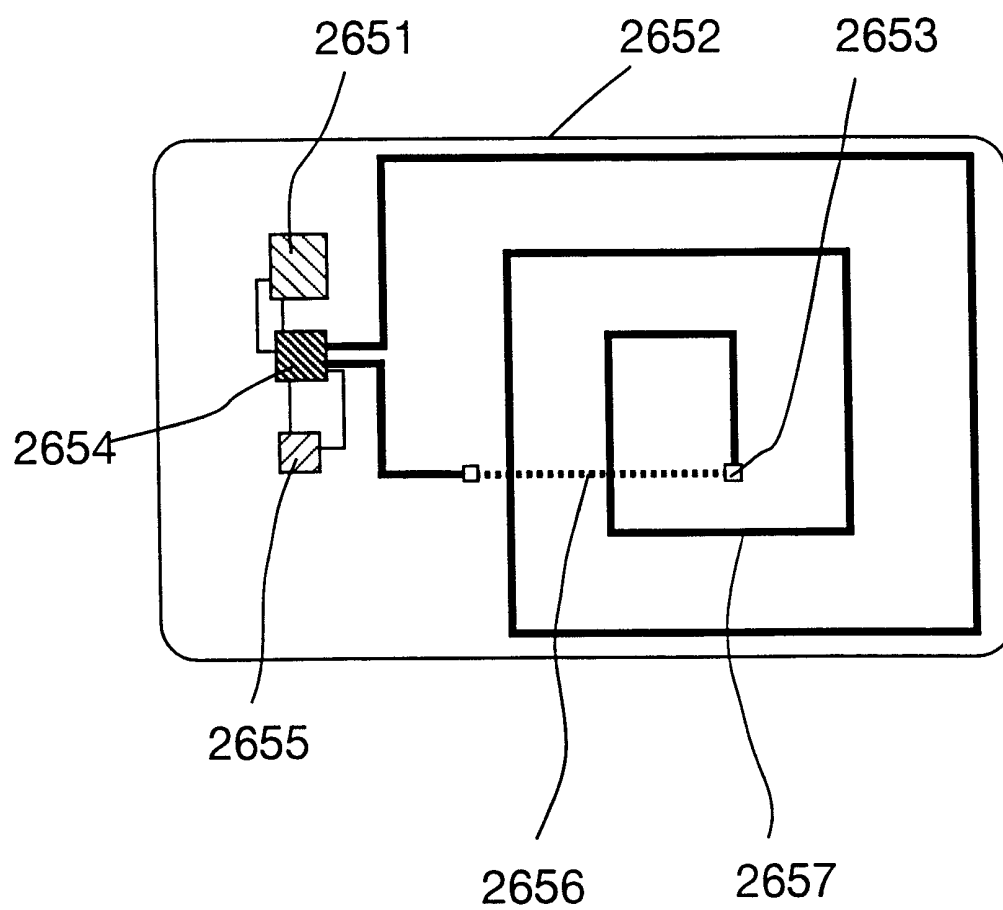
第24図



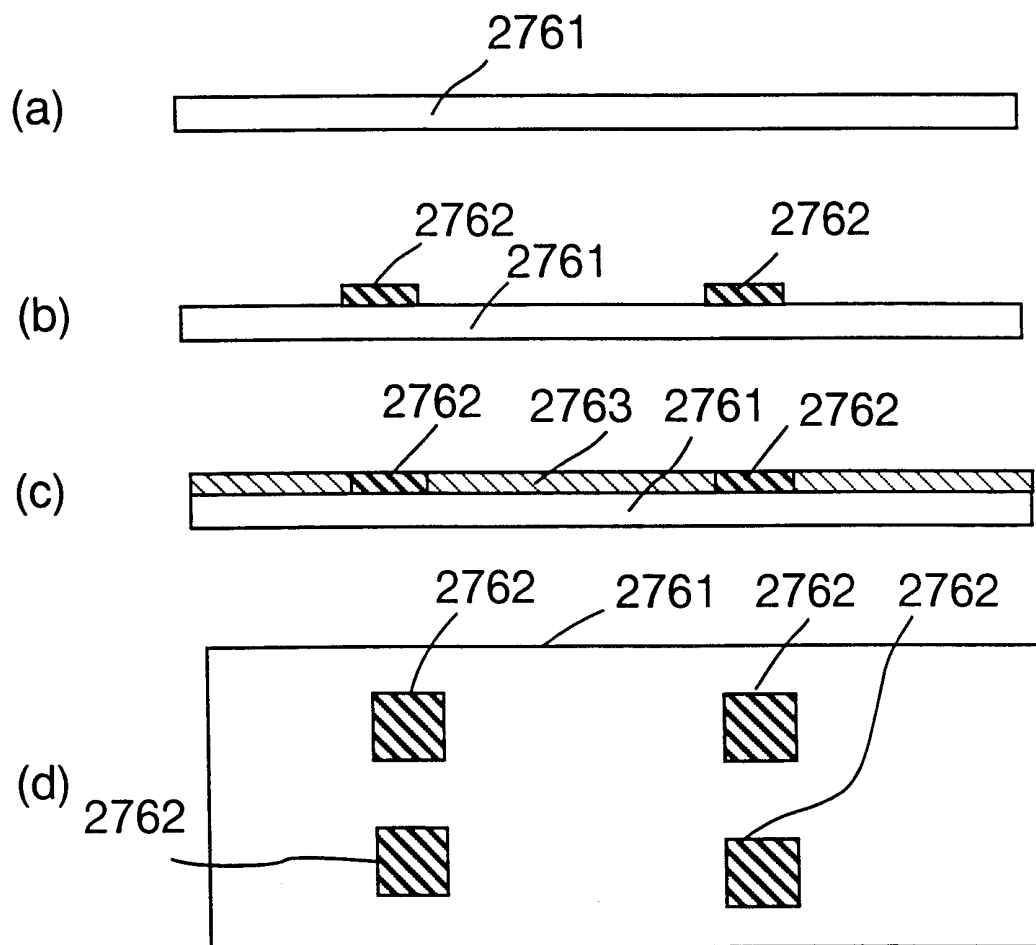
第25図



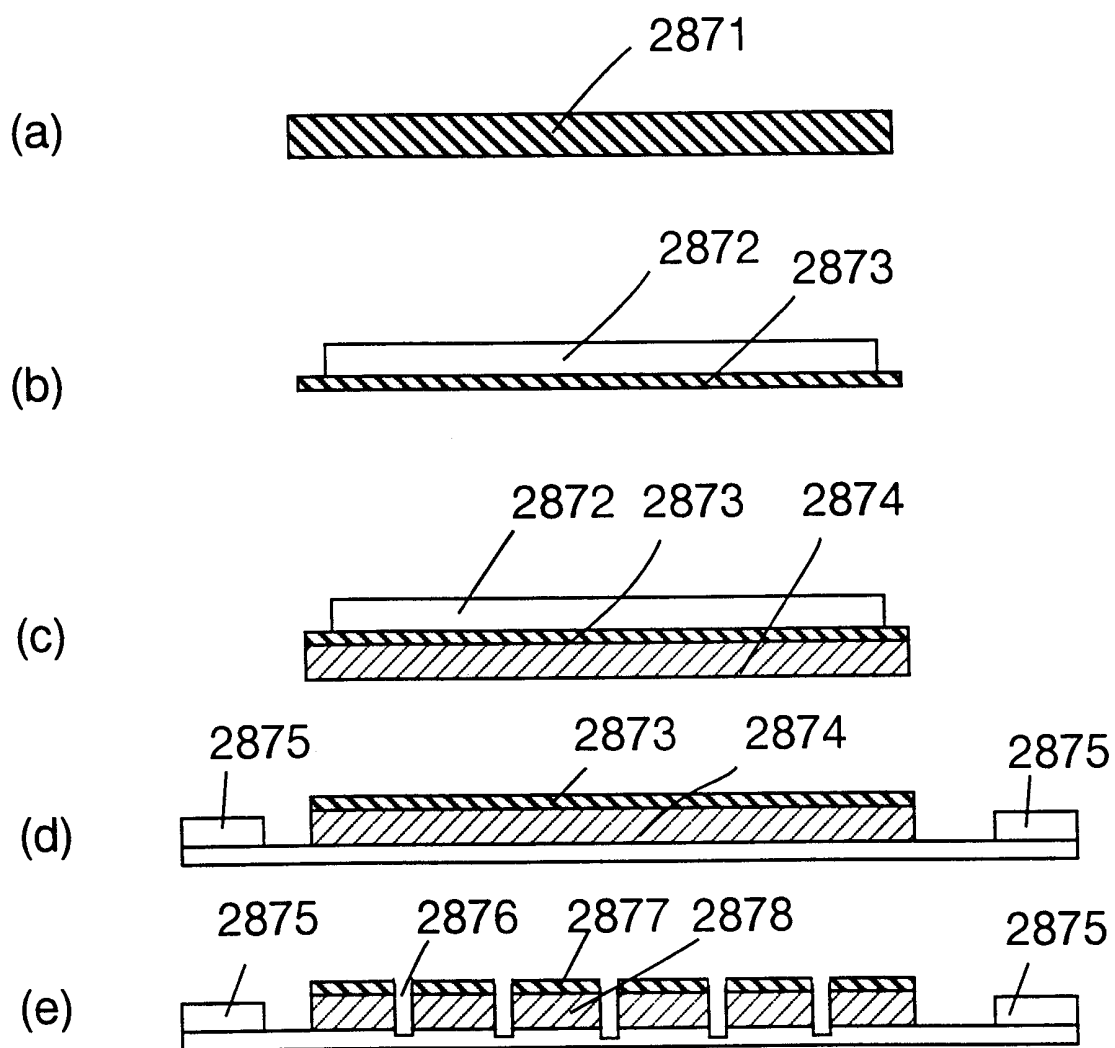
第26図



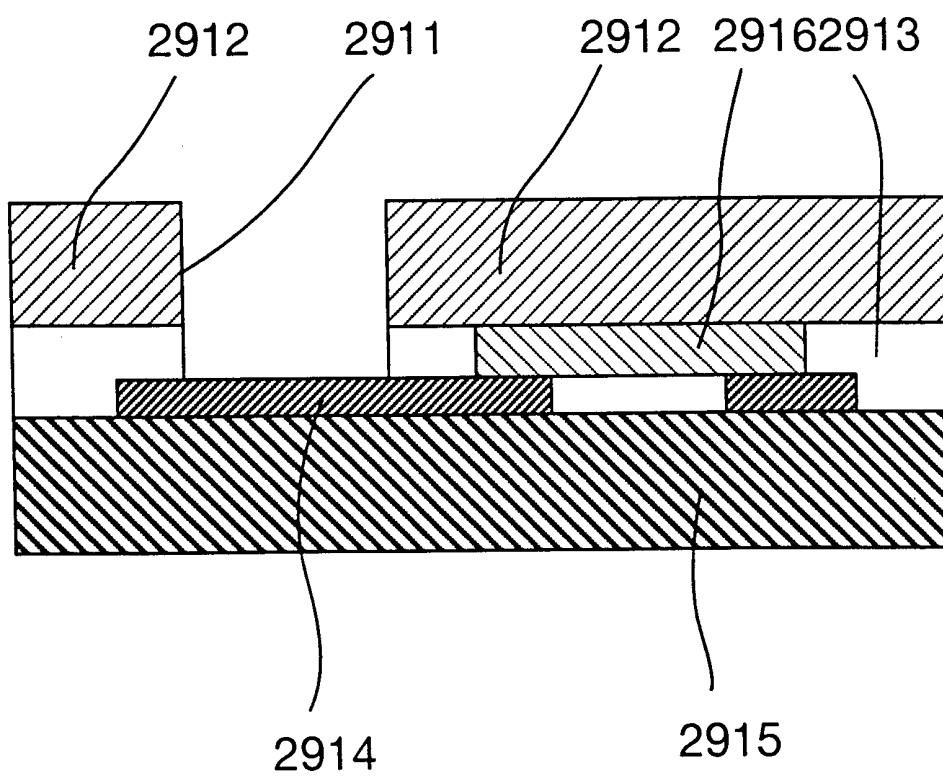
第27図



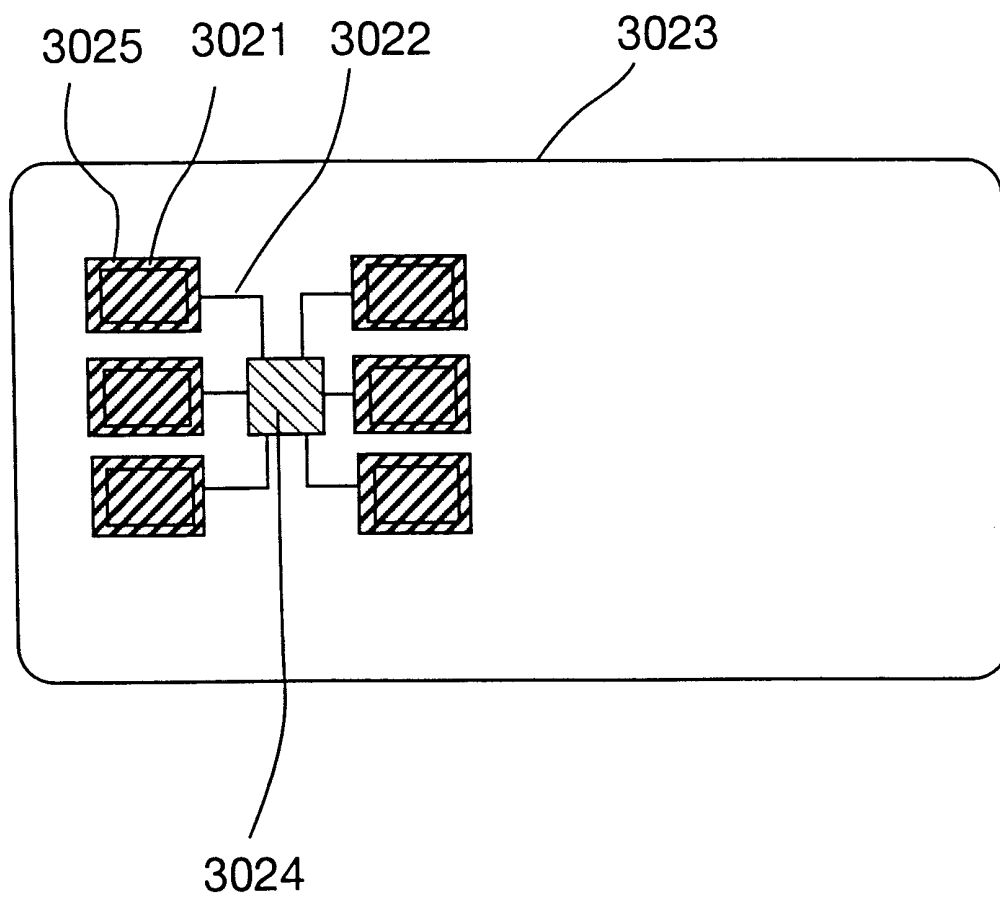
第28図



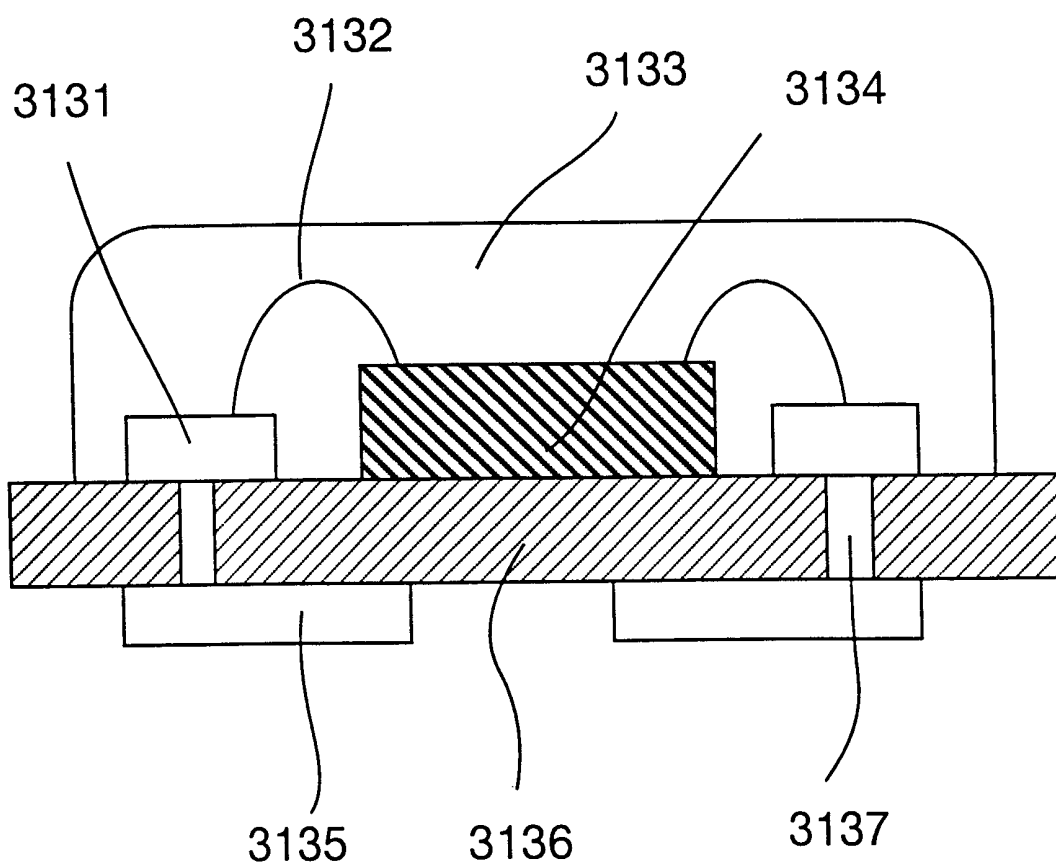
第29図



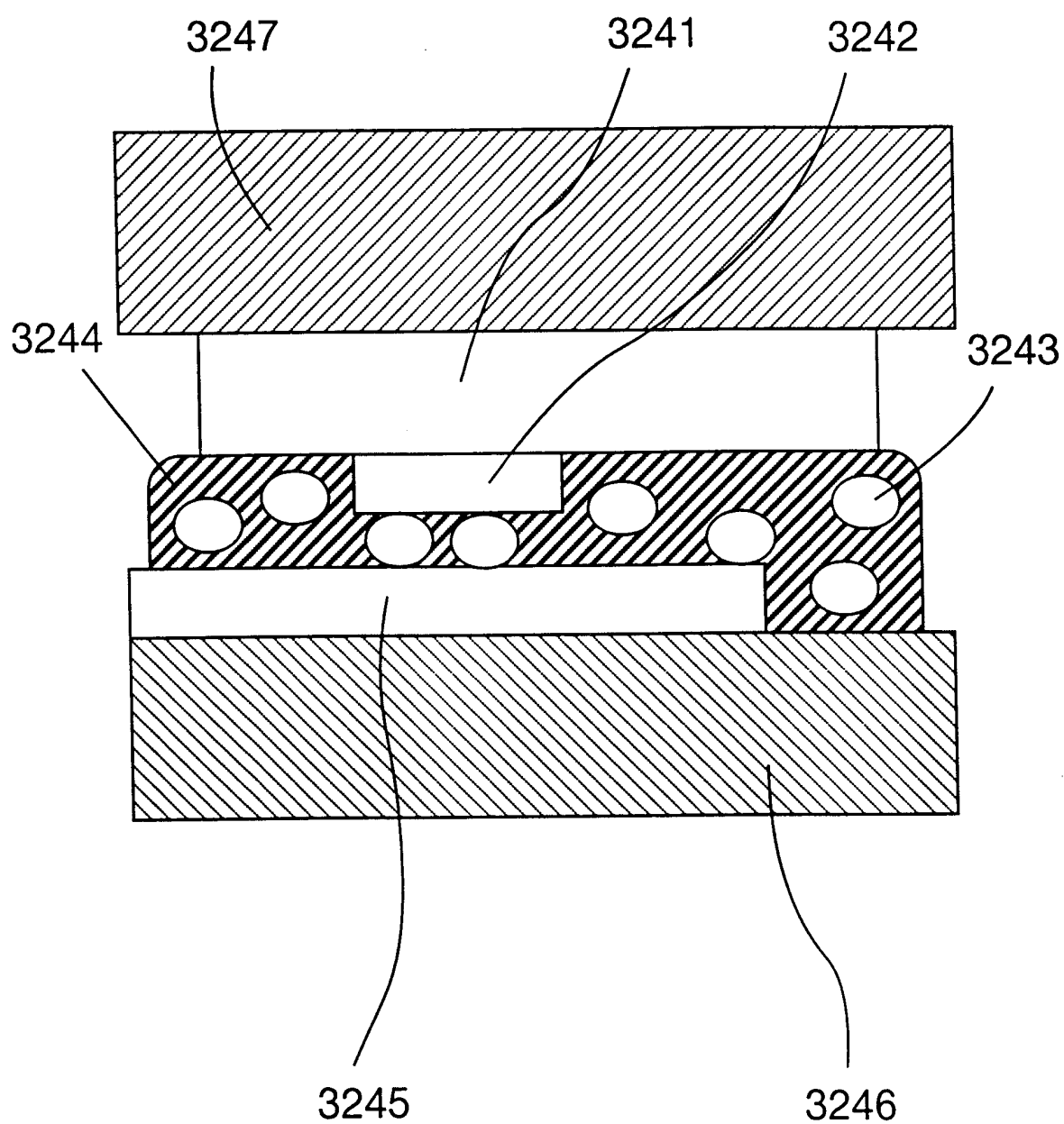
第30図



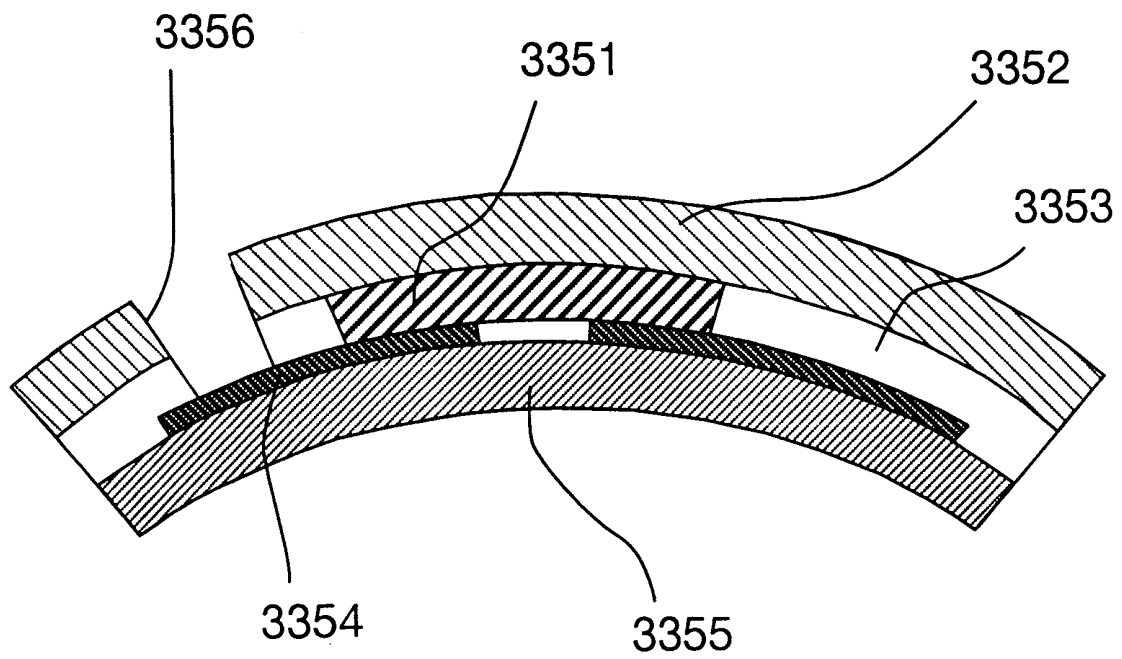
第31図



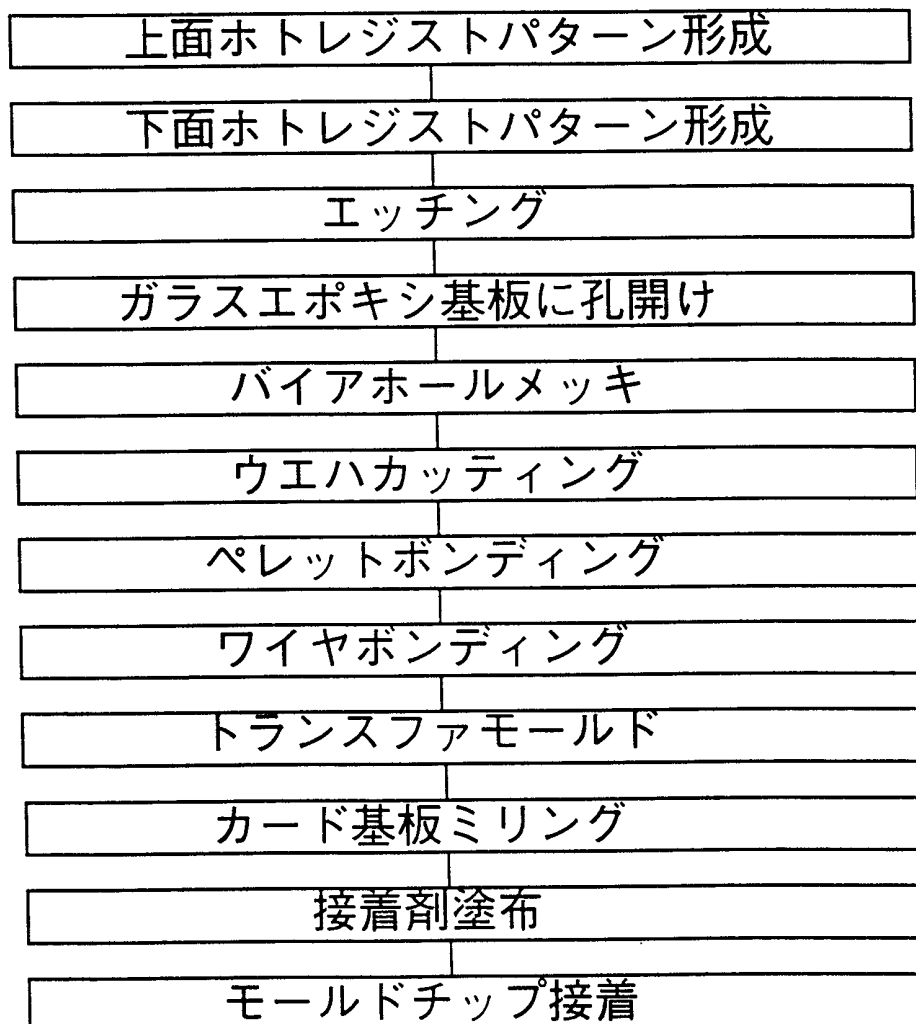
第32図



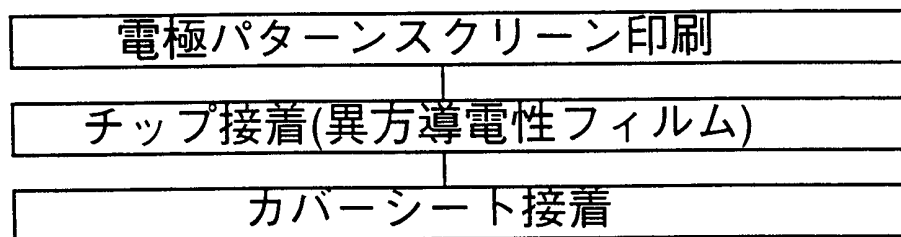
第33図



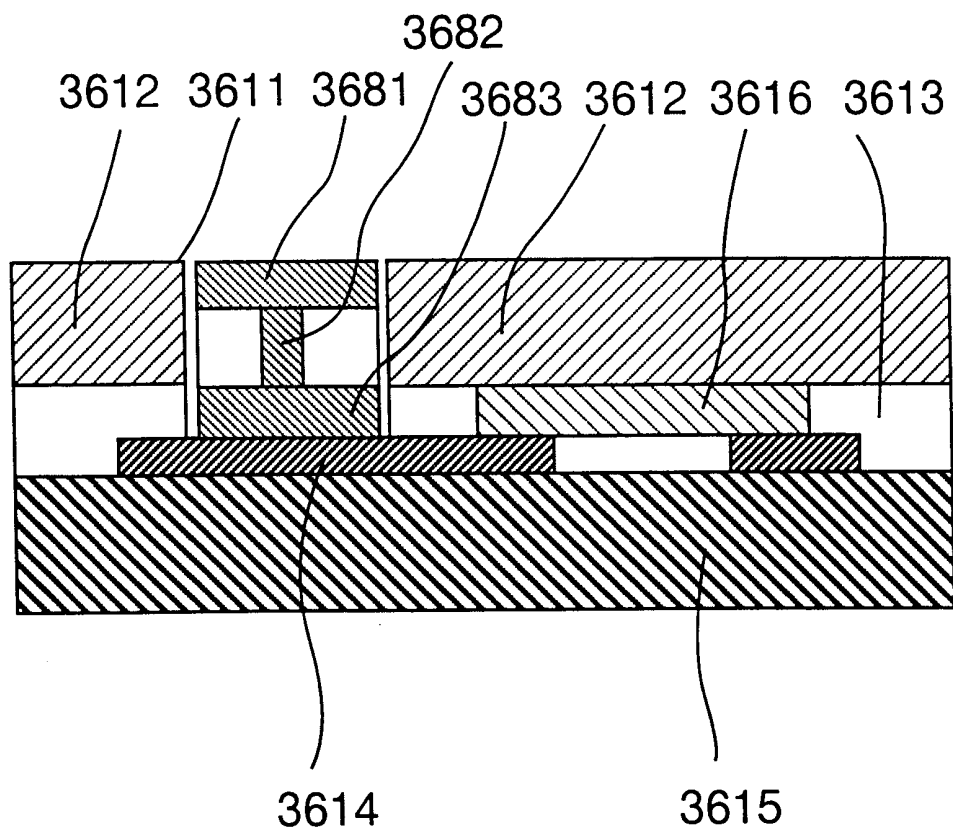
第34図



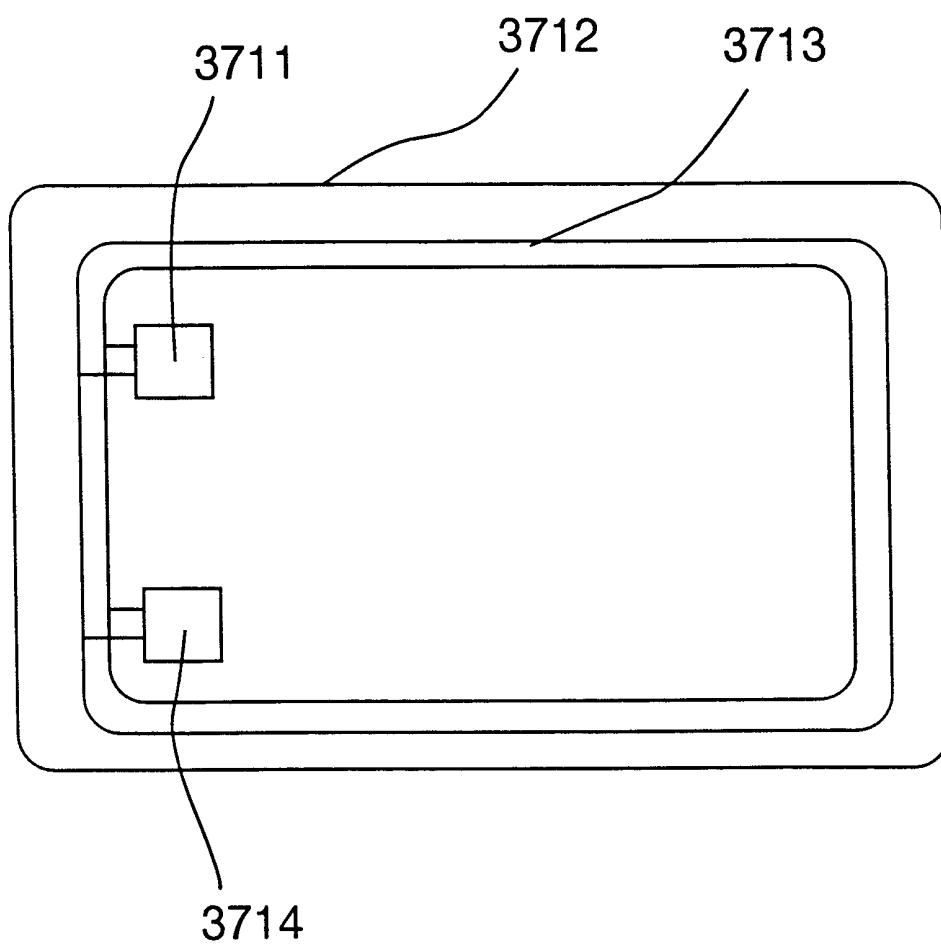
第35図



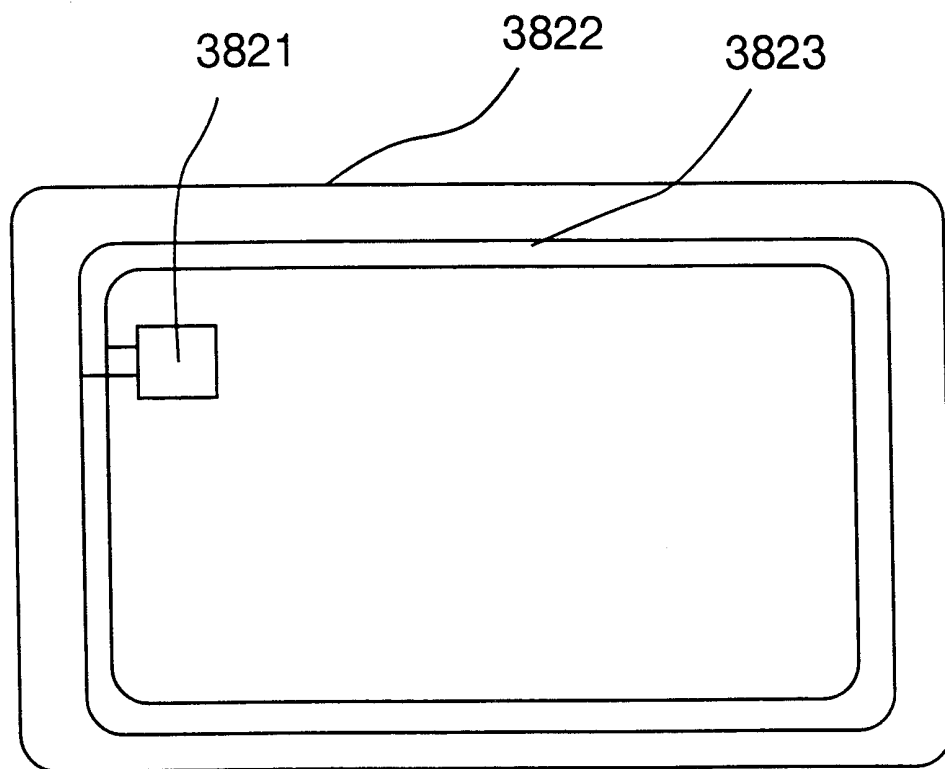
第36図



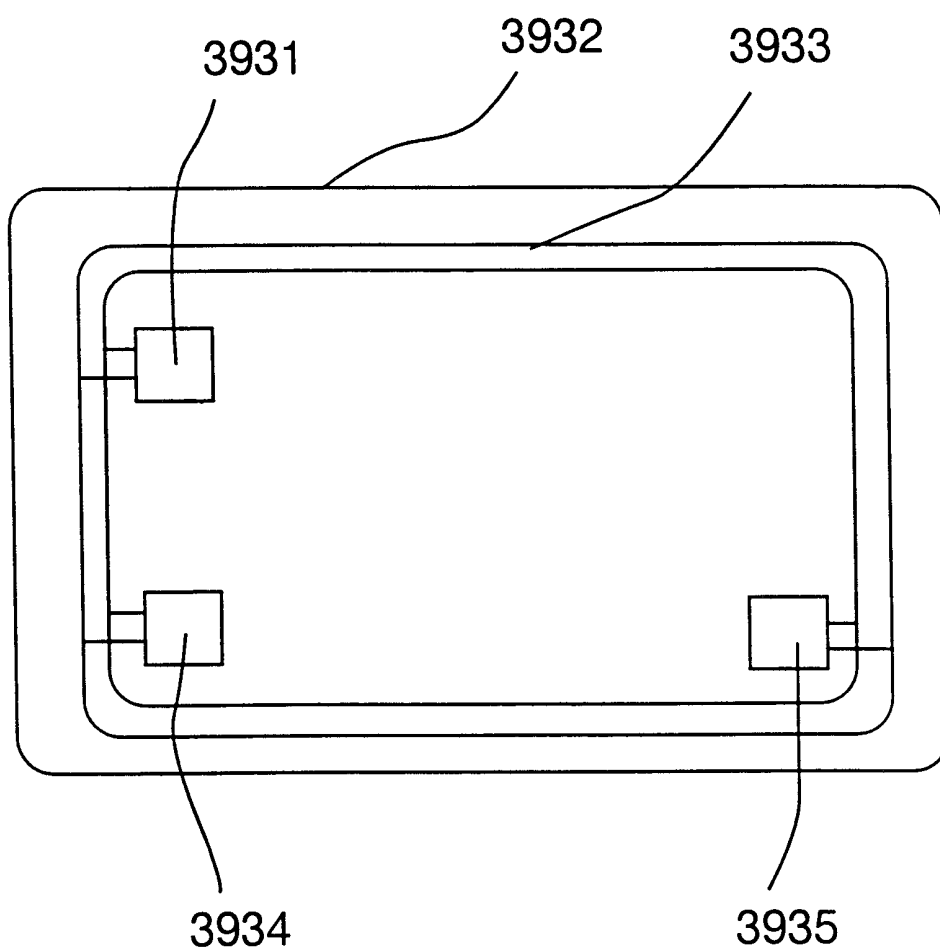
第37図



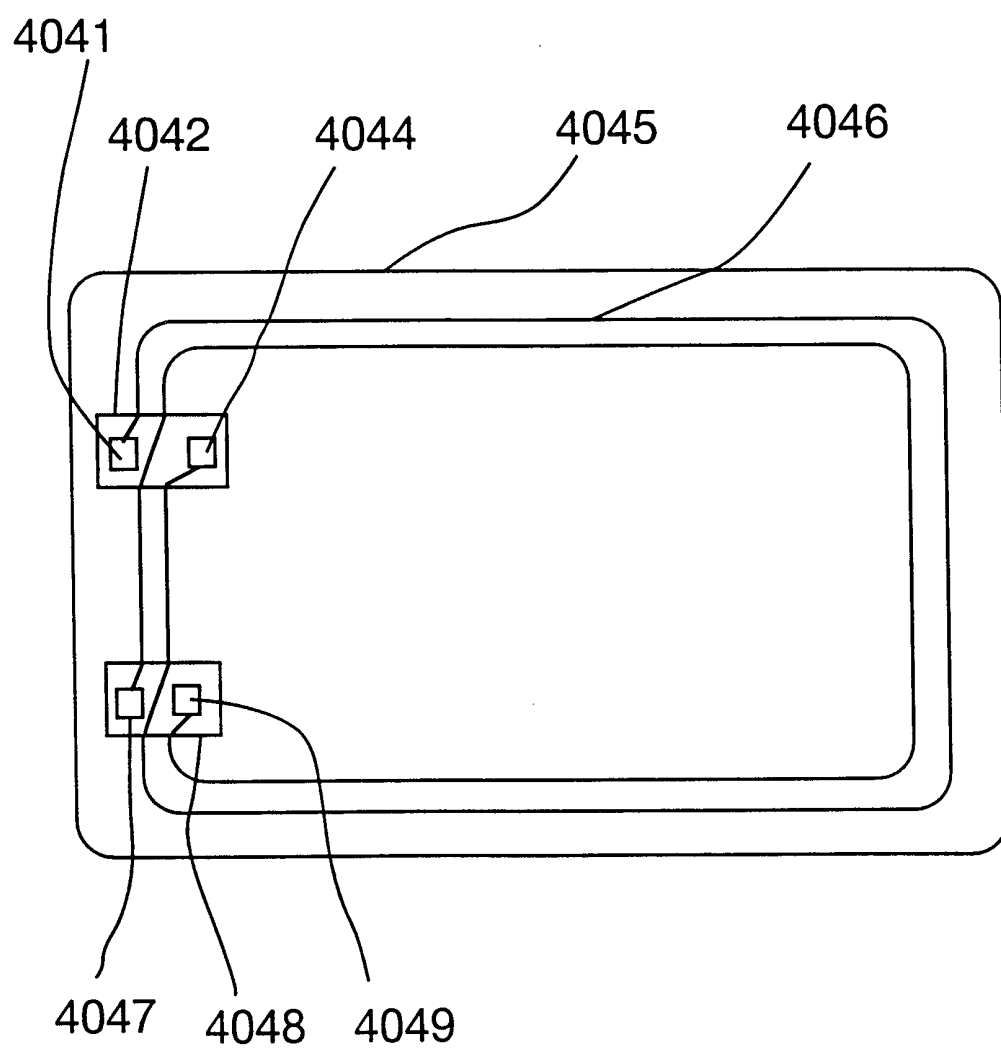
第38図



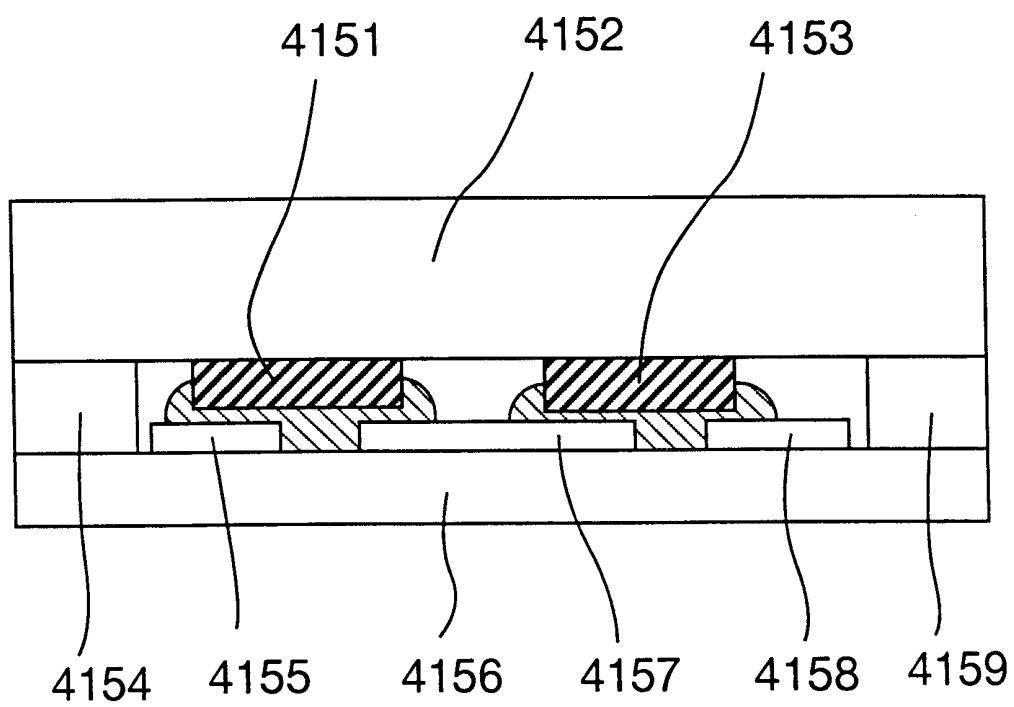
第39図



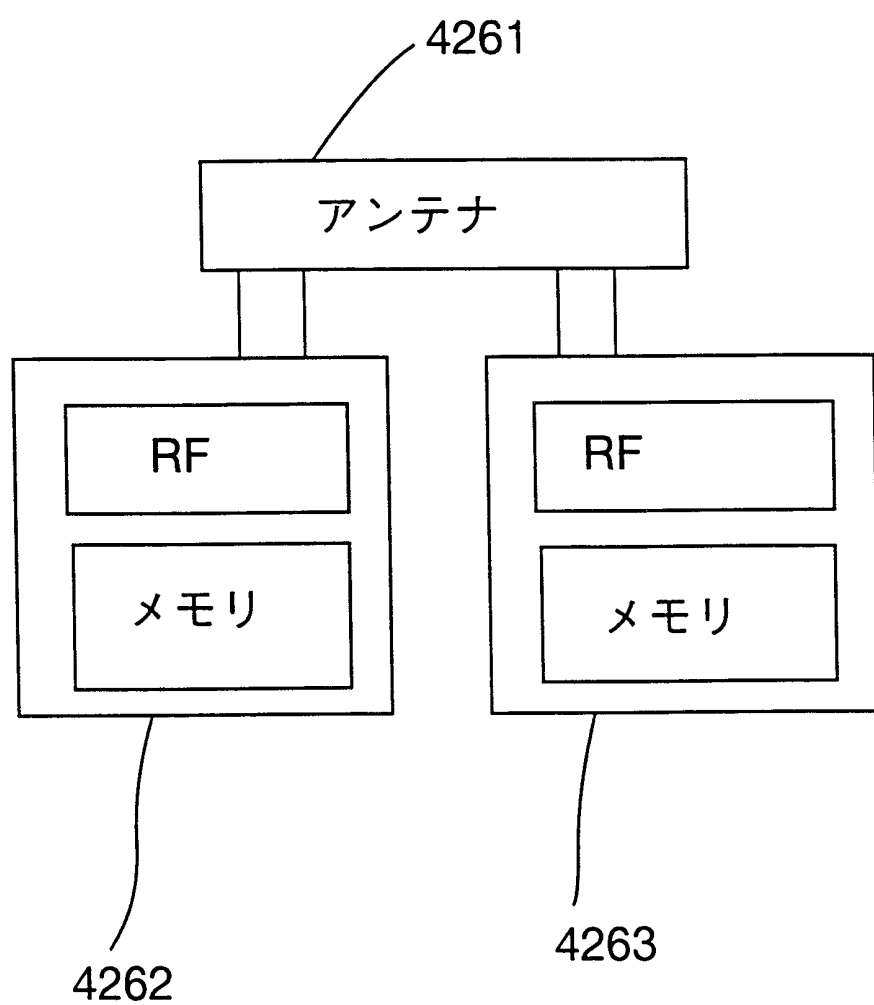
第40図



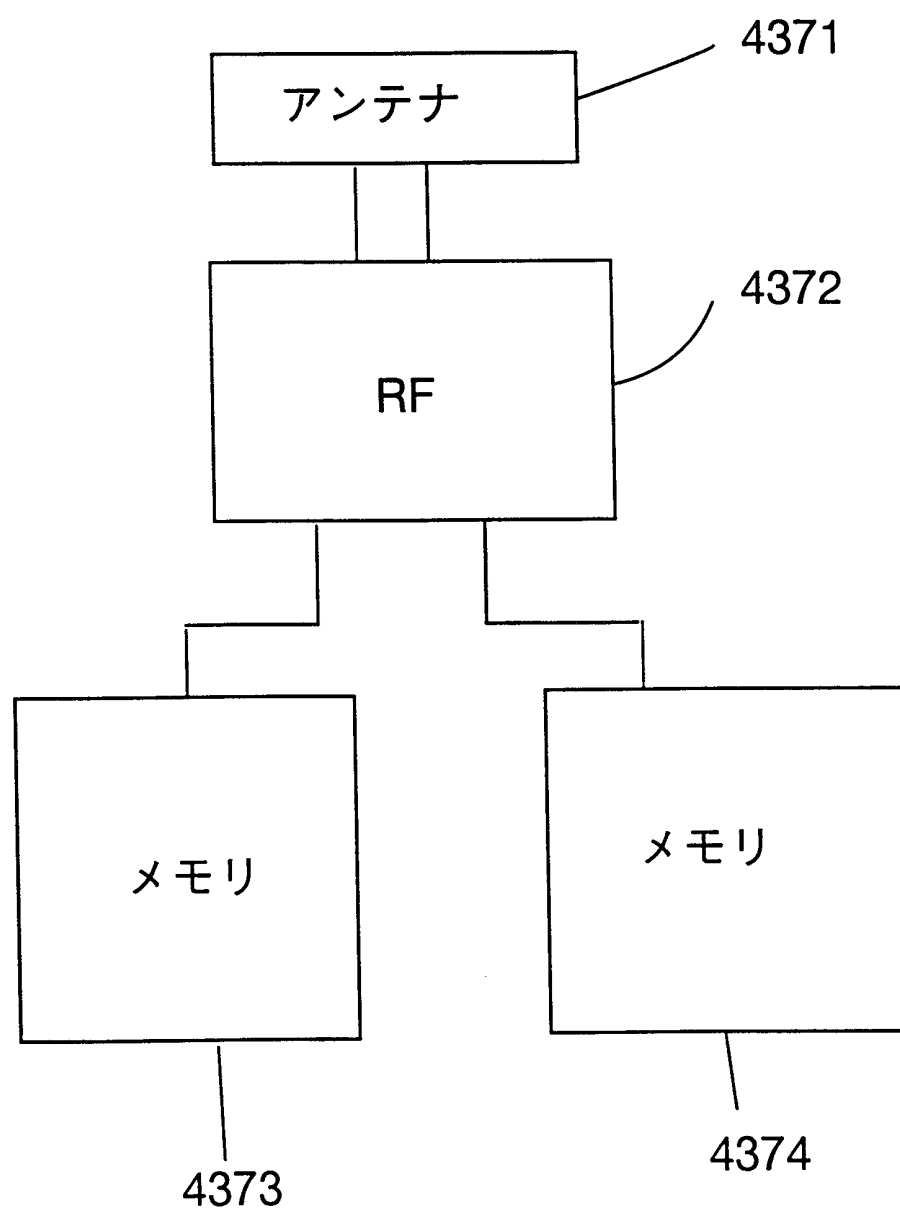
第41図



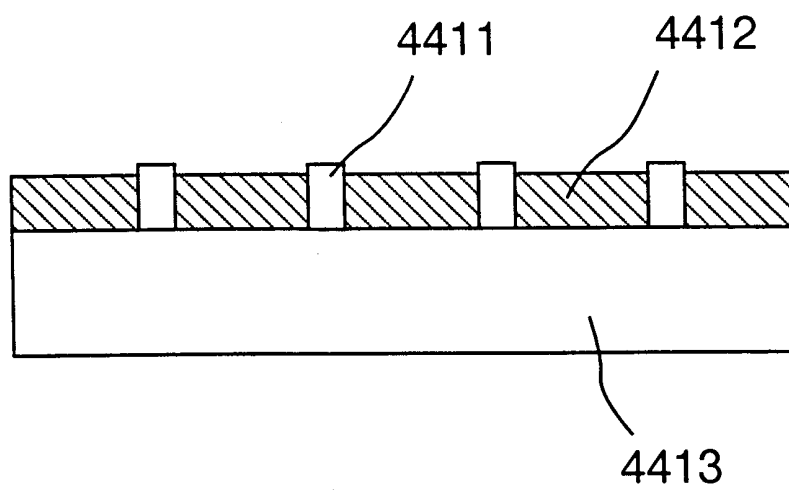
第42図



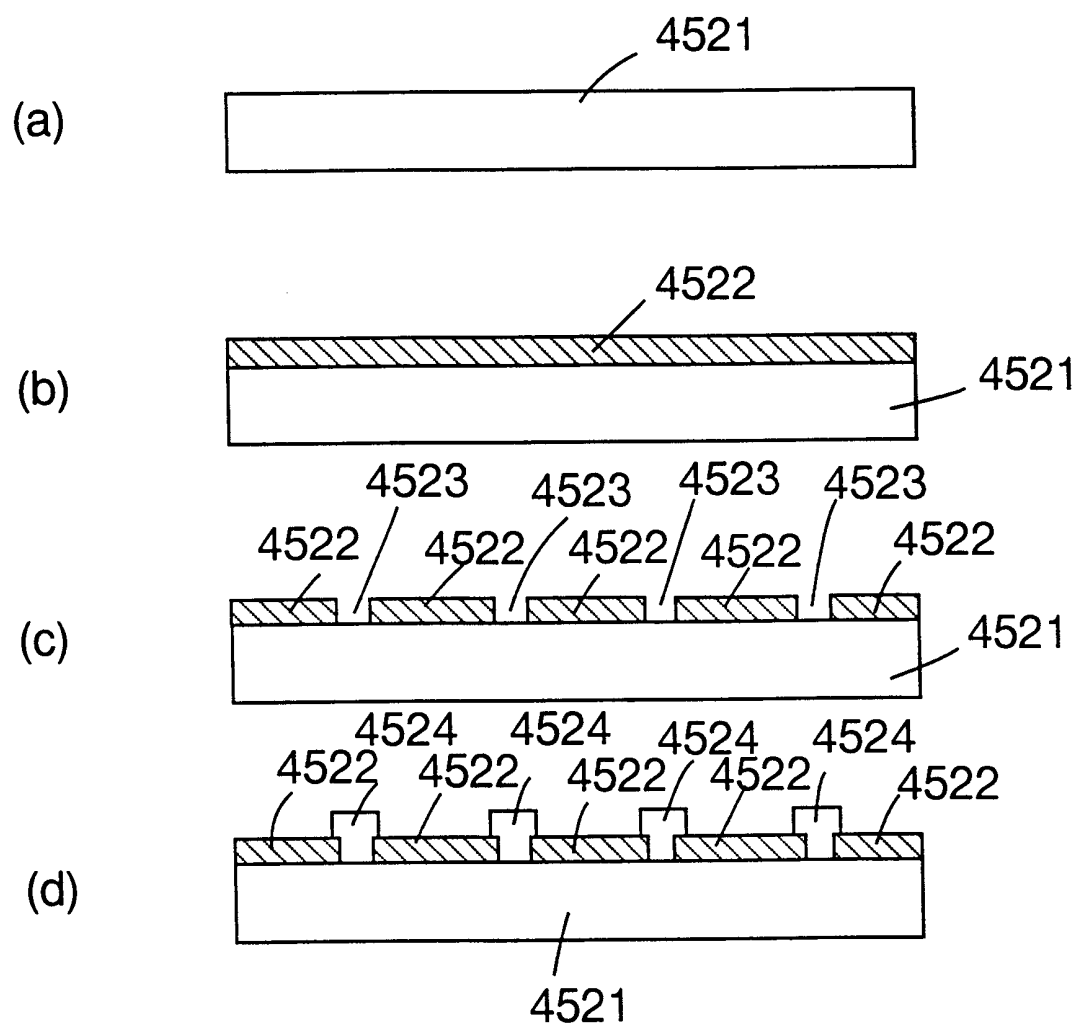
第43図



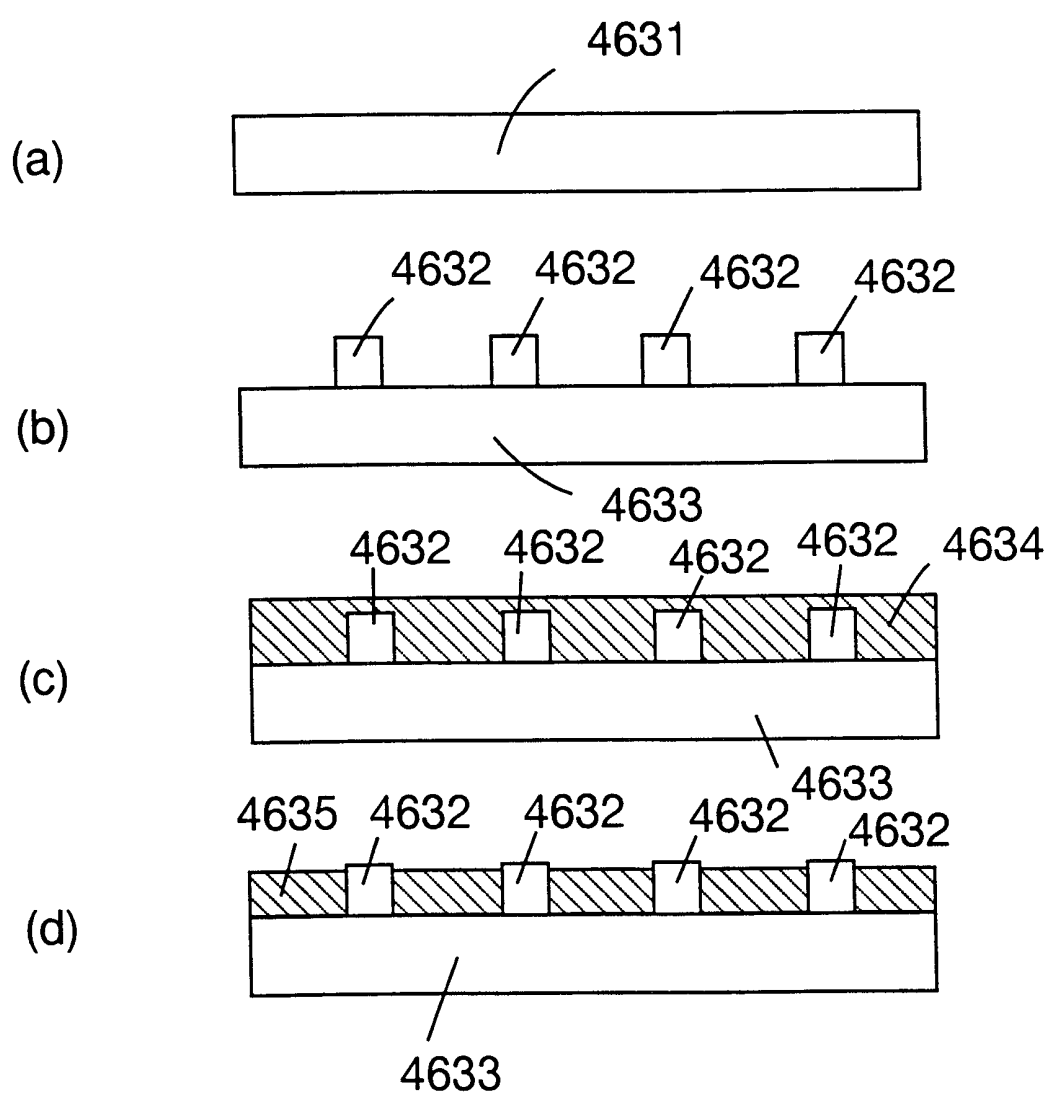
第44図



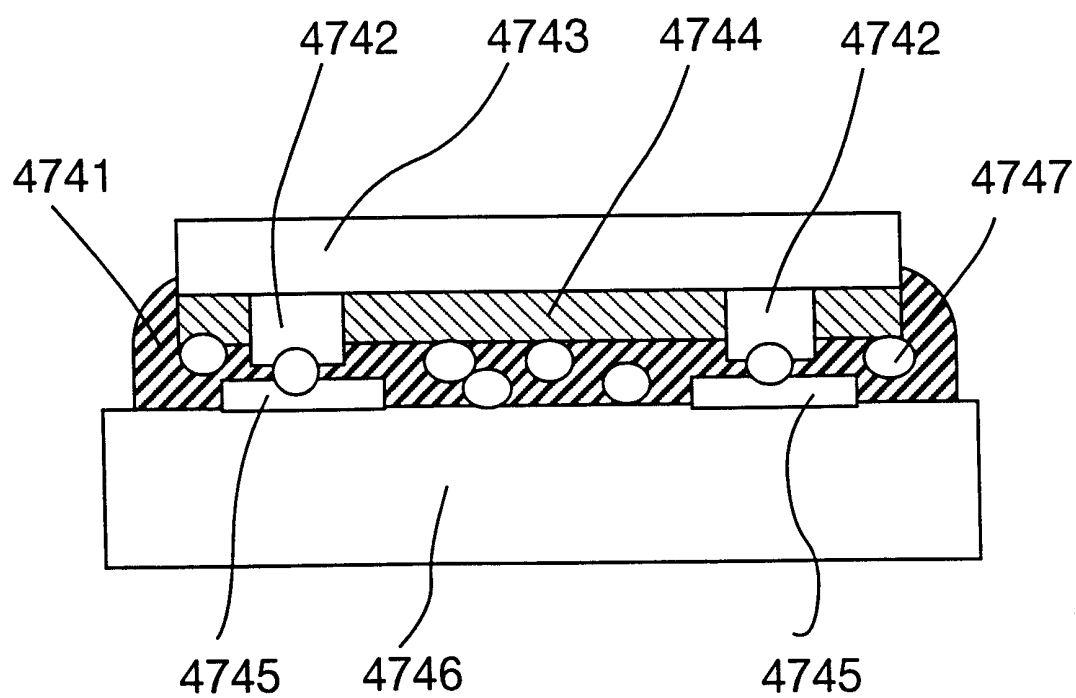
第45図



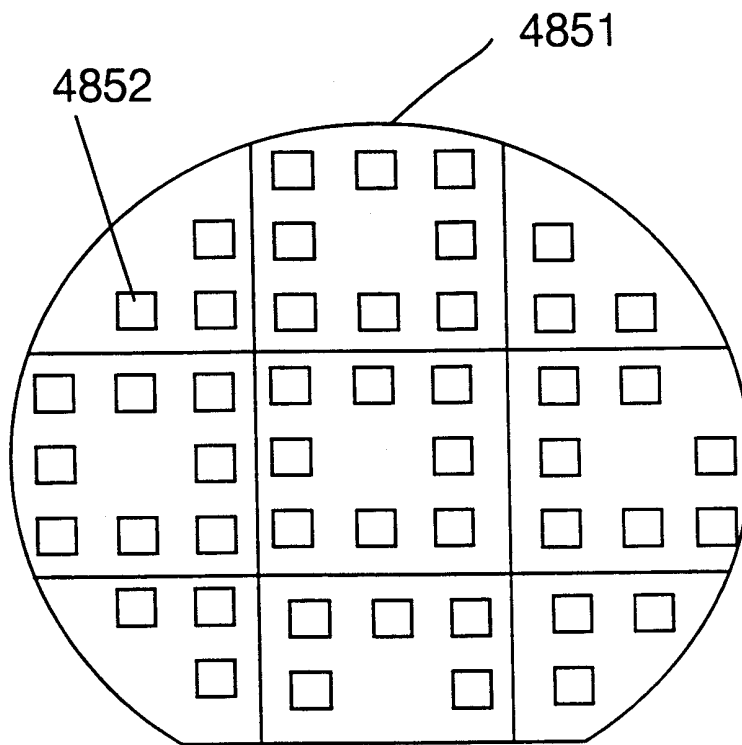
第46図



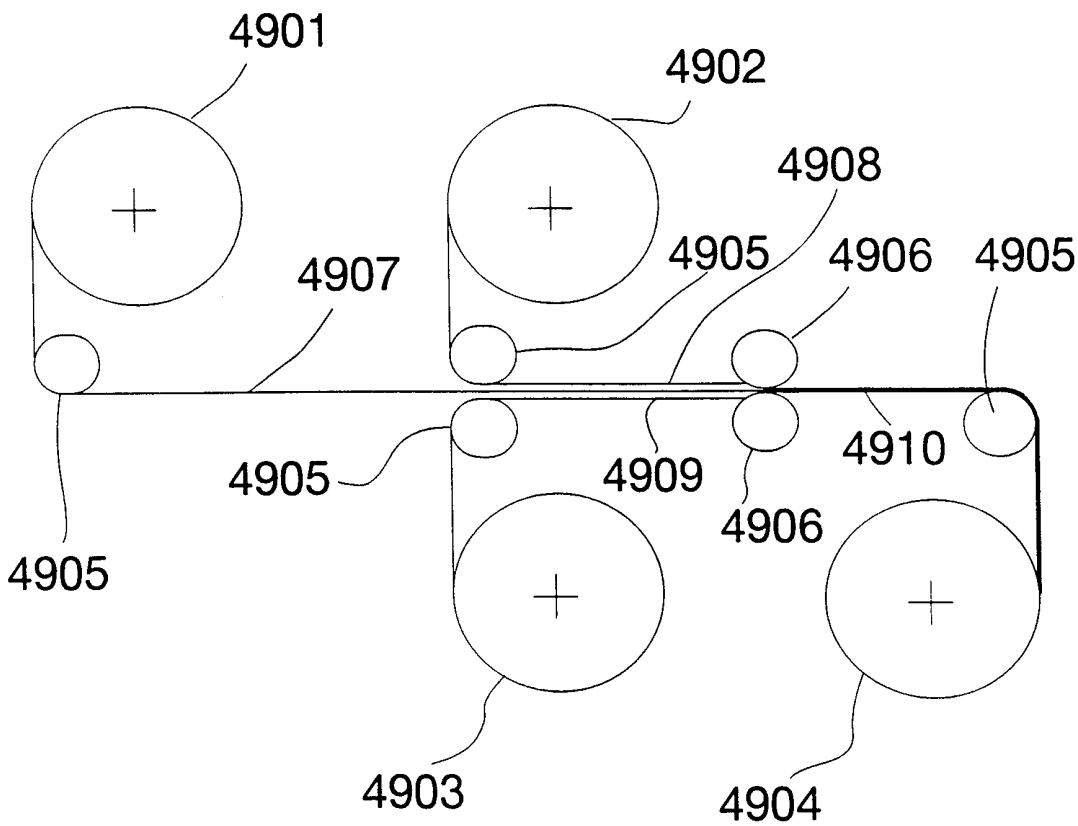
第47図



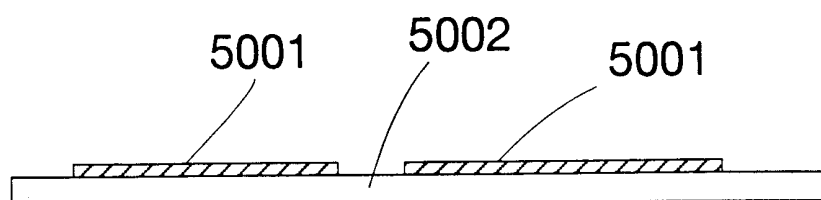
第48図



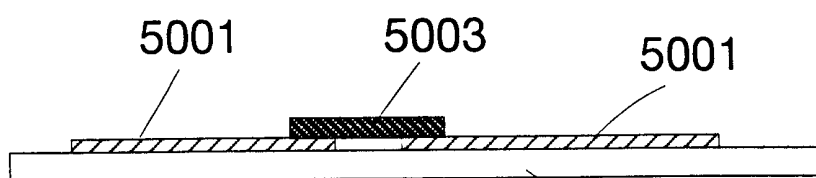
第49図



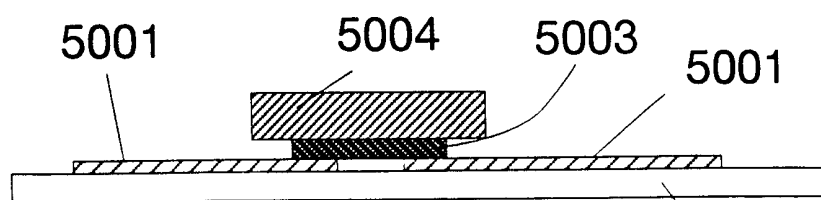
第50図



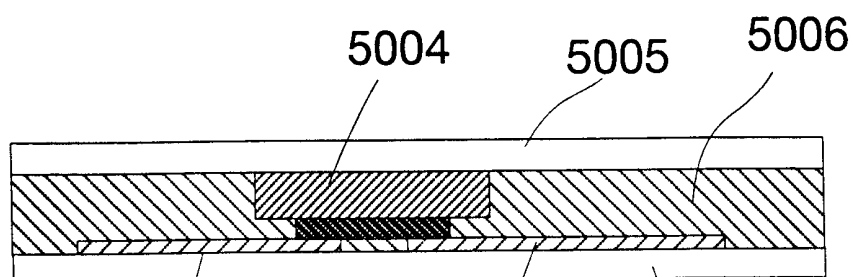
(a)



(b)



(c)



(d)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/04738

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁶ B42D15/10, 521, G06K19/07, H01L25/04

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ B42D15/10, 521, G06K19/07, H01L25/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-1998
Kokai Jitsuyo Shinan Koho	1971-1998	Jitsuyo Shinan Toroku Koho	1996-1998

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 8-310172, A (Hitachi, Ltd.), November 26, 1996 (26. 11. 96), Full text ; Figs. 1 to 4 (Family: none)	1-23, 25, 29-38
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 133935/1985 (Laid-open No. 41578/1987) (Toppan Printing Co., Ltd.), March 12, 1987 (12. 03. 87), Full text ; Fig. 1 (Family: none)	3, 5, 10-17, 31
Y	JP, 8-64946, A (Hitachi, Ltd.), March 8, 1996 (08. 03. 96), Full text ; Fig. 1 (Family: none)	6, 22, 26, 27
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 124922/1987 (Laid-open No. 30535/1989) (Sanyo Electric Co., Ltd.), February 23, 1989 (23. 02. 89), Full text ; Figs. 1 to 3 (Family: none)	7, 8, 23

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

 Date of the actual completion of the international search
 March 25, 1998 (25. 03. 98)

 Date of mailing of the international search report
 April 7, 1998 (07. 04. 98)

 Name and mailing address of the ISA/
 Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/04738

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 9-286188, A (Matsushita Electric Works, Ltd.), November 4, 1997 (04. 11. 97), Full text ; Figs. 1 to 9 (Family: none)	9
Y	JP, 63-74696, A (Hitachi, Ltd.), April 5, 1988 (05. 04. 88), Full text ; Figs. 1 to 6 (Family: none)	24
Y	JP, 7-130750, A (Casio Computer Co., Ltd.), May 19, 1995 (19. 05. 95), Par. Nos. [0007] to [0012] & EP, 652590, A	27
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 77337/1985 (Laid-open No. 192875/1986) (Fujisoku Corp.), December 1, 1986 (01. 12. 86), Full text ; Figs. 1, 2 (Family: none)	28, 34
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 170117/1987 (Laid-open No. 74180/1989) (Oki Electric Industry Co., Ltd.), May 19, 1989 (19. 05. 89), Full text ; Figs. 1 to 4 (Family: none)	36
A	JP, 6-302572, A (Hitachi, Ltd.), October 28, 1994 (28. 10. 94), Par. Nos. [0027] to [0034] (Family: none)	22, 39, 40
A	JP, 63-94894, A (Hitachi Maxell, Ltd.), April 25, 1988 (25. 04. 88), Page 3, lower left column, lines 4 to 6 (Family: none)	41
A	JP, 7-9784, A (Sony Corp.), January 13, 1995 (13. 01. 95), Par. Nos. [0023] to [0025] (Family: none)	42

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁶ B42D15/10, 521, G06K19/07, H01L25/04

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁶ B42D15/10, 521, G06K19/07, H01L25/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-1998年
 日本国登録実用新案公報 1994-1998年
 日本国実用新案登録公報 1996-1998年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 8-310172, A (株式会社日立製作所) 26. 11月. 1996 (26. 11. 96) 全文, 第1-4図 (ファミリー無し)	1-23, 25, 29 -38
Y	日本国実用新案登録出願60-133935号 (日本国実用新案 登録出願公開62-41578号) の願書に添付された明細書及び 図面の内容を撮影したマイクロフィルム (凸版印刷株式会社) 12. 3月. 1987 (12. 03. 87) 全文, 第1図 (ファミリー無し)	3, 5, 10-17, 31

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 先行文献ではあるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

25. 03. 98

国際調査報告の発送日

07.04.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

原 光 明 印

2 D

9 4 1 7

電話番号 03-3581-1101 内線 3242

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 8-64946, A (株式会社日立製作所) 8. 3月. 1996 (08. 03. 96) 全文, 第1図 (ファミリー無し)	6, 22, 26, 27
Y	日本国実用新案登録出願62-124922号 (日本国実用新案 登録出願公開64-30535号) の願書に添付された明細書及び 図面の内容を撮影したマイクロフィルム (三洋電機株式会社) 23. 2月. 1989 (23. 02. 89) 全文, 第1-3図 (ファミリー無し)	7, 8, 23
Y	J P, 9-286188, A (松下電工株式会社) 4. 11月. 1997 (04. 11. 97) 全文, 第1-9図 (ファミリー無し)	9
Y	J P, 63-74696, A (株式会社日立製作所) 5. 4月. 1988 (05. 04. 88) 全文, 第1-6図 (ファミリー無し)	24
Y	J P, 7-130750, A (カシオ計算機株式会社) 19. 5月. 1995 (19. 05. 95) 【0007】-【0012】& EP, 652590, A	27
Y	日本国実用新案登録出願60-77337号 (日本国実用新案登 録出願公開61-192875号) の願書に添付された明細書及び 図面の内容を撮影したマイクロフィルム (株式会社フジソク) 1. 12月. 1986 (01. 12. 86) 全文, 第1-2図 (ファミリー無し)	28, 34
Y	日本国実用新案登録出願62-170117号 (日本国実用新案 登録出願公開01-74180号) の願書に添付された明細書及び 図面の内容を撮影したマイクロフィルム (沖電気工業株式会社) 19. 5月. 1989 (19. 05. 89) 全文, 第1-4図 (ファミリー無し)	36
A	J P, 6-302572, A (株式会社日立製作所) 28. 10月. 1994 (28. 10. 94) 【0027】-【0034】 (ファミリー無し)	22, 39, 40
A	J P, 63-94894, A (日立マクセル株式会社) 25. 4月. 1988 (25. 04. 88) 第3頁左下欄第4~6行 (ファミリー無し)	41
A	J P, 7-9784, A (ソニー株式会社) 13. 1月. 1995 (13. 01. 95) 【0023】-【0025】 (ファミリー無し)	42