(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第5293417号
(P5293417)

(45)発行日　平成25年9月18日(2013.9.18)　(24)登録日　平成25年6月21日(2013.6.21)

| (51)Int.Cl. | | F I | | |
|---|---|---|---|---|
| G09G 3/30 | (2006.01) | G09G | 3/30 | J |
| G09G 3/20 | (2006.01) | G09G | 3/20 | 624B |
| H01L 51/50 | (2006.01) | G09G | 3/20 | 611H |
| | | G09G | 3/20 | 612U |
| | | G09G | 3/20 | 612G |

請求項の数 5　(全 35 頁)　最終頁に続く

(21)出願番号　特願2009-133606 (P2009-133606)
(22)出願日　平成21年6月3日 (2009.6.3)
(65)公開番号　特開2010-281913 (P2010-281913A)
(43)公開日　平成22年12月16日 (2010.12.16)
審査請求日　平成24年2月24日 (2012.2.24)

(73)特許権者　000002185
ソニー株式会社
東京都港区港南１丁目７番１号
(74)代理人　100118290
弁理士　吉井　正明
(74)代理人　100094363
弁理士　山本　孝久
(72)発明者　三並　徹雄
東京都港区港南１丁目７番１号　ソニー株式会社内
(72)発明者　内野　勝秀
東京都港区港南１丁目７番１号　ソニー株式会社内

審査官　橋本　直明

最終頁に続く

(54)【発明の名称】表示装置の駆動方法

(57)【特許請求の範囲】
【請求項１】
（１）第１の方向にＮ個、第１の方向とは異なる第２の方向にＭ個、合計Ｎ×Ｍ個の、２次元マトリクス状に配列され、それぞれが電流駆動型の発光部、及び、駆動回路を備えている表示素子、
（２）第１の方向に延びるＭ本の走査線、
（３）第２の方向に延びるＮ本のデータ線、並びに、
（４）第１の方向に延びるＭ本の給電線、
を備え、
前記駆動回路は、書込みトランジスタ、駆動トランジスタ、及び、容量部を備えており、
第ｍ行（但し、ｍ＝１，２・・・，Ｍ）、第ｎ列目（但し、ｎ＝１，２・・・，Ｎ）の表示素子において、
駆動トランジスタにあっては、
（Ａ－１）一方のソース／ドレイン領域は、第ｍ番目の給電線に接続されており、
（Ａ－２）他方のソース／ドレイン領域は、発光部の一端に接続され、且つ、容量部の一方の電極に接続されており、第２ノードを構成し、
（Ａ－３）ゲート電極は、書込みトランジスタの他方のソース／ドレイン領域に接続され、且つ、容量部の他方の電極に接続されており、第１ノードを構成し、
書込みトランジスタにあっては、

（Ｂ－１）一方のソース／ドレイン領域は、第ｎ番目のデータ線に接続されており、
（Ｂ－２）ゲート電極は、第ｍ番目の走査線に接続されている、
表示装置を用いた表示装置の駆動方法であって、
（ａ）第１ノードの電位を保った状態で、給電線から所定の駆動電圧を駆動トランジスタの一方のソース／ドレイン領域に印加し、以て、第１ノードの電位から駆動トランジスタの閾値電圧を減じた電位に向かって第２ノードの電位を変化させる閾値電圧キャンセル処理を、少なくとも１回行い、その後、
（ｂ）書込みトランジスタを介して、データ線から映像信号を第１ノードに印加する書込み処理を行う、
工程を備えており、
前記工程（ａ）において閾値電圧キャンセル処理を行う期間の長さの総和を、表示装置が表示を行う際の駆動時の表示装置のフレーム周波数が高くなる程短くなるように設定する表示装置の駆動方法。
【請求項２】
表示装置を或るフレーム周波数ＦＲで駆動するとき、前記工程（ａ）において、閾値電圧キャンセル処理を行う回数をＰ（ＦＲ）、１回の閾値電圧キャンセル処理を行う期間の長さをＴＵ（ＦＲ）と表し、
第１のフレーム周波数を$FR_1$、第１のフレーム周波数$FR_1$よりも高い第２のフレーム周波数を$FR_2$と表すとき、
ＴＵ（$FR_1$）・Ｐ（$FR_1$）＞ＴＵ（$FR_2$）・Ｐ（$FR_2$）を満たす請求項１に記載の表示装置の駆動方法。
【請求項３】
第１ノードの電位及び第２ノードの電位を初期化する前処理を行い、
次いで、前記工程（ａ）及び前記工程（ｂ）を行い、
その後、走査線からの走査信号により書込みトランジスタをオフ状態とすることにより第１ノードを浮遊状態とし、給電線から所定の駆動電圧が駆動トランジスタの一方のソース／ドレイン領域に印加されている状態で、駆動トランジスタを介して第１ノードと第２ノードとの間の電位差の値に応じた電流を発光部に流すことによって発光部を駆動する請求項１又は請求項２に記載の表示装置の駆動方法。
【請求項４】
発光部はアノード電極とカソード電極とを備えており、
前記前処理は、駆動トランジスタのゲート電極と他方のソース／ドレイン領域との間の電位差が駆動トランジスタの閾値電圧を超え、且つ、発光部のアノード電極とカソード電極との間の電位差が発光部の閾値電圧を超えないように、第１ノードの電位及び第２ノードの電位を設定する工程である請求項３に記載の表示装置の駆動方法。
【請求項５】
発光部は有機エレクトロルミネッセンス発光部から成る請求項１乃至請求項４のいずれか１項に記載の表示装置の駆動方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、表示装置の駆動方法に関する。
【背景技術】
【０００２】
電流駆動型の発光部を備えた表示素子、及び、係る表示素子を備えた表示装置が周知である。例えば、有機材料のエレクトロルミネッセンス（Electroluminescence：以下、ＥＬと略称する場合がある）を利用した有機エレクトロルミネッセンス発光部を備えた表示素子（以下、単に、有機ＥＬ表示素子と略称する場合がある）は、低電圧直流駆動による高輝度発光が可能な表示素子として注目されている。
【０００３】

液晶表示装置と同様に、例えば、有機ＥＬ表示素子を備えた表示装置（以下、単に、有機ＥＬ表示装置と略称する場合がある）においても、駆動方式として、単純マトリクス方式、及び、アクティブマトリクス方式が周知である。アクティブマトリクス方式は、構造が複雑になるといった欠点はあるが、画像の輝度を高いものとすることができる等の利点を有する。アクティブマトリクス方式により駆動される有機ＥＬ表示素子にあっては、発光層を含む有機層等から構成された発光部に加えて、発光部を駆動するための駆動回路を備えている。

【０００４】

有機エレクトロルミネッセンス発光部（以下、単に、発光部と略称する場合がある）を駆動するための回路として、２つのトランジスタと１つの容量部から構成された駆動回路（２Ｔｒ／１Ｃ駆動回路と呼ぶ）が、例えば、特開２００７－３１０３１１号公報（特許文献１）から周知である。この２Ｔｒ／１Ｃ駆動回路は、図２に示すように、書込みトランジスタ$TR_W$、駆動トランジスタ$TR_D$の２つのトランジスタから構成され、更には、１つの容量部$C_1$から構成されている。ここで、駆動トランジスタ$TR_D$の他方のソース／ドレイン領域は第２ノード$ND_2$を構成し、駆動トランジスタ$TR_D$のゲート電極は第１ノード$ND_1$を構成する。

【０００５】

発光部ＥＬＰのカソード電極は、第２の給電線ＰＳ２に接続されている。第２の給電線ＰＳ２には、電圧$V_{Cat}$（例えば、０ボルト）が印加されている。

【０００６】

そして、図４にタイミングチャートを示すように、［期間－ＴＰ（２）$_{1A}$］において、閾値電圧キャンセル処理を行うための前処理が実行される。即ち、走査線ＳＣＬからの走査信号によりオン状態とされた書込みトランジスタ$TR_W$を介して、データ線ＤＴＬから第１ノード初期化電圧$V_{Ofs}$（例えば、０ボルト）を第１ノード$ND_1$に印加する。これにより、第１ノード$ND_1$の電位は、$V_{Ofs}$となる。また、駆動トランジスタ$TR_D$を介して、電源部１００から第２ノード初期化電圧$V_{CC-L}$（例えば、－１０ボルト）を第２ノード$ND_2$に印加する。これにより、第２ノード$ND_2$の電位は、$V_{CC-L}$となる。駆動トランジスタ$TR_D$の閾値電圧を電圧$V_{th}$（例えば、３ボルト）と表す。駆動トランジスタ$TR_D$のゲート電極と他方のソース／ドレイン領域（以下、便宜上、ソース領域と呼ぶ場合がある）との間の電位差は$V_{th}$以上であり、駆動トランジスタ$TR_D$はオン状態である。

【０００７】

次いで、［期間－ＴＰ（２）$_{1B}$］～［期間－ＴＰ（２）$_5$］に亙って、閾値電圧キャンセル処理を行う。具体的には、［期間－ＴＰ（２）$_{1B}$］において第１回目の閾値電圧キャンセル処理を行う。［期間－ＴＰ（２）$_3$］において第２回目の閾値電圧キャンセル処理を行い、［期間－ＴＰ（２）$_5$］において第３回目の閾値電圧キャンセル処理を行う。

【０００８】

［期間－ＴＰ（２）$_{1B}$］において、書込みトランジスタ$TR_W$のオン状態を維持したまま、電源部１００の電圧を第２ノード初期化電圧$V_{CC-L}$から駆動電圧$V_{CC-H}$（例えば、２０ボルト）に切り替える。その結果、第１ノード$ND_1$の電位から駆動トランジスタ$TR_D$の閾値電圧$V_{th}$を減じた電位に向かって、第２ノード$ND_2$の電位は変化する。即ち、第２ノード$ND_2$の電位は上昇する。

【０００９】

この［期間－ＴＰ（２）$_{1B}$］が充分長ければ、駆動トランジスタ$TR_D$のゲート電極と他方のソース／ドレイン領域との間の電位差が$V_{th}$に達し、駆動トランジスタ$TR_D$はオフ状態となる。即ち、第２ノード$ND_2$の電位が（$V_{Ofs}-V_{th}$）に近づき、最終的に（$V_{Ofs}-V_{th}$）となる。しかしながら、図４に示す例では、［期間－ＴＰ（２）$_{1B}$］の長さは、第２ノード$ND_2$の電位を充分変化させるには足りない長さであり、［期間－ＴＰ（２）$_{1B}$］の終期において、第２ノード$ND_2$の電位は、$V_{CC-L}<V_1<(V_{Ofs}-V_{th})$という関係を満たす或る電位$V_1$に達する。

【００１０】

［期間－ＴＰ（２）$_2$］の始期において、データ線ＤＴＬの電圧が第１ノード初期化電圧$V_{Ofs}$から映像信号$V_{Sig_m-2}$に切り替わる。第１ノードＮＤ$_1$に映像信号$V_{Sig_m-2}$が印加されないように、この［期間－ＴＰ（２）$_2$］の始期において、走査線ＳＣＬからの信号により書込みトランジスタＴＲ$_W$をオフ状態とする。その結果、第１ノードＮＤ$_1$は浮遊状態となる。

【００１１】

電源部１００から駆動トランジスタＴＲ$_D$の一方のソース／ドレイン領域に駆動電圧$V_{CC-H}$が印加されているので、第２ノードＮＤ$_2$の電位は、電位Ｖ$_1$から或る電位Ｖ$_2$に上昇する。一方、駆動トランジスタＴＲ$_D$のゲート電極は浮遊状態であり、容量部Ｃ$_1$が存在するが故に、ブートストラップ動作が駆動トランジスタＴＲ$_D$のゲート電極に生ずる。従って、第１ノードＮＤ$_1$の電位は、第２ノードＮＤ$_2$の電位変化に倣って上昇する。

【００１２】

［期間－ＴＰ（２）$_3$］の始期において、データ線ＤＴＬの電圧が映像信号$V_{Sig_m-2}$から第１ノード初期化電圧$V_{Ofs}$に切り替わる。この［期間－ＴＰ（２）$_3$］の始期において、走査線ＳＣＬからの信号により書込みトランジスタＴＲ$_W$をオン状態とする。その結果、第１ノードＮＤ$_1$の電位は$V_{Ofs}$となる。また、電源部１００から駆動トランジスタＴＲ$_D$の一方のソース／ドレイン領域に駆動電圧$V_{CC-H}$が印加されている。その結果、第１ノードＮＤ$_1$の電位から駆動トランジスタＴＲ$_D$の閾値電圧$V_{th}$を減じた電位に向かって、第２ノードＮＤ$_2$の電位は変化する。即ち、第２ノードＮＤ$_2$の電位は、電位Ｖ$_2$から或る電位Ｖ$_3$に上昇する。

【００１３】

［期間－ＴＰ（２）$_4$］の始期において、データ線ＤＴＬの電圧が第１ノード初期化電圧$V_{Ofs}$から映像信号$V_{Sig_m-1}$に切り替わる。第１ノードＮＤ$_1$に映像信号$V_{Sig_m-1}$が印加されないように、この［期間－ＴＰ（２）$_4$］の始期において、走査線ＳＣＬからの信号により書込みトランジスタＴＲ$_W$をオフ状態とする。その結果、第１ノードＮＤ$_1$は浮遊状態となる。

【００１４】

電源部１００から駆動トランジスタＴＲ$_D$の一方のソース／ドレイン領域に駆動電圧$V_{CC-H}$が印加されているので、第２ノードＮＤ$_2$の電位は、電位Ｖ$_3$から或る電位Ｖ$_4$に上昇する。一方、駆動トランジスタＴＲ$_D$のゲート電極は浮遊状態であり、容量部Ｃ$_1$が存在するが故に、ブートストラップ動作が駆動トランジスタＴＲ$_D$のゲート電極に生ずる。従って、第１ノードＮＤ$_1$の電位は、第２ノードＮＤ$_2$の電位変化に倣って上昇する。

【００１５】

［期間－ＴＰ（２）$_5$］における動作の前提として、［期間－ＴＰ（２）$_5$］の始期において、第２ノードＮＤ$_2$の電位Ｖ$_4$が（$V_{Ofs}-V_{th}$）よりも低いことが必要となる。［期間－ＴＰ（２）$_{1B}$］の始期から［期間－ＴＰ（２）$_5$］の始期までの長さは、$V_4<(V_{Ofs-L}-V_{th})$の条件を満たすように決定されている。

【００１６】

［期間－ＴＰ（２）$_5$］の動作は、基本的には［期間－ＴＰ（２）$_3$］で説明したと同様である。この［期間－ＴＰ（２）$_5$］の始期において、データ線ＤＴＬの電圧が映像信号$V_{Sig_m-1}$から第１ノード初期化電圧$V_{Ofs}$に切り替わる。この［期間－ＴＰ（２）$_5$］の始期において、走査線ＳＣＬからの信号により書込みトランジスタＴＲ$_W$をオン状態とする。

【００１７】

第１ノードＮＤ$_1$は、書込みトランジスタＴＲ$_W$を介してデータ線ＤＴＬから第１ノード初期化電圧$V_{Ofs}$を印加した状態となる。また、電源部１００から駆動トランジスタＴＲ$_D$の一方のソース／ドレイン領域に駆動電圧$V_{CC-H}$が印加されている。［期間－ＴＰ（２）$_3$］において説明したと同様に、第２ノードＮＤ$_2$の電位は、第１ノードＮＤ$_1$の電位から駆動トランジスタＴＲ$_D$の閾値電圧$V_{th}$を減じた電位に向かって変化する。そして、駆動トランジスタＴＲ$_D$のゲート電極と他方のソース／ドレイン領域との間の電位差が$V_{th}$に

達すると、駆動トランジスタ$TR_D$がオフ状態となる。この状態にあっては、第２ノード$ND_2$の電位は、概ね（$V_{Ofs}-V_{th}$）である。

【００１８】

その後、［期間－ＴＰ（２）$_{6A}$］において、書込みトランジスタ$TR_W$をオフ状態とする。そして、データ線ＤＴＬの電圧を映像信号に相当する電圧［発光部ＥＬＰにおける輝度を制御するための映像信号（駆動信号、輝度信号）$V_{Sig_m}$］とする。

【００１９】

次いで、［期間－ＴＰ（２）$_{6B}$］において、書込み処理を行う。具体的には、走査線ＳＣＬをハイレベルとすることによって書込みトランジスタ$TR_W$をオン状態とする。その結果、第１ノード$ND_1$の電位は、映像信号$V_{Sig_m}$へと上昇する。

【００２０】

上述した動作にあっては、駆動トランジスタ$TR_D$の一方のソース／ドレイン領域に電源部１００から駆動電圧$V_{CC-H}$が印加された状態で、駆動トランジスタ$TR_D$のゲート電極に映像信号$V_{Sig_m}$が印加される。このため、図４に示すように、［期間－ＴＰ（２）$_{6B}$］において第２ノード$ND_2$の電位が上昇する。この電位の上昇量ΔＶ（電位補正値）については後述する。駆動トランジスタ$TR_D$のゲート電極（第１ノード$ND_1$）の電位を$V_g$とし、他方のソース／ドレイン領域（第２ノード$ND_2$）の電位を$V_s$としたとき、上述した第２ノード$ND_2$の電位の上昇量ΔＶを考慮しなければ、$V_g$の値、$V_s$の値は以下のとおりとなる。第１ノード$ND_1$と第２ノード$ND_2$の電位差、即ち、駆動トランジスタ$TR_D$のゲート電極と、ソース領域として働く他方のソース／ドレイン領域との間の電位差$V_{gs}$は、以下の式（Ａ）で表すことができる。

【００２１】

$V_g = V_{Sig_m}$

$V_s = V_{Ofs}-V_{th}$

$V_{gs} = V_{Sig_m}-(V_{Ofs}-V_{th})$　　（Ａ）

【００２２】

即ち、駆動トランジスタ$TR_D$に対する書込み処理において得られた$V_{gs}$は、発光部ＥＬＰにおける輝度を制御するための映像信号$V_{Sig_m}$、駆動トランジスタ$TR_D$の閾値電圧$V_{th}$、及び、駆動トランジスタ$TR_D$のゲート電極の電位を初期化するための電圧$V_{Ofs}$のみに依存している。そして、発光部ＥＬＰの閾値電圧$V_{th-EL}$とは無関係である。

【００２３】

次いで、移動度補正処理について簡単に説明する。上述した動作にあっては、書込み処理において、駆動トランジスタ$TR_D$の特性（例えば、移動度μの大小等）に応じて駆動トランジスタ$TR_D$の他方のソース／ドレイン領域の電位（即ち、第２ノード$ND_2$の電位）を変化させる移動度補正処理が併せて行われる。

【００２４】

上述したように、駆動トランジスタ$TR_D$の一方のソース／ドレイン領域に電源部１００から駆動電圧$V_{CC-H}$が印加された状態で、駆動トランジスタ$TR_D$のゲート電極に映像信号$V_{Sig_m}$が印加される。ここで、図４に示すように、［期間－ＴＰ（２）$_{6B}$］において第２ノード$ND_2$の電位が上昇する。その結果、駆動トランジスタ$TR_D$の移動度μの値が大きい場合、駆動トランジスタ$TR_D$のソース領域における電位の上昇量ΔＶ（電位補正値）は大きくなり、駆動トランジスタ$TR_D$の移動度μの値が小さい場合、駆動トランジスタ$TR_D$のソース領域における電位の上昇量ΔＶ（電位補正値）は小さくなる。駆動トランジスタ$TR_D$のゲート電極とソース領域との間の電位差$V_{gs}$は、式（Ａ）から以下の式（Ｂ）のように変形される。

【００２５】

$V_{gs} = V_{Sig_m}-(V_{Ofs}-V_{th})-\Delta V$　　（Ｂ）

【００２６】

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、その後の［期間－ＴＰ（２）$_{6C}$］の始期において、走査線ＳＣＬからの走査

信号に基づいて書込みトランジスタ$TR_W$をオフ状態とすることにより第１ノード$ND_1$を浮遊状態とする。駆動トランジスタ$TR_D$の一方のソース／ドレイン領域（以下、便宜上、ドレイン領域と呼ぶ場合がある）は、電源部１００から駆動電圧$V_{CC-H}$が印加された状態にある。以上の結果として、第２ノード$ND_2$の電位が上昇し、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタ$TR_D$のゲート電極に生じ、第１ノード$ND_1$の電位も上昇する。駆動トランジスタ$TR_D$のゲート電極とソース領域との間の電位差$V_{gs}$は、式（Ｂ）の値を保持する。また、発光部ＥＬＰを流れる電流は、駆動トランジスタ$TR_D$のドレイン領域からソース領域へと流れるドレイン電流$I_{ds}$である。駆動トランジスタ$TR_D$が飽和領域において理想的に動作するとすれば、ドレイン電流$I_{ds}$は、以下の式（Ｃ）で表すことができる。発光部ＥＬＰはドレイン電流$I_{ds}$の値に応じた輝度で発光する。尚、係数ｋについては後述する。

【００２７】

$$I_{ds}=k\cdot\mu\cdot(V_{gs}-V_{th})^2$$
$$=k\cdot\mu\cdot(V_{Sig_m}-V_{Ofs}-\Delta V)^2 \quad (C)$$

【００２８】

上述の式（Ｃ）より、ドレイン電流$I_{ds}$は移動度μに比例する。一方、移動度μの大きな駆動トランジスタ$TR_D$ほど、電位補正値ΔＶが大きくなり、式（Ｃ）における$(V_{Sig_m}-V_{Ofs}-\Delta V)^2$の値が小さくなる。これにより、駆動トランジスタの移動度μのばらつきに起因するドレイン電流$I_{ds}$のばらつきを補正することができる。

【００２９】

以上に概要を説明した２Ｔｒ／１Ｃ駆動回路の動作についても、後に詳しく説明する。

【先行技術文献】

【特許文献】

【００３０】

【特許文献１】特開２００７－３１０３１１号公報

【発明の概要】

【発明が解決しようとする課題】

【００３１】

表示装置に画像を表示する際のフレーム周波数（フレームレート）は、例えば放送方式に応じて種々の値をとり得る。また、動画を表示する際の残像感を減少させるためには、フレーム周波数を高く設定することが好ましい。このため、表示装置は種々のフレーム周波数に対応して画像を表示できることが望ましい。例えば、フレーム周波数に係わらず各行の表示素子を走査する水平走査期間を一定の長さに設定し、種々のフレーム周波数に対応して画像を表示するといった構成とすることができる。この場合、図４における［期間－ＴＰ（２）$_{1A}$］乃至［期間－ＴＰ（２）$_{6C}$］における動作は、フレーム周波数に係わらず同じ条件で行われる。しかしながら、黒表示のときの映像信号の値がフレーム周波数の相違により変化するといった現象が認められ、フレーム周波数に応じて映像信号の値の調整が必要になるといった問題が生ずる。

【００３２】

従って、本発明の目的は、映像信号の値の調整を行うことなく、各フレーム周波数において良好に画像を表示することができる表示装置の駆動方法を提供することにある。

【課題を解決するための手段】

【００３３】

上記の目的を達成するための本発明に係る表示装置の駆動方法は、

（１）第１の方向にＮ個、第１の方向とは異なる第２の方向にＭ個、合計Ｎ×Ｍ個の、２次元マトリクス状に配列され、それぞれが電流駆動型の発光部、及び、駆動回路を備えている表示素子、

（２）第１の方向に延びるＭ本の走査線、

（３）第２の方向に延びるＮ本のデータ線、並びに、

（４）第１の方向に延びるＭ本の給電線、

を備え、
前記駆動回路は、書込みトランジスタ、駆動トランジスタ、及び、容量部を備えており、
第ｍ行（但し、ｍ＝１，２・・・，Ｍ）、第ｎ列目（但し、ｎ＝１，２・・・，Ｎ）の表示素子において、
駆動トランジスタにあっては、
（Ａ－１）一方のソース／ドレイン領域は、第ｍ番目の給電線に接続されており、
（Ａ－２）他方のソース／ドレイン領域は、発光部の一端に接続され、且つ、容量部の一方の電極に接続されており、第２ノードを構成し、
（Ａ－３）ゲート電極は、書込みトランジスタの他方のソース／ドレイン領域に接続され、且つ、容量部の他方の電極に接続されており、第１ノードを構成し、
書込みトランジスタにあっては、
（Ｂ－１）一方のソース／ドレイン領域は、第ｎ番目のデータ線に接続されており、
（Ｂ－２）ゲート電極は、第ｍ番目の走査線に接続されている、
表示装置を用いた表示装置の駆動方法に関する。
【００３４】
そして、本発明に係る表示装置の駆動方法は、
（ａ）第１ノードの電位を保った状態で、給電線から所定の駆動電圧を駆動トランジスタの一方のソース／ドレイン領域に印加し、以て、第１ノードの電位から駆動トランジスタの閾値電圧を減じた電位に向かって第２ノードの電位を変化させる閾値電圧キャンセル処理を、少なくとも１回行い、その後、
（ｂ）書込みトランジスタを介して、データ線から映像信号を第１ノードに印加する書込み処理を行う、
工程を備えており、
前記工程（ａ）において閾値電圧キャンセル処理を行う期間の長さの総和を、フレーム周波数が高くなる程短くなるように設定する。
【発明の効果】
【００３５】
本発明に係る表示装置の駆動方法にあっては、工程（ａ）において閾値電圧キャンセル処理を行う期間の長さの総和を、フレーム周波数が高くなる程短くなるように設定する。このため、工程（ｂ）を行う前の第１ノードと第２ノードとの間の電位差は、フレーム周波数が高くなる程大きくなる。そして、書込み処理後の第１ノードと第２ノードとの間の電位差も、フレーム周波数が高くなる程大きくなるので、黒表示のときの映像信号の値が、フレーム周波数の相違により変化するといった現象が打ち消される。これにより、映像信号の値を調整することなく、各フレーム周波数において良好に画像を表示することができる。
【図面の簡単な説明】
【００３６】
【図１】図１は、実施例に係る表示装置の概念図である。
【図２】図２は、駆動回路を含む表示素子の等価回路図である。
【図３】図３は、表示装置の一部分の模式的な一部断面図である。
【図４】図４は、実施例に係る表示素子の駆動のタイミングチャートの模式図である。
【図５】図５の（Ａ）乃至（Ｆ）は、表示素子の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。
【図６】図６の（Ａ）乃至（Ｆ）は、図５の（Ｆ）に引き続き、表示素子の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。
【図７】図７の（Ａ）は、給電線の電位と、第２ノードの電位と、駆動トランジスタを流れるドレイン電流の関係を説明するための模式図である。図７の（Ｂ）、（Ｃ）及び（Ｄ）は、図７の（Ａ）に示す期間Ａ、期間Ｂ及び期間Ｃにおけるドレイン電流の流れを説明するための模式図である。

【図８】図８は、フレーム周波数が５０ヘルツのときに給電線に印加される電圧と発光期間及び非発光期間との関係と、フレーム周波数が６０ヘルツのときに給電線に印加される電圧と発光期間及び非発光期間との関係を説明するための、模式的なタイミングチャートである。
【図９】図９の（Ａ）は、フレーム周波数が相対的に低いときに、駆動トランジスタに流れるドレイン電流のうち発光に寄与する部分を説明するための模式図である。図９の（Ｂ）は、フレーム周波数が相対的に高いときに、駆動トランジスタに流れるドレイン電流のうち発光に寄与する部分を説明するための模式図である。
【図１０】図１０は、閾値電圧キャンセル処理の条件を保った場合の、フレーム周波数と表示装置が発光を開始するときの映像信号の値との関係を説明するための模式的なグラフである。
【図１１】図１１は、閾値電圧キャンセル処理を行う期間の長さの総和を短くしたときの表示素子の駆動のタイミングチャートの模式図である。
【図１２】図１２は、フレーム周波数が相対的に高い場合であって、閾値電圧キャンセル処理を行う期間の長さの総和を短くしたときに、駆動トランジスタに流れるドレイン電流のうち発光に寄与する部分を説明するための模式図である。
【図１３】図１３は、電源部、走査回路、及び、制御回路の構成を説明するための模式的な構成図である。
【図１４】図１４の（Ａ）は、１つの走査線に対応する走査回路の部分の構造を説明するための模式的な回路図である。図１４の（Ｂ）は、１つの給電線に対応する電源部の部分の構造を説明するための模式的な回路図である。
【図１５】図１５は、制御回路、走査回路、及び、電源部の動作を説明するための模式的なタイミングチャートである。
【図１６】図１６は、制御回路、走査回路、及び、電源部の動作を説明するための模式的なタイミングチャートである。
【図１７】図１７は、制御回路、走査回路、及び、電源部の動作を説明するための模式的なタイミングチャートである。
【図１８】図１８は、フレーム周波数に応じて閾値電圧キャンセル処理の条件を変えた場合の、フレーム周波数と表示装置が発光を開始するときの映像信号の値との関係を説明するための模式的なグラフである。
【図１９】図１９は、フレーム周波数が５０ヘルツのときの、実施例の駆動方法を説明するための模式的なタイミングチャートである。
【図２０】図２０は、フレーム周波数が６０ヘルツのときの、実施例の駆動方法を説明するための模式的なタイミングチャートである。
【図２１】図２１は、フレーム周波数が７０ヘルツのときの、実施例の駆動方法を説明するための模式的なタイミングチャートである。
【図２２】図２２は、フレーム周波数が８０ヘルツのときの、実施例の駆動方法を説明するための模式的なタイミングチャートである。
【図２３】図２３は、フレーム周波数が９０ヘルツのときの、実施例の駆動方法を説明するための模式的なタイミングチャートである。
【図２４】図２４は、フレーム周波数が１００ヘルツのときの、実施例の駆動方法を説明するための模式的なタイミングチャートである。
【図２５】図２５は、駆動回路を含む表示素子の等価回路図である。
【図２６】図２６は、駆動回路を含む表示素子の等価回路図である。
【図２７】図２７は、駆動回路を含む表示素子の等価回路図である。
【発明を実施するための形態】
【００３７】
以下、図面を参照して、実施例に基づき本発明を説明する。尚、説明は以下の順序で行う。
１．本発明に係る表示装置の駆動方法についてのより詳しい説明

２．実施例において用いられる表示装置の概要の説明
３．実施例　（２Ｔｒ／１Ｃ駆動回路の態様）
【００３８】
〈本発明に係る表示装置の駆動方法についてのより詳しい説明〉
本発明に係る表示装置の駆動方法（以下、単に、本発明と呼ぶ場合がある）にあっては、
表示装置を或るフレーム周波数ＦＲで駆動するとき、前記工程（ａ）において、閾値電圧キャンセル処理を行う回数をＰ（ＦＲ）、１回の閾値電圧キャンセル処理を行う期間の長さをＴＵ（ＦＲ）と表し、
第１のフレーム周波数を$ＦＲ_1$、第１のフレーム周波数$ＦＲ_1$よりも高い第２のフレーム周波数を$ＦＲ_2$と表すとき、
$ＴＵ（ＦＲ_1）・Ｐ（ＦＲ_1）＞ＴＵ（ＦＲ_2）・Ｐ（ＦＲ_2）$を満たす構成とすることができる。
【００３９】
ここで、ＴＵ（ＦＲ）の値をフレーム周波数ＦＲとは無関係に一定とし、Ｐ（ＦＲ）の値をフレーム周波数ＦＲの値に応じて切り替える構成とすることができる。あるいは又、Ｐ（ＦＲ）の値をフレーム周波数ＦＲとは無関係に一定とし、ＴＵ（ＦＲ）の値をフレーム周波数ＦＲの値に応じて切り替える構成とすることができる。これらの構成は、ＴＵ（ＦＲ）及びＰ（ＦＲ）のいずれか一方の値をフレーム周波数ＦＲに対応して切り替えればよいので、制御が容易となる利点を備えている。更には、ＴＵ（ＦＲ）及びＰ（ＦＲ）の双方の値を、フレーム周波数ＦＲの値に応じて切り替える構成とすることができる。この構成は、フレーム周波数ＦＲに対応してより細かい制御が可能となる利点を備えている。
【００４０】
上述した好ましい構成を含む本発明にあっては、
第１ノードの電位及び第２ノードの電位を初期化する前処理を行い、
次いで、前記工程（ａ）及び前記工程（ｂ）を行い、
その後、走査線からの走査信号により書込みトランジスタをオフ状態とすることにより第１ノードを浮遊状態とし、給電線から所定の駆動電圧が駆動トランジスタの一方のソース／ドレイン領域に印加されている状態で、駆動トランジスタを介して第１ノードと第２ノードとの間の電位差の値に応じた電流を発光部に流すことによって発光部を駆動する構成とすることができる。
【００４１】
上述した前処理を行う本発明にあっては、
発光部はアノード電極とカソード電極とを備えており、
前記前処理は、駆動トランジスタのゲート電極と他方のソース／ドレイン領域との間の電位差が駆動トランジスタの閾値電圧を超え、且つ、発光部のアノード電極とカソード電極との間の電位差が発光部の閾値電圧を超えないように、第１ノードの電位及び第２ノードの電位を設定する工程である構成とすることができる。
【００４２】
以上に説明した各種の好ましい構成を含む本発明にあっては、表示素子を構成する発光部として、電流を流すことにより発光する電流駆動型の発光部を広く用いることができる。発光部として、有機エレクトロルミネッセンス発光部、無機エレクトロルミネッセンス発光部、ＬＥＤ発光部、半導体レーザ発光部等を挙げることができる。これらの発光部は、周知の材料や方法を用いて構成することができる。カラー表示の平面表示装置を構成する観点からは、中でも、発光部は有機エレクトロルミネッセンス発光部から成る構成が好ましい。有機エレクトロルミネッセンス発光部は、所謂上面発光型であってもよいし、下面発光型であってもよい。
【００４３】
尚、本明細書における各種の式に示す条件は、式が数学的に厳密に成立する場合の他、式が実質的に成立する場合にも満たされる。換言すれば、式の成立に関し、表示素子や表

示装置の設計上あるいは製造上生ずる種々のばらつきの存在は許容される。

【００４４】

閾値電圧キャンセル処理によって、第２ノードの電位が第１ノードの電位から駆動トランジスタの閾値電圧を減じた電位に達すると、駆動トランジスタはオフ状態となる。一方、第２ノードの電位が第１ノードの電位から駆動トランジスタの閾値電圧を減じた電位に至らない場合には、第１ノードと第２ノードとの間の電位差が駆動トランジスタの閾値電圧より大きく、駆動トランジスタはオフ状態とはならない。本発明の駆動方法にあっては、フレーム周波数が高くなる程、閾値電圧キャンセル処理による第２ノードの電位変化が小さくなる。従って、基本的には、閾値電圧キャンセル処理の結果として、駆動トランジスタがオフ状態となることを要しない。

【００４５】

尚、書込み処理は、閾値電圧キャンセル処理が終了した後直ちに行う構成であってもよいし、間をおいて行う構成であってもよい。また、書込み処理は、駆動トランジスタの一方のソース／ドレイン領域に所定の駆動電圧が印加された状態で行う態様であってもよいし、駆動トランジスタの一方のソース／ドレイン領域に所定の駆動電圧が印加されていない状態で行う態様であってもよい。前者の構成にあっては、書込み処理において、駆動トランジスタの特性に応じて駆動トランジスタの他方のソース／ドレイン領域の電位を変化させる移動度補正処理が併せて行われる。

【００４６】

表示装置は、所謂モノクロ表示の構成であってもよいし、カラー表示の構成であってもよい。例えば、１つの画素は複数の副画素から成る構成、具体的には、１つの画素は、赤色発光副画素、緑色発光副画素、青色発光副画素の３つの副画素から構成されている、カラー表示の構成とすることができる。更には、これらの３種の副画素に更に１種類あるいは複数種類の副画素を加えた１組（例えば、輝度向上のために白色光を発光する副画素を加えた１組、色再現範囲を拡大するために補色を発光する副画素を加えた１組、色再現範囲を拡大するためにイエローを発光する副画素を加えた１組、色再現範囲を拡大するためにイエロー及びシアンを発光する副画素を加えた１組）から構成することもできる。

【００４７】

表示装置の画素（ピクセル）の値として、ＶＧＡ（６４０，４８０）、Ｓ－ＶＧＡ（８００，６００）、ＸＧＡ（１０２４，７６８）、ＡＰＲＣ（１１５２，９００）、Ｓ－ＸＧＡ（１２８０，１０２４）、Ｕ－ＸＧＡ（１６００，１２００）、ＨＤ－ＴＶ（１９２０，１０８０）、Ｑ－ＸＧＡ（２０４８，１５３６）の他、（１９２０，１０３５）、（７２０，４８０）、（１２８０，９６０）等、画像表示用解像度の幾つかを例示することができるが、これらの値に限定するものではない。

【００４８】

表示装置にあっては、走査線、データ線、給電線等の各種の配線、発光部の構成や構造は、周知の構成や構造とすることができる。例えば、発光部を有機エレクトロルミネッセンス発光部から構成する場合には、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から構成することができる。後述する電源部、走査回路、信号出力回路、制御回路等の各種の回路は、周知の回路素子等を用いて構成することができる。

【００４９】

駆動回路を構成するトランジスタとして、ｎチャネル型の薄膜トランジスタ（ＴＦＴ）を挙げることができる。駆動回路を構成するトランジスタは、エンハンスメント型であってもよいし、デプレッション型であってもよい。ｎチャネル型のトランジスタにあってはＬＤＤ構造（Lightly Doped Drain構造）が形成されていてもよい。場合によっては、ＬＤＤ構造は非対称に形成されていてもよい。例えば、駆動トランジスタに大きな電流が流れるのは表示素子の発光時であるので、発光時においてドレイン領域側となる一方のソース／ドレイン領域側にのみＬＤＤ構造を形成した構成とすることもできる。尚、例えば、ｐチャネル型の薄膜トランジスタを用いてもよい。

【００５０】

駆動回路を構成する容量部は、一方の電極、他方の電極、及び、これらの電極に挟まれた誘電体層（絶縁層）から構成することができる。駆動回路を構成する上述したトランジスタ及び容量部は、或る平面内に形成され（例えば、支持体上に形成され）、発光部は、例えば、層間絶縁層を介して、駆動回路を構成するトランジスタ及び容量部の上方に形成されている。また、駆動トランジスタの他方のソース／ドレイン領域は、発光部に備えられたアノード電極に、例えば、コンタクトホールを介して接続されている。尚、半導体基板等にトランジスタを形成した構成であってもよい。

【００５１】

以下、図面を参照して、実施例に基づき本発明を説明するが、それに先立ち、実施例において用いられる表示装置の概要を説明する。

【００５２】

〈実施例において用いられる表示装置の概要の説明〉

実施例での使用に適した表示装置は、複数の画素を備えた表示装置である。１つの画素は複数の副画素（実施例にあっては、３つの副画素である赤色発光副画素、緑色発光副画素、青色発光副画素）から構成されている。電流駆動型の発光部は有機エレクトロルミネッセンス発光部から成る。各副画素は、駆動回路１１と、この駆動回路１１に接続された発光部（発光部ＥＬＰ）とが積層された構造を有する表示素子１０から構成されている。

【００５３】

実施例において用いられる表示装置の概念図を図１に示す。

【００５４】

図２には、２トランジスタ／１容量部から基本的に構成された駆動回路（２Ｔｒ／１Ｃ駆動回路と呼ぶ場合がある）を示す。

【００５５】

図１に示すように、実施例において用いられる表示装置は、

（１）第１の方向にＮ個、第１の方向とは異なる第２の方向にＭ個、合計Ｎ×Ｍ個の、２次元マトリクス状に配列され、それぞれが電流駆動型の発光部ＥＬＰ、及び、駆動回路１１を備えている表示素子１０、

（２）第１の方向に延びるＭ本の走査線ＳＣＬ、

（３）第２の方向に延びるＮ本のデータ線ＤＴＬ、並びに、

（４）第１の方向に延びるＭ本の給電線ＰＳ１、

を備えている。給電線ＰＳ１は、電源部１００に接続されている。データ線ＤＴＬは、信号出力回路１０２に接続されている。走査線ＳＣＬは、走査回路１０１に接続されている。尚、図１においては、３×３個の表示素子１０を図示しているが、これは、あくまでも例示に過ぎない。

【００５６】

発光部ＥＬＰは、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から成る周知の構成や構造を有する。走査回路１０１、信号出力回路１０２、走査線ＳＣＬ、データ線ＤＴＬ、電源部１００の構成や構造は、周知の構成や構造とすることができる。制御回路１０３の構成については、後述する。

【００５７】

駆動回路１１の最小構成要素を説明する。駆動回路１１は、少なくとも、駆動トランジスタ$TR_D$、書込みトランジスタ$TR_W$、及び、容量部$C_1$から構成されている。駆動トランジスタ$TR_D$は、ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、ｎチャネル型のＴＦＴから成る。また、書込みトランジスタ$TR_W$も、ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、ｎチャネル型のＴＦＴから成る。尚、書込みトランジスタ$TR_W$がｐチャネル型のＴＦＴから成る構成であってもよい。駆動回路１１が、更に別のトランジスタを備えていてもよい。

【００５８】

ここで、駆動トランジスタ$TR_D$においては、

（Ａ－１）一方のソース／ドレイン領域は、給電線ＰＳ１に接続されており、

（Ａ－２）他方のソース／ドレイン領域は、発光部ＥＬＰの一端（実施例にあっては、発光部ＥＬＰに備えられたアノード電極）に接続され、且つ、容量部$Ｃ_1$の一方の電極に接続されており、第２ノード$ＮＤ_2$を構成し、

（Ａ－３）駆動トランジスタ$ＴＲ_D$のゲート電極は、書込みトランジスタ$ＴＲ_W$の他方のソース／ドレイン領域に接続され、且つ、容量部$Ｃ_1$の他方の電極に接続されており、第１ノード$ＮＤ_1$を構成する。

【００５９】

より具体的には、図１に示す表示装置において、第ｍ行（但し、ｍ＝１，２・・・，Ｍ）、第ｎ列目（但し、ｎ＝１，２・・・，Ｎ）の表示素子１０にあっては、駆動トランジスタ$ＴＲ_D$の一方のソース／ドレイン領域は、第ｍ番目の給電線$ＰＳ１_m$に接続されている。

【００６０】

また、書込みトランジスタ$ＴＲ_W$においては、

（Ｂ－１）一方のソース／ドレイン領域は、データ線ＤＴＬに接続されており、

（Ｂ－２）ゲート電極は、走査線ＳＣＬに接続されている。

【００６１】

より具体的には、図１に示す表示装置において、第ｍ行、第ｎ列目の表示素子１０にあっては、書込みトランジスタ$ＴＲ_W$の一方のソース／ドレイン領域は、第ｎ番目のデータ線$ＤＴＬ_n$に接続されている。書込みトランジスタ$ＴＲ_W$のゲート電極は、第ｍ番目の走査線$ＳＣＬ_m$に接続されている。

【００６２】

また、発光部ＥＬＰの他端（実施例にあっては、発光部ＥＬＰに備えられたカソード電極）は、第２の給電線ＰＳ２に接続されている。

【００６３】

より具体的には、図１に示す表示装置において、第ｍ行、第ｎ列目の表示素子１０にあっては、発光部ＥＬＰに備えられたカソード電極は、共通の第２の給電線ＰＳ２に接続されている。尚、便宜のため、第ｍ行、第ｎ列目の表示素子１０に接続された共通の第２の給電線ＰＳ２を、共通の第２の給電線$ＰＳ２_m$と表す場合がある。

【００６４】

図３に表示装置の一部分の模式的な一部断面図を示す。駆動回路１１を構成するトランジスタ$ＴＲ_D$，$ＴＲ_W$及び容量部$Ｃ_1$は支持体２０上に形成され、発光部ＥＬＰは、例えば、層間絶縁層４０を介して、駆動回路１１を構成するトランジスタ$ＴＲ_D$，$ＴＲ_W$及び容量部$Ｃ_1$の上方に形成されている。また、駆動トランジスタ$ＴＲ_D$の他方のソース／ドレイン領域は、発光部ＥＬＰに備えられたアノード電極に、コンタクトホールを介して接続されている。尚、図３においては、駆動トランジスタ$ＴＲ_D$のみを図示する。その他のトランジスタは隠れて見えない。

【００６５】

より具体的には、駆動トランジスタ$ＴＲ_D$は、ゲート電極３１、ゲート絶縁層３２、半導体層３３に設けられたソース／ドレイン領域３５，３５、及び、ソース／ドレイン領域３５，３５の間の半導体層３３の部分が該当するチャネル形成領域３４から構成されている。一方、容量部$Ｃ_1$は、他方の電極３６、ゲート絶縁層３２の延在部から構成された誘電体層、及び、一方の電極３７（第２ノード$ＮＤ_2$に相当する）から成る。ゲート電極３１、ゲート絶縁層３２の一部、及び、容量部$Ｃ_1$を構成する他方の電極３６は、支持体２０上に形成されている。駆動トランジスタ$ＴＲ_D$の一方のソース／ドレイン領域３５は配線３８に接続され、他方のソース／ドレイン領域３５は一方の電極３７に接続されている。駆動トランジスタ$ＴＲ_D$及び容量部$Ｃ_1$等は、層間絶縁層４０で覆われており、層間絶縁層４０上に、アノード電極５１、正孔輸送層、発光層、電子輸送層、及び、カソード電極５３から成る発光部ＥＬＰが設けられている。尚、図面においては、正孔輸送層、発光層、及び、電子輸送層を１層５２で表した。発光部ＥＬＰが設けられていない層間絶縁層４０の部分の上には、第２層間絶縁層５４が設けられ、第２層間絶縁層５４及びカソード電

極５３上には透明な基板２１が配置されており、発光層にて発光した光は、基板２１を通過して、外部に出射される。尚、一方の電極３７（第２ノードＮＤ$_2$）とアノード電極５１とは、層間絶縁層４０に設けられたコンタクトホールによって接続されている。また、カソード電極５３は、第２層間絶縁層５４、層間絶縁層４０に設けられたコンタクトホール５６，５５を介して、ゲート絶縁層３２の延在部上に設けられた配線３９に接続されている。

【００６６】

図３等に示す表示装置の製造方法を説明する。先ず、支持体２０上に、走査線ＳＣＬ等の各種配線、容量部Ｃ$_1$を構成する電極、半導体層から成るトランジスタ、層間絶縁層、コンタクトホール等を、周知の方法により適宜形成する。次いで、周知の方法により成膜及びパターニングを行い、マトリクス状に配列された発光部ＥＬＰを形成する。そして、上記工程を経た支持体２０と基板２１を対向させ周囲を封止した後、外部の回路との結線を行い、表示装置を得ることができる。

【００６７】

各実施例における表示装置は、複数の表示素子１０（例えば、Ｎ×Ｍ＝１９２０×４８０）を備えている、カラー表示の表示装置である。各表示素子１０は副画素を構成すると共に、複数の副画素から成る群によって１画素を構成し、第１の方向、及び、第１の方向とは異なる第２の方向に、２次元マトリクス状に画素が配列されている。１画素は、走査線ＳＣＬの延びる方向に並んだ、赤色を発光する赤色発光副画素、緑色を発光する緑色発光副画素、及び、青色を発光する青色発光副画素の３種類の副画素から構成されている。

【００６８】

表示装置は、（Ｎ／３）×Ｍ個の２次元マトリクス状に配列された画素から構成されている。各画素を構成する表示素子１０は線順次走査され、フレーム周波数（フレームレート）をＦＲ（ヘルツ）と表す。第ｍ行目に配列された（Ｎ／３）個の画素（Ｎ個の副画素）のそれぞれを構成する表示素子１０が同時に駆動される。換言すれば、１つの行を構成する各表示素子１０にあっては、その発光／非発光のタイミングは、それらが属する行単位で制御される。尚、１つの行を構成する各画素について映像信号を書き込む処理は、全ての画素について同時に映像信号を書き込む処理（以下、単に、同時書込み処理と呼ぶ場合がある）であってもよいし、各画素毎に順次映像信号を書き込む処理（以下、単に、順次書込み処理と呼ぶ場合がある）であってもよい。いずれの書込み処理とするかは、表示装置の構成に応じて適宜選択すればよい。

【００６９】

上述したように、第１行目乃至第Ｍ行目の表示素子１０は線順次走査される。説明の便宜上、各行の表示素子１０を走査するために割り当てられた期間を水平走査期間と表す。後述する各実施例において、各水平走査期間には、信号出力回路１０２から第１ノード初期化電圧（後述するＶ$_{Ofs}$）をデータ線ＤＴＬに印加する期間（以下、初期化期間と呼ぶ）、次いで、信号出力回路１０２から映像信号（後述するＶ$_{Sig}$）をデータ線ＤＴＬに印加する期間（以下、映像信号期間）とが存在する。

【００７０】

ここで、原則として、第ｍ行、第ｎ列目に位置する表示素子１０に関する駆動、動作を説明するが、係る表示素子１０を、以下、第（ｎ，ｍ）番目の表示素子１０あるいは第（ｎ，ｍ）番目の副画素と呼ぶ。そして、第ｍ行目に配列された各表示素子１０の水平走査期間（第ｍ番目の水平走査期間）が終了するまでに、各種の処理（後述する閾値電圧キャンセル処理、書込み処理、移動度補正処理）が行われる。尚、書込み処理や移動度補正処理は、第ｍ番目の水平走査期間内に行われる。一方、閾値電圧キャンセル処理やこれに伴う前処理は、第ｍ番目の水平走査期間より先行して行うことができる。

【００７１】

そして、上述した各種の処理が全て終了した後、第ｍ行目に配列された各表示素子１０を構成する発光部ＥＬＰを発光させる。尚、上述した各種の処理が全て終了した後、直ちに発光部ＥＬＰを発光させてもよいし、所定の期間（例えば、所定の行数分の水平走査期

間）が経過した後に発光部ＥＬＰを発光させてもよい。この所定の期間は、表示装置の仕様や駆動回路の構成等に応じて、適宜設定することができる。尚、以下の説明においては、説明の便宜のため、各種の処理終了後、直ちに発光部ＥＬＰを発光させるものとする。そして、第ｍ行目に配列された各表示素子１０を構成する発光部ＥＬＰの発光状態は、第（ｍ＋ｍ’）行目に配列された各表示素子１０の水平走査期間の開始直前まで継続される。ここで、「ｍ’」は、表示装置の設計仕様によって決定される。即ち、或る表示フレームにおいて、第ｍ行目に配列された各表示素子１０を構成する発光部ＥＬＰの発光は、第（ｍ＋ｍ’－１）番目の水平走査期間まで継続される。一方、第（ｍ＋ｍ’）番目の水平走査期間の始期から、次の表示フレームにおける第ｍ番目の水平走査期間内において書込み処理や移動度補正処理が完了するまで、第ｍ行目に配列された各表示素子１０を構成する発光部ＥＬＰは、原則として非発光状態を維持する。上述した非発光状態の期間（以下、単に、非発光期間と呼ぶ場合がある）を設けることにより、アクティブマトリクス駆動に伴う残像ボケが低減され、動画品位をより優れたものとすることができる。但し、各副画素（表示素子１０）の発光状態／非発光状態は、以上に説明した状態に限定するものではない。また、水平走査期間の時間長は、（１／ＦＲ）×（１／Ｍ）秒未満の時間長である。（ｍ＋ｍ’）の値がＭを超える場合、超えた分の水平走査期間は、次の表示フレームにおいて処理される。尚、以下の説明にあっては、フレーム周波数ＦＲは種々の値を取るが、水平走査期間の時間長は、フレーム周波数に係わらず或る一定値に固定されているとして説明する。

【００７２】

１つのトランジスタの有する２つのソース／ドレイン領域において、「一方のソース／ドレイン領域」という用語を、電源側に接続されたソース／ドレイン領域といった意味において使用する場合がある。また、トランジスタがオン状態にあるとは、ソース／ドレイン領域間にチャネルが形成されている状態を意味する。係るトランジスタの一方のソース／ドレイン領域から他方のソース／ドレイン領域に電流が流れているか否かは問わない。一方、トランジスタがオフ状態にあるとは、ソース／ドレイン領域間にチャネルが形成されていない状態を意味する。また、或るトランジスタのソース／ドレイン領域が他のトランジスタのソース／ドレイン領域に接続されているとは、或るトランジスタのソース／ドレイン領域と他のトランジスタのソース／ドレイン領域とが同じ領域を占めている形態を包含する。更には、ソース／ドレイン領域は、不純物を含有したポリシリコンやアモルファスシリコン等の導電性物質から構成することができるだけでなく、金属、合金、導電性粒子、これらの積層構造、有機材料（導電性高分子）から成る層から構成することができる。また、以下の説明で用いるタイミングチャートにおいて、各期間を示す横軸の長さ（時間長）は模式的なものであり、各期間の時間長の割合を示すものではない。縦軸においても同様である。また、タイミングチャートにおける波形の形状も模式的なものである。

【００７３】

以下、実施例に基づき、本発明を説明する。

【実施例】

【００７４】

実施例は、本発明に係る表示装置の駆動方法に関する。

【００７５】

図２に示すように、表示素子１０を構成する駆動回路１１は、書込みトランジスタ$TR_W$、駆動トランジスタ$TR_D$の２つのトランジスタから構成され、更には、１つの容量部$C_1$から構成されている（２Ｔｒ／１Ｃ駆動回路）。以下、第（ｎ，ｍ）番目の表示素子１０の構成について説明する。

【００７６】

［駆動トランジスタ$TR_D$］

駆動トランジスタ$TR_D$の一方のソース／ドレイン領域は、第ｍ番目の給電線$PS1_m$に接続されている。駆動トランジスタ$TR_D$の一方のソース／ドレイン領域には、第ｍ番目の給電線$PS1_m$から、電源部１００の動作に基づいて所定の電圧が印加される。具体的

には、電源部１００からは、後述する駆動電圧$V_{CC-H}$及び電圧$V_{CC-L}$が供給される。一方、駆動トランジスタ$TR_D$の他方のソース／ドレイン領域は、
［１］発光部ＥＬＰのアノード電極、及び、
［２］容量部$C_1$の一方の電極、
に接続されており、第２ノード$ND_2$を構成する。また、駆動トランジスタ$TR_D$のゲート電極は、
［１］書込みトランジスタ$TR_W$の他方のソース／ドレイン領域、及び、
［２］容量部$C_1$の他方の電極、
に接続されており、第１ノード$ND_1$を構成する。

【００７７】

ここで、駆動トランジスタ$TR_D$は、表示素子１０の発光状態においては、飽和領域で動作するように電圧設定されており、以下の式（１）に従ってドレイン電流$I_{ds}$を流すように駆動される。表示素子１０の発光状態においては、駆動トランジスタ$TR_D$の一方のソース／ドレイン領域はドレイン領域として働き、他方のソース／ドレイン領域はソース領域として働く。説明の便宜のため、以下の説明において、駆動トランジスタ$TR_D$の一方のソース／ドレイン領域を単にドレイン領域と呼び、他方のソース／ドレイン領域を単にソース領域と呼ぶ場合がある。尚、
μ　：実効的な移動度
Ｌ　：チャネル長
Ｗ　：チャネル幅
$V_{gs}$：ゲート電極とソース領域との間の電位差
$V_{th}$：閾値電圧
$C_{ox}$：（ゲート絶縁層の比誘電率）×（真空の誘電率）／（ゲート絶縁層の厚さ）
$k \equiv （１／２）・（Ｗ／Ｌ）・C_{ox}$
とする。

【００７８】

$$I_{ds} = k・\mu・(V_{gs} - V_{th})^2 \quad （１）$$

【００７９】

このドレイン電流$I_{ds}$が表示素子１０の発光部ＥＬＰを流れることで、表示素子１０の発光部ＥＬＰが発光する。更には、このドレイン電流$I_{ds}$の値の大小によって、表示素子１０の発光部ＥＬＰにおける発光状態（輝度）が制御される。

【００８０】

［書込みトランジスタ$TR_W$］

書込みトランジスタ$TR_W$の他方のソース／ドレイン領域は、上述のとおり、駆動トランジスタ$TR_D$のゲート電極に接続されている。一方、書込みトランジスタ$TR_W$の一方のソース／ドレイン領域は、第ｎ番目のデータ線$DTL_n$に接続されている。書込みトランジスタ$TR_W$の一方のソース／ドレイン領域には、第ｎ番目のデータ線$DTL_n$から、信号出力回路１０２の動作に基づいて所定の電圧が印加される。具体的には、信号出力回路１０２から、発光部ＥＬＰにおける輝度を制御するための映像信号（駆動信号、輝度信号）$V_{Sig}$や、後述する第１ノード初期化電圧$V_{Ofs}$が供給される。書込みトランジスタ$TR_W$のオン／オフ動作は、書込みトランジスタ$TR_W$のゲート電極に接続された第ｍ番目の走査線$SCL_m$からの走査信号、具体的には、走査回路１０１からの走査信号によって制御される。

【００８１】

［発光部ＥＬＰ］

発光部ＥＬＰのアノード電極は、上述のとおり、駆動トランジスタ$TR_D$のソース領域に接続されている。一方、発光部ＥＬＰのカソード電極は、第ｍ番目の第２の給電線$PS2_m$に接続されている。第２の給電線ＰＳ２の電圧は、全ての表示素子１０において共通である。発光部ＥＬＰのカソード電極には、第ｍ番目の第２の給電線$PS2_m$から、後述する所定の電圧$V_{Cat}$が印加される。発光部ＥＬＰの容量を符号$C_{EL}$で表す。また、発光

部ＥＬＰの発光に必要とされる閾値電圧を$V_{th-EL}$とする。即ち、発光部ＥＬＰのアノード電極とカソード電極との間に$V_{th-EL}$以上の電圧が印加されると、発光部ＥＬＰは発光する。

【００８２】

次いで、実施例の表示装置及びその駆動方法について説明する。

【００８３】

以下の説明において、電圧あるいは電位の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。

【００８４】

$V_{Sig}$：発光部ＥＬＰにおける輝度を制御するための映像信号
・・・１ボルト（黒表示）～８ボルト（白表示）

$V_{CC-H}$：発光部ＥＬＰに電流を流すための駆動電圧
・・・２０ボルト

$V_{CC-L}$：第２ノード初期化電圧
・・・－１０ボルト

$V_{Ofs}$：駆動トランジスタ$TR_D$のゲート電極の電位（第１ノード$ND_1$の電位）を初期化するための第１ノード初期化電圧
・・・０ボルト

$V_{th}$：駆動トランジスタ$TR_D$の閾値電圧
・・・３ボルト

$V_{Cat}$：発光部ＥＬＰのカソード電極に印加される電圧
・・・０ボルト

$V_{th-EL}$：発光部ＥＬＰの閾値電圧
・・・３ボルト

【００８５】

実施例における表示装置の駆動方法は、

（ａ）第１ノード$ND_1$の電位を保った状態で、給電線$PS1_m$から所定の駆動電圧$V_{CC-H}$を駆動トランジスタ$TR_D$の一方のソース／ドレイン領域に印加し、以て、第１ノード$ND_1$の電位から駆動トランジスタ$TR_D$の閾値電圧$V_{th}$を減じた電位に向かって第２ノード$ND_2$の電位を変化させる閾値電圧キャンセル処理を、少なくとも１回行い、その後、

（ｂ）書込みトランジスタ$TR_W$を介して、データ線$DTL_n$から映像信号$V_{Sig}$を第１ノード$ND_1$に印加する書込み処理を行う、

工程を備えている。

【００８６】

実施例にあっては、第１ノード$ND_1$の電位及び第２ノード$ND_2$の電位を初期化する前処理を行う。次いで、前記工程（ａ）及び前記工程（ｂ）を行う。その後、走査線ＳＣＬからの走査信号に基づいて書込みトランジスタ$TR_W$をオフ状態とすることにより第１ノード$ND_1$を浮遊状態とし、給電線$PS1_m$から所定の駆動電圧$V_{CC-H}$が駆動トランジスタ$TR_D$の一方のソース／ドレイン領域に印加されている状態で、駆動トランジスタ$TR_D$を介して第１ノード$ND_1$と第２ノード$ND_2$との間の電位差の値に応じた電流を発光部ＥＬＰに流すことによって発光部ＥＬＰを駆動する。

【００８７】

上述したように、発光部ＥＬＰはアノード電極とカソード電極とを備えている。前記前処理は、駆動トランジスタ$TR_D$のゲート電極と他方のソース／ドレイン領域との間の電位差が駆動トランジスタ$TR_D$の閾値電圧$V_{th}$を超え、且つ、発光部ＥＬＰのアノード電極とカソード電極との間の電位差が発光部ＥＬＰの閾値電圧$V_{th-EL}$を超えないように、第１ノード$ND_1$の電位及び第２ノード$ND_2$の電位を設定する工程である。

【００８８】

実施例においては、閾値電圧キャンセル処理を複数の走査期間に亙り複数回行う。先ず、発明の理解を助けるために、実施例の表示装置の駆動方法における基本的な原理を説明

する。表示素子１０の駆動のタイミングチャートを模式的に図４に示し、表示素子１０の各トランジスタのオン／オフ状態等を模式的に図５の（Ａ）乃至（Ｆ）、及び、図６の（Ａ）乃至（Ｆ）に示す。

【００８９】

説明の便宜のため、図４に示す動作にあっては、閾値電圧キャンセル処理を第（ｍ－２）番目の水平走査期間$H_{m-2}$乃至第ｍ番目の水平走査期間$H_m$に亙って行うとして説明する。尚、実際には、更に長い水平走査期間に亙って閾値電圧キャンセル処理を行う。

【００９０】

［期間－ＴＰ（２）$_{-1}$］（図４、図５の（Ａ）参照）

この［期間－ＴＰ（２）$_{-1}$］は、例えば、前の表示フレームにおける動作であり、前回の各種の処理完了後に第（ｎ，ｍ）番目の表示素子１０が発光状態にある期間である。即ち、第（ｎ，ｍ）番目の副画素を構成する表示素子１０における発光部ＥＬＰには、後述する式（５’）に基づくドレイン電流Ｉ’$_{ds}$が流れており、第（ｎ，ｍ）番目の副画素を構成する表示素子１０の輝度は、係るドレイン電流Ｉ’$_{ds}$に対応した値である。ここで、書込みトランジスタＴ$R_W$はオフ状態であり、駆動トランジスタＴ$R_D$はオン状態である。第（ｎ，ｍ）番目の表示素子１０の発光状態は、第（ｍ＋ｍ’）行目に配列された表示素子１０の水平走査期間の開始直前まで継続される。

【００９１】

尚、各水平走査期間に対応して、データ線ＤＴ$L_n$には、第１ノード初期化電圧$V_{Ofs}$と映像信号$V_{Sig}$が印加される。しかしながら、書込みトランジスタＴ$R_W$はオフ状態であるので、［期間－ＴＰ（２）$_{-1}$］においてデータ線ＤＴ$L_n$の電位（電圧）が変化しても、第１ノードＮ$D_1$と第２ノードＮ$D_2$の電位は変化しない（実際には、寄生容量等の静電結合による電位変化が生じ得るが、通常、これらは無視することができる）。後述する［期間－ＴＰ（２）$_0$］においても同様である。

【００９２】

図４に示す［期間－ＴＰ（２）$_0$］～［期間－ＴＰ（２）$_{6A}$］は、前回の各種の処理完了後の発光状態が終了した後から、次の書込み処理が行われる直前までの動作期間である。そして、［期間－ＴＰ（２）$_0$］～［期間－ＴＰ（２）$_{6B}$］において、第（ｎ，ｍ）番目の表示素子１０は原則として非発光状態にある。図４に示すように、［期間－ＴＰ（２）$_5$］及び［期間－ＴＰ（２）$_{6A}$］の他、［期間－ＴＰ（２）$_{6B}$］及び［期間－ＴＰ（２）$_{6C}$］は第ｍ番目の水平走査期間$H_m$に包含される。

【００９３】

説明の便宜のため、［期間－ＴＰ（２）$_{1A}$］の始期は、第（ｍ－２）番目の水平走査期間$H_{m-2}$における初期化期間（図４において、データ線ＤＴ$L_n$の電位が$V_{Ofs}$である期間であり、他の水平走査期間においても同様）の始期に一致するとする。同様に、［期間－ＴＰ（２）$_{1B}$］の終期は、水平走査期間$H_{m-2}$における初期化期間の終期に一致するとする。また、［期間－ＴＰ（２）$_2$］の始期は、水平走査期間$H_{m-2}$における映像信号期間（図４において、データ線ＤＴ$L_n$の電位が映像信号$V_{Sig}$である期間であり、他の水平走査期間においても同様）の始期に一致するとする。

【００９４】

以下、［期間－ＴＰ（２）$_0$］～［期間－ＴＰ（２）$_7$］の各期間について説明する。尚、［期間－ＴＰ（２）$_{1B}$］の始期や、［期間－ＴＰ（２）$_{6A}$］～［期間－ＴＰ（２）$_{6C}$］の各期間の長さは、表示素子や表示装置の設計に応じて適宜設定すればよい。

【００９５】

［期間－ＴＰ（２）$_0$］（図４、図５の（Ｂ）参照）

この［期間－ＴＰ（２）$_0$］は、例えば、前の表示フレームから現表示フレームにおける動作である。即ち、この［期間－ＴＰ（２）$_0$］は、前の表示フレームにおける第（ｍ＋ｍ’）番目の水平走査期間$H_{m+m'}$の始期から、現表示フレームにおける第（ｍ－３）番目の水平走査期間までの期間である。そして、この［期間－ＴＰ（２）$_0$］において、第（ｎ，ｍ）番目の表示素子１０は、原則として非発光状態にある。［期間－ＴＰ（２）$_0$

］の始期において、電源部１００から給電線ＰＳ１$_m$に供給される電圧が駆動電圧$V_{CC-H}$から第２ノード初期化電圧$V_{CC-L}$に切り替えられる。その結果、第２ノードＮＤ$_2$の電位は$V_{CC-L}$まで低下し、発光部ＥＬＰのアノード電極とカソード電極との間に逆方向電圧が印加され、発光部ＥＬＰは非発光状態となる。また、第２ノードＮＤ$_2$の電位低下に倣うように、浮遊状態の第１ノードＮＤ$_1$（駆動トランジスタＴＲ$_D$のゲート電極）の電位も低下する。

【００９６】

［期間－ＴＰ（２）$_{1A}$］（図４、図５の（Ｃ）参照）

そして、現表示フレームにおける第（ｍ－２）番目の水平走査期間$H_{m-2}$が開始する。この［期間－ＴＰ（２）$_{1A}$］において、前処理を行う。

【００９７】

上述したように、各水平走査期間において、信号出力回路１０２からデータ線ＤＴＬ$_n$に、第１ノード初期化電圧$V_{Ofs}$を印加し、次いで、第１ノード初期化電圧$V_{Ofs}$に替えて映像信号$V_{Sig}$を印加する。より具体的には、現表示フレームにおける第（ｍ－２）番目の水平走査期間$H_{m-2}$に対応して、データ線ＤＴＬ$_n$には、第１ノード初期化電圧$V_{Ofs}$が印加され、次いで、第１ノード初期化電圧$V_{Ofs}$に替えて第（ｎ，ｍ－２）番目の副画素に対応する映像信号（便宜のため、$V_{Sig_m-2}$と表す。他の映像信号においても同様である。）が印加される。他の水平走査期間においても同様である。図４においては記載を省略したが、水平走査期間$H_{m-2}$，$H_{m-1}$，$H_m$，$H_{m+1}$，$H_{m+m'-1}$，$H_{m+m'}$以外の各水平走査期間においても、データ線ＤＴＬ$_n$には第１ノード初期化電圧$V_{Ofs}$と映像信号$V_{Sig}$とが印加される。

【００９８】

具体的には、［期間－ＴＰ（２）$_{1A}$］の開始時、走査線ＳＣＬ$_m$をハイレベルとすることによって、書込みトランジスタＴＲ$_W$をオン状態とする。信号出力回路１０２からデータ線ＤＴＬ$_n$に印加される電圧は$V_{Ofs}$である。（初期化期間）。その結果、第１ノードＮＤ$_1$の電位は、$V_{Ofs}$（０ボルト）となる。電源部１００の動作に基づき、給電線ＰＳ１$_m$から第２ノード初期化電圧$V_{CC-L}$を第２ノードＮＤ$_2$に印加しているので、第２ノードＮＤ$_2$の電位は$V_{CC-L}$（－１０ボルト）を保持する。

【００９９】

第１ノードＮＤ$_1$と第２ノードＮＤ$_2$との間の電位差は１０ボルトであり、駆動トランジスタＴＲ$_D$の閾値電圧$V_{th}$は３ボルトであるので、駆動トランジスタＴＲ$_D$はオン状態である。尚、第２ノードＮＤ$_2$と発光部ＥＬＰに備えられたカソード電極との間の電位差は－１０ボルトであり、発光部ＥＬＰの閾値電圧$V_{th-EL}$を超えない。これにより、第１ノードＮＤ$_1$の電位及び第２ノードＮＤ$_2$の電位を初期化する前処理が完了する。

【０１００】

前処理を行うにあたり、データ線ＤＴＬ$_n$に印加される電圧が第１ノード初期化電圧$V_{Ofs}$に切り替わるのを待って書込みトランジスタＴＲ$_W$をオン状態とする構成とすることができる。あるいは又、前処理が行われる水平走査期間の始期よりも先行して走査線からの信号により書込みトランジスタＴＲ$_W$をオン状態とする構成とすることもできる。後者の構成によれば、データ線ＤＴＬ$_n$に第１ノード初期化電圧$V_{Ofs}$が印加されると直ちに第１ノードＮＤ$_1$の電位が初期化される。データ線ＤＴＬ$_n$に印加される電圧が第１ノード初期化電圧$V_{Ofs}$に切り替わるのを待って書込みトランジスタＴＲ$_W$をオン状態とする前者の構成にあっては、切り替えを待つ時間も含めて前処理に時間を配分しなければならない。一方、後者の構成においては、切り替えを待つ時間が不要であり、前処理をより短い時間で行うことができる。

【０１０１】

次いで、［期間－ＴＰ（２）$_{1B}$］～［期間－ＴＰ（２）$_5$］に亙って、上記の工程（ａ）、即ち閾値電圧キャンセル処理を行う。具体的には、［期間－ＴＰ（２）$_{1B}$］において第１回目の閾値電圧キャンセル処理を行い、［期間－ＴＰ（２）$_3$］において第２回目の閾値電圧キャンセル処理を行い、［期間－ＴＰ（２）$_5$］において第３回目の閾値電圧キ

ャンセル処理を行う。

【０１０２】

［期間－ＴＰ（２）$_{1B}$］（図４、図５の（Ｄ）参照）

即ち、書込みトランジスタＴＲ$_{W}$のオン状態を維持したまま、電源部１００から給電線ＰＳ１$_{m}$に供給される電圧を、電圧Ｖ$_{CC-L}$から駆動電圧Ｖ$_{CC-H}$に切り替える。その結果、第１ノードＮＤ$_{1}$の電位は変化しないが（Ｖ$_{Ofs}$＝０ボルトを維持）、第１ノードＮＤ$_{1}$の電位から駆動トランジスタＴＲ$_{D}$の閾値電圧Ｖ$_{th}$を減じた電位に向かって、第２ノードＮＤ$_{2}$の電位は変化する。即ち、第２ノードＮＤ$_{2}$の電位が上昇する。

【０１０３】

この［期間－ＴＰ（２）$_{1B}$］が充分長ければ、駆動トランジスタＴＲ$_{D}$のゲート電極と他方のソース／ドレイン領域との間の電位差がＶ$_{th}$に達し、駆動トランジスタＴＲ$_{D}$はオフ状態となる。即ち、第２ノードＮＤ$_{2}$の電位が（Ｖ$_{Ofs}$－Ｖ$_{th}$）に近づき、最終的に（Ｖ$_{Ofs}$－Ｖ$_{th}$）となる。しかしながら、図４に示す例では、［期間－ＴＰ（２）$_{1B}$］の長さは、第２ノードＮＤ$_{2}$の電位を充分変化させるには足りない長さであり、［期間－ＴＰ（２）$_{1B}$］の終期において、第２ノードＮＤ$_{2}$の電位は、Ｖ$_{CC-L}$＜Ｖ$_{1}$＜（Ｖ$_{Ofs}$－Ｖ$_{th}$）という関係を満たす或る電位Ｖ$_{1}$に達する。

【０１０４】

［期間－ＴＰ（２）$_{2}$］（図４、図５の（Ｅ）参照）

［期間－ＴＰ（２）$_{2}$］の始期において、データ線ＤＴＬ$_{n}$の電圧が第１ノード初期化電圧Ｖ$_{Ofs}$から映像信号Ｖ$_{Sig_m-2}$に切り替わる。第１ノードＮＤ$_{1}$に映像信号Ｖ$_{Sig_m-2}$が印加されないように、この［期間－ＴＰ（２）$_{2}$］の始期において、走査線ＳＣＬ$_{m}$からの信号により書込みトランジスタＴＲ$_{W}$をオフ状態とする。その結果、第１ノードＮＤ$_{1}$は浮遊状態となる。

【０１０５】

電源部１００から駆動トランジスタＴＲ$_{D}$の一方のソース／ドレイン領域に駆動電圧Ｖ$_{CC-H}$が印加されているので、第２ノードＮＤ$_{2}$の電位は、電位Ｖ$_{1}$から或る電位Ｖ$_{2}$に上昇する。一方、駆動トランジスタＴＲ$_{D}$のゲート電極は浮遊状態であり、容量部Ｃ$_{1}$が存在するが故に、ブートストラップ動作が駆動トランジスタＴＲ$_{D}$のゲート電極に生ずる。従って、第１ノードＮＤ$_{1}$の電位は、第２ノードＮＤ$_{2}$の電位変化に倣って上昇する。

【０１０６】

［期間－ＴＰ（２）$_{3}$］（図４、図５の（Ｆ）参照）

［期間－ＴＰ（２）$_{3}$］の始期において、データ線ＤＴＬ$_{n}$の電圧が映像信号Ｖ$_{Sig_m-2}$から第１ノード初期化電圧Ｖ$_{Ofs}$に切り替わる。この［期間－ＴＰ（２）$_{3}$］の始期において、走査線ＳＣＬ$_{m}$からの信号により書込みトランジスタＴＲ$_{W}$をオン状態とする。その結果、第１ノードＮＤ$_{1}$の電位はＶ$_{Ofs}$となる。電源部１００から駆動トランジスタＴＲ$_{D}$の一方のソース／ドレイン領域に駆動電圧Ｖ$_{CC-H}$が印加されている。その結果、第１ノードＮＤ$_{1}$の電位から駆動トランジスタＴＲ$_{D}$の閾値電圧Ｖ$_{th}$を減じた電位に向かって、第２ノードＮＤ$_{2}$の電位は変化する。即ち、第２ノードＮＤ$_{2}$の電位は、電位Ｖ$_{2}$から或る電位Ｖ$_{3}$に上昇する。

【０１０７】

［期間－ＴＰ（２）$_{4}$］（図４、図６の（Ａ）参照）

［期間－ＴＰ（２）$_{4}$］の始期において、データ線ＤＴＬ$_{n}$の電圧が第１ノード初期化電圧Ｖ$_{Ofs}$から映像信号Ｖ$_{Sig_m-1}$に切り替わる。第１ノードＮＤ$_{1}$に映像信号Ｖ$_{Sig_m-1}$が印加されないように、この［期間－ＴＰ（２）$_{4}$］の始期において、走査線ＳＣＬ$_{m}$からの信号により書込みトランジスタＴＲ$_{W}$をオフ状態とする。その結果、第１ノードＮＤ$_{1}$は浮遊状態となる。

【０１０８】

電源部１００から駆動トランジスタＴＲ$_{D}$の一方のソース／ドレイン領域に駆動電圧Ｖ$_{CC-H}$が印加されているので、第２ノードＮＤ$_{2}$の電位は、電位Ｖ$_{3}$から或る電位Ｖ$_{4}$に上昇する。一方、駆動トランジスタＴＲ$_{D}$のゲート電極は浮遊状態であり、容量部Ｃ$_{1}$が存在する

が故に、ブートストラップ動作が駆動トランジスタ$TR_D$のゲート電極に生ずる。従って、第１ノード$ND_1$の電位は、第２ノード$ND_2$の電位変化に倣って上昇する。

【０１０９】

［期間－ＴＰ（２）$_5$］における動作の前提として、［期間－ＴＰ（２）$_5$］の始期において、第２ノード$ND_2$の電位$V_4$が（$V_{Ofs}-V_{th}$）よりも低いことが必要となる。［期間－ＴＰ（２）$_{1B}$］の始期から［期間－ＴＰ（２）$_5$］の始期までの長さは、$V_4<(V_{Ofs-L}-V_{th})$の条件を満たすように決定されている。

【０１１０】

［期間－ＴＰ（２）$_5$］（図４、図６の（Ｂ）参照）

この［期間－ＴＰ（２）$_5$］の動作は、基本的には［期間－ＴＰ（２）$_3$］で説明したと同様である。この［期間－ＴＰ（２）$_5$］の始期において、データ線$DTL_n$の電圧が映像信号$V_{Sig_m-1}$から第１ノード初期化電圧$V_{Ofs}$に切り替わる。この［期間－ＴＰ（２）$_5$］の始期において、走査線$SCL_m$からの信号により書込みトランジスタ$TR_W$をオン状態とする。

【０１１１】

第１ノード$ND_1$は、書込みトランジスタ$TR_W$を介してデータ線$DTL_n$から第１ノード初期化電圧$V_{Ofs}$を印加した状態となる。また、電源部１００から駆動トランジスタ$TR_D$の一方のソース／ドレイン領域に駆動電圧$V_{CC-H}$が印加されているので、［期間－ＴＰ（２）$_3$］において説明したと同様に、第２ノード$ND_2$の電位は、第１ノード$ND_1$の電位から駆動トランジスタ$TR_D$の閾値電圧$V_{th}$を減じた電位に向かって変化する。そして、駆動トランジスタ$TR_D$のゲート電極と他方のソース／ドレイン領域との間の電位差が$V_{th}$に達すると、駆動トランジスタ$TR_D$がオフ状態となる。この状態にあっては、第２ノード$ND_2$の電位は、概ね（$V_{Ofs}-V_{th}$）である。ここで、以下の式（２）が保証されていれば、云い換えれば、式（２）を満足するように電位を選択、決定しておけば、発光部ＥＬＰが発光することはない。

【０１１２】

$$(V_{Ofs}-V_{th})<(V_{th-EL}+V_{Cat}) \qquad (2)$$

【０１１３】

この［期間－ＴＰ（２）$_5$］にあっては、第２ノード$ND_2$の電位は、最終的に、（$V_{Ofs}-V_{th}$）となる。即ち、駆動トランジスタ$TR_D$の閾値電圧$V_{th}$、及び、駆動トランジスタ$TR_D$のゲート電極の電位を初期化するための電圧$V_{Ofs}$のみに依存して、第２ノード$ND_2$の電位は決定される。そして、発光部ＥＬＰの閾値電圧$V_{th-EL}$とは無関係である。

【０１１４】

［期間－ＴＰ（２）$_{6A}$］（図４、図６の（Ｃ）参照）

この［期間－ＴＰ（２）$_{6A}$］の始期において、走査線$SCL_m$からの走査信号により書込みトランジスタ$TR_W$をオフ状態とする。また、データ線$DTL_n$に印加される電圧が、第１ノード初期化電圧$V_{Ofs}$から映像信号$V_{Sig_m}$に切り替わる（映像信号期間）。閾値電圧キャンセル処理において駆動トランジスタ$TR_D$がオフ状態に達しているとすれば、実質上、第１ノード$ND_1$と第２ノード$ND_2$の電位は変化しない。尚、［期間－ＴＰ（２）$_5$］で行う閾値電圧キャンセル処理において駆動トランジスタ$TR_D$がオフ状態に達していない場合には、［期間－ＴＰ（２）$_{6A}$］においてブートストラップ動作が生じ、第１ノード$ND_1$と第２ノード$ND_2$の電位は多少上昇する。

【０１１５】

［期間－ＴＰ（２）$_{6B}$］（図４、図６の（Ｄ）参照）

この期間内に、上記の工程（ｂ）、即ち、書込み処理を行う。走査線$SCL_m$からの走査信号により書込みトランジスタ$TR_W$をオン状態とする。そして、書込みトランジスタ$TR_W$を介して、データ線$DTL_n$から映像信号$V_{Sig_m}$を第１ノード$ND_1$に印加する。その結果、第１ノード$ND_1$の電位は$V_{Sig_m}$へと上昇する。駆動トランジスタ$TR_D$はオン状態である。尚、場合によっては、［期間－ＴＰ（２）$_{6A}$］において書込みトランジスタ$TR_W$のオン状態を保った構成とすることもできる。この構成にあっては、［期間－ＴＰ

（２）$_{6A}$］においてデータ線ＤＴＬ$_n$の電圧が第１ノード初期化電圧Ｖ$_{Ofs}$から映像信号Ｖ$_{Sig_m}$に切り替わると直ちに書込み処理が開始される。後述する実施例においても同様である。

【０１１６】

ここで、容量部Ｃ$_1$の値を値ｃ$_1$とし、発光部ＥＬＰの容量Ｃ$_{EL}$の値を値ｃ$_{EL}$とする。そして、駆動トランジスタＴＲ$_D$のゲート電極と他方のソース／ドレイン領域との間の容量の値をｃ$_{gs}$とする。第１ノードＮＤ$_1$と第２ノードＮＤ$_2$との間の容量値を符号ｃ$_A$で表せば、ｃ$_A$＝ｃ$_1$＋ｃ$_{gs}$である。また、第２ノードＮＤ$_2$と第２の給電線ＰＳ２との間の容量値を符号ｃ$_B$と表せば、ｃ$_B$＝ｃ$_{EL}$である。尚、発光部ＥＬＰの両端に、追加の容量部が並列に接続されている構成であってもよいが、その場合には、ｃ$_B$には更に追加の容量部の容量値が加算される。

【０１１７】

駆動トランジスタＴＲ$_D$のゲート電極の電位がＶ$_{Ofs}$からＶ$_{Sig_m}$（＞Ｖ$_{Ofs}$）に変化したとき、第１ノードＮＤ$_1$と第２ノードＮＤ$_2$との間の電位は変化する。即ち、駆動トランジスタＴＲ$_D$のゲート電極の電位（＝第１ノードＮＤ$_1$の電位）の変化分（Ｖ$_{Sig_m}$－Ｖ$_{Ofs}$）に基づく電荷が、第１ノードＮＤ$_1$と第２ノードＮＤ$_2$との間の容量値と、第２ノードＮＤ$_2$と第２の給電線ＰＳ２との間の容量値に応じて、振り分けられる。然るに、値ｃ$_B$（＝ｃ$_{EL}$）が、値ｃ$_A$（＝ｃ$_1$＋ｃ$_{gs}$）と比較して充分に大きな値であれば、第２ノードＮＤ$_2$の電位の変化は小さい。そして、一般に、発光部ＥＬＰの容量Ｃ$_{EL}$の値ｃ$_{EL}$は、容量部Ｃ$_1$の値ｃ$_1$及び駆動トランジスタＴＲ$_D$の寄生容量の値ｃ$_{gs}$よりも大きい。便宜のため、以下、第１ノードＮＤ$_1$の電位変化により生ずる第２ノードＮＤ$_2$の電位変化は考慮せずに説明を行う。尚、図４に示した駆動のタイミングチャートにおいては、第１ノードＮＤ$_1$の電位変化により生ずる第２ノードＮＤ$_2$の電位変化を考慮せずに示した。また、後程参照する図１１においても同様である。

【０１１８】

上述した書込み処理にあっては、駆動トランジスタＴＲ$_D$の一方のソース／ドレイン領域には電源部１００から駆動電圧Ｖ$_{CC-H}$が印加された状態で、駆動トランジスタＴＲ$_D$のゲート電極に映像信号Ｖ$_{Sig_m}$が印加される。このため、図４に示すように、［期間－ＴＰ（２）$_{6B}$］において第２ノードＮＤ$_2$の電位が上昇する。この電位の上昇量（図４に示すΔＶ）については後述する。駆動トランジスタＴＲ$_D$のゲート電極（第１ノードＮＤ$_1$）の電位をＶ$_g$、駆動トランジスタＴＲ$_D$の他方のソース／ドレイン領域（第２ノードＮＤ$_2$）の電位をＶ$_s$としたとき、上述した第２ノードＮＤ$_2$の電位の上昇を考慮しなければ、Ｖ$_g$の値、Ｖ$_s$の値は以下のとおりとなる。第１ノードＮＤ$_1$と第２ノードＮＤ$_2$の電位差、即ち、駆動トランジスタＴＲ$_D$のゲート電極とソース領域として働く他方のソース／ドレイン領域との間の電位差Ｖ$_{gs}$は、以下の式（３）で表すことができる。

【０１１９】

$$V_g = V_{Sig_m}$$
$$V_s \quad V_{Ofs} - V_{th}$$
$$V_{gs} \quad V_{Sig_m} - (V_{Ofs} - V_{th}) \qquad (3)$$

【０１２０】

即ち、駆動トランジスタＴＲ$_D$に対する書込み処理において得られたＶ$_{gs}$は、発光部ＥＬＰにおける輝度を制御するための映像信号Ｖ$_{Sig_m}$、駆動トランジスタＴＲ$_D$の閾値電圧Ｖ$_{th}$、及び、駆動トランジスタＴＲ$_D$のゲート電極の電位を初期化するための電圧Ｖ$_{Ofs}$のみに依存している。そして、発光部ＥＬＰの閾値電圧Ｖ$_{th-EL}$とは無関係である。

【０１２１】

次いで、上述した［期間－ＴＰ（２）$_{6B}$］における第２ノードＮＤ$_2$の電位の上昇について説明する。上述した駆動方法にあっては、書込み処理において、駆動トランジスタＴＲ$_D$の特性（例えば、移動度μの大小等）に応じて駆動トランジスタＴＲ$_D$の他方のソース／ドレイン領域の電位（即ち、第２ノードＮＤ$_2$の電位）を上昇させる移動度補正処理が併せて行われる。

【０１２２】
駆動トランジスタ$TR_D$をポリシリコン薄膜トランジスタ等から作製した場合、トランジスタ間で移動度μにばらつきが生ずることは避け難い。従って、移動度μに差異がある複数の駆動トランジスタ$TR_D$のゲート電極に同じ値の映像信号$V_{Sig}$を印加したとしても、移動度μの大きい駆動トランジスタ$TR_D$を流れるドレイン電流$I_{ds}$と、移動度μの小さい駆動トランジスタ$TR_D$を流れるドレイン電流$I_{ds}$との間に、差異が生じてしまう。そして、このような差異が生ずると、表示装置の画面の均一性（ユニフォーミティ）が損なわれてしまう。

【０１２３】
上述した駆動方法にあっては、駆動トランジスタ$TR_D$の一方のソース／ドレイン領域には電源部１００から駆動電圧$V_{CC-H}$が印加された状態で、駆動トランジスタ$TR_D$のゲート電極に映像信号$V_{Sig_m}$が印加される。このため、図４に示すように、［期間－ＴＰ（２）$_{6B}$］において第２ノードＮＤ$_2$の電位が上昇する。駆動トランジスタ$TR_D$の移動度μの値が大きい場合、駆動トランジスタ$TR_D$の他方のソース／ドレイン領域における電位（即ち、第２ノードＮＤ$_2$の電位）の上昇量ΔＶ（電位補正値）は大きくなる。逆に、駆動トランジスタ$TR_D$の移動度μの値が小さい場合、駆動トランジスタ$TR_D$の他方のソース／ドレイン領域における電位の上昇量ΔＶ（電位補正値）は小さくなる。ここで、駆動トランジスタ$TR_D$のゲート電極とソース領域として働く他方のソース／ドレイン領域との間の電位差$V_{gs}$は、式（３）から以下の式（４）のように変形される。

【０１２４】
$$V_{gs} \quad V_{Sig_m}-(V_{Ofs}-V_{th})-\Delta V \qquad (4)$$

【０１２５】
尚、書込み処理を実行するための所定の時間（図４においては、［期間－ＴＰ（２）$_{6B}$］の全時間（$t_0$）は、表示素子や表示装置の設計に応じて決定すればよい。また、このときの駆動トランジスタ$TR_D$の他方のソース／ドレイン領域における電位（$V_{Ofs}-V_{th}+\Delta V$）が以下の式（２’）を満足するように、［期間－ＴＰ（２）$_{6B}$］の全時間$t_0$は決定されているとする。［期間－ＴＰ（２）$_{6B}$］において、発光部ＥＬＰが発光することはない。この移動度補正処理によって、係数ｋ（≡（１／２）・（Ｗ／Ｌ）・$C_{ox}$）のばらつきの補正も同時に行われる。

【０１２６】
$$(V_{Ofs}-V_{th}+\Delta V)<(V_{th-EL}+V_{Cat}) \qquad (2')$$

【０１２７】
［期間－ＴＰ（２）$_{6C}$］（図４、及び、図６の（Ｅ）参照）
以上の操作によって、工程（ａ）及び工程（ｂ）が完了する。その後、この［期間－ＴＰ（２）$_{6C}$］以降において、以下の工程を行う。即ち、駆動トランジスタ$TR_D$の一方のソース／ドレイン領域に電源部１００から駆動電圧$V_{CC-H}$が印加された状態を維持した状態で、走査回路１０１の動作に基づき走査線$SCL_m$をローレベルとし、書込みトランジスタ$TR_W$をオフ状態とし、第１ノードＮＤ$_1$、即ち、駆動トランジスタ$TR_D$のゲート電極を浮遊状態とする。従って、以上の結果として、第２ノードＮＤ$_2$の電位は上昇する。

【０１２８】
ここで、上述したとおり、駆動トランジスタ$TR_D$のゲート電極は浮遊状態にあり、しかも、容量部$C_1$が存在するが故に、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタ$TR_D$のゲート電極に生じ、第１ノードＮＤ$_1$の電位も上昇する。その結果、駆動トランジスタ$TR_D$のゲート電極とソース領域として働く他方のソース／ドレイン領域との間の電位差$V_{gs}$は、式（４）の値を保持する。

【０１２９】
また、第２ノードＮＤ$_2$の電位が上昇し、（$V_{th-EL}+V_{Cat}$）を超えるので、発光部ＥＬＰは発光を開始する（図６の（Ｆ）参照）。このとき、発光部ＥＬＰを流れる電流は、駆動トランジスタ$TR_D$のドレイン領域からソース領域へと流れるドレイン電流$I_{ds}$であるので、式（１）で表すことができる。ここで、式（１）と式（４）から、式（１）は、

以下の式（５）にように変形することができる。

【０１３０】

$$I_{ds}=k\cdot\mu\cdot(V_{Sig_m}-V_{Ofs}-\Delta V)^2 \quad (5)$$

【０１３１】

従って、発光部ＥＬＰを流れる電流$I_{ds}$は、例えば、$V_{Ofs}$を０ボルトに設定したとした場合、発光部ＥＬＰにおける輝度を制御するための映像信号$V_{Sig_m}$の値から、駆動トランジスタ$TR_D$の移動度μに起因した電位補正値ΔＶの値を減じた値の２乗に比例する。云い換えれば、発光部ＥＬＰを流れる電流$I_{ds}$は、発光部ＥＬＰの閾値電圧$V_{th-EL}$、及び、駆動トランジスタ$TR_D$の閾値電圧$V_{th}$には依存しない。即ち、発光部ＥＬＰの発光量（輝度）は、発光部ＥＬＰの閾値電圧$V_{th-EL}$の影響、及び、駆動トランジスタ$TR_D$の閾値電圧$V_{th}$の影響を受けない。そして、第（ｎ，ｍ）番目の表示素子１０の輝度は、係る電流$I_{ds}$に対応した値である。

【０１３２】

しかも、移動度μの大きな駆動トランジスタ$TR_D$ほど電位補正値ΔＶが大きくなるので、式（４）の左辺の$V_{gs}$の値が小さくなる。従って、式（５）において、移動度μの値が大きくとも、$(V_{Sig_m}-V_{Ofs}-\Delta V)^2$の値が小さくなる結果、駆動トランジスタ$TR_D$の移動度μのばらつき（更には、ｋのばらつき）に起因するドレイン電流$I_{ds}$のばらつきを補正することができる。これにより、移動度μのばらつき（更には、ｋのばらつき）に起因する発光部ＥＬＰの輝度のばらつきを補正することができる。

【０１３３】

そして、発光部ＥＬＰの発光状態を第（ｍ＋ｍ’－１）番目の水平走査期間まで継続する。この第（ｍ＋ｍ’－１）番目の水平走査期間の終期は、［期間－ＴＰ（２）$_{-1}$］の終期に相当する。ここで、「ｍ’」は、１＜ｍ’＜Ｍの関係を満たし、表示装置において所定の値である。換言すれば、発光部ＥＬＰは、［期間－ＴＰ（２）$_{6C}$］の始期から第（ｍ＋ｍ’）番目の水平走査期間$H_{m+m'}$の直前まで駆動され、この期間が発光期間となる。

【０１３４】

図７の（Ａ）乃至（Ｄ）を参照して、給電線ＰＳ１の電位と、第２ノードＮＤ$_2$の電位と、駆動トランジスタ$TR_D$を流れるドレイン電流$I_{ds}$との関係を説明する。

【０１３５】

図７の（Ａ）に示すように、給電線ＰＳ１$_m$の電位が、第２ノード初期化電圧$V_{CC-L}$から駆動電圧$V_{CC-H}$に切り替わると、図４を参照して説明した前処理から書込み処理までの期間を除き、駆動トランジスタ$TR_D$にドレイン電流$I_{ds}$が流れる。従って、書込み処理終了後、第２ノードＮＤ$_2$の電位は上昇する。

【０１３６】

このとき、第２ノードＮＤ$_2$の電位が、発光部ＥＬＰの閾値電圧$V_{th-EL}$を超えない期間Ａにあっては、ドレイン電流$I_{ds}$は専ら発光部ＥＬＰの容量$C_{EL}$に流れ込む（図７の（Ｂ）参照）。尚、符号$I_C$はドレイン電流$I_{ds}$のうち容量$C_{EL}$に流れ込む電流を示し、符号$I_E$はドレイン電流$I_{ds}$のうち発光部ＥＬＰに流れる電流を示す。そして、第２ノードＮＤ$_2$の電位が、発光部ＥＬＰの閾値電圧$V_{th-EL}$を超えた後一定値に達するまでの期間Ｂにあっては、ドレイン電流$I_{ds}$は、容量$C_{EL}$に流れ込むと共に、発光部ＥＬＰにも流れる（図７の（Ｃ）参照）。更に、第２ノードＮＤ$_2$の電位が一定値に達した後の期間Ｃにあっては、ドレイン電流$I_{ds}$は、専ら発光部ＥＬＰに流れる（図７の（Ｄ）参照）。容量$C_{EL}$に流れ込む電流$I_C$は、発光に寄与しない。従って、ドレイン電流$I_{ds}$のうち発光に寄与する部分（電荷量）は、図７の（Ａ）のハッチングを施した部分である。

【０１３７】

ここで、フレーム周波数が相対的に低い（例えば、５０ヘルツであるとする）場合と、フレーム周波数が相対的に高い（例えば、６０ヘルツであるとする）場合とで、発光部ＥＬＰに流れ込む電流量に生ずる差分について考察する。図８に示すように、フレーム周波数が高くなると、発光期間と非発光期間とを併せた長さは短くなる。従って、一般的に、フレーム周波数を高くすると、給電線ＰＳ１$_m$に駆動電圧$V_{CC-H}$を印加する期間も短くな

る。

【０１３８】

図９の（Ａ）は、フレーム周波数が相対的に低い（５０ヘルツ）ときに、駆動トランジスタ$TR_D$に流れるドレイン電流$I_{ds}$のうち発光に寄与する部分を説明するための模式図である。図９の（Ｂ）は、フレーム周波数が相対的に高い（６０ヘルツ）ときに、駆動トランジスタ$TR_D$に流れるドレイン電流$I_{ds}$のうち発光に寄与する部分を説明するための模式図である。映像信号$V_{Sig}$の値が一定であれば、期間Ａの長さや期間Ｂの長さは、フレーム周波数の値に係わらず一定である。

【０１３９】

従って、フレーム周波数が高くなる程、期間Ｃの長さは短くなる。映像信号$V_{Sig}$の値が一定であっても、ドレイン電流$I_{ds}$のうち発光に寄与する部分は、フレーム周波数が高くなる程、減少する。これにより、表示装置が発光を開始すると視認されるときの映像信号$V_{Sig}$の電圧（黒表示の電圧）も、フレーム周波数の値が変わると、変化する。図１０に、閾値電圧キャンセル処理の条件（実際の条件については後述する）を保った状態でフレーム周波数を変化させた場合に、表示装置が発光を開始すると視認されるときの映像信号$V_{Sig}$の値を示す。図１０に示すように、フレーム周波数が高くなる程、いわゆる黒レベルの映像信号$V_{Sig}$の値が高くなることが分かる。

【０１４０】

図１１を参照して、閾値電圧キャンセル処理を行う期間の長さの総和を短くすることにより得られる効果について説明する。図１１は、図４に対し、初期化等のタイミングを１水平走査期間遅らせたときのタイミングチャートである。図１１に示す動作にあっては、図４に示す［期間－ＴＰ（２）$_3$］の閾値電圧キャンセル処理における第２ノードＮＤ$_2$の電位の上昇が生じない。尚、［期間－ＴＰ（２）$_4$］における第２ノードＮＤ$_2$の電位の上昇も生じない。従って、［期間－ＴＰ（２）$_{6B}$］において書込み処理を行った後の第１ノードＮＤ$_1$と第２ノードＮＤ$_2$との間の電位差は、図４に示す動作をしたときよりも大きくなる。即ち、映像信号$V_{Sig}$の値が同じであっても、［期間－ＴＰ（２）$_7$］におけるドレイン電流$I_{ds}$の値は、閾値電圧キャンセル処理を行う期間の長さの総和を短くすることにより、大きくなる。

【０１４１】

従って、閾値電圧キャンセル処理を行う期間の長さの総和を短くするように表示装置を駆動すると、ドレイン電流$I_{ds}$の値が大きくなる。フレーム周波数が高くなると期間Ｃの長さは相対的に短くなるが、閾値電圧キャンセル処理を行う期間の長さの総和を短くするように表示装置を駆動すれば、ドレイン電流$I_{ds}$の値は大きくなる。図１２は、図９の（Ｂ）に対応する図であり、フレーム周波数が相対的に高い場合であって、閾値電圧キャンセル処理を行う期間の長さの総和を短くしたときに、駆動トランジスタ$TR_D$に流れるドレイン電流$I_{ds}$のうち発光に寄与する部分を説明するための模式図である。図９の（Ａ）に示すハッチングの部分の面積と、図１２に示すハッチングの部分の面積が略同様となるように、図１２におけるドレイン電流$I_{ds}$の値が設定されていれば、フレーム周波数が高くなる程、いわゆる黒レベルの映像信号$V_{Sig}$の値が高くなるといった現象を打ち消すことができる。

【０１４２】

以上、実施例の表示装置の駆動方法の基本的な原理について説明した。次に、図１３乃至図２４を参照して、実施例の表示装置の構成及び駆動方法をより詳しく説明する。

【０１４３】

図１３は、電源部１００、走査回路１０１、及び、制御回路１０３の構成を説明するための模式的な構成図である。

【０１４４】

制御回路１０３は、タイミング発生回路１０３Ａ、フレーム周波数選択手段１０３Ｂ、各パルスの設定テーブル格納部１０３Ｃ、及び、カウンタ部１０３Ｄから構成されている。タイミング発生回路１０３Ａには、フレーム周波数選択手段１０３Ｂから、選択された

フレーム周波数の値に基づいた信号が入力される。タイミング発生回路１０３Ａは、フレーム周波数の値に対応して、各パルスの設定テーブル格納部１０３Ｃを参照する。そして、得られた設定値やカウンタ部１０３Ｄからの信号に基づいて、後述する各種信号を出力し、走査回路１０１及び電源部１００の動作を制御する。

【０１４５】

電源部１００は、シフトレジスタ部１００Ａ及びレベル変換回路１００Ｂから構成されている。走査回路１０１は、シフトレジスタ部１０１Ａ、ロジック回路部１０１Ｂ、及び、レベル変換回路１０１Ｃから構成されている。１つの走査線ＳＣＬに対応する走査回路１０１の部分の構造を図１４の（Ａ）に示す。また、１つの給電線ＰＳ１に対応する電源部１００の部分の構造を図１４の（Ｂ）に示す。

【０１４６】

制御回路１０３は、電源部１００に、スタートパルスＤＳＳＴとクロック信号ＤＳＣＫを所定のタイミングで印加する。また、制御回路１０３は、走査回路１０１に、スタートパルスＷＳＳＴ、クロック信号ＷＳＣＫ、第１イネーブル信号ＷＳＥＮ１、第２イネーブル信号ＷＳＥＮ２、及び、第３イネーブル信号ＷＳＥＮ３を印加する。尚、スタートパルスＤＳＳＴは電源部１００のシフトレジスタ部１００Ａの１段目に印加され、スタートパルスＷＳＳＴは走査回路１０１のシフトレジスタ部１０１Ａの１段目に印加される。これらの信号は、図１４の（Ａ）及び（Ｂ）には表されていない。また、図１４の（Ａ）においては、クロック信号ＷＳＣＫの表記を省略した。同様に、図１４の（Ｂ）においては、クロック信号ＤＳＣＫの表記を省略した。

【０１４７】

図１４の（Ａ）に示す符号$V_{DD_WS}$，$V_{SS_WS}$、及び、図１４の（Ｂ）に示す符号$V_{DD_DSS}$，$V_{SS_DS}$は、レベルシフト回路に印加される所定の電源電圧である。図１４の（Ａ）に示す符号$SCL_{_out}$は、走査線ＳＣＬに印加される出力信号を表し、図１４の（Ｂ）に示す符号$PS1_{_out}$は、給電線ＰＳ１に印加される出力信号を表す。図１４の（Ａ）に示す符号$WS_{_S/R_in}$，$WS_{_S/R_out}$は、それぞれ、走査回路１０１のシフトレジスタ部の入力信号と出力信号である。同様に、図１４の（Ｂ）に示す符号$DS_{_S/R_in}$，$DS_{_S/R_out}$は、それぞれ、電源部１００のシフトレジスタ部の入力信号と出力信号である。

【０１４８】

図１５は、制御回路１０３、走査回路１０１、及び、電源部１００の動作を説明するための模式的なタイミングチャートである。図１５は、図４に対応するタイミングチャートであって、図１５に示す期間$T_1$は、図４に示す［期間－ＴＰ（２）$_{1A}$］の始期から［期間－ＴＰ（２）$_{1B}$］の終期に対応する。図１５に示す期間$T_2$，$T_3$は、それぞれ、図４に示す［期間－ＴＰ（２）$_3$］、［期間－ＴＰ（２）$_5$］に対応する。図１５に示す期間$T_4$は、図４に示す［期間－ＴＰ（２）$_{6B}$］に対応する。

【０１４９】

図１６も、制御回路１０３、走査回路１０１、及び、電源部１００の動作を説明するための模式的なタイミングチャートである。図１６は、図１５に対し、１水平走査期間だけ初期化のタイミングを早めると共に、閾値電圧キャンセル処理を行う回数を１回増やしたときのタイミングチャートである。図１３及び図１４を参照して説明した回路構成にあっては、制御回路１０３から供給される各種信号を変えることにより、閾値電圧キャンセル処理を行う回数や、１回の閾値電圧キャンセル処理を行う期間の長さを、容易に調整することができる。

【０１５０】

図１０に示すデータは、図１７に示すタイミングチャートで初期化から書込み処理を行い、表示装置を各フレーム周波数で駆動して測定した。図１７に示す期間$T_1$乃至$T_{10}$において閾値電圧キャンセル処理が行われ、図１７に示す期間$T_{11}$において書込み処理が行われる。期間$T_1$乃至期間$T_{10}$の各期間の長さは、第３イネーブル信号ＷＳＥＮ３における第１基準パルスで規定され、その長さは１１．５マイクロ秒に設定されている。尚、書込みの期間を規定する期間$T_{11}$の長さは、第３イネーブル信号ＷＳＥＮ３における第２基

準パルスで規定される。実施例にあっては、第２基準パルスは、フレーム周波数に係わらず一定の長さに設定されている。

【０１５１】

図１８は、図１７に対応するグラフであって、フレーム周波数に応じて閾値電圧キャンセル処理の条件を変えた場合の、フレーム周波数と、表示装置で発光が開始するときの映像信号$V_{Sig}$の値との関係を説明するための模式的なグラフである。

【０１５２】

表示装置を或るフレーム周波数ＦＲで駆動するとき、前記工程（ａ）において、閾値電圧キャンセル処理を行う回数をＰ（ＦＲ）、１回の閾値電圧キャンセル処理を行う期間の長さをＴＵ（ＦＲ）と表す。以下説明するように、第１のフレーム周波数を$FR_1$、第１のフレーム周波数$FR_1$よりも高い第２のフレーム周波数を$FR_2$と表すとき、$TU(FR_1)\cdot P(FR_1) > TU(FR_2)\cdot P(FR_2)$を満たすように、表示装置は制御される。

【０１５３】

フレーム周波数が５０ヘルツのときのタイミングチャートを図１９に示す。このとき、第３イネーブル信号ＷＳＥＮ３における第１基準パルスは１２マイクロ秒に設定されており、図１９に示す期間$T_1$乃至期間$T_{12}$において閾値電圧キャンセル処理が行われる。このとき、ＴＵ（５０）・Ｐ（５０）＝１２・１２＝１４４マイクロ秒である。

【０１５４】

フレーム周波数が６０ヘルツのときのタイミングチャートを図２０に示す。このとき、第３イネーブル信号ＷＳＥＮ３における第１基準パルスは１１マイクロ秒に設定されており、図２０に示す期間$T_1$乃至期間$T_{12}$において閾値電圧キャンセル処理が行われる。このとき、ＴＵ（６０）・Ｐ（６０）＝１１・１２＝１３２マイクロ秒である。

【０１５５】

フレーム周波数が７０ヘルツのときのタイミングチャートを図２１に示す。このとき、第３イネーブル信号ＷＳＥＮ３における第１基準パルスは１２マイクロ秒に設定されており、図２１に示す期間$T_1$乃至期間$T_{10}$において閾値電圧キャンセル処理が行われる。このとき、ＴＵ（７０）・Ｐ（７０）＝１２・１０＝１２０マイクロ秒である。

【０１５６】

フレーム周波数が８０ヘルツのときのタイミングチャートを図２２に示す。このとき、第３イネーブル信号ＷＳＥＮ３における第１基準パルスは１１マイクロ秒に設定されており、図２２に示す期間$T_1$乃至期間$T_{10}$において閾値電圧キャンセル処理が行われる。このとき、ＴＵ（８０）・Ｐ（８０）＝１１・１０＝１１０マイクロ秒である。

【０１５７】

フレーム周波数が９０ヘルツのときのタイミングチャートを図２３に示す。このとき、第３イネーブル信号ＷＳＥＮ３における第１基準パルスは１２マイクロ秒に設定されており、図２３に示す期間$T_1$乃至期間$T_8$において閾値電圧キャンセル処理が行われる。このとき、ＴＵ（９０）・Ｐ（９０）＝１２・８＝９６マイクロ秒である。

【０１５８】

フレーム周波数が１００ヘルツのときのタイミングチャートを図２４に示す。このとき、第３イネーブル信号ＷＳＥＮ３における第１基準パルスは１１マイクロ秒に設定されており、図２３に示す期間$T_1$乃至期間$T_8$において閾値電圧キャンセル処理が行われる。このとき、ＴＵ（１００）・Ｐ（１００）＝１１・８＝８８マイクロ秒である。

【０１５９】

以上のように、フレーム周波数に応じて閾値電圧キャンセル処理の条件を変えることにより、フレーム周波数の値に係わらず、表示装置が発光を開始すると視認されるときの映像信号$V_{Sig}$の値を一定の値に揃えることができる。従って、フレーム周波数に応じて、映像信号の値の調整が必要になるといったことがなく、各フレーム周波数において良好に画像を表示することができる。尚、Ｐ（ＦＲ）及びＴＵ（ＦＲ）の値は、表示装置の設計に応じて種々の値を取り得る。従って、種々の動作条件で表示装置を駆動して測定を行い

、フレーム周波数毎に好適な値を選択して用いればよい。

【０１６０】

以上、好ましい実施例に基づき本発明を説明したが、本発明はこの実施例に限定されるものではない。実施例において説明した表示装置や表示素子の構成や構造、表示素子及び表示装置の駆動方法の工程は例示であり、適宜変更することができる。

【０１６１】

例えば、図２５に示すように、表示素子１０を構成する駆動回路１１が、第２ノード$ND_2$に接続されたトランジスタ（第１トランジスタ$TR_1$）を備えている構成であってもよい。第１トランジスタ$TR_1$においては、一方のソース／ドレイン領域は、第２ノード初期化電圧$V_{SS}$が印加され、他方のソース／ドレイン領域は、第２ノード$ND_2$に接続されている。第１トランジスタ制御線ＡＺ１を介して第１トランジスタ制御回路１０４からの信号が第１トランジスタ$TR_1$のゲート電極に印加され、第１トランジスタ$TR_1$のオン／オフ状態を制御する。これにより、第２ノード$ND_2$の電位を設定することができる。

【０１６２】

あるいは又、図２６に示すように、表示素子１０を構成する駆動回路１１が、第１ノード$ND_1$に接続されたトランジスタ（第２トランジスタ$TR_2$）を備えている構成であってもよい。第２トランジスタ$TR_2$においては、一方のソース／ドレイン領域は、第１ノード初期化電圧$V_{Ofs}$が印加され、他方のソース／ドレイン領域は、第１ノード$ND_1$に接続されている。第２トランジスタ制御線ＡＺ２を介して第２トランジスタ制御回路１０５からの信号が第２トランジスタ$TR_2$のゲート電極に印加され、第２トランジスタ$TR_2$のオン／オフ状態を制御する。これにより、第１ノード$ND_1$の電位を設定することができる。

【０１６３】

更には、図２７に示すように、表示素子１０を構成する駆動回路１１が、上述した第１トランジスタ$TR_1$と第２トランジスタ$TR_2$とを共に備えている構成であってもよい。また、これに加えて、別のトランジスタを備えている構成とすることもできる。

【０１６４】

実施例においては、駆動トランジスタ$TR_D$がｎチャネル型であるとして説明した。駆動トランジスタ$TR_D$をｐチャネル型トランジスタとする場合には、発光部のアノード電極とカソード電極とを入れ替えた結線をすればよい。尚、この構成にあってはドレイン電流の流れる向きが変わるので、給電線等に印加する電圧の値等を適宜変更すればよい。

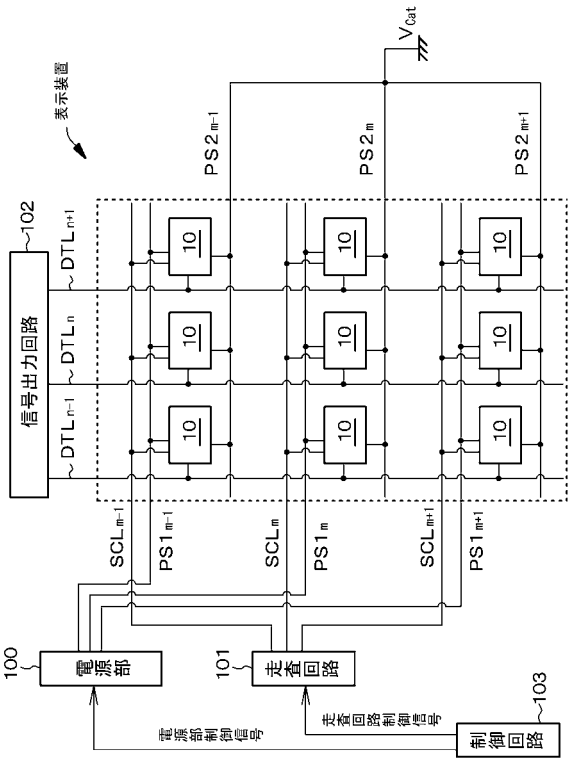
【符号の説明】

【０１６５】

$TR_W$・・・書込みトランジスタ、$TR_D$・・・駆動トランジスタ、$TR_1$・・・第１トランジスタ、$TR_2$・・・第２トランジスタ、$C_1$・・・容量部、ＥＬＰ・・・有機エレクトロルミネッセンス発光部、$C_{EL}$・・・発光部ＥＬＰの容量、$ND_1$・・・第１ノード、$ND_2$・・・第２ノード、ＳＣＬ・・・走査線、ＤＴＬ・・・データ線、ＡＺ１・・・第１トランジスタ制御線、ＡＺ２・・・第２トランジスタ制御線、ＣＬ・・・制御線、ＰＳ１・・・給電線、ＰＳ２・・・第２の給電線、１０・・・表示素子、１１・・・駆動回路、２０・・・支持体、２１・・・基板、３１・・・ゲート電極、３２・・・ゲート絶縁層、３３・・・半導体層、３４・・・チャネル形成領域、３５，３５・・・ソース／ドレイン領域、３６・・・他方の電極、３７・・・一方の電極、３８・・・配線、３９・・・配線、４０・・・層間絶縁層、５１・・・アノード電極、５２・・・正孔輸送層、発光層及び電子輸送層、５３・・・カソード電極、５４・・・第２層間絶縁層、５５，５６・・・コンタクトホール、１００・・・電源部、１００Ａ・・・シフトレジスタ部、１００Ｂ・・・レベル変換回路、１０１・・・走査回路、１０１Ａ・・・シフトレジスタ部、１０１Ｂ・・・ロジック回路部、１０１Ｃ・・・レベル変換回路、１０２・・・信号出力回路、１０３・・・制御回路、１０３Ａ・・・タイミング発生回路、１０３Ｂ・・・フレーム周波数選択手段、１０３Ｃ・・・各パルスの設定テーブル格納部、１０３Ｄ・・・カウンタ部、１０４・・・第１トランジスタ制御回路、１０５・・・第２トランジスタ制御回路

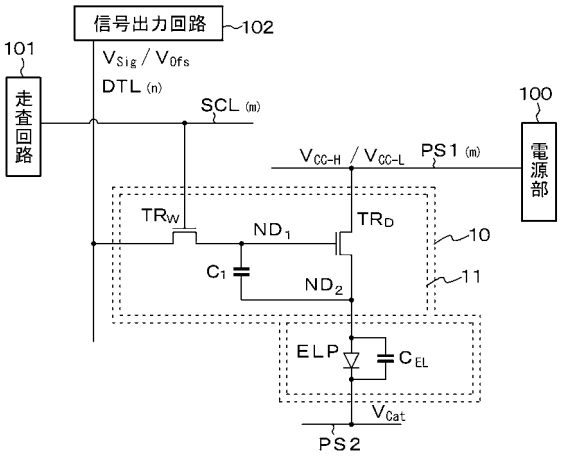
【図１】

【図１】［実施例］



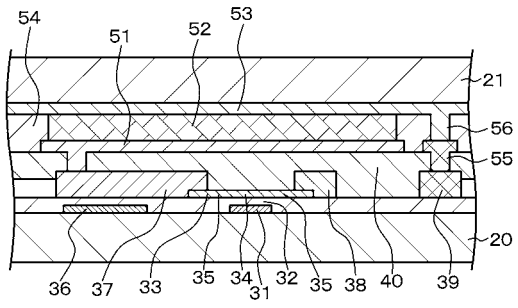

【図２】

【図２】［実施例］



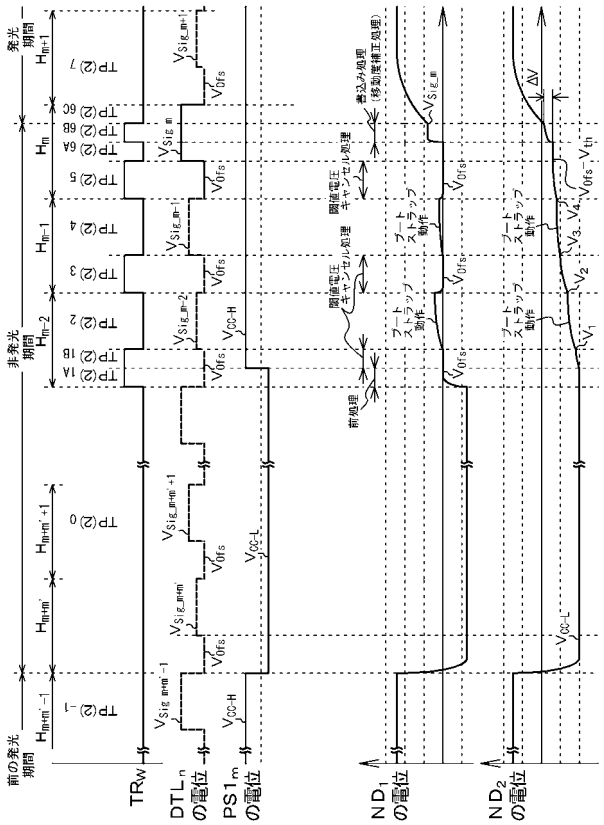

【図３】

【図３】［実施例］



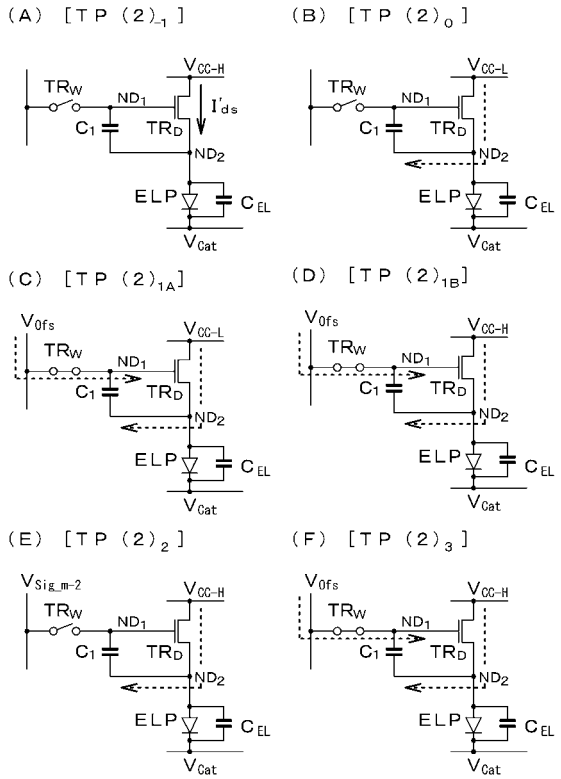

【図４】

【図４】［実施例］



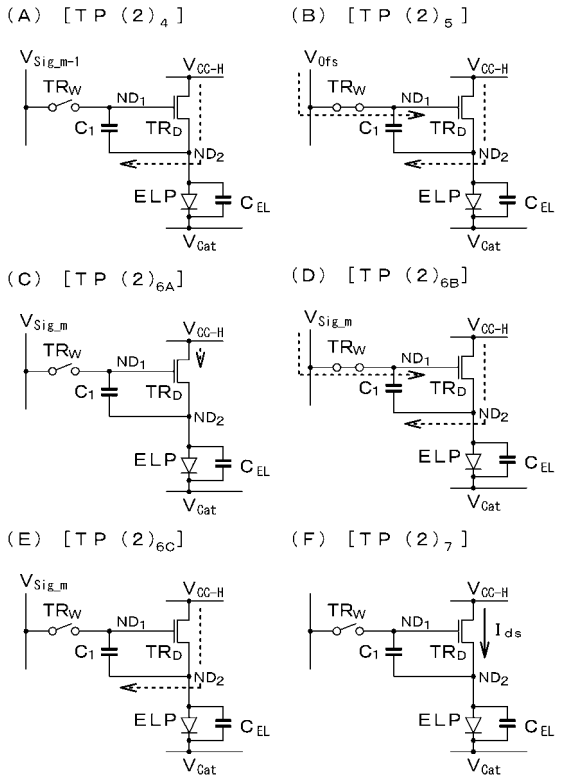
【図５】

【図５】［実施例］



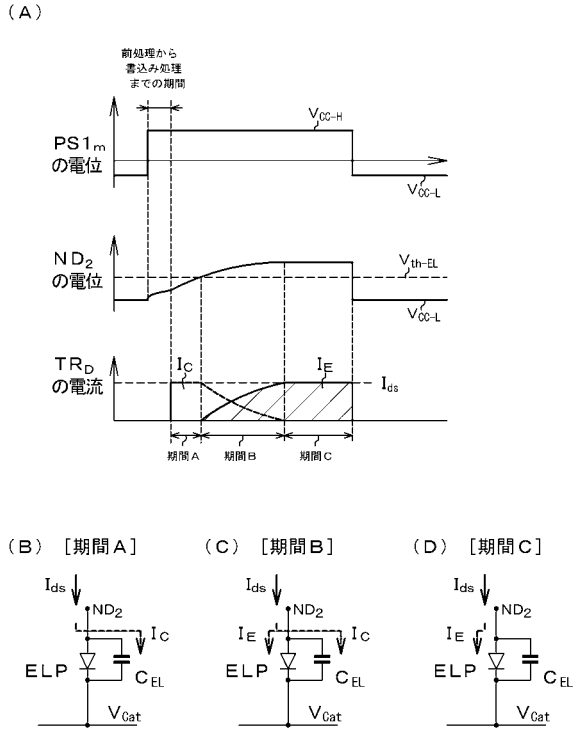

【図６】

【図６】［実施例］



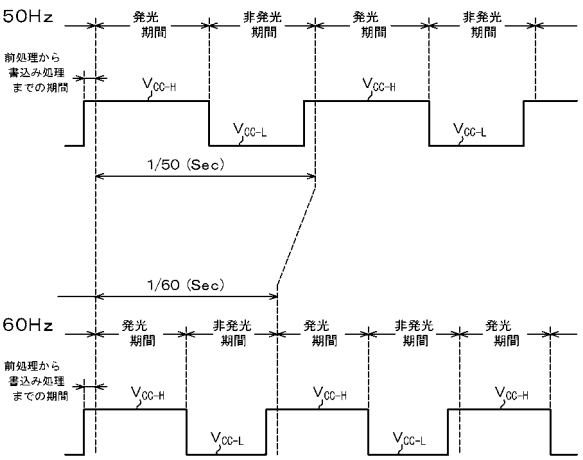

【図７】

【図７】［実施例］



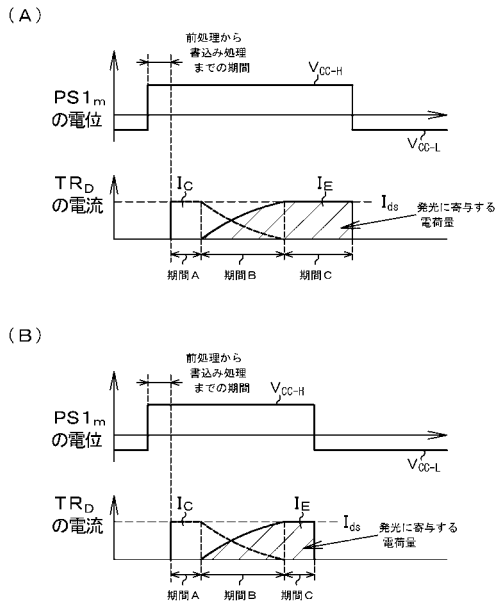

【図８】

【図８】［実施例］



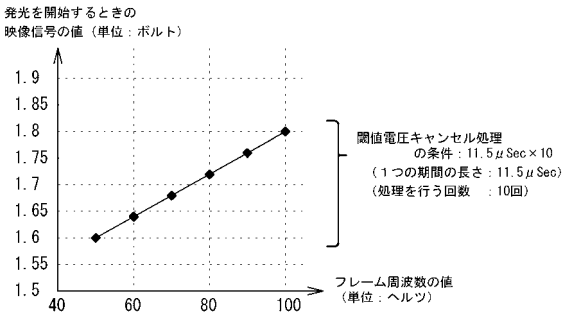
【図９】

【図９】［実施例］



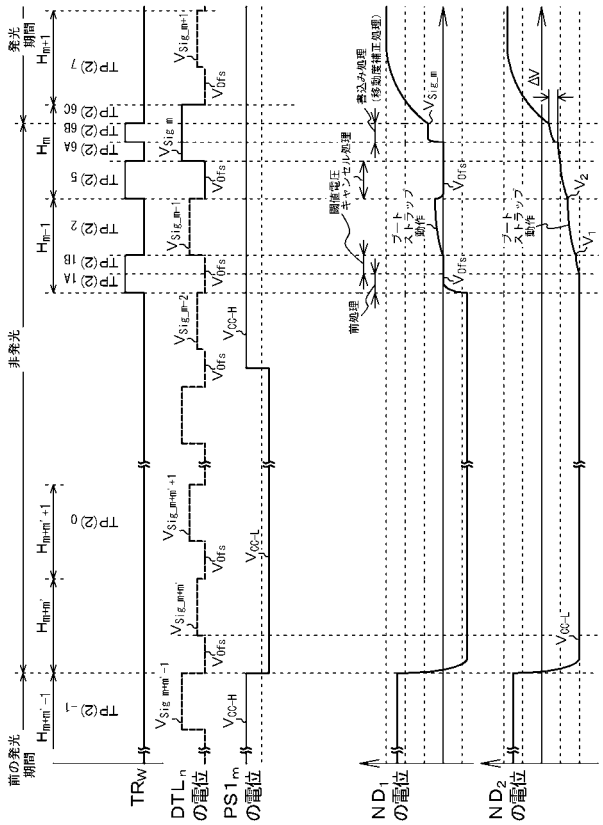

【図１０】

【図１０】［実施例］



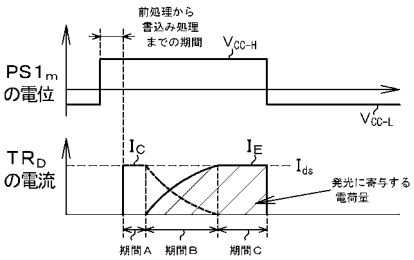

【図１１】

【図１１】［実施例］



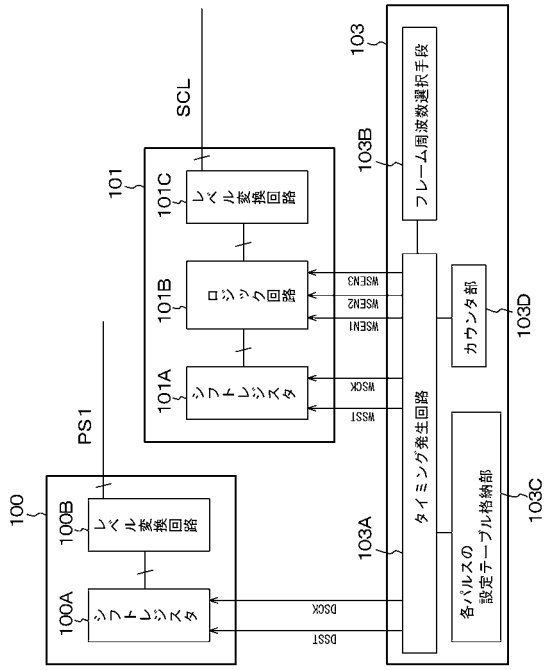

【図１２】

【図１２】［実施例］



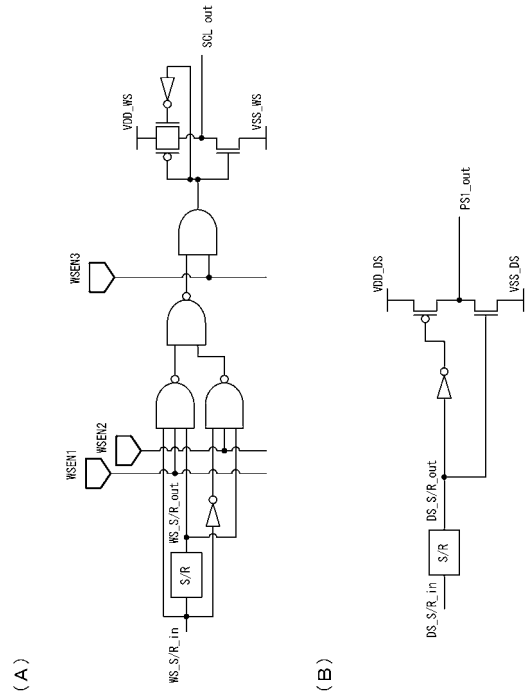
【図１３】

【図１３】［実施例］



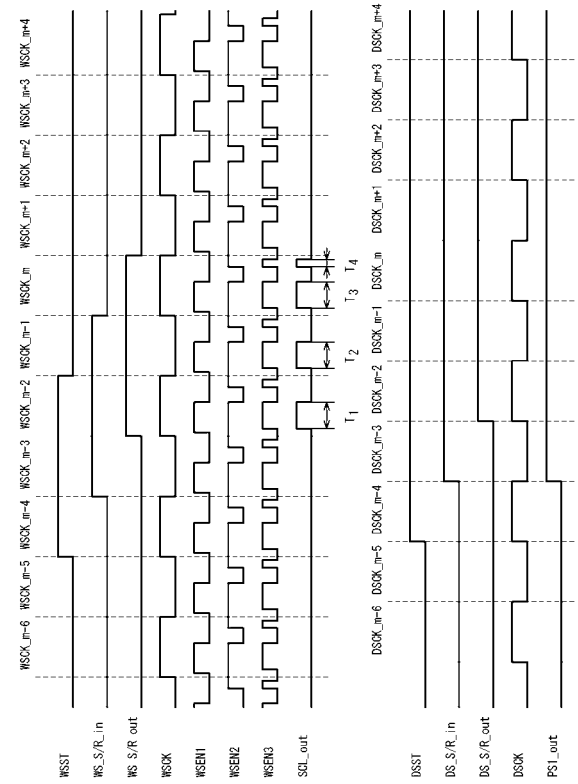

【図１４】

【図１４】［実施例］



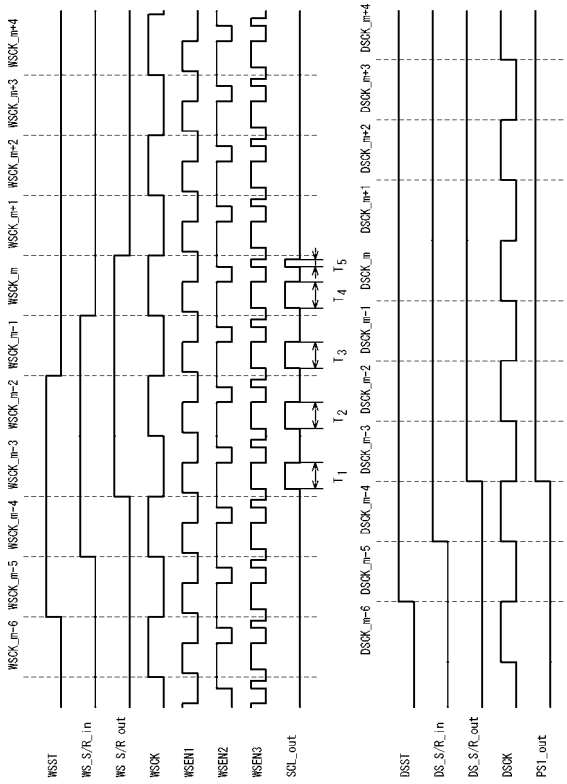

【図１５】

【図１５】［実施例］



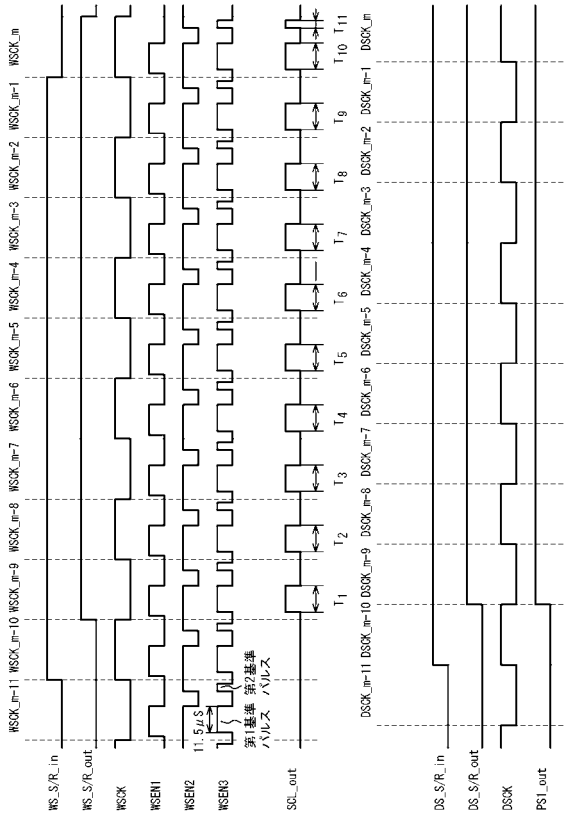

【図１６】

【図１６】［実施例］



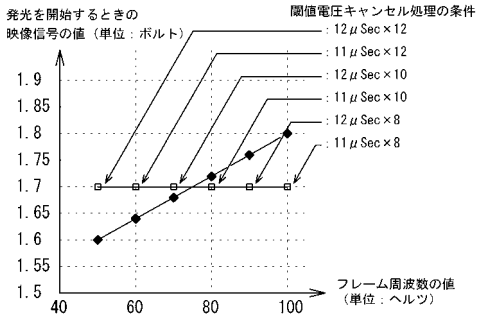
【図１７】

【図１７】［実施例］



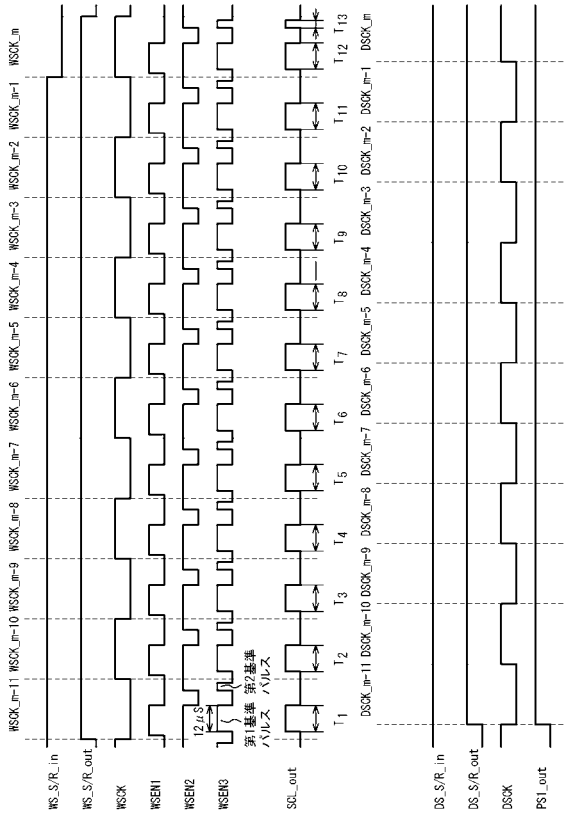

【図１８】

【図１８】［実施例］



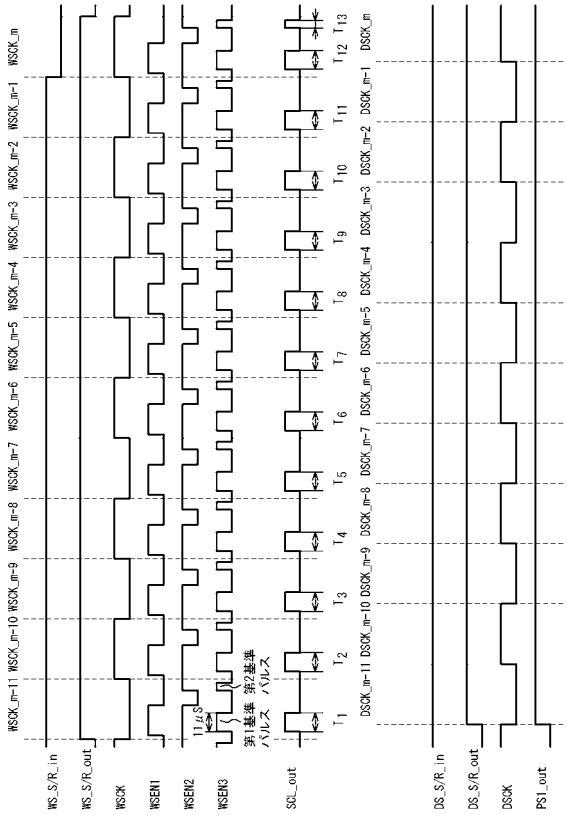

【図１９】

【図１９】［実施例］



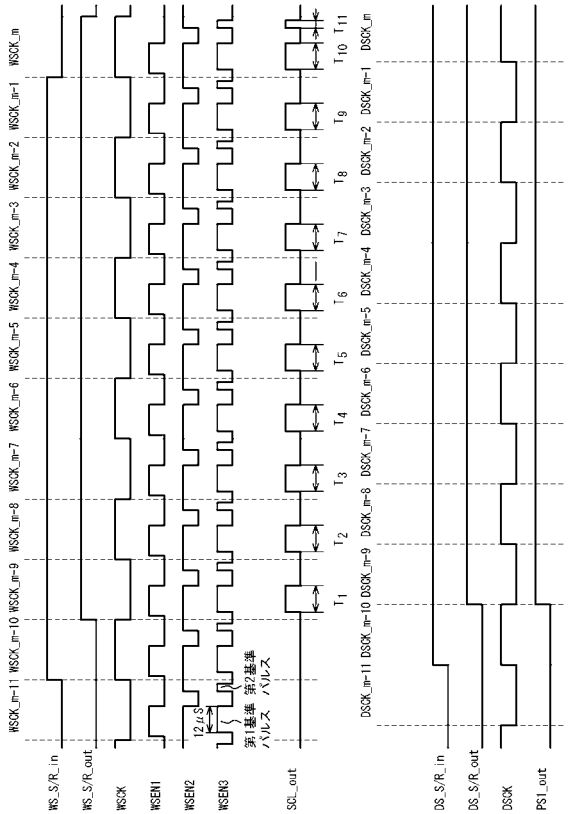

【図２０】

【図２０】［実施例］



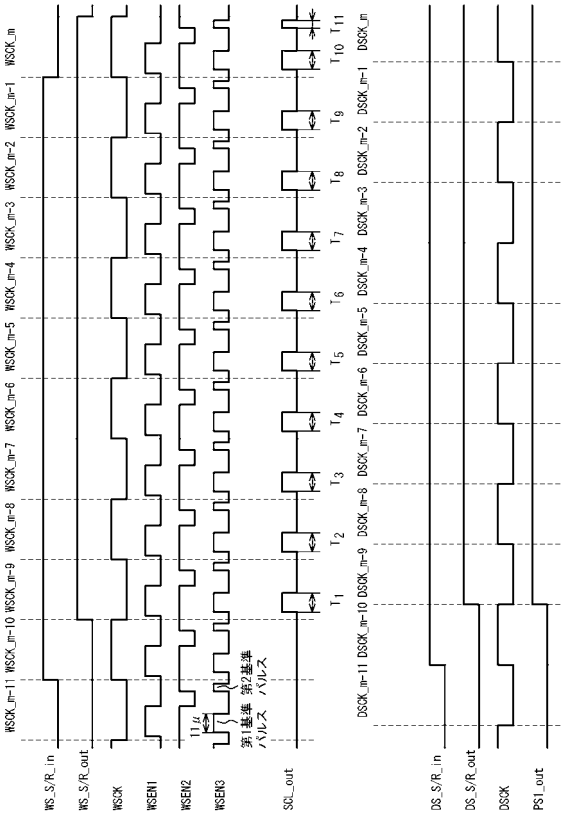
【図２１】

【図２１】［実施例］



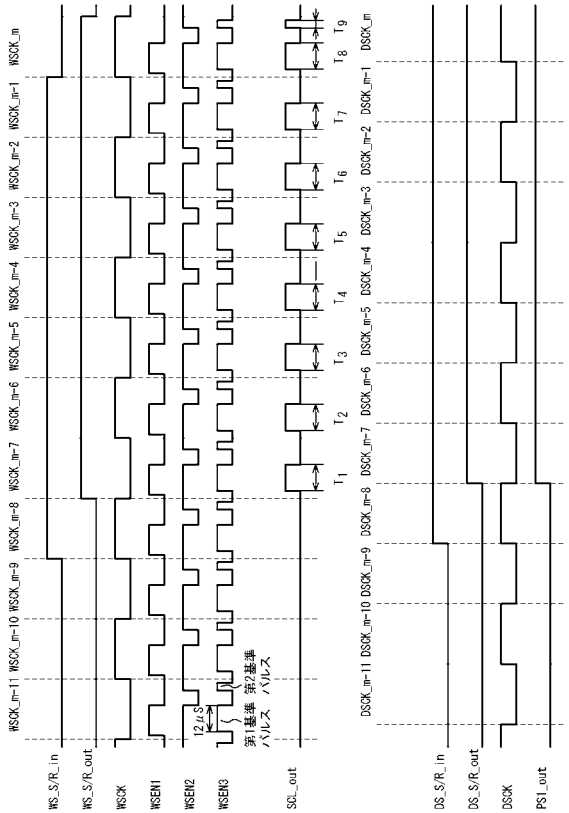

【図２２】

【図２２】［実施例］



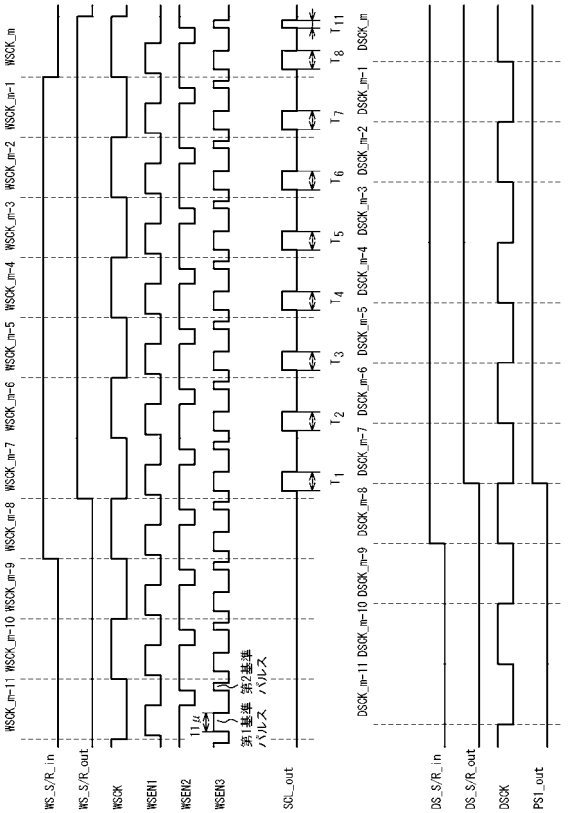

【図２３】

【図２３】［実施例］



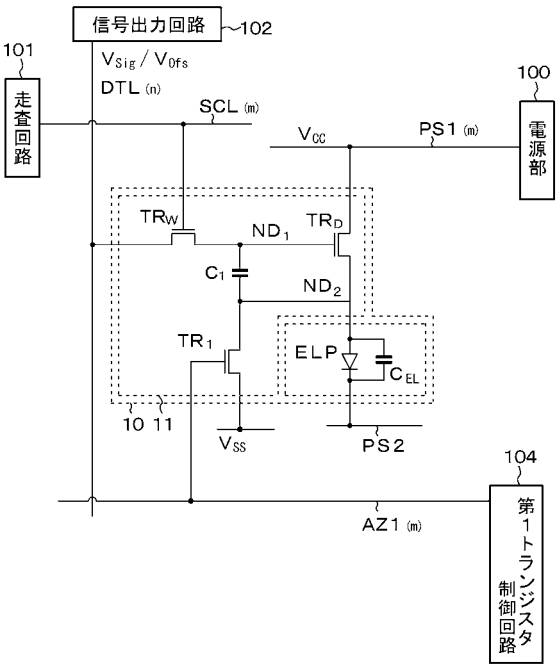

【図２４】

【図２４】［実施例］



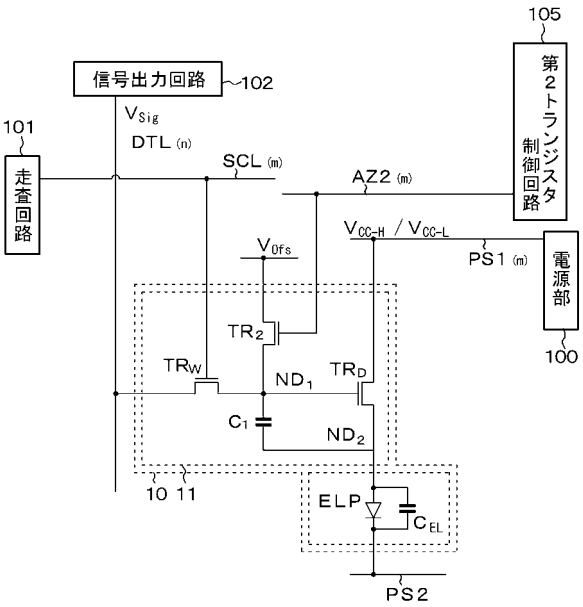
【図２５】

【図２５】



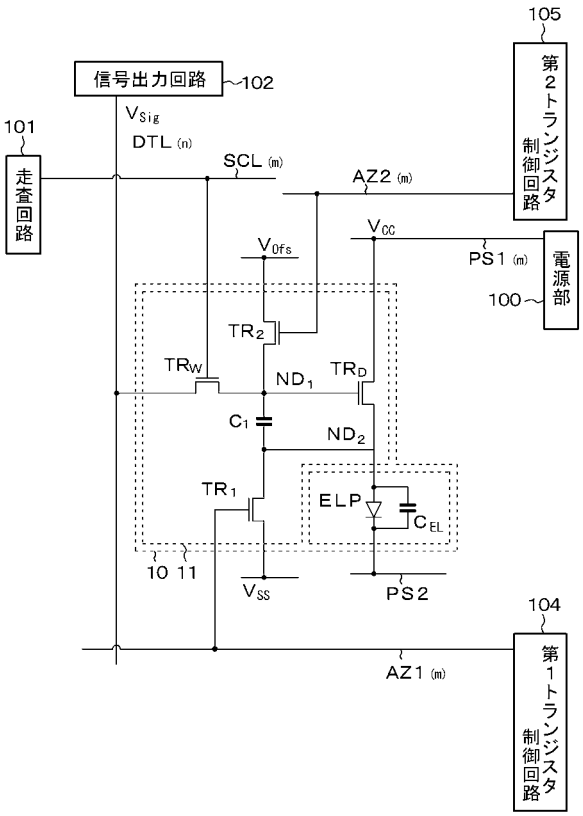

【図２６】

【図２６】




【図２７】

【図２７】



フロントページの続き

| (51)Int.Cl. | FI | | |
|---|---|---|---|
| | G09G | 3/20 | 642A |
| | G09G | 3/20 | 642C |
| | H05B | 33/14 | A |

(56)参考文献 特開2008－033193（JP, A）
特開2008－122632（JP, A）
特開2008－083272（JP, A）
特開2008－145646（JP, A）
特開2007－171828（JP, A）

(58)調査した分野(Int.Cl., DB名)
G09G 3／30
G09G 3／20
H01L 51／50