

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

55882

Patent dodatkowy
do patentu _____

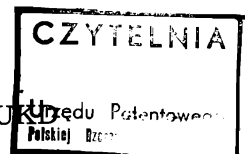
Zgłoszono: 04.III.1967 (P 119 283)

Pierwszeństwo: _____

Opublikowano: 30.VIII.1968

Kl. 42 m⁴, 7/04

MKP G 06 g 7/04



Twórca wynalazku: mgr inż. Tadeusz Jankowski

Właściciel patentu: Politechnika Warszawska (Katedra Budowy Maszyn
Matematycznych), Warszawa (Polska)

Logarytmiczny konwerter cyfrowo-analogowy

1
Przedmiotem wynalazku jest konwerter cyfrowo-analogowy C/A, który służy do otrzymywania wielkości analogowych proporcjonalnych do logarytmu wielkości cyfrowych podlegających konwersji.

W znanych rozwiązaniach logarytmicznych konwerterów C/A stosowane są liniowe konwertery C/A współpracujące z analogowymi elementami o charakterystyce logarytmicznej. Przykładem takiego rozwiązania jest liniowy konwerter C/A prądowy współpracujący z diodą półprzewodnikową taką, że spadek napięcia w kierunku przewodzenia U_F jest proporcjonalny do logarytmu naturalnego prądu I_F przy czym

$$U_F = k \cdot \ln I_F + U_0$$

gdzie: k — stała proporcjonalności

U_0 — składowa stała

Wadami tego rodzaju logarytmicznych konwerterów C/A jest rozbudowany układ konwersji liniowej o stosunkowo ostrych wymaganiach co do czułości i dokładności, oraz trudności związane z uzyskaniem elementów analogowych o charakterystyce wystarczająco stabilnej i możliwie zbliżonej do logarytmicznej.

Celem wynalazku jest usunięcie bądź ominięcie wspomnianych wad.

Wynalazek polega na wykorzystaniu najniższej technicznie uzasadnionej dla większości cyfrowych urządzeń podstawy logarytmów, jaką jest liczba 2, cyfrowym wyznaczeniu cechy logarytmów, które

2
wartość odpowiada najbardziej znaczącej pozycji, w dwójkowym zapisie liczby logarytmicznej, zawierającej jedynekę oraz na liniowej konwersji tak wyznaczonej cechy przez sumowanie identycznych jednostkowych prądów. W ten sposób unika się trudności związanych z konstrukcją klasycznych konwerterów liniowych a zarazem minimalizuje się trudności związane z analogowym uzyskiwaniem mantyssy, która w dość szerokim zakresie zastosowań może w ogóle nie być uwzględniana.

Przedmiot wynalazku jest przedstawiony na fig. 1 gdzie R oznacza znany rejestr zawierający liczbę L podlegającą konwersji C/A, M znany układ konwersji mantyssy dołączony w miarę potrzeby, K układ identycznych kluczy prądowych taki, że prądy wyjściowe I_i płyną wtedy i tylko wtedy gdy klucze są otwarte, a klucze K_0 do K_i włącznie, gdzie $i = 0, 1, \dots, n$, są otwarte wtedy gdy i -ta pozycja rejestru R jest najbardziej znaczącą pozycją zawierającą jedynekę, r_0 opornikiem spolaryzowanym napięciem U_0 , U wyjście konwertera. Napięcie wyjściowe U jako iloczyn

$$r_0 \sum_{i=0}^n (I_i + I_m) \text{ proporcjonalne jest do } \log_2 L.$$

Każdy klucz K_i posiada wejście informacyjne sterowane stanem U_i i -tej pozycji rejestru R oraz wejście blokujące sterowane stanem wyjścia blokującego klucza K_{i+1} . Prąd wyjściowy I_i zależy od stanu klucza K_i . Przypisując stanowi otwarcia

„1” a stanowi zamknięcia „0” następująca tabelka opisuje klucz K_i

U_i	K_{i+1}	K_i
0	0	0
0	1	1
1	0	1
1	1	1

Przykładowa budowa klucza K_i przedstawiona jest na fig. 2, gdzie 1 i 3 oznacza tranzystory p-n-p, 2 oznacza tranzystor n-p-n, 4 oznacza diodę półprzewodnikową r_5 , r_6 i r_7 oporniki a U_1 , U_2 i U_3 napięcia polaryzujące, przy czym $U_2 < U_3$. Kolektor tranzystora 2, emiter tranzystora 1 oraz baza tranzystora 3 zwarte są ze sobą tak, że o ile przewodzi tranzystor 2 to odcięty jest tranzystor 1 a przewodzi tranzystor 3 i odwrotnie. Tranzystor 2 wtedy i tylko wtedy jest odcięty gdy nie płynie prąd na wejściu blokującym 9 bądź napięcie na wejściu informacyjnym 10 nie jest bardziej dodatnie niż napięcie $-U_2$ co zachodzi dla $U_i = 1$. Prąd wyjściowy I_i proporcjonalny jest wtedy do U_i/r_6 a wyjście blokujące 11 jest w stanie „1”. Natomiast tranzystor 2 przewodzi i odcina tranzystor 1 wtedy i tylko wtedy gdy płynie prąd na wejściu 9 bądź napięcie na wejściu 10 jest wystarczająco bliskie zeru.

Zastrzeżenia patentowe

1. Logarytmiczny konwerter cyfrowo-analogowy

znamienny tym, że posiada układ $n+1$ identycznych kluczy (K_i), gdzie $i = 0, 1, 2, \dots, n$, z których każdy posiada wyjście sumujące będące dla każdego „i” źródłem takiego samego prądu wyjściowego I_i wtedy i tylko wtedy gdy klucz jest otwarty, a wyjścia sumujące wszystkich kluczy połączone są ze sobą i z opornikiem przez który

płynie suma prądów wyjściowych $\sum_{i=0}^n I_i$,

przy czym wyjście blokujące połączone z wejściem blokującym klucza (K_{i-1}), a wejście blokujące połączone z wyjściem blokującym klucza (K_{i+1}), oraz wejście informacyjne połączone z (i -tą) pozycją znanego rejestru zawierającego liczbę zapisaną w systemie dwójkowym i podlegającą konwersji, przy czym obecność cyfry znaczącej jeden w (i -tej) pozycji rejestru powoduje otwarcie odpowiadającego tej pozycji klucza (K_i) a otwarcie klucza (K_i) powoduje otwarcie kluczy (K_{i-1}), (K_{i-2})...(K_0).

2. Konwerter według zastrz. 1 i 2 znamienny tym, że każdy klucz (K_i) posiada parę tranzystorów (1), (2) p-n-p i n-p-n przy czym emiter jednego i kolektor drugiego tranzystora połączone są ze sobą bezpośrednio oraz posiada trzeci tranzystor (3), którego baza dołączona jest do emitera tranzystora (1), a emiter do bazy tego tranzystora, przy czym oba połączenia są bezpośrednie.

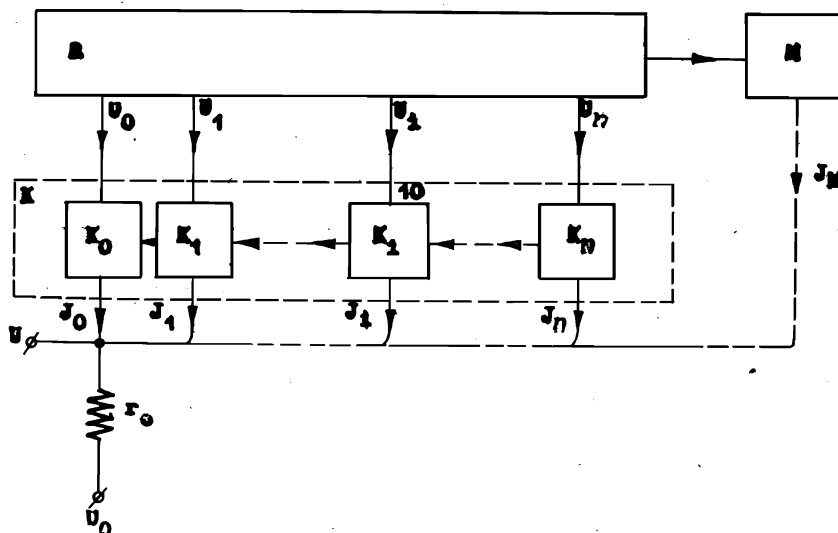


Fig. 1

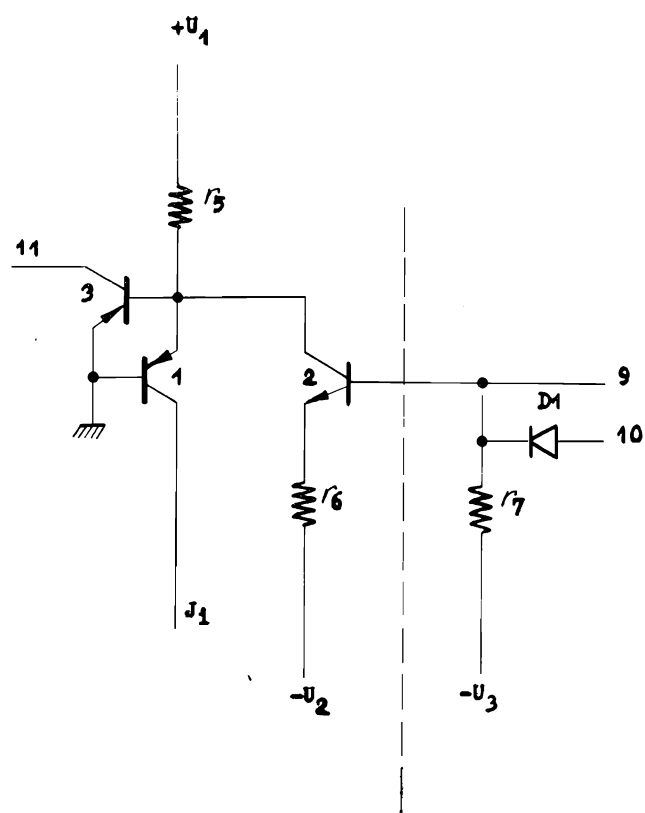


Fig. 2