



(21) 申請案號：105102349 (22) 申請日：中華民國 105 (2016) 年 01 月 26 日
 (51) Int. Cl. : **H01L21/302 (2006.01)** **B81C1/00 (2006.01)**
B41J2/04 (2006.01)
 (30) 優先權：2015/02/17 美國 62/117,385
 (71) 申請人：愛爾蘭商滿捷特科技公司 (愛爾蘭) MEMJET TECHNOLOGY LIMITED (IE)
 愛爾蘭
 (72) 發明人：諾斯 安格斯 NORTH, ANGUS JOHN (AU)；歐瑞利 羅南 O'REILLY, RONAN
 PADRAIG SEAN (IE)；麥艾維 喬治 MCAVOY, GREGORY JOHN (IE)
 (74) 代理人：林志剛
 (56) 參考文獻：
 US 2004/0214112A1
 審查人員：廖崑男
 申請專利範圍項數：15 項 圖式數：22 共 42 頁

(54) 名稱

填充蝕刻洞的製程

(57) 摘要

一種用於填充定義在晶圓基板之前側表面之一或多個蝕刻洞的製程。製程包括步驟：(i) 沉積熱塑性第一聚合物層在該前側表面上及進入每個洞；(ii) 回焊該第一聚合物；(iii) 以受控氧化電漿 (oxidative plasma) 曝光該晶圓基板；(iv) 選擇地重複步驟(i)至(iii)；(v) 沉積可光成像第二聚合物層；(vi) 使用曝光和顯影從該些洞周邊外側的區域選擇性地去除該第二聚合物；以及(vii) 平坦化該前側表面以提供填充有包含彼此不同的該第一和第二聚合物之堵塞物的洞。每個堵塞物具有與該前側表面共平面的相應的上表面。

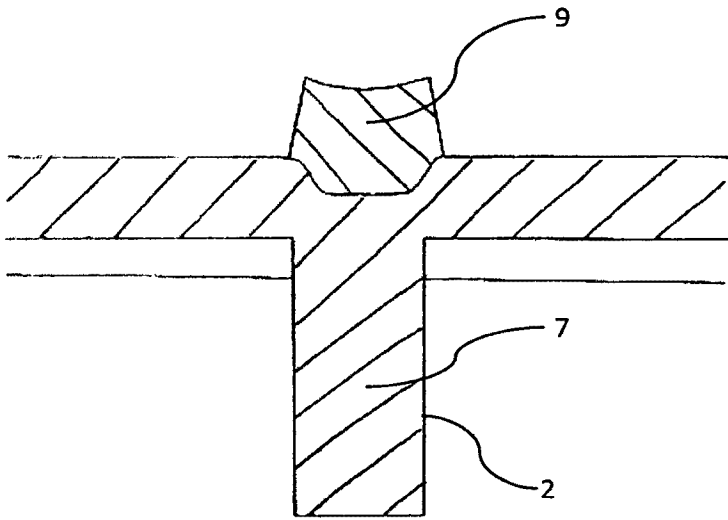
A process for filling one or more etched holes defined in a frontside surface of a wafer substrate. The process includes the steps of: (i) depositing a layer of a thermoplastic first polymer onto the frontside surface and into each hole; (ii) reflowing the first polymer; (iii) exposing the wafer substrate to a controlled oxidative plasma; (iv) optionally repeating steps (i) to (iii); (v) depositing a layer of a photoimageable second polymer; (vi) selectively removing the second polymer from regions outside a periphery of the holes using exposure and development; and (vii) planarizing the frontside surface to provide holes filled with a plug comprising the first and second polymers, which are different than each other. Each plug has a respective upper surface coplanar with the frontside surface.

指定代表圖：

符號簡單說明：

2 . . . 洞

7、9 . . . 聚合物



第 14 圖

發明專利說明書

(本申請書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

填充蝕刻洞的製程

Process for filling etched holes

【技術領域】

[0001] 本發明係有關於填充蝕刻洞製程。它主要被開發以改善填充洞的平坦度，為了便於後續的 MEMS 製造步驟。

【先前技術】

[0002] 申請人已開發一套 Memjet®噴墨印表機，例如於 WO2011/143700、WO2011/143699 及 WO2009/089567 中所敘述者，其內容係以引用的方式併入本文中。Memjet®印表機採用固定不動之頁寬列印頭，並與在單程中饋送列印媒體透過列印頭的饋送機件組合。因此，Memjet®印表機提供比傳統掃描噴墨印表機較高的列印速率。

[0003] 為了減少矽的數量以及從而減少頁寬列印頭之成本，每一 Memjet®列印頭 IC 透過積體 CMOS/MEMS 製程來提供高噴嘴堆積密度 (packig density)。典型地 Memjet®列印頭 IC 含有 6400 噴嘴裝置，這相當於在含有 11Memjet®列印頭 IC 之 A4 列印頭中 70400 噴嘴裝置。

[0004] 如在 US7246886 所敘述(其內容藉此參照被併入本文中)，用於 Memjet®列印頭 IC 之典型的列印頭製程需要透過 DRIE (深反應離子蝕刻) 蝕刻在 CMOS 晶圓前側的洞、以犧牲材料 (例如，光阻劑(photoresist)) 填充洞以提供平坦的前側表面以及接著後續建立 MEMS 噴嘴裝置在晶圓之前側上。在完成所有前側 MEMS 製造步驟之後，晶圓從背側減薄且凹溝從背側被蝕刻與填充的前側洞會合。最後，所有犧牲材料藉由氧化灰化 (oxidative ashing) 從前側洞及 MEMS 噴嘴腔體 (chamber) 去除。在所得的列印頭 IC 中，前側洞定義用於噴嘴腔體之單獨入口通道。

[0005] 製造的關鍵階段為以犧牲材料堵塞前側洞以及平坦化晶圓之前側表面。如果前側表面沒有完全地平坦，然後任何缺乏平坦性在整個後續 MEMS 製程步驟中進行，並最終可能導致有缺陷的裝置或就有較短安裝壽命的弱化 MEMS 結構。

[0006] 一種用於堵塞由 DRIE 形成的洞的製程在 US7923379 中敘述。在這先前技術製程中，洞藉由多個階段之旋轉塗佈光阻劑連續層被填充。在這些階段的每一者之後，在晶圓之前表面的光阻劑被選擇地曝光且僅留下部分地填充洞的光阻劑。在洞內部之留下的光阻劑被硬烤 (hardbake) 且該製程被重覆直到洞完全地填充有光阻劑。其目的係在製程結束時提供堵塞有光阻劑的洞，藉此光阻劑堵塞物之上表面與晶圓的前側表面共平面。這是用

於後續 MEMS 製程步驟之晶圓之前側表面上理想的基礎。

[0007] 然而，US7923379 敘述的製程有數個缺點。首先，其不可能在製程結束時達到真正的平坦，因為洞通常在最後曝光及顯影步驟後稍微過填充或未填滿。其次，光阻劑為高黏性，其抑制了溶劑或氣泡逸出。泡泡可以從相對薄的光阻劑層逸出，但無法容易地從在洞底部的光阻劑層逸出。在熱固化期間，這些受困溶劑泡泡可以結合和擴展以形成後續不穩定之相對大的空隙在堵塞物中。第三，光阻劑一般在熱固化（「硬烤」）期間縮小。光阻劑在硬烤期間之縮小也影響堵塞物之穩定度。因此，即使可以達到平坦的上表面，光阻劑堵塞物可能在後續 MEMS 製程步驟期間受到碟型凹陷（dishing）；且任何在光阻劑堵塞物中的不穩定可能導致在後續構建的 MEMS 結構中的問題，例如噴嘴板裂開。

[0008] 熱塑性聚合物（其通常具有比大部分光阻劑較低的黏性且當加熱時回焊）提供了一個至少一些上述有關受困溶劑泡泡和光阻劑縮小之問題可能的解決方案。然而，熱塑性聚合物通常不是可光成像（photoimageable）且需要經由化學機械平坦化（chemical-mechanical planarization, CMP）製程來平坦化。雖然 CMP 製程對於熱塑性聚合物在技術上是可行的，對於聚合物厚層它不是切實可行的，其被要求以填充由 DRIE 形成之相對低的洞。這是由於：（1）平坦化聚合物厚層時，前表面上停

止選擇性差；（2）對於大規模製造，CMP 速率太慢；
（3）CMP 研磨墊之快速「膠（gumming）」在後續需要定期更換。

[0009] 需要提供一種用於填充光阻劑洞的替代製程，其能夠改善至少一些上述問題。

【發明內容】

[0010] 在第一方面，提供了一種用於填充定義在晶圓基板之前側表面中的一或多個蝕刻洞的製程，所述製程包含步驟：

（i）沉積熱塑性第一聚合物層在該前側表面上及進入每個洞；

（ii）回焊該第一聚合物；

（iii）以受控氧化電漿（oxidative plasma）曝光該晶圓基板從而露出該前側表面；

（iv）選擇地重複步驟（i）至（iii）；

（v）沉積可光成像第二聚合物層從而以該第二聚合物過填充每個洞；

（vi）從該些洞周邊外側的區域選擇性地去除該第二聚合物以提供過填充的洞，該選擇地去除包含該第二聚合物的曝光和顯影；以及

（vii）平坦化該前側表面以提供填充有包含該第一和第二聚合物之堵塞物的一或多個洞，每個堵塞物具有與該前側表面共平面的相應的上表面，

其中該第一和第二聚合物是不同的。

[0011] 根據該第一方面的製程有利地提供了用於堵塞藉由 DRIE 形成較高的深寬比 (aspect ratio) 的洞的堅固製程。特別是，該製程藉助具有熱塑性回焊特性之相對低黏性第一聚合物提供一種實質上沒有泡泡的堵塞物，這使得泡泡在沉積和回焊期間容易逃脫。另外，該製程藉助採用可回焊熱塑性第一聚合物提供用於後續的 MEMS 製程的穩定基礎，可回焊熱塑性第一聚合物均勻填充前側洞。又一另外，該製程藉助平坦化步驟 (一般為化學機械平坦化) 提供具有與前側表面共平面之前側堵塞物。平坦化 (例如，藉由 CMP) 係利用可光成像的第二聚合物進行最終填充步驟，其係藉由傳統的曝光和顯影從每個洞的周邊外側去除。因此，最小量的第二聚合物需要藉由平坦化去除，從而提高產能、良好停止選擇性和最少 CMP 研磨墊的膠 (即，降低消耗成本)。從下面第一實施例的詳細敘述，對於本領域具通常知識者而言這些和其它優點將是顯而易見的。

[0012] 較佳地，該第一聚合物的黏性比該第二聚合物更低。如以上預示的，相對低黏性第一聚合物有助於捕捉的溶劑和氣泡的逃脫，導致更堅固的堵塞物。

[0013] 較佳地，每個洞具有至少 5 微米 (microns) 或至少 10 微米的深度。一般地，每個洞具有 5-100 微米或 10-50 微米範圍的深度。

[0014] 較佳地，每個洞具有大於 1:1 的深寬比。一

般地，該深寬比在 1.5-5：1 的範圍。

[0015] 在一實施例中，步驟 (i) 至步驟 (iii) 可被重覆 1 或多次。在另一實施例，步驟 (i) 至步驟 (iii) 僅可被執行 1 次。在一替代實施例中，步驟 (i) 至步驟 (ii) 可被重覆 1 或多次，且步驟 (iii) 僅可被執行 1 次。

[0016] 較佳地，在步驟 (vi) 當下之前該洞過填充的程度小於約 12 微米或小於約 10 微米。最小的過填充能夠方便後續的平坦化。

[0017] 一般地，額外的 MEMS 製程步驟被執行在該晶圓基板之該平坦的前側表面。在一較佳的實施例中，額外的 MEMS 製程步驟建構噴墨噴嘴裝置在該晶圓基板之該平坦的前側表面上。每個噴嘴裝置可包含與至少一洞流體連通之噴嘴腔體，以及每個噴嘴腔體之相應的入口可以由該些洞中的一個來定義。

[0018] 較佳地，該額外的 MEMS 製程步驟包括晶圓薄化 (thinning) 及墨水供應通道之背側蝕刻。每個墨水供應通道較佳的與一或多個填充洞會合以提供晶圓之背側和前側之間的流體連接。每個墨水供應通道通常比前側洞相對的寬。

[0019] MEMS 製程之最終階段較佳地從該些洞採用該第一及該第二聚合物之氧化去除 (「灰化(ashing)」)。氧化去除一般地採用氧基電漿，如本領域所知。

[0020] 在第二方面，提供了一種用於填充定義在晶

圓基板之前側表面中的一或多個蝕刻洞的製程，所述製程包含步驟：

(i) 沉積可光成像熱塑性第三聚合物層在該前側表面上及進入每個洞；

(ii) 回焊該第三聚合物；

(iii) 從每個洞周邊外側的區域選擇性地去除該第三聚合物，該選擇地去除包含該第三聚合物的曝光和顯影；

(iv) 選擇地重複步驟 (i) 至 (iii) 直到每個洞過填充有該第三聚合物；以及

(v) 平坦化該前側表面以提供填充有包含該第三聚合物之堵塞物的一或多個洞，每個堵塞物具有與該前側表面共平面的相應的上表面。

[0021] 根據第二方面的製程使用一類特殊的熱塑性可光成像的聚合物。所需的熱塑性特性使得該第三聚合物被回焊，以享有如上所述有關該第一聚合物相同的優點。此外，所需的可光成像特性使得該第三聚合物藉由傳統的光刻 (photolithographic) 曝光及顯影從該些洞周邊外側的區域去除。因此，根據該第二方面之製程避免該第一聚合物的氧化去除 (如上有關該第一方面的敘述)，同時還享有優點：非常堅固的堵塞物；平坦化之後該堵塞物和前側表面共平面；以及在平坦化之前憑藉大部分的該第三聚合物之光刻去除有效的平坦化。

[0022] 較佳地，根據該第二方面之該製程包含僅單一步驟 (i) 至 (iii) 序列，其中每個洞在步驟 (iii) 之

後過填充有該第三聚合物。

[0023] 其它較佳的實施例中，在相關情況下，上面有關該第一方面敘述當然也適用於第二方面。

[0024] 在第三方面，提供了一種用於填充定義在晶圓基板之前側表面中的一或多個蝕刻洞的製程，所述製程包含步驟：

(i) 沉積熱塑性第一聚合物層在該前側表面上及進入每個洞；

(ii) 回焊該第一聚合物；

(iii) 選擇地重複步驟(i)至(ii)直到該些洞過填充有該第一聚合物；

(iv) 沉積可光成像第二聚合物層；

(v) 從該些洞周邊外側的區域選擇性地去除該第二聚合物該選擇地去除包含該第二聚合物的曝光和顯影；

(vi) 曝露該晶圓於受控氧化電漿中，從而露出該晶圓基板之該前側表面；以及

(vii) 平坦化該前側表面以提供填充有包含該第一聚合物之堵塞物的一或多個洞，每個堵塞物具有與該前側表面共平面的相應的上表面，

其中該第一和第二聚合物是不同的。

[0025] 根據該第三方面之製程在許多方面與根據該第一方面之製程類似。然而，在該第三方面中，該第二聚合物僅被使用來在每個洞上提供相對厚的聚合物層，每個洞一開始以該第一聚合物過填充。因此，氧化去除步驟確

保聚合物材料之帽在平坦化前保持在每個洞上。這有利於在該第二聚合物中任何溶劑或氣泡（其可能出現在該第一和第二聚合物之間的介面）在平坦化步驟期間被去除。因此，填充洞之堵塞物之材料僅為該熱塑性第一聚合物，其提供用於後續 MEMS 製程步驟非常堅固的基礎。

[0026] 在一些實施例中，該製程可包含該額外的步驟：曝露該晶圓基板於受控氧化電漿中，從而在步驟（ii）之後露出該晶圓基板之該前側表面。

[0027] 其它較佳的實施例，在相關情況下，上面有關該第一方面敘述當然也適用於第三方面。

[0028] 在第四方面，提供了一種用於填充定義在晶圓基板之前側表面中的一或多個蝕刻洞的製程，所述製程包含步驟：

（i）沉積可光成像第四聚合物層在該前側表面上及進入每個洞；

（ii）從每個洞周邊外側的區域選擇性地去除該第四聚合物，該選擇地去除包含該第四聚合物的曝光和顯影；

（iii）選擇地重複步驟（i）至（ii）直到該些洞過填充有該第一聚合物；以及

（iv）平坦化該前側表面以提供填充有包含該第四聚合物之堵塞物的一或多個洞，每個堵塞物具有與該前側表面共平面的相應的上表面。

[0029] 根據第四方面之製程係最適合用於填充相對淺（即，小於 10 微米）或低深寬比（即，小於 1:1）的

洞。第四聚合物是一般傳統的光阻劑，其沒有熱塑性且因此無法回焊。然而，有效的平坦化仍然可達成因為由CMP去除的第四聚合物的量被最小化。

[0030] 其它較佳的實施例，在相關情況下，上面有關該第一方面敘述當然也適用於第三方面。

[0031] 如本文所使用的，用語「洞」一般指的是定義在晶圓基板內空腔（cavity）、通孔（via）或凹溝（trench）。根據定義，每個洞具有一個地板和向上延伸的側壁由此與晶圓基板的表面會合。每個洞在剖面可具有任何形狀，例如圓形、長方形（oblong）、圓角長方形（rounded oblong）、方形、圓角方形、卵形（oval）、橢圓形（elliptical）等。同樣地，洞可以是以細長凹溝的形式。在本發明上下文中，細長凹溝可被用作用於切割矽晶圓成獨立的晶片的「切割道」。

【圖式簡單說明】

[0032] 本發明實施例現在將透過範例的方式僅參考圖式敘述，其中：

[0033] 第 1 圖為具有在前側表面蝕刻之較高深寬比的洞之矽基板的示意側視圖；

[0034] 第 2 圖示出在熱塑性第一聚合物沉積後的第 1 圖所示之結構；

[0035] 第 3 圖示出在第一聚合物回焊及固化後的第 2 圖所示之結構；

[0036] 第 4 圖示出在第一聚合物從前側表面氧化去除後的第 3 圖所示之結構；

[0037] 第 5 圖示出在可光成像第二聚合物之沉積後的第 4 圖所示之結構；

[0038] 第 6 圖示出在第二聚合物之曝光及顯影後的第 5 圖所示之結構；

[0039] 第 7 圖示出在化學機械平坦化後的第 6 圖所示之結構；

[0040] 第 8 圖示出在熱塑性可光成像第三聚合物的沉積後的第 7 圖所示之結構；

[0041] 第 9 圖示出在第三聚合物回焊及固化後的第 8 圖所示之結構；

[0042] 第 10 圖示出在第三聚合物之曝光及顯影後的第 9 圖所示之結構；

[0043] 第 11 圖示出在化學機械平坦化後的第 10 圖所示之結構；

[0044] 第 12 圖示出在熱塑性第一聚合物的重覆沉積和回焊烘乾後的第 11 圖所示之結構；

[0045] 第 13 圖示出在可光成像第二聚合物的沉積後的第 12 圖所示之結構；

[0046] 第 14 圖示出在第二聚合物之曝光及顯影後的第 13 圖所示之結構；

[0047] 第 15 圖示出在第一聚合物從前側表面氧化去除後的第 14 圖所示之結構；

[0048] 第 16 圖示出在化學機械平坦化後的第 15 圖所示之結構；

[0049] 第 17 圖為具有在前側表面蝕刻之較高深寬比的洞之矽基板的示意側視圖；

[0050] 第 18 圖示出在傳統可光成像聚合物沉積後的第 17 圖所示之結構；

[0051] 第 19 圖示出在曝光及顯影後的第 18 圖所示之結構；

[0052] 第 20 圖示出在化學機械平坦化後的第 10 圖所示之結構；

[0053] 第 21 圖為具有定義在矽基板前側表面中的腔體入口之噴墨噴嘴裝置的透視圖；以及

[0054] 第 22 圖為第 21 圖所示之噴墨噴嘴裝置之剖面側視圖。

【實施方式】

第一實施例

[0055] 參照第 1 圖，其示出具有定義在前側表面 3 之較高深寬比的洞 2 之基板 1。基板為具有設置在塊矽基板 4 上的上 CMOS 層 5 之 CMOS 矽晶圓。CMOS 層 4 一般包含插入在層間介電質 (interlayer dielectric, ILD) 層之間的一個多金屬層。洞 2 可藉由任何合適的各向異性 (anisotropic) DRIE 製程定義 (例如，在 US5501893 敘述之「Bosch 蝕刻」)。洞 2 在剖面可具有任何所需的形

狀，該形狀在蝕刻製程期間由光阻劑遮罩定義。

[0056] 第 2 圖顯示接著軟烤 (soft-baking) 後在旋轉塗佈可回焊熱塑性聚合物 7 在前側表面 3 上的基板 1。熱塑性聚合物 7 為非可光成像且可以為本領域具通常知識者已知的任何合適的類型。例如，熱塑性聚合物 7 可以為黏著劑 (adhesive)，例如聚酰亞胺黏著劑。合適的熱塑性聚合物 7 的具體範例為 HD-3007 黏著劑，由 HD Microsystems™ 提供。

[0057] 在熱塑性聚合物 7 之沉積後的軟烤去除溶劑以提供無剝落 (tack-free) 膜。因為熱塑性聚合物 7 具有相對低黏性 (例如，小於 1500Cps)，任何出現在聚合物中的氣體或溶劑泡泡可以在軟烤期間容易逃脫。仍參照第 2 圖，可以看出在熱塑性聚合物 7 在旋轉塗佈期間由於其相對低的黏性而容易沉積在較高深寬比的洞 2 中。

[0058] 現在參照第 3 圖，其顯示在比軟烤相對高的溫度回焊烤之後的基板 1。這個回焊烤的步驟提高熱塑性聚合物 7 的溫度至高於本身玻璃轉變溫度，允許聚合物回焊及更完整地填充該洞 2。例如，回焊烤可被執行在約 300°C 而軟烤可執行在約 90°C。

[0059] 取決於該洞 2 之深度和深寬比以及熱塑性聚合物 7 採用的類型，在結合第 2 和 3 圖敘述的步驟可被重覆一或多次直到該洞填充到前側表面正下方的水平，如第 3 圖所示。該洞 2 在全部旋轉塗佈和回焊步驟已經完成之後為大於 60% 填充、大於 70% 填充、大於 80% 或大於

90%。

[0060] 在該洞 2 以被部分地填充至所需水平之後，熱塑性聚合物 7 為了交叉耦合（cross-link）和硬化聚合物，接著在比回焊烤溫度相對高的溫度固化。顯示在第 3 圖中之熱塑性聚合物 7 之所得堵塞物實質上沒有任何氣體或溶劑泡泡。此外，回焊步驟確保熱塑性聚合物 7 均勻地接觸該洞 2 之側壁以提供後續 MEMS 處理堅固的基礎。

[0061] 現在參照第 4 圖，顯示了在透過受控氧化去除製程（「灰化」）去除熱塑性聚合物 7 之預定厚度之後的基板 1。一般地，受控氧化去除製程包含在傳統灰化爐中定時曝光於氧基電漿。由灰化製程去除的聚合物之平面厚度正比於灰化之期間。如第 4 圖所示，灰化製程去除熱塑性聚合物 7 之厚度，使得去除係從在洞 2 周邊外側區域的前側表面 3 完成。然而，洞 2 憑藉在洞中之聚合物的額外厚度保持部分填充有熱塑性聚合物 7。

[0062] 接著，如第 5 圖中所示，傳統可光成像（非熱塑性）聚合物 9 藉由旋轉塗佈及隨後軟烤被沉積基板 1 之前側表面 3。可光成像聚合物 9 係旋轉塗佈約 8 微米之厚度從而過填充洞 2。可光成像聚合物 9 可為任何本領域具通常知識者已知的任何合適的類型。例如，可光成像聚合物 9 可以為聚酰亞胺或傳統光阻劑。合適的可光成像聚合物 9 之具體範例為 HD-8820 水正聚酰亞胺（Aqueous Positive Polyimide），由 HD MicroSystems™ 提供。

[0063] 參照第 6 圖，可光成像聚合物 9 接著由本領

域具通常知識者已知的傳統方法曝光和顯影，從而從洞 2 周邊外側區域實質上去除所有的聚合物 9。所得的基板 1 具有過填充的洞 2，過填充的洞 2 具有 8 微米之可光成像聚合物 9 的「帽」。

[0064] 可光成像聚合物 9 之最終固化之後，基板 1 之前側表面 3 然後進行化學機械平坦化 (CMP) 從而去除可光成像聚合物 9 之帽且提供平坦的前側表面，如第 7 圖所示。有利的是，由於前面結合第 6 圖所敘述的曝光及顯影步驟，可光成像聚合物 9 需要藉由 CMP 去除的量係相對的少。因此，CMP 製程具有可接受的處理時間（例如，5 分鐘或更少）、良好停止選擇性和最少 CMP 研磨墊的膠，其降低了消耗品的成本。

[0065] 在第 7 圖中所示的所得基板 1，該洞 2 被堵塞有熱塑性聚合物 7 及可光成像聚合物 9。這個聚合物堵塞物係堅固的且實質上沒有任何溶劑或空氣泡泡。此外，堵塞物之上表面 11 藉助最終平坦化製程與前側表面 3 共平面。堵塞的洞因此提供了用於後續前側 MEMS 處理步驟之理想基礎，例如噴墨噴嘴結構之製造。

第二實施例

[0066] 本發明之第二實施例現在將參考第 8-11 圖敘述。首先參照第 8 圖，洞 2 被填充具有熱塑性及可光成像兩者特性之聚合物 13。熱塑性可光成像聚合物 13 之範例為 Level[®] M10 塗層，由 Brewer Science 提供。熱塑性可

光成像聚合物 13 相比於本文上面所述之熱塑性聚合物 7 具有相對低黏性。聚合物 13 因此能夠在單一旋轉塗佈隨後軟烤以去除溶劑而填充洞 2。聚合物 13 之低黏性及熱塑性回焊特性能夠使溶劑或空氣泡泡在軟烤和回焊烤期間逃脫。

[0067] 第 9 圖顯示在以比軟烤相對高的溫度回焊烤之後的聚合物 13。這個回焊烤步驟提高聚合物 13 的溫度至高於本身玻璃轉變溫度，允許聚合物回焊及確保該洞 2 為過填充。

[0068] 參照第 10 圖，熱塑性可光成像聚合物 13 接著由本領域具通常知識者已知的傳統方法曝光和顯影，從而從洞 2 周邊外側區域實質上去除所有的聚合物 13。所得的基板 1 具有過填充的洞 2，過填充的洞 2 具有聚合物 13 的「帽」。

[0069] 熱塑性可光成像聚合物 13 之最終固化（例如，UV 固化）之後，基板 1 之前側表面 3 然後進行化學機械平坦化（CMP）從而去除聚合物 13 之帽且提供平坦的前側表面，如第 11 圖所示。有利的是，由於前面與結合第 10 圖所敘述的曝光及顯影步驟，聚合物 13 需要藉由 CMP 去除的量係相對的少。因此，CMP 製程具有可接受的處理時間（例如，5 分鐘或更少）、良好停止選擇性和最少 CMP 研磨墊的膠，其降低了消耗品的成本。

[0070] 在第 11 圖中所示的所得基板 1，該洞 2 被堵塞有熱塑性可光成像聚合物 13。這個聚合物堵塞物係堅

固的且實質上沒有任何溶劑或空氣泡泡。此外，堵塞物之上表面 15 藉助最終平坦化製程與前側表面 3 共平面。堵塞的洞因此提供了用於後續前側 MEMS 處理步驟之理想基礎，例如噴墨噴嘴結構之製造。

第三實施例

[0071] 參照第 12 至 16 圖，其示出本發明採用第一聚合物 7 及第二聚合物 9 的第三實施例，如上面結合第一實施例所描述。第 12 圖示出在熱塑性第一聚合物 7 之旋轉塗佈及回焊烤之後的基板 1。與第一實施例相反，該洞 2 係以聚合物 7 過填充，一般使用兩或更多循環之旋轉塗佈及回焊烤。在回焊烤之後，基板 1 可曝光於氧化電漿以從前側表面 3 去除聚合物 7。然而，這個步驟是可選擇的且第 12 圖顯示了其中在每一旋轉塗佈及回焊烤循環後沒有灰化的替代製程。

[0072] 參照第 13 圖，可光成像第二聚合物 9 接著被旋轉塗佈在基板 1 上的熱塑性聚合物 7 之上。後續的第二聚合物 9 之遮罩的曝光及顯影從該洞 2 周圍外側之區域去除了第二聚合物。因此，如第 14 圖所示，包含第一聚合物和第二聚合物 9 之相對厚的聚合層設置在該洞 2 之上；以及包含第一聚合物 7 之相對薄的聚合層設置在該洞 2 周圍外側區域中前側表面 3 之剩餘部分之上。

[0073] 參照第 15 圖，基板 1 接著曝光於受控氧化電漿（「灰化」）從而去除聚合材料之預定厚度。第一聚合

物 7 從該洞 2 周圍外側區域完全地去除以露出前側表面 3。然而，因為相對厚的聚合層在灰化之前被設置在該洞 2 之上，在灰化步驟後聚合帽 17 保持在該洞之上，如第 15 圖所示。

[0074] 最後，如第 16 圖中所示，前側表面進行化學機械平坦化（CMP）以去除聚合帽 17，停止在前側表面 3。根據第三實施例之製程有力地提供填充洞 2 之第一聚合物 7 之堵塞物。此外，第一聚合物 7 之堵塞物的上表面 19 與前側表面 3 共平面。

[0075] 相比於第一實施例根據第三實施例之製程藉由避免任何第二聚合物 9 在最終堵塞的洞中是有利的。因此，任何出現在第二聚合物 9 中的溶劑或氣體泡泡（其可能成長在第一和第二聚合物之間的介面）避免在最終堵塞的洞。

第四實施例

[0076] 本文敘述之第四實施例係最適合用於填充相對淺和/或低深寬比（例如，具有小於 1:1 之深寬比的洞和/或具有深度小於 10 微米或小於 5 微米的洞）。第 17 圖示出具有定義在其前側表面 3 中低深寬比洞 21 的矽基板 1。

[0077] 第 18 圖示出在旋轉塗佈傳統的可光成像聚合物 23 在前側表面 3 上隨後軟烤之後的基板 1。可光成像聚合物 23 可以為本領域具通常知識者已知的任何合適的

類型，例如聚酰亞胺或光阻劑。

[0078] 洞 17 有易地過填充聚合物 23 且接著聚合物後續藉由傳統曝光及顯影步驟從該洞周圍外側的區域去除。第 19 圖示出在聚合物 23 之曝光及顯影之後的基板 1；洞 17 堵塞有聚合物且具有聚合材料帽從前側表面 3 突出。

[0079] 可光成像聚合物 23 之最終固化之後，基板 1 之前側表面 3 然後進行化學機械平坦化（CMP）從而去除聚合物 23 之帽且提供平坦的前側表面，如第 20 圖所示。有利的是，由於前面結合第 19 圖所敘述的曝光及顯影步驟，聚合物 23 需要藉由 CMP 去除的量係相對的少。因此，CMP 製程具有可接受的處理時間（例如，5 分鐘或更少）、良好停止選擇性和最少 CMP 研磨墊的膠，其降低了消耗品的成本。

[0080] 因此，聚合物 23 之堵塞物具有均勻的上表面 25，其與前側表面 3 共平面。堵塞的洞因此提供用於後續前側 MEMS 製程步驟良好的基礎。

[0081] 雖然上面結合第四實施例敘述的製程採用單一洞填充步驟，可以理解的是本領域具通常知識者可藉由多個階段填充洞，相同於 US 7,923,379 中敘述的製程。然而，想反於 US 7,923,379 中敘述的製程，根據第三實施例之製程過填充用於後續平坦化的洞（見第 18 和 19 圖）。

MEMS 噴墨噴嘴裝置

[0082] 藉由完整性的方式，現在將描述透過利用上述的洞填充製程製造的噴墨噴嘴裝置。

[0083] 參照第 21 及 22 圖，其示出噴墨噴嘴裝置 10，噴墨噴嘴裝置包含主腔體 12，主腔體 12 具有頂板 14、底板 16、及延伸於底板與頂板之間的周邊壁面 18。第 21 圖顯示 CMOS 層 20，其可包含複數個穿插以層間介電 (ILD) 層的金屬層。

[0084] 於第 21 圖中，底板 16 被顯示為一透明層，從而露出每一噴嘴裝置 10 之細節。一般地，底板 16 包含例如二氧化矽或氮化矽的材料。

[0085] 噴嘴裝置 10 的主腔體 12 包括發射腔體 22 及前腔體 24。發射腔體 22 包括被定義在底板 16 中之噴嘴孔 26、及呈接合至頂板 14 的電阻式加熱器元件 28 之形式的致動器。前腔體 24 包括在頂板 14 中所界定之主腔體入口 30 (「頂板入口 30」)。主腔體入口 30 與前腔體 24 的端壁 18B 會合及局部重疊。此配置最佳化前腔體 24 之毛細管作用，藉此促進啟動注給及最佳化腔體再填充率。

[0086] 擋板 32 分隔主腔體 12，以定義發射腔體 22 及前腔體 24。擋板 32 延伸於頂板 14 及底板 16 之間。

[0087] 前腔體 24 經由一對發射腔體入口 34 與發射腔體 22 流體地相通，對發射腔體入口在其任一側面上位於擋板 32 的側面。每一發射腔體入口 34 係藉由延伸於擋板 32 的個別側面邊緣及周邊壁面 18 之間間隙所定義。

[0088] 噴嘴孔 26 係修長的，且採取橢圓之形式，橢圓具有一與加熱器元件的中心縱軸對齊的主軸。

[0089] 加熱器元件 28 係在其每一端部藉由一或多個通孔 37 被連接至經過主腔體 12 之頂板 14 暴露的個別電極 36。一般地，電極 36 被 CMOS 層 20 的上金屬層所定義。加熱器元件 28 可為由例如如鈦鋁合金、鈦鋁氮化物等所構成。於一實施例中，加熱器 28 可被塗覆以本領域具通常知識者已知的一或多個保護層。

[0090] 通孔 37 可被填充以任何合適之導電材料（例如銅、鋁、鎢等等）以提供加熱器元件 28 及電極 36 間之電連接。用於形成由加熱器元件 28 至電極 36 的電極連接之合適製程被敘述於 US 8,453,329 中，其內容係以引用的方式併入本文中。

[0091] 每一電極 36 之部份分別直接地定位在端壁 18A 及擋板 32 下方。此配置有利地改善裝置 10 之整個對稱性，以及使加熱器元件 28 從該頂板 14 剝離之風險減至最小。

[0092] 如第 21 圖中最清楚地顯示，該主腔體 12 被定義於材料 40 的支撐層中，該材料藉由合適之蝕刻製程（例如，電漿蝕刻、濕式蝕刻、光刻等等）沈積於頂板 14 上。擋板 32 及該周邊壁面 18 係藉由此蝕刻製程同時地定義，其簡化整個 MEMS 製程。因此，擋板 32 及周邊壁面 18 係包含相同材料，該材料可為適用於列印頭的任何合適之可蝕刻的陶瓷或聚合物材料。一般地，材料為二

氧化矽或氮化矽。

[0093] 列印頭 100 可包含複數個噴墨噴嘴裝置 10。為了清楚表示，第 21 圖中之列印頭 100 的局部剖面圖僅只顯示二噴墨噴嘴裝置 10。列印頭 100 被矽基板 102 定義，矽基板具有鈍化的 CMOS 層 20 及含有噴墨噴嘴裝置 10 之 MEMS 層。如第 21 圖所示，每一主腔體入口 30 與列印頭 100 的背側中所定義之墨水供給通道 104 會合。墨水供給通道 104 大致上比主腔體入口 30 更寬，且提供大量的墨水用於水合與其流體相通的每一主腔體 12。每一墨水供給通道 104 與設置在列印頭 100 的前側之以一或多列噴嘴裝置 10 平行地延伸。一般地，按照 US 7,441,865 的第 21B 圖中所示之配置，每一墨水供給通道 104 將墨水供給至一對噴嘴列（為了清楚表示，僅一列被顯示在第 21 圖中）。

[0094] 列印頭 100 可藉由建立含有噴墨噴嘴裝置 10 在具有第 7 圖所示的填滿的洞之晶圓基板上的 MEMS 層被製造。基板的平坦的前側表面 3 有利於前側 MEMS 製造製程。在前側 MEMS 製造步驟完成後，晶圓將從背側減薄且墨水供應通道 104 從背側蝕刻與堵塞的前側洞會合。最終，聚合物堵塞物（例如，聚合物 7 和 9）從前側洞 2 藉由氧化灰化去除以定義主腔體入口 30。

[0095] 當然，其將被了解本發明已僅只當作範例被敘述，且詳細之修改可在本發明的範圍內被作成，其被界定在所附申請專利範圍中。

【符號說明】

[0096]

- 1：基板
- 2、21：洞
- 3：前側表面
- 4：塊矽基板
- 5：上 CMOS 層
- 7、9、13、23：聚合物
- 10：噴墨噴嘴裝置
- 11、15、19、25：上表面
- 12：主腔體
- 14：頂板
- 16：底板
- 17：聚合帽
- 18：壁面
- 18a、18b：端壁
- 20：CMOS 層
- 22：發射腔體
- 24：前腔體
- 26：噴嘴孔
- 28：加熱器元件
- 30：頂板入口
- 32：擋板

24 : 前腔體

36 : 電極

37 : 通孔

40 : 材料

100 : 列印頭

102 : 矽基板

104 : 墨水供給通道

I687987

發明摘要

※申請案號：105102349

※申請日：105年01月26日

※IPC分類：

【發明名稱】(中文/英文)

填充蝕刻洞的製程

Process for filling etched holes

【中文】

一種用於填充定義在晶圓基板之前側表面之一或多個蝕刻洞的製程。製程包括步驟：(i) 沉積熱塑性第一聚合物層在該前側表面上及進入每個洞；(ii) 回焊該第一聚合物；(iii) 以受控氧化電漿 (oxidative plasma) 曝光該晶圓基板；(iv) 選擇地重複步驟 (i) 至 (iii)；(v) 沉積可光成像第二聚合物層；(vi) 使用曝光和顯影從該些洞周邊外側的區域選擇性地去除該第二聚合物；以及 (vii) 平坦化該前側表面以提供填充有包含彼此不同的該第一和第二聚合物之堵塞物的洞。每個堵塞物具有與該前側表面共平面的相應的上表面。

【 英文 】

A process for filling one or more etched holes defined in a frontside surface of a wafer substrate. The process includes the steps of: (i) depositing a layer of a thermoplastic first polymer onto the frontside surface and into each hole; (ii) reflowing the first polymer; (iii) exposing the wafer substrate to a controlled oxidative plasma; (iv) optionally repeating steps (i) to (iii); (v) depositing a layer of a photoimageable second polymer; (vi) selectively removing the second polymer from regions outside a periphery of the holes using exposure and development; and (vii) planarizing the frontside surface to provide holes filled with a plug comprising the first and second polymers, which are different than each other. Each plug has a respective upper surface coplanar with the frontside surface.

【代表圖】

【本案指定代表圖】：第(14)圖。

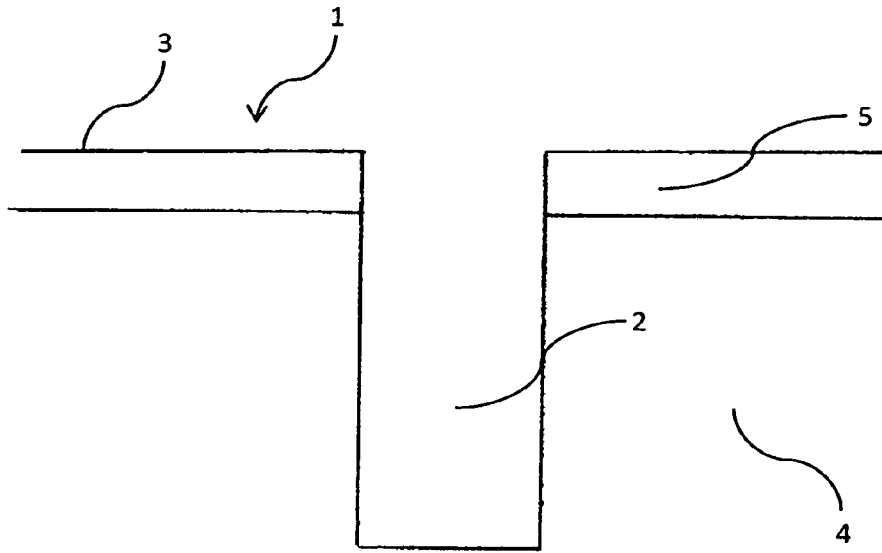
【本代表圖之符號簡單說明】：

2：洞

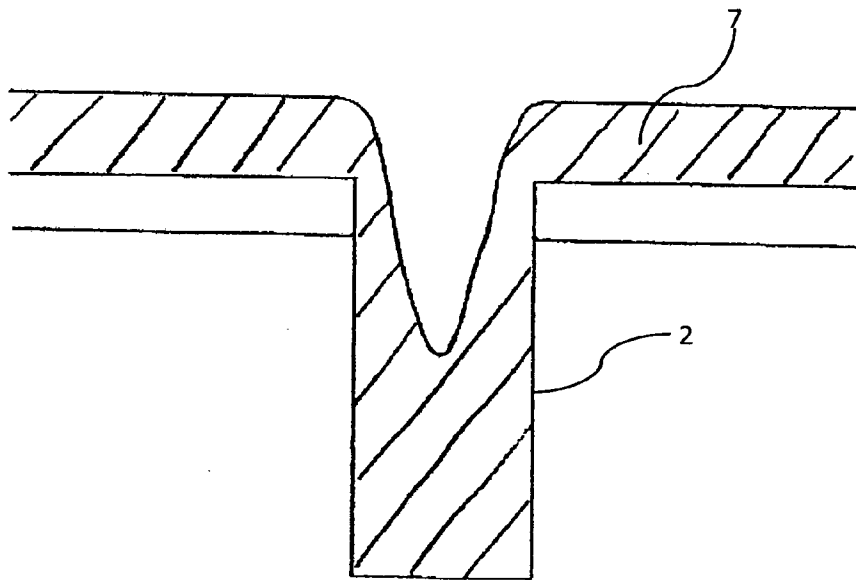
7、9：聚合物

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

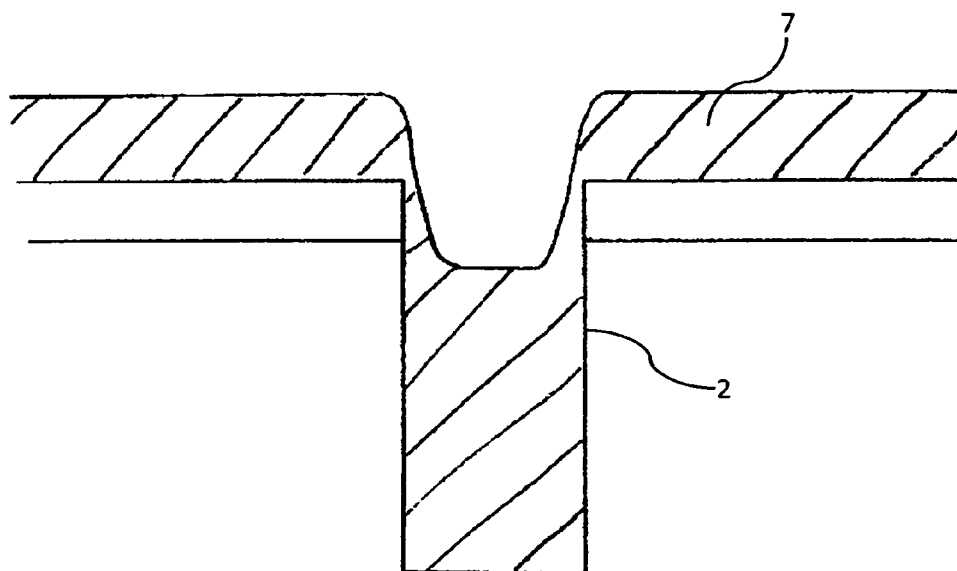
圖式



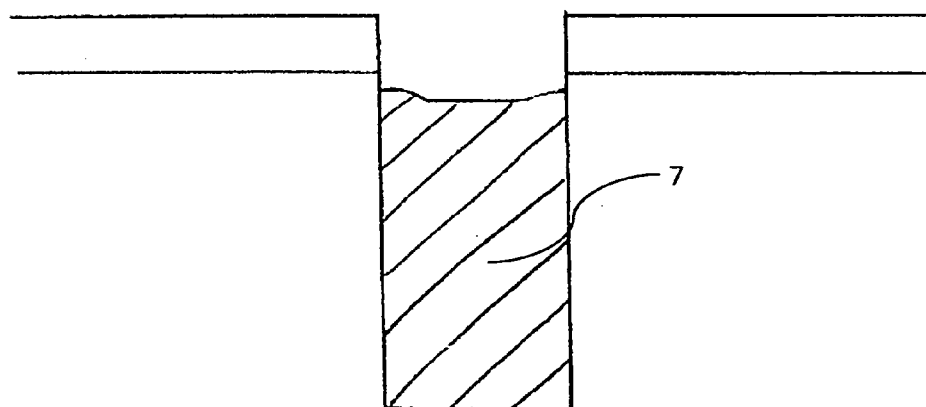
第 1 圖



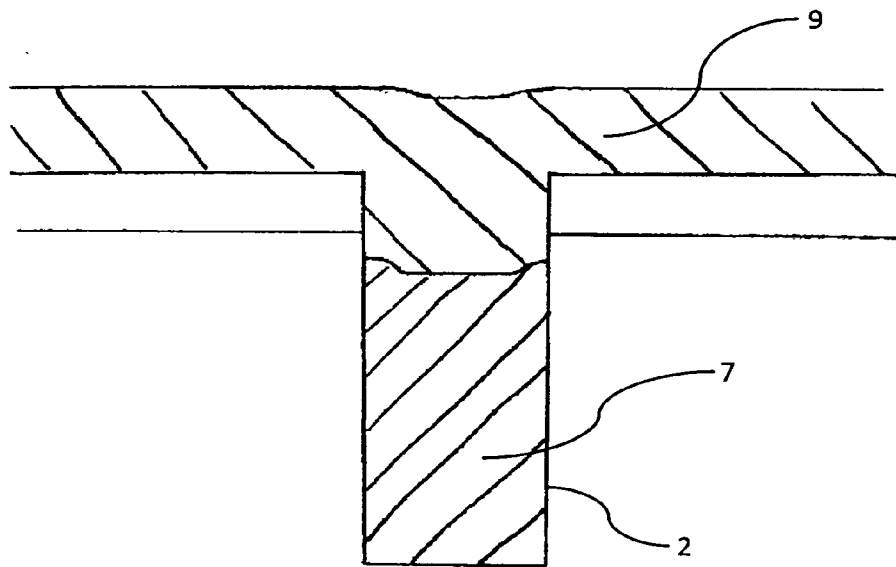
第 2 圖



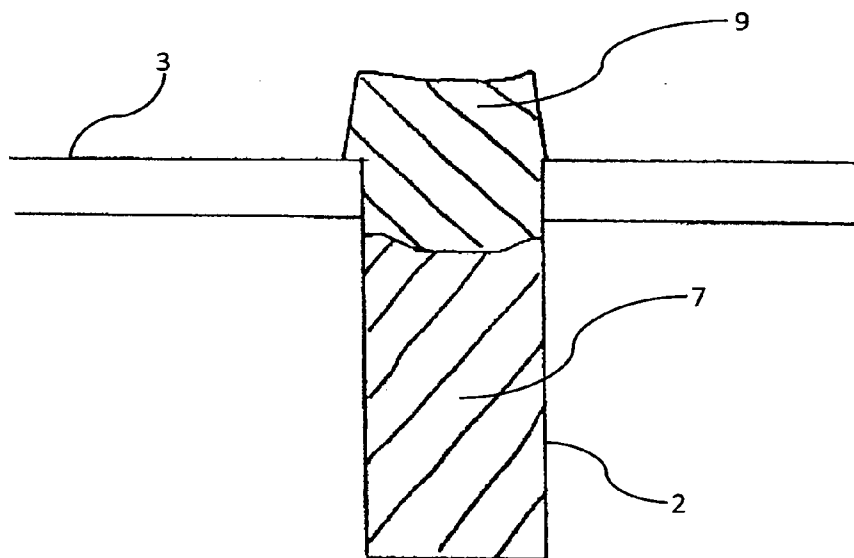
第 3 圖



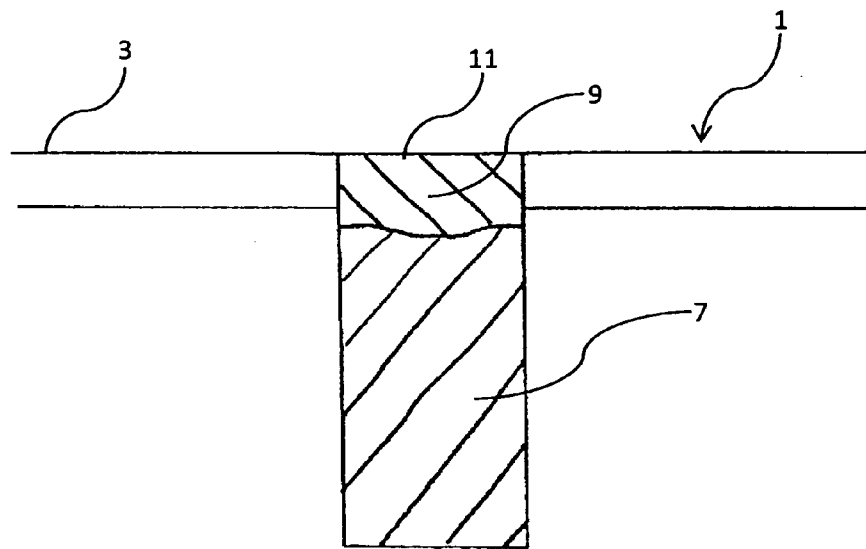
第 4 圖



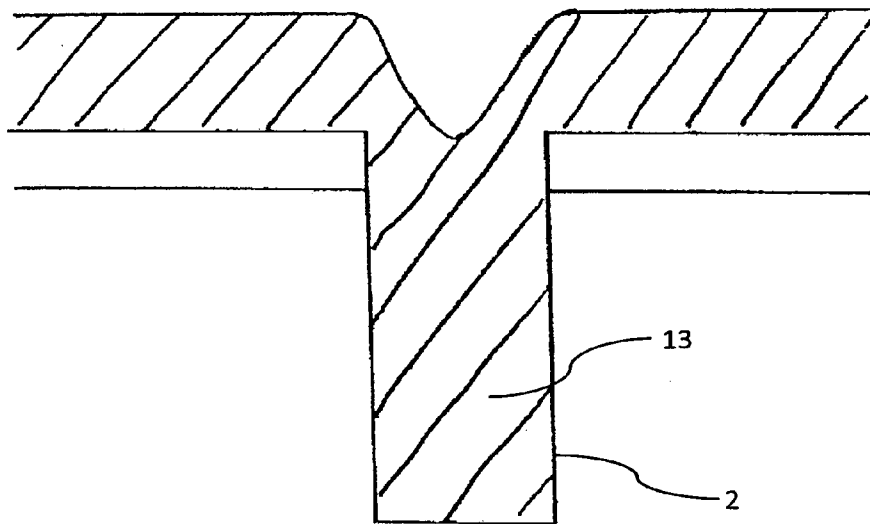
第 5 圖



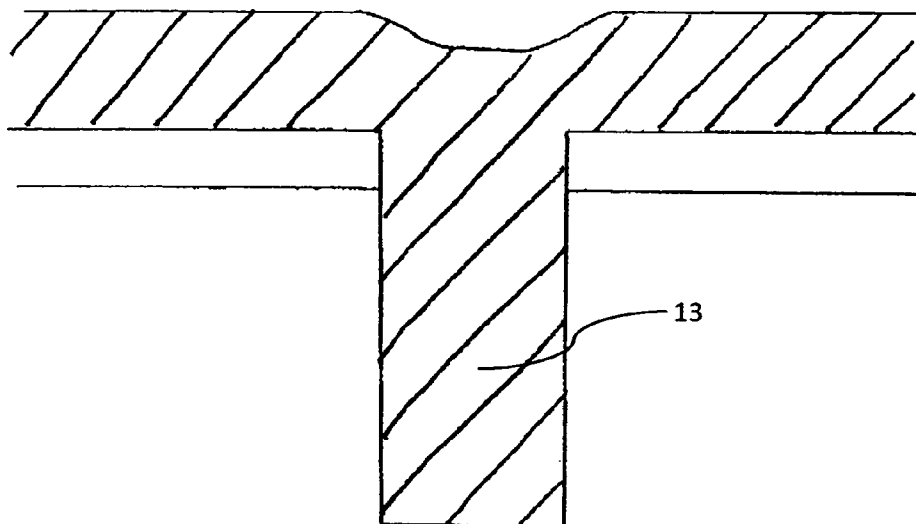
第 6 圖



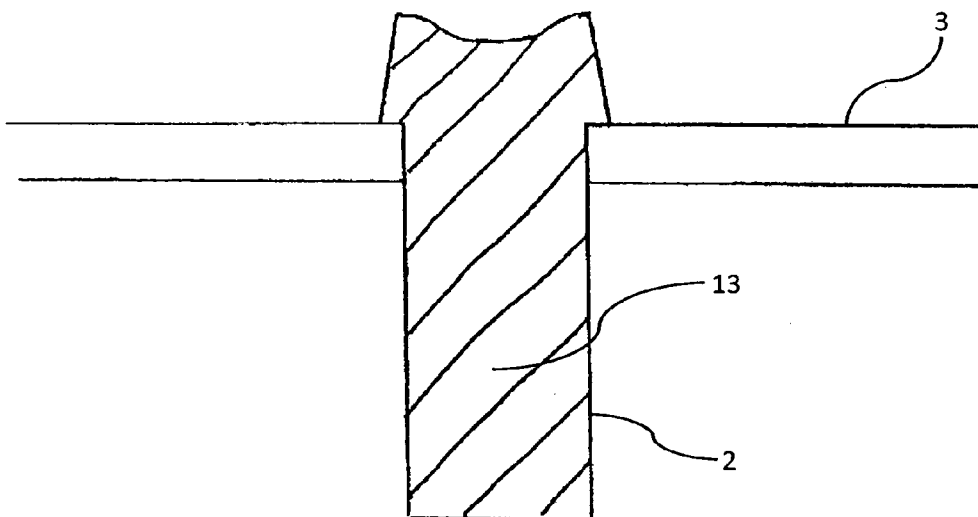
第 7 圖



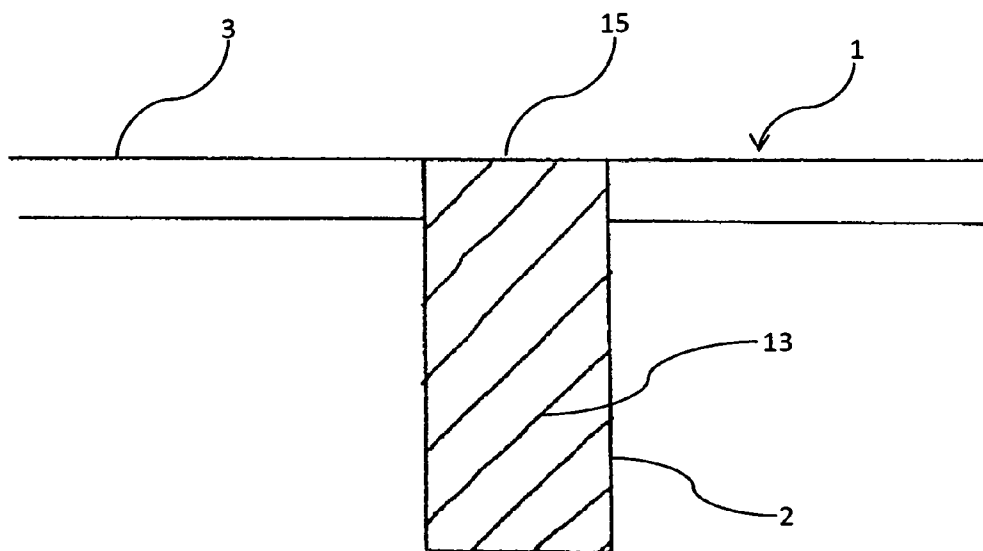
第 8 圖



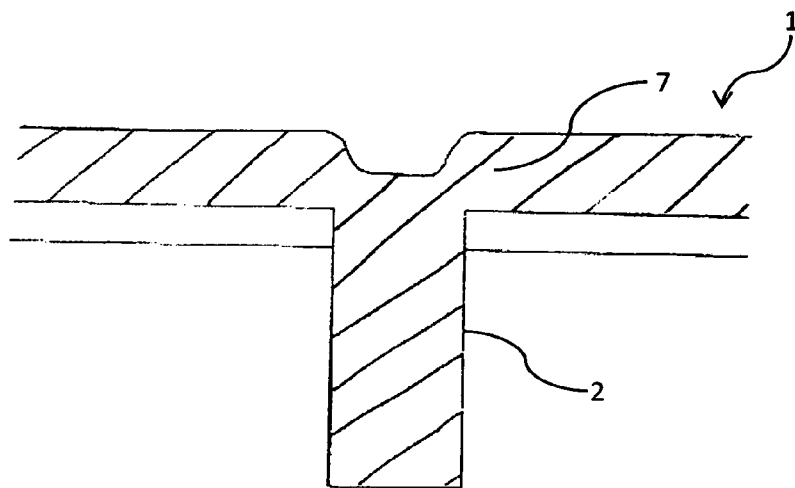
第 9 圖



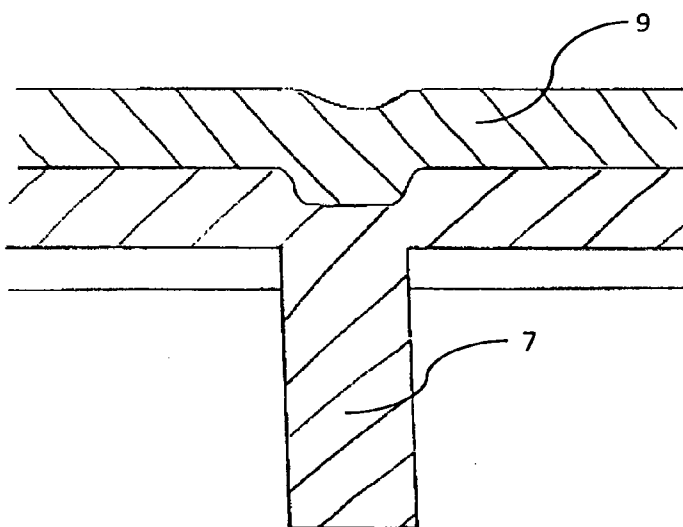
第 10 圖



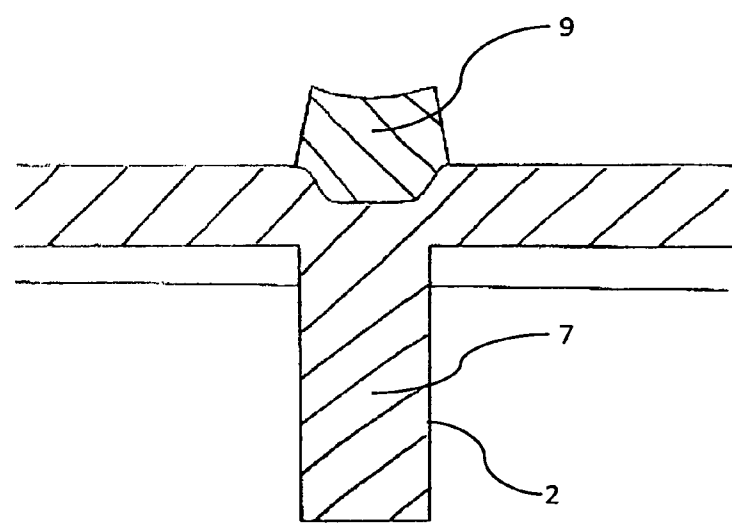
第 11 圖



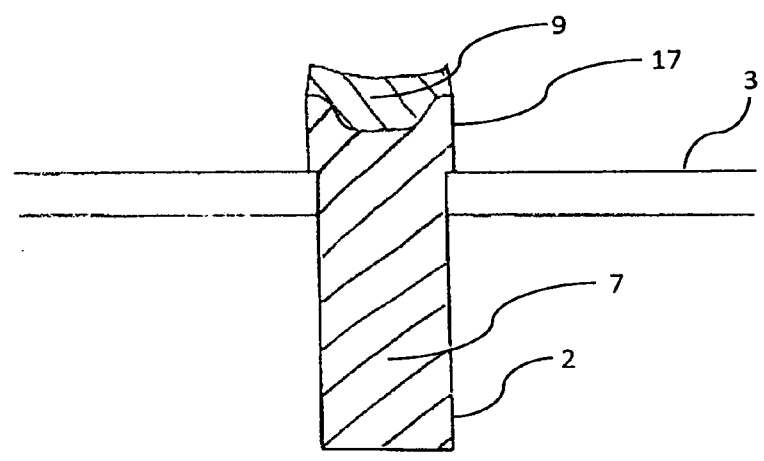
第 12 圖



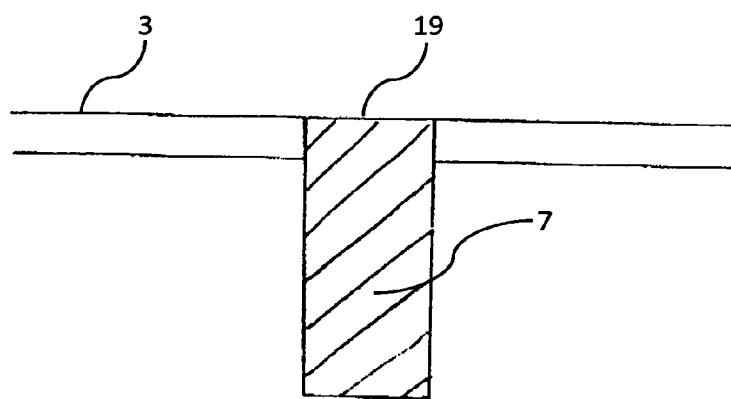
第 13 圖



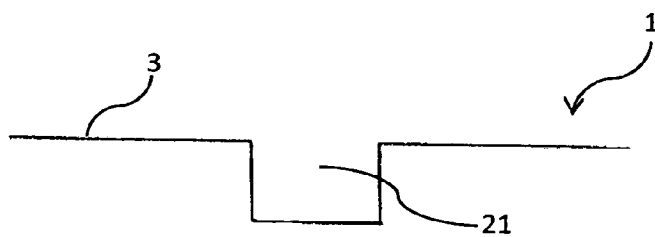
第 14 圖



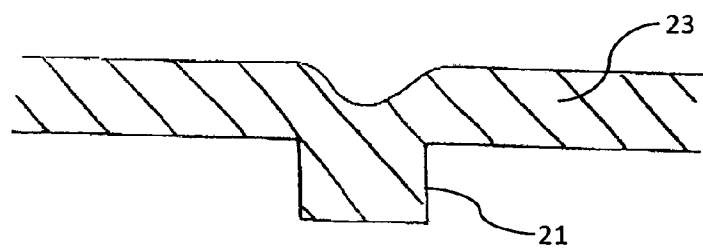
第 15 圖



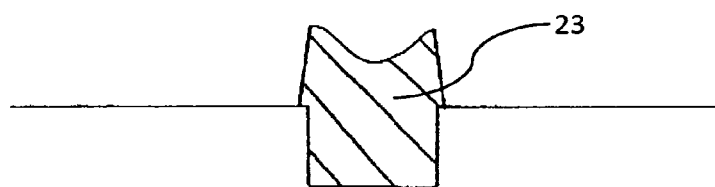
第 16 圖



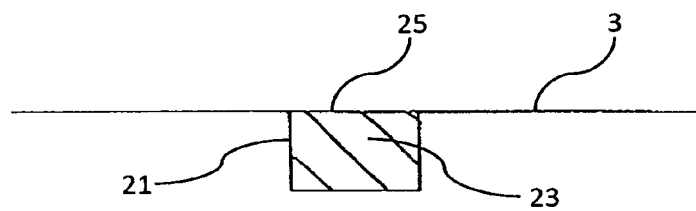
第 17 圖



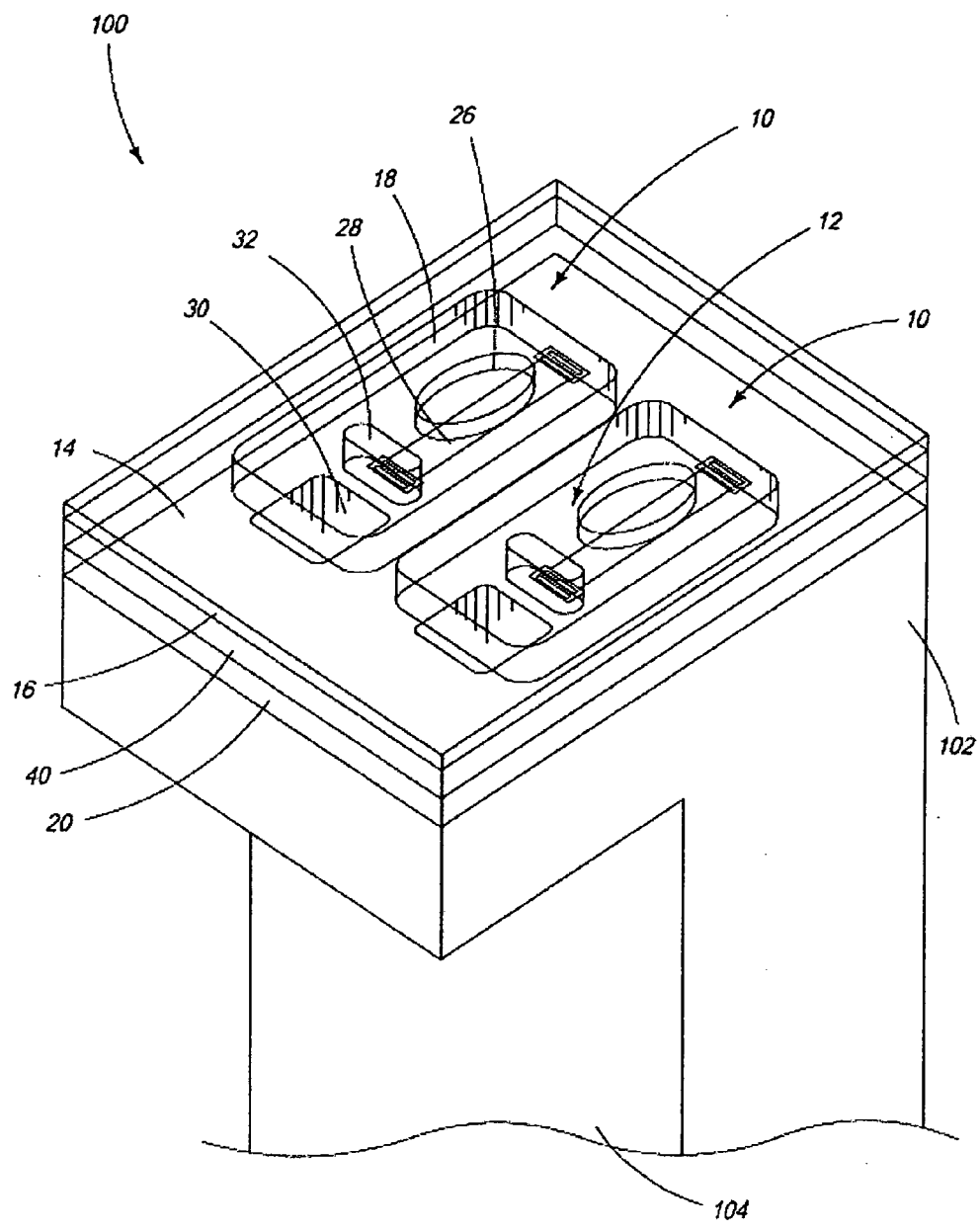
第 18 圖



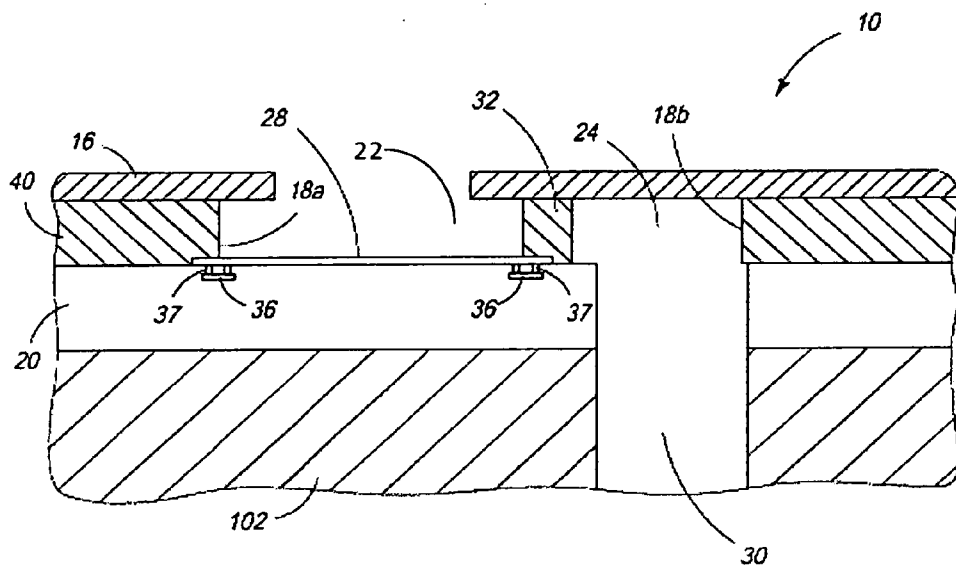
第 19 圖



第 20 圖



第 21 圖



第 22 圖

申請專利範圍

1. 一種用於填充定義在晶圓基板之表面之一或多個蝕刻洞的製程，該製程包含步驟：

(i) 沉積熱塑性第一聚合物層在該表面上及進入每個洞；

(ii) 回焊該熱塑性第一聚合物；

(iii) 以受控氧化電漿曝光該晶圓基板從而露出該表面；

(iv) 選擇地重複步驟 (i) 至 (iii)；

(v) 沉積可光成像第二聚合物層從而以該可光成像第二聚合物過填充每個洞；

(vi) 從該些洞周邊外側的區域選擇性地去除該可光成像第二聚合物以提供過填充的洞，該選擇地去除包含該可光成像第二聚合物的曝光和顯影；以及

(vii) 平坦化該表面以提供填充有包含該熱塑性第一聚合物和該可光成像第二聚合物之堵塞物之一或多個洞，每個堵塞物具有與該晶圓基板之該表面共平面之相應的上表面，

其中該第一和第二聚合物是不同的。

2. 如申請專利範圍第 1 項所述之製程，其中每個洞具有至少 10 微米的深度。

3. 如申請專利範圍第 1 項所述之製程，其中每一個洞具有深寬比大於 1：1。

4. 如申請專利範圍第 1 項所述之製程，其中該熱塑

性第一聚合物的黏性比該可光成像第二聚合物低。

5. 如申請專利範圍第 1 項所述之製程，其中，在步驟 (iii) 中，該受控氧化電漿曝光係定時以去除該熱塑性第一聚合物預定厚度。

6. 如申請專利範圍第 1 項所述之製程，其中，在步驟 (vii) 中，該晶圓藉由化學機械平坦化 (CMP) 製程被平坦化。

7. 如申請專利範圍第 1 項所述之製程，其中在步驟 (vii) 當下之前該洞過填充的程度小於約 12 微米。

8. 如申請專利範圍第 1 項所述之製程，更包含額外的 MEMS 製程步驟。

9. 如申請專利範圍第 8 項所述之製程，其中該額外的 MEMS 製程步驟建構噴墨噴嘴裝置在該晶圓基板之經平坦化之該表面上。

10. 如申請專利範圍第 9 項所述之製程，其中每個噴嘴裝置包含與至少一洞流體連通之噴嘴腔體。

11. 如申請專利範圍第 10 項所述之製程，其中每個噴嘴腔體之相應的入口由該些洞中的一個來定義。

12. 如申請專利範圍第 11 項所述之製程，更包含晶圓薄化及墨水供應通道之背側蝕刻中的至少一者。

13. 如申請專利範圍第 12 項所述之製程，其中每個墨水供應通道與一或多個洞會合。

14. 如申請專利範圍第 13 項所述之製程，其中每個墨水供應通道比該一或多個洞相對地寬。

15. 如申請專利範圍第 14 項所述之製程，更包含從該些洞之該第一熱塑性聚合物及該可光成像第二聚合物的氧化去除。