

(21)申請案號：099132854

(22)申請日：中華民國 99 (2010) 年 09 月 28 日

(51)Int. Cl. : **G01R31/26 (2006.01)**

(30)優先權：2009/09/29 日本 2009-224929

(71)申請人：3 M新設資產公司 (美國) 3M INNOVATIVE PROPERTIES COMPANY (US)
美國

(72)發明人：椿裕一 TSUBAKI, YUICHI (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：8 項 圖式數：3 共 20 頁

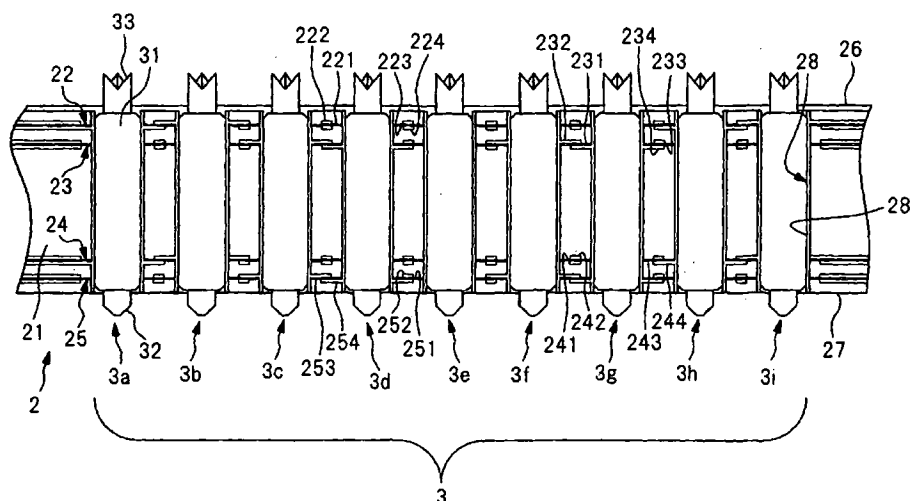
(54)名稱

IC 元件測試插座

IC DEVICE TESTING SOCKET

(57)摘要

本發明提供一種 IC 元件測試插座，其可在測試一 IC 元件期間改良信號傳輸效率而不劣化接觸針之更換可行性。一基板 2 具有嵌入於一基底材料 21 中的介電層 22 至 25，該基底材料 21 由介電材料(諸如環氧玻璃)構成。各個介電層具有形成於其兩側上的一導電層，諸如銅。接觸針 3 之各者大致上垂直於基板 2 之表面 26 及 27 延伸，並且穿透基板 2。一通孔 28(各個接觸針可壓入其中)形成於基板 2 之基底材料 21、各個高介電層及導電層中。一導電材料 281(諸如銅)形成於各個通孔 28 的一內表面上。



2：基板

3：接觸針

3a~3i：接觸針

21：基底材料

22~25：高介電材料

26：基板之頂面

27：基板之底面

28：通孔

31：針體

32：第一接觸部

33：第二接觸部

221：第一介電層之上表面

222：電源層

223：第一介電層之下表面

224：GND 層

231：第二介電層之上
表面

232：電源層

233：第二介電層之下
表面

234：GND 層

241：第三介電層之上
表面

242：電源層

243：第三介電層之下
表面

244：GND 層

251：第四介電層之上
表面

252：電源層

253：第四介電層之下
表面

254：GND 層

281：導電材料

(21)申請案號：099132854

(22)申請日：中華民國 99 (2010) 年 09 月 28 日

(51)Int. Cl. : **G01R31/26 (2006.01)**

(30)優先權：2009/09/29 日本 2009-224929

(71)申請人：3 M新設資產公司 (美國) 3M INNOVATIVE PROPERTIES COMPANY (US)
美國

(72)發明人：椿裕一 TSUBAKI, YUICHI (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：8 項 圖式數：3 共 20 頁

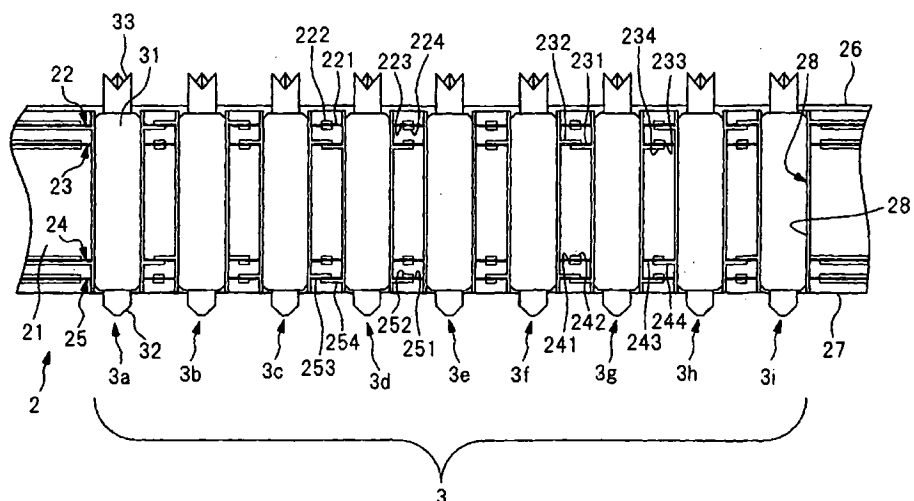
(54)名稱

IC 元件測試插座

IC DEVICE TESTING SOCKET

(57)摘要

本發明提供一種 IC 元件測試插座，其可在測試一 IC 元件期間改良信號傳輸效率而不劣化接觸針之更換可行性。一基板 2 具有嵌入於一基底材料 21 中的介電層 22 至 25，該基底材料 21 由介電材料(諸如環氧玻璃)構成。各個介電層具有形成於其兩側上的一導電層，諸如銅。接觸針 3 之各者大致上垂直於基板 2 之表面 26 及 27 延伸，並且穿透基板 2。一通孔 28(各個接觸針可壓入其中)形成於基板 2 之基底材料 21、各個高介電層及導電層中。一導電材料 281(諸如銅)形成於各個通孔 28 的一內表面上。



2：基板

3：接觸針

3a~3i：接觸針

21：基底材料

22~25：高介電材料

26：基板之頂面

27：基板之底面

28：通孔

31：針體

32：第一接觸部

33：第二接觸部

221：第一介電層之上表面

222：電源層

223：第一介電層之下表面

224：GND 層

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種用於測試一半導體積體電路(下文中稱為「IC」)元件(諸如一CPU或一記憶體元件)的插座，且特定而言係關於一種具有用於測試一半導體封裝之一電容器功能的IC元件測試插座。

【先前技術】

在執行諸如一BGA(球柵陣列)元件的一IC元件之信號傳輸性質或類似者的一評估測試中，使用一IC插座，該IC插座具有各自可連接至該IC元件之各個終端的接觸件。近幾年來，隨著IC元件的處理速度變高，IC元件中使用的一信號之一頻率變高。對應於此類高速信號，需要IC插座傳輸該高速信號。

為傳輸高速信號，包含在IC插座中的一接觸針之一自感較佳為低的。因此，一般而言，該接觸針較佳具有一短的長度及一大的直徑。

在專利文獻1中描述對應於高速信號的另一方法。專利文獻1描述：「本發明之一LSI插座101由一印刷電路板102、一POGO針103及一POGO針支撐殼104構成。印刷電路板102具有複數個通孔109，POGO針103被插入於該複數個通孔109中。POGO針103包含一第一電源針105、具有不同於第一電源針之一施加電壓之一第二電源針106、一GND針107及一信號針108。在除用於信號針108之通孔外的各個通孔109之一內表面上形成一電鍍層116。」

專利文獻2描述：「一般而言，用於一電源供應探針的一旁路晶片型電容器安裝於一佈線圖案上，該佈線圖案儘可能電接近於一測試插座之一下側處的一印刷電路板中的一元件」以及「需要將晶片型電容器安裝至測試插座的一上部之上，在待測試的一元件之正下方」。

專利文獻

[PTL1]國際公開案第WO2005/006003

[PTL2]日本未審查專利公開(案)第2009-85948號

【發明內容】

如上所述，接觸針需要為厚且短。然而，由於IC元件各終端之間的一節距變窄，增加接觸針之厚度或直徑是有限的。另一方面，由於接觸針通常為昂貴的，在重複使用接觸針且接觸針之可靠性劣化之後，經常用另一接觸針更換該接觸針。因此，考慮到接觸針之更換的可行性，接觸針需要具有某一最小長度。

另外，一電容器可直接連接至IC插座之一外殼或者IC插座中併入的接觸針，以便跟蹤高頻信號。然而，當電容器直接連接至IC插座之外殼或接觸針時，IC插座之一體積變得更大，藉此IC插座之複數個接觸針無法以高密度配置。然而，即使當電容器可定位於外殼上或連接至外殼或靠近IC插座之電路板，該電容器亦僅可定位於或連接至與接觸針分開超過數毫米的一位置處。在此類情形中，歸因於從電容器到接觸針的一線之長度，可能無法有效實現電容器的功能。

因此，本發明提供一IC元件測試插座，其可在該IC元件測試期間改良信號傳輸效率而不劣化更換接觸針之能力。

為達成上述本發明之目的，本發明提供一IC元件測試插座，其包括：一基板；及複數個導電接觸針，其等各者藉由摩擦力而固持在該基板內設置的一通孔中，其中該基板包括：一基底材料；堆疊於該基底材料上的至少一個介電層，該至少一個介電層具有比該基底材料之介電常數更高的一介電常數；及導電層，其等堆疊於該基底材料上並且設置於該介電層的兩側上，且其中該複數個導電接觸針之至少一者電連接至該等導電層之至少一者。

在根據本發明的一IC元件測試插座中，可由協作地構成電容器之高介電層與導電層及包含該電容器之基底材料而形成一大體上整合式基板，藉此接觸針與電容器之間的距離可為相當小，且因此可改良IC插座之效能。此外，由於各個接觸針被壓入基板中且由基板固持，因此基板亦可用作各個接觸針之一支撐件，藉此不需要用於支撐接觸針的另一構件。

【實施方式】

圖1係根據本發明的一個實施例的一IC元件測試插座(下文中稱為一IC插座)1的一透視圖，且圖2係沿圖1之一II-II線的一橫截面圖。IC插座1具有一基板2、由基板2固持(例如，壓入基板2中)的複數個導電接觸針3及支撐基板2的一引導體4。引導體4具有一引導表面41，其用於將待測試之一IC元件(未繪示)定位於基板2上之一預定位置。引導體4

進一步具有一定定位構件(如圖2中繪示的一定位針42)，該定位構件用於將IC插座1定位於測試IC元件的一測試元件(未繪示)之一預定位置。若需要，引導體4可併入於IC插座中。基板2可具有一孔或一凹口，其可與定位構件協作地構成一定位機構。

如指示圖2之一部分III之一放大圖的圖3中所繪示，基板2具有堆疊於一基底材料21上(較佳地嵌入於該基底材料21中)的至少一個(實施例中為四個)介電層22至25，該基底材料21由一介電材料(諸如環氧玻璃)構成。各個介電層具有設置於其兩側上的一導電層(諸如銅)。因此，各個介電層與其兩側上之導電層協作地構成一電容器。換言之，藉由堆疊基底材料21、導電層及介電層而構成基板2。為增加電容器之一容量，各個介電層之一介電常數較佳為儘可能高。此外，各個介電層較佳為具有比基底材料21更高之介電常數的一高介電構件。可使用可購自3M公司的一「嵌入式電容器材料(ECM)」作為高介電材料。ECM作為由高介電材料製成的一可撓薄片而提供。此類基板可由製造一印刷電路板的一方法製造。

構成基板2的材料可包含紙以代替玻璃纖維，且其可包含苯酚樹脂或聚醯胺樹脂以代替環氧樹脂。作為構成導電層的材料，可使用銀或金來代替銅。介電層可包含聚合物。介電層較佳包含聚合物及複數個粒子。具體而言，可藉由混合樹脂與粒子而製造介電層。較佳之樹脂可包含環氧樹脂、聚醯亞胺、聚偏二氟乙烯、氰基乙基支鏈澱粉、

苯並環丁烯、聚降冰片烯、聚四氟乙烯、丙烯酸酯及其等混合物。粒子可包含介電(絕緣)粒子，例如：鈦酸鋇、鈦酸鋇鋁、氧化鈦、鋳鈦酸鉛及其等之混合物。

例如，各個介電層厚度可等於或大於 $0.5\ \mu\text{m}$ 。各個介電層厚度可等於或小於 $20\ \mu\text{m}$ 。厚度越小，電容器的靜電容量越大。例如，厚度可等於或小於 $15\ \mu\text{m}$ 或 $10\ \mu\text{m}$ 。另一方面，厚度越大，黏著強度越強。例如，厚度可等於或大於 $1\ \mu\text{m}$ 。

介電層之相對電容率較佳為儘可能高。例如，相對電容率可等於或大於10或12。雖然相對電容率無上限，但相對電容率可等於或小於30、20或16。

當使用高介電材料作為介電層時，可有利地減少相鄰電容器之間的距離。當兩個電容器彼此接近地定位時，亦可在一個電容器的一電源層與另一相鄰電容器之一接地(GND)層之間獲得靜電電容。在藉由在導電層之間使用高介電材料可獲得靜電電容的情形中，即使當一個電容器之導電層之間的距離與兩個相鄰電容器之間的距離彼此相等，亦可增加各個電容器的靜電電容。因此，相鄰電容器之間的距離可為相對小，藉此可減少電路板厚度。

在形成於各個高介電層兩側上的導電層之中，一導電層構成電連接至IC插座之電源針的一電源層，而另一導電層構成電連接至IC插座之一接地針的一接地(GND)層。詳細而言，在第一介電層21之一上表面221上最接近於基板2之一IC元件側表面(圖3中的一頂面)26處，形成一第一電源層

222。此外，在第一介電層21之一下表面223上形成一第一GND層224。類似地，在第二介電層22之一上表面231上且在第一介電層21正下方形成一第二電源層232。此外，在第二介電層22之一下表面233上形成一第二GND層234。在第四介電層25之一上表面251上最接近於基板2之一測試元件側表面(圖3中的一底面)27處，形成一第四電源層252。此外，在第四介電層25之一下表面253上形成一第四GND層254。類似地，在第三介電層24之一上表面241上且在第四介電層25正上方形成一第三電源層242。此外，在第三介電層24之一下表面243上形成一第三GND層244。為此，第一電源層222與第三電源層242為大體上等電位，且第二電源層232與第四電源層252為大體上等電位。類似地，第一GND層224與第三GND層244為大體上等電位，且第二GND層234與第四GND層254為大體上等電位。

各個高介電層及其兩側上的導電層設置於基板2上。因此，由此形成的電容器之一面積可大致上與基板2之面積相同。

各個接觸針3大致上垂直於基板2之表面26及27延伸，且穿透基板2。詳細而言，一通孔28(各個接觸針可壓入其中)形成於基板2之基底材料21、各個高介電層及導電層中。一導電材料281(諸如銅、銀或金)藉由電鍍或類似方法而設置於各個通孔28之一內表面上。除接觸針為一信號針例外，藉由將導電材料281電連接至該等導電層之一者，而經由導電材料281將接觸針3的一針體31電連接至該等導電

層之該者。可視需要在用於信號針之通孔的內表面上形成導電材料281。

決定各個通孔28之尺寸，使得當IC插座1定位於測試元件之一板上時，插入通孔中且由該通孔固持的接觸針3不因併入於接觸針中的一彈簧之斥力而掉落。例如，接觸針之固持力較佳等於或大於0.1牛頓。此外，決定各個通孔28之尺寸，使得當要修繕或更換接觸針時可容易地將接觸針從通孔拔出。例如，接觸針之固持力較佳等於或小於2.0牛頓。

各個接觸針3具有：一大致上圓柱形針體31，其壓入基板2中並且由基板2固持；一第一接觸部32，其從針體31的一端(在該實施例中為下端)突出並且電接觸於測試元件；及一第二接觸部33，其從針體31之另一端(在該實施例中為上端)突出並且電接觸於IC元件。接觸針可具有各種類型的形狀。例如，較佳為一POGO針類型，其中兩個接觸部32、33可藉由一彈簧或類似物(未繪示)相對於針體31而位移。

接觸針3之針體31較佳為圓柱形。在此類接觸針中，針體31之外表面可在一寬廣面積內接觸通孔28之內表面，藉此接觸針可與通孔28同軸配置。此外，歸因於導電材料281與接觸針之間的寬廣接觸面積，其等之間的電連接可為穩定的。

接觸針3可分類為：電連接至電源層的一電源針、電連接至接地(GND)層的一接地(GND)針及未連接至該等層之

任一者的一信號針。例如，如圖3中所繪示，連接至第一電源層222及第三電源層242的接觸針3b及3i之各者用作一第一電源針。連接至第二電源層232及第四電源層252的接觸針3c及3f之各者用作一第二電源針。類似地，連接至第一GND層224及第三GND層244的接觸針3a及3h之各者用作一第一GND針。連接至第二GND層234及第四GND層254的接觸針3d及3g之各者用作一第二GND針。未連接至該等層之任一者的一接觸針3e用作信號針。

在本發明的一個實施例中，歸因於構成電容器之高介電層及導電層以及嵌入該電容器之基底材料，基板可大體上一體地形成。因此，接觸針與電容器之間的距離可為很小，藉此可改良IC插座之效能。由於各個接觸針係藉由摩擦力而由基板固持(較佳壓入基板中)，該基板可用作接觸針之一支撐件，藉此不需要用於支撐接觸針之一額外構件。換言之，僅藉由基板即可固持及定位各個接觸針。

此外，藉由使用高介電材料，可明顯減少基板厚度。

如圖3中所繪示，具有由電源層與GND層夾置之高介電層的在基板2內之電容器較佳係定位為儘可能接近於基板2之頂面26或底面27。此係因為基板2之表面與導電層之間的距離越小，在測試IC元件期間信號傳輸性質可改良越多。具體而言，基板2之頂面26與高介電層22或23之間的距離越小，待測試的IC元件之輸入靈敏度改良越多，且基板2之底面27與高介電層24或25之間的距離越小，待測試的IC元件之輸出靈敏度改良越多。在本發明中，包含由電

源層與GND層夾置之高介電層的基板係大體上一體地形成，電容器可容易地接近於基板表面而定位，藉此可以高精確度執行IC元件之測試。

由於如上所述接觸針大體上僅由基板固持，因此電容器可配置於一任意位置。該基板可包含一額外電容器，該額外電容器具有一高介電層及在該高介電層兩側上形成的導電層，其等在相對於該基板的厚度方向之大致中間位置處。

考慮到信號傳輸性質，接觸針之長度較佳為儘可能小。然而，接觸針長度越小，越難以更換或組裝接觸針。根據本發明，歸因於基板2之組態，關於信號傳輸性質可獲得與使用一相對短之POGO針時相同的效果。因此，即使在使用一相對長之接觸針時，IC插座之效能亦不會劣化。

當針體31之長度大於基板2之厚度時，信號傳輸性質可相應地因長接觸針而劣化。另一方面，當針體31之長度小於基板2之厚度且針體31之末端位置相對於基板之厚度方向比該等導電層之一者更接近基板中心時，IC插座效能可因從接觸針至該導電層之一複雜路徑而劣化。因此，各個接觸針3之針體31之軸向長度較佳大致等於基板2之厚度。

【圖式簡單說明】

圖1係根據本發明之一實施例的一IC插座的一透視圖。

圖2係沿圖1之II-II線的一橫截面圖。

圖3係圖2之III部分的一放大圖。

【主要元件符號說明】

1	IC插 座
2	基 板
3	接 觸 針
3a至 3i	接 觸 針
4	引 導 體
21	基 底 材 料
22至 25	高 介 電 材 料
26	基 板 之 頂 面
27	基 板 之 底 面
28	通 孔
31	針 體
32	第 一 接 觸 部
33	第 二 接 觸 部
221	第 一 介 電 層 之 上 表 面
223	第 一 介 電 層 之 下 表 面
231	第 二 介 電 層 之 上 表 面
233	第 二 介 電 層 之 下 表 面
241	第 三 介 電 層 之 上 表 面
243	第 三 介 電 層 之 下 表 面
251	第 四 介 電 層 之 上 表 面
253	第 四 介 電 層 之 下 表 面
281	導 電 材 料
222, 232, 242, 252	電 源 層
224, 234, 244, 254	GND層

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 99132854

※申請日： 99.9.28

※IPC 分類： G01R 31/26 (2006.01)

一、發明名稱：(中文/英文)

IC元件測試插座

IC DEVICE TESTING SOCKET

二、中文發明摘要：

本發明提供一種IC元件測試插座，其可在測試一IC元件期間改良信號傳輸效率而不劣化接觸針之更換可行性。一基板2具有嵌入於一基底材料21中的介電層22至25，該基底材料21由介電材料(諸如環氧玻璃)構成。各個介電層具有形成於其兩側上的一導電層，諸如銅。接觸針3之各者大致上垂直於基板2之表面26及27延伸，並且穿透基板2。一通孔28(各個接觸針可壓入其中)形成於基板2之基底材料21、各個高介電層及導電層中。一導電材料281(諸如銅)形成於各個通孔28的一內表面上。

三、英文發明摘要：

To provide an IC device testing socket, capable of improving signal transmission efficiency during testing an IC device, without deteriorating the replacement workability of contact pins. A substrate 2 has dielectric layers 22-25 embedded in a base material 21 constituted by dielectric material such as glass epoxy. Each dielectric layer has a conductive layer, such as copper, formed on both sides thereof. Each of contact pins 3 extends generally perpendicular to surfaces 26 and 27 of substrate 2, and penetrates substrate 2. A through hole 28, into which each contact pin may be pressed, is formed in base material 21 of substrate 2, each high-dielectric layer and conductive layer. A conductive material 281, such as copper, is formed on an inner surface of each through hole 28.

七、申請專利範圍：

1. 一種IC元件測試插座，其包括：

一基板；及

複數個導電接觸針，其等各者藉由摩擦力而固持於該基板內設置的一通孔中，

其中該基板包括：

一基底材料；

堆疊於該基底材料上的至少一個介電層，該至少一個介電層具有比該基底材料之介電常數更高的一介電常數；及

導電層，其等堆疊於該基底材料上並且設置於該介電層的兩側上，

且其中該複數個導電接觸針之至少一者電連接至該等導電層之至少一者。

2. 如請求項1之IC元件測試插座，其中一導電材料設置於該通孔之一內表面上，且該導電材料電連接至該等導電層之至少一者。

3. 如請求項1或2之IC元件測試插座，其中該介電層靠近該基板之一前側表面而定位。

4. 如請求項3之IC元件測試插座，其中該基板進一步包括靠近該基板之一背側表面定位的一介電層。

5. 如請求項1至4中任一項之IC元件測試插座，其中該導電接觸針具有：壓入該基板之該通孔中的一針體，及從該針體之各端突出的一接觸部，該針體之縱向長度大致等

於該基板之厚度。

6. 如請求項1至5中任一項之IC元件測試插座，其進一步包括經組態以支撐該基板的一引導體，該引導體包括：

一引導部，其用於將待測試之一IC元件定位於該基板上之一預定位置；及

一定位部，其用於將該IC元件測試插座定位於測試該IC元件之一測試元件的一預定位置。

7. 如請求項1至6中任一項之IC元件測試插座，其中該等導電層包含一電源層及一接地層，該複數個導電接觸針包括：

電連接至該電源層的一電源針；

電連接至該接地層的一接地針；及

未電連接至該電源層或該接地層的一信號針。

8. 一種測試元件，其包含如請求項1至7中任一項之IC元件測試插座。

八、圖式：

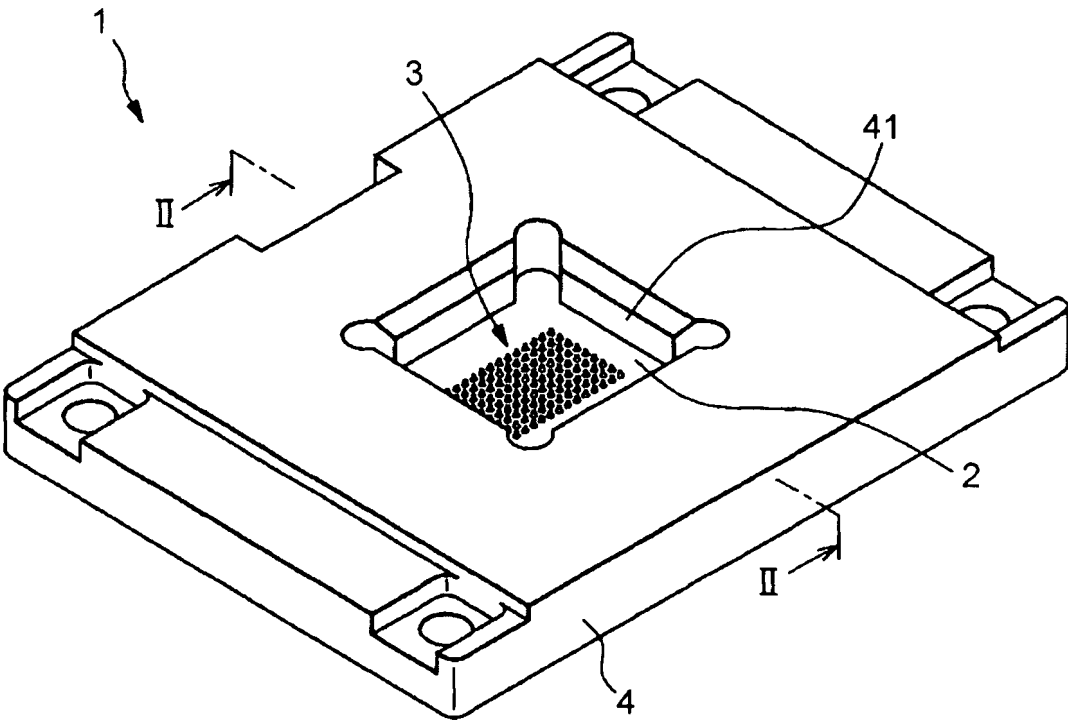


圖 1

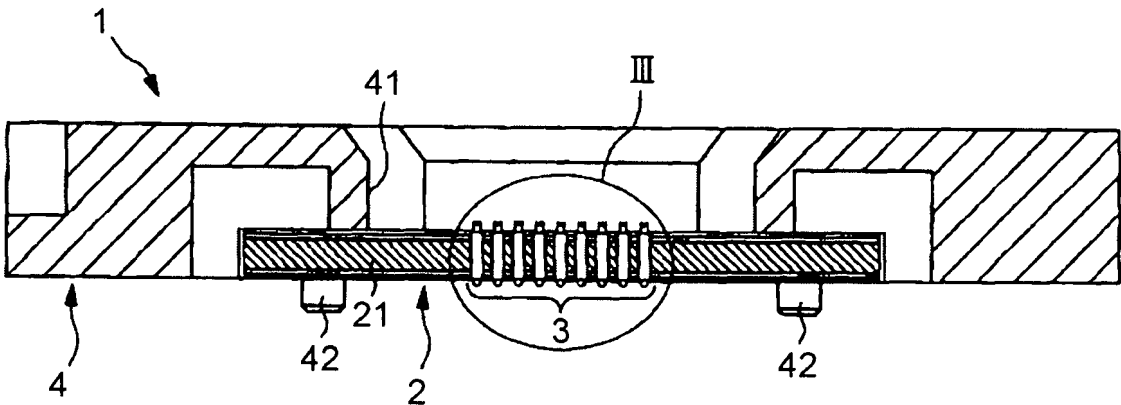


圖 2

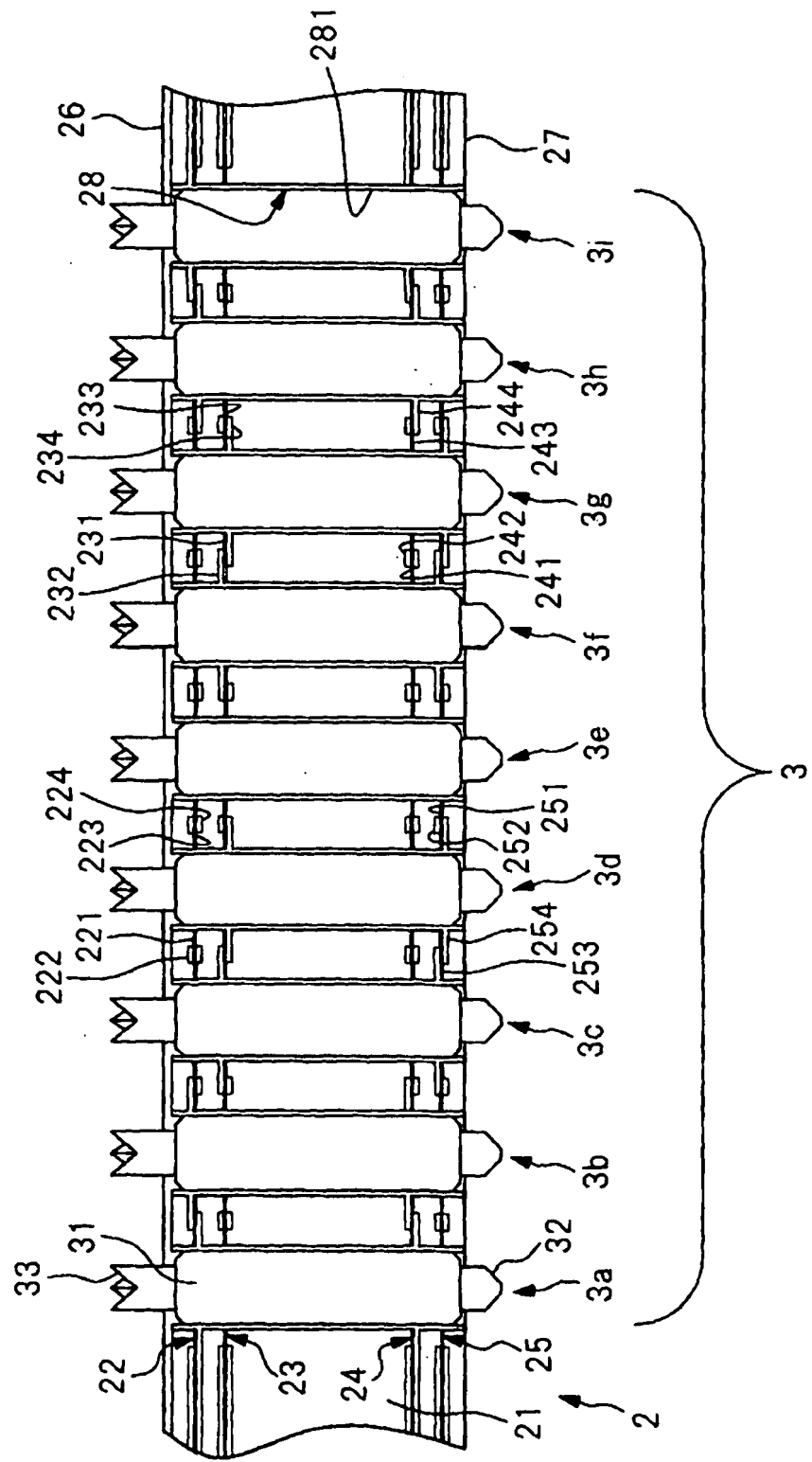


圖 3

四、指定代表圖：

(一)本案指定代表圖為：第(3)圖。

(二)本代表圖之元件符號簡單說明：

2	基板
3	接觸針
3a至3i	接觸針
21	基底材料
22至25	高介電材料
26	基板之頂面
27	基板之底面
28	通孔
31	針體
32	第一接觸部
33	第二接觸部
221	第一介電層之上表面
223	第一介電層之下表面
231	第二介電層之上表面
233	第二介電層之下表面
241	第三介電層之上表面
243	第三介電層之下表面
251	第四介電層之上表面
253	第四介電層之下表面
281	導電材料
222, 232, 242, 252	電源層
224, 234, 244, 254	GND層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)