



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

259489

(11)

(B1)

(51) Int. Cl.⁴

G 06 F 13/00

(22) Přihlášeno 04 07 86

(21) PV 5086-86.L

(40) Zveřejněno 15 02 88

(45) Vydáno 14 04 89

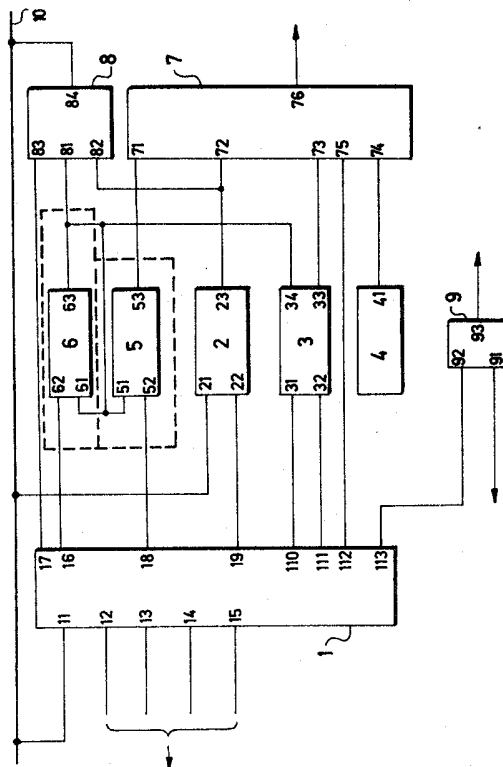
(75)

Autor vynálezu

ŠTELLA JIRÍ ing., PRAHA

(54) Zapojení pro rozšíření operační paměti mikropočítače postaveného na bázi osmibitového mikroprocesoru

Zapojení se týká oboru operační paměti mikropočítačů především postavených na bázi osmibitového mikroprocesoru a řeší problém zápisu dat a jejich přímé dostupnosti v rozšířené paměti. Základní zapojení rozšířené o registr segmentu programu může pracovat i s programem přesahujícím základní rozsah paměti a po dalším doplnění zapojení sklípkovou pamětí segmentu programu je možno v plném rozsahu využít funkci přerušovacího systému mikropočítače v rozšířené paměti a vyvolávání podprogramů mezi pamětovými segmenty bez podstatného snížení operační rychlosti mikropočítače. Podstata spočívá v realizaci vzájemného propojení jednotlivých funkčních celků, to je sekvenčního automatu, registru segmentu dat, dočasného registru, registru segmentu sklípkové paměti, registru segmentu programu, sklípkové paměti segmentu programu adresového multiplexeru, vstupní brány a součinného obvodu tak, že plní požadovaný úkol s vyšším účinkem než dosud známá zapojení. Řešení je možno použít zejména pro rozšíření paměti mikropočítačů postavených na bázi osmibitového mikroprocesoru typu 8 080, i když není vyloučeno jeho použití také pro jiné typy mikroprocesorů.



Vynález se týká zapojení pro rozšíření operační paměti mikropočítače postaveného na bázi osmibitového mikroprocesoru.

V praxi se často požaduje rozšíření stávající operační paměti mikropočítače, neboť je to výhodné zejména když pak lze použít stávajícího programového vybavení mikropočítače s vyšším účinkem. U mikropočítače s osmibitovým mikroprocesorem např. typu 8 080 není možnost vnějšího napojení na jeho vnitřní dekodér instrukcí a proto dosud známé způsoby zapojení pro rozšíření paměti využívají pro vytvoření více než 16bitové fyzické adresy paměti přidavný vnější adresový registr, jehož výstup je dán do logického nebo aritmetického součtu s 16bitovou adresou mikroprocesoru. Tento součet pak vytváří fyzickou adresu rozšířené paměti. Nevýhodou této metody jsou dále uvedená omezení v oblasti programového vybavení.

Přidavný adresový registr je dostupný instrukcemi pro vstup a výstup dat. Rozšířená paměť je tak rozdělena na segmenty, přičemž volbu segmentu, to znamená přepínání paměťového bloku nebo takzvané stínování paměťových bloků je třeba provést vyhrazenou instrukcí pro výstup, což komplikuje a prodlužuje programové cykly uzavírané mezi segmenty a intenzivní přenos dat mezi segmenty. Další nevýhodou je, že není možná přímá kompatibilita mezi programy vypracovanými pro nerozšířenou a rozšířenou paměť. Oprava stávajícího programu pro rozšířenou paměť není jednoduchou záležitostí, zvláště pokud je třeba provádět časté přenosy dat mezi segmenty nebo programové skoky, protože je při tom zpravidla třeba vzít v úvahu i logickou strukturu programu.

Výše uvedené nedostatky odstraňuje zapojení pro rozšíření operační paměti mikropočítače podle vynálezu.

Podstatou vynálezu je, že osmibitový datový vstup, který je současně prvním vstupem sekvenčního automatu, je propojen s datovou sběrnicí mikropočítače, po které sekvenční automat vždy v čase prvního cyklu instrukce přebírá operační kód instrukce. Druhý vstup sekvenčního automatu je propojen s výstupem mikropočítače pro řízení přenosu vektorů přerušení. Třetí vstup sekvenčního automatu je propojen s výstupem mikropočítače pro indikaci prvního cyklu instrukce a čtvrtý vstup sekvenčního automatu je propojen s výstupem mikropočítače pro synchronizaci přenosu bytu po datové sběrnici mikropočítače.

Pátý vstup sekvenčního automatu je propojen s výstupem generujícího signál počátečního nastavení elektronických obvodů mikropočítače. Výstup čtecího signálu sekvenčního automatu je propojen s řídicím vstupem vstupní brány, jejíž výstup je připojen na datovou sběrnicí mikropočítače, na níž je také připojen datový vstup registru segmentu dat, zatímco jeho hodinový vstup je propojen s výstupem druhého zápisového signálu sekvenčního automatu. Výstup registru segmentu dat je připojen jednak na druhý vstup adresového multiplexeru a současně na druhý datový vstup vstupní brány, přičemž výstup kódu paměťového segmentu sekvenčního automatu je propojen s datovým vstupem dočasněho registru, do něhož se запиše kód paměťového segmentu pro probíhající instrukci a jehož přímý datový výstup je propojen s třetím vstupem adresového multiplexeru. Výstup třetího zápisového signálu sekvenčního automatu je propojen s hodinovým vstupem dočasněho registru a dvoubitový řídicí výstup sekvenčního automatu je propojen s dvoubitovým řídicím vstupem adresového multiplexeru. Čtvrtý vstup adresového multiplexeru je spojen s datovým výstupem registru segmentu sklípkové paměti mikropočítače, zatímco jeho výstup je připojen k neznázorněné adresové sběrnici mikropočítače. Blokovací výstup sekvenčního automatu je připojen na druhý vstup součinného obvodu, aby blokoval přerušení programu mikroprocesoru v případě prodloužení kterékoliv instrukce o jeden byte, protože první vstup součinného obvodu je propojen s přerušovacím výstupem řadiče přerušení mikropočítače, a výstup součinného obvodu je připojen přímo na přerušovací vstup mikroprocesoru mikropočítače.

Je výhodné rozšířit základní zapojení o registr segmentu programu, což umožňuje, aby v rozšířené paměti mohl být zaznamenán vedle kódu dat také kód programu.

Dále je výhodné rozšířit základní zapojení nejen o registr segmentu programu, ale také

o sklípkovou paměť segmentu programu, což umožňuje v plném rozsahu využít přerušovacího systému mikropočítače v rozšířené paměti a volání podprogramů mezi pamětovými segmenty.

Výhodou zapojení podle vynálezu je, že umožňuje rozšířit paměť mikropočítače při současném zachování stávajícího programového vybavení, aniž by docházelo k podstatnému zpomalení programu nebo nárůstu strojového kódu programu. Další výhodou je, že při vypracování programového vybavení pro rozšířenou paměť lze použít stávajících překladačů a kompilátorů a umístění dat a programů v rozšířené paměti zajistit pomocí upraveného spojovacího programu.

Zapojení podle vynálezu je výhodné zejména pro mikropočítače postavené na bázi osmibitového mikroprocesoru s vypracovaným programovým vybavením pro základní rozsah paměti, neboť rozšířením paměti mikropočítače se dosáhne vyššího účinku stávajícího programového vybavení, což může být při použití zapojení podle vynálezu provedeno s minimálními dodatečnými náklady.

Na obrázku je celkové blokové schéma zapojení pro rozšíření operační paměti mikropočítače, přičemž v základním zapojení, to je v první variantě, nejsou zapojeny funkční celky ohraničené ve schématu čárkovanou čarou a sice registr 5 segmentu programu a sklípková paměť 6 segmentu programu. Ve druhé variantě není zapojena jen čárkovanou čarou ohraničená sklípková paměť 6 segmentu programu.

Zapojení pro rozšíření operační paměti mikropočítače je realizováno tak, že funkční celky, to je sekvenční automat 1, registr 2 segmentu dat, dočasný registr 3, registr 4 segmentu sklípkové paměti, registr 5 segmentu programu, sklípková paměť 6 segmentu programu, adresový multiplexer 7, vstupní brána 8 a součinný obvod 9, jsou podle vynálezu vzájemně propojeny tak, že požadovaný úkol plní s vyšším účinkem, než dosud známá zapojení. Základní zapojení je popsáno podle obrázku, ve kterém není v tomto případě zapojen registr 5 segmentu programu a sklípková paměť 6 segmentu programu. Osmibitový datový vstup, který je zároveň prvním vstupem sekvenčního automatu 1 je propojen s datovou sběrnicí 10 mikropočítače, aby po ní mohl sekvenční automat vždy v čase prvního cyklu instrukce, indikovaného stavovým signálem mikroprocesoru pro indikaci prvního cyklu instrukce, převzít operační kód. Druhý vstup 12 sekvenčního automatu 1 je propojen s výstupem mikropočítače pro řízení přenosu vektorů přerušeni za účelem správné činnosti sekvenčního automatu 1 v době přerušeni.

Třetí vstup 13 sekvenčního automatu 1 je propojen s výstupem mikropočítače pro indikaci prvního cyklu instrukce pomocí příslušného stavového signálu mikroprocesoru a současně čtvrtý vstup 14 sekvenčního automatu 1 je propojen s výstupem mikropočítače pro synchronizaci přenosu bytu po datové sběrnicí 10 mikropočítače. Pátý vstup 15 sekvenčního automatu 1 je propojen s výstupem mikropočítače generujícího signál pro počáteční nastavení elektronických obvodů mikropočítače. Výstup 17 čtecího signálu sekvenčního automatu 1 je připojen na řídicí vstup 83 vstupní brány 8, jejíž výstup 84 je připojen na datovou sběrnicí 10 mikropočítače, za účelem přenesení stavu registru 2 segmentu dat nebo registru 5 segmentu programu do stádače mikroprocesoru. Na datovou sběrnicí 10 mikropočítače je také připojen datový vstup 21 registru 2 segmentu dat, jehož hodinový vstup 22 je propojen s výstupem 19 druhého zápisového signálu sekvenčního automatu 1, aby bylo možno s jeho pomocí naplnit registr 2 segmentu dat obsahem stádače mikroprocesoru přes datovou sběrnicí 10.

Výstup 23 registru 2 segmentu dat je přiveden jednak na druhý vstup 72 adresového multiplexeru 7, za účelem připojování výstupu 23 registru 2 segmentu dat k neznázorněné adresové sběrnicí ve vhodném okamžiku během instrukce pracující s daty a současně na druhý datový vstup 82 vstupní brány 8, přičemž výstup 110 kódu pamětového segmentu sekvenčního automatu 1 je propojen s datovým vstupem 31 dočasného registru 3, pro zapsání kódu pamětového segmentu dat do dočasného registru 3, jehož přímý datový výstup 33 je propojen s třetím vstupem 73 adresového multiplexeru 7, aby se z jeho výstupu 76 dostal v okamžiku stanoveném definicí časového průběhu instrukce na neznázorněnou adresovou sběrnicí mikropočítače. Výstup 111 třetího adresového signálu sekvenčního automatu 1 je propojen s hodinovým vstupem 32 dočasného registru 3, aby se jím nahradil stav výstupu 110 kódu pamětového segmentu sekvenčního automatu 1 do dočasného registru 3.

Dvoubitový řídící výstup 112 sekvenčního automatu 1 je propojen s dvoubitovým řídícím vstupem 75 adresového multiplexeru 7 za účelem přepínání příslušného vstupu 72, 73 nebo 74 multiplexeru 7 na jeho výstup 76. Čtvrtý vstup 74 adresového multiplexeru 7 je spojen s datovým výstupem 41 registru 4 segmentu sklípkové paměti mikropočítače a výstup 76 adresového multiplexeru 7 je připojen k neznázorněné adresové sběrnici mikropočítače. Blokovací výstup 113 sekvenčního automatu 1 je připojen na druhý vstup 92 součinného obvodu 9, aby blokoval přerušení programu mikroprocesoru v případě prodloužení kterékoliv instrukce o 1 byte, neboť první vstup 91 součinného obvodu 9 je propojen s přerušovacím výstupem řadiče přerušení mikropočítače a výstup 93 součinného obvodu 9 je připojen přímo na přerušovací vstup mikroprocesoru mikropočítače.

Druhé zapojení popsané podle obrázku, ve kterém není v tomto případě zapojena sklípková paměť 6 segmentu programu, kde výstup 18 prvního zápisového signálu sekvenčního automatu 1 je propojen s hodinovým vstupem 52 registru 5 segmentu programu, jehož výstup 53 je spojen s prvním vstupem 71 adresového multiplexeru 7. Datový vstup 51 registru 5 segmentu programu je připojen na oddělený datový výstup 34 dočasněho registru 3. Oproti základnímu zapojení je tak umožněno, že v rozšířené paměti může být zaznamenán vedle kódu dat také kód programu.

Třetí zapojení popsané podle obrázku je shodné s druhým zapojením rozšířeným o sklípkovou paměť 6 segmentu programu, kde čtyřbitový řídící výstup 16 sekvenčního automatu 1 je propojen s čtyřbitovým řídícím vstupem 62 sklípkové paměti 6 segmentu programu, zatímco datový výstup 63 sklípkové paměti 6 segmentu programu je připojen na její datový vstup 61 a současně na datový vstup 51 registru 5 segmentu programu a první datový vstup 81 vstupní brány 8. Základní zapojení rozšířené o registr 5 segmentu programu a sklípkovou paměť 6 segmentu programu podle obrázku umožňuje v plném rozsahu využít funkci přerušovacího systému mikropočítače v rozšířené paměti a volání podprogramů mezi pamětovými segmenty.

Funkce 1 zapojení pro rozšíření operační paměti mikropočítače bude blíže vysvětlena podle připojeného blokového schématu na obrázku, realizovaného zapojení, ve kterém bylo v mikropočítači použito mikroprocesoru 8 080 a jednalo se o rozšíření paměti z 64 kB na 256 kB metodou tzv. stránkování, při velikosti jedné stránky 64 kB. Použití přídavných pamětových bloků vyžaduje rozšíření stávající 16bitové adresové sběrnice mikropočítače o dva přídavné adresové bity, které jsou generovány z výstupu 76 adresového multiplexeru 7 na neznázorněnou adresovou sběrnici mikropočítače. Základní zapojení je popsáno podle obrázku, ve kterém není v tomto případě zapojen registr 5 segmentu programu a sklípková paměť 6 segmentu programu. Správný časový průběh přídavných adresových bitů zajišťuje sekvenční automat 1, který podle instrukčního kódu, přijatého z datové sběrnice 10 mikropočítače pomocí osmibitového datového vstupu 11 v čase prvního instrukčního cyklu mikroprocesoru, přepíná podle časového průběhu právě prováděné instrukce vždy jeden z výstupů třech pracovních registrů, a sice výstup 23 registru 2 segmentu dat nebo výstup 33 dočasněho registru 3 nebo výstup 41 registru 4 segmentu sklípkové paměti mikropočítače, přes příslušné vstupy 72, 73, 74 adresového multiplexeru 7 na jeho výstup 76.

Přepínání adresového multiplexeru 7 se řídí dvoubitovým řídícím výstupem 112 sekvenčního automatu 1 tak, že v cyklu přenosu instrukčního kódu v prvním cyklu kterékoliv instrukce není připojen žádný ze vstupů 72, 73, 74 na výstup 76 multiplexeru 7, přičemž současně na tomto výstupu musí být logické hodnoty odpovídající nultému segmentu, ve kterém je umístěn program. V cyklu, kdy instrukce pracuje se sklípkovou pamětí mikropočítače, je multiplexerem 7 připojen na výstup 76 vstup 74, a tím i výstup 41 registru 4 segmentu sklípkové paměti. Je-li instrukce pracující s daty prodloužena o smlouvenou jednobytoovou instrukci, jak bude vysvětleno dále, je v cyklu, ve kterém instrukce pracuje s daty, připojen na výstup 76 multiplexeru 7 jeho vstup 73 a tím i výstup 33 dočasněho registru 3. Není-li instrukce pracující s daty prodloužena smlouvenou jednobytoovou instrukcí, pak je v tomto cyklu připojen na výstup 76 multiplexeru 7 jeho vstup 72 a tím i výstup 23 registru 2 segmentu dat.

Přepínáním multiplexeru 7 synchronně s časovým průběhem kterékoliv instrukce se dosahuje

toho, že kterákoliv instrukce pracující s daty může pracovat s daty uloženými v jiném segmentu, než je umístěn program a je tak umožněna přímá dostupnost dat v rozšířené paměti.

Údaj o tom, v kterém segmentu paměti jsou uložena data, se do registru 2 segmentu dat přivádí na jeho vstup 21 přímo z datové sběrnice 10 mikropočítače a zápis do registru 2 segmentu dat se řídí zápisovým signálem generovaným z výstupu druhého zápisového signálu 19 sekvenčního automatu 1, který se směřuje na hodinový vstup 22 registru 2 segmentu dat. Obsah registru 2 segmentu dat lze přenést do stádače mikroprocesoru pomocí vstupní brány 8, jejíž výstup 84 je připojen na datovou sběrnici 10 mikropočítače a to pomocí čtecího signálu, který je generován z výstupu 17 sekvenčního automatu 1. Tento přenos je účelný zejména tehdy, je-li nutno např. v podprogramu dočasně uchovat obsah registru 2 segmentu dat a po ukončení podprogramu jeho obsah opět obnovit, aby hlavní program mohl pracovat s původním obsahem registru 2 segmentu dat.

Do dočasného registru 3 je zapisován kód, který je generován z výstupu 110 kódu paměťového segmentu sekvenčního automatu 1, přičemž tento kód má stejný počet bitů jako je počet přídavných adresových bitů generovaných z výstupu 76 multiplexeru 7, v daném případě tedy dva bity. Kód je do dočasného registru 3 zapsán pouze tehdy, předchází-li instrukci pracující s daty smluvená jednobytová instrukce s významem prázdné, nebo neutrální instrukce. U mikroprocesoru 8 080 lze pro tento účel volit např. mimokódové kombinace mikroprocesoru v hexadecimálním vyjádření 08, 10, 18, 20 nebo instrukce typu MOV A, A, MOV B, B atd. Kód zapsaný do registru 3 výše popsaným způsobem určuje segment, ve kterém se nacházejí data, s kterými pracuje prodloužená instrukce. Prodlouženou instrukcí přitom rozumíme po sobě následující smluvenou jednobytovou instrukci a instrukci pracující s daty. Registr 4 segmentu sklípkové paměti mikropočítače může být programován podobně jako registr 2 segmentu dat z datové sběrnice mikropočítače. Je-li sekvenčním automatem 1 přijata některá ze smluvených jednobytových instrukcí, blokuje sekvenční automat 1 ještě v témže a následujícím instrukčním cyklu pomocí svého blokovacího výstupu 113 a součinnového obvodu 9 signál přerušení mikropočítače, čímž je zajištěno, že činnost mikroprocesoru nemůže být přerušena v době mezi smluvenou jednobytovou instrukcí a prvním instrukčním cyklem následující instrukce.

Činnost sekvenčního automatu 1 je synchronizována signálem přivedeným z mikropočítače na jeho čtvrtý vstup 14. Tento synchronizační signál je vytvořen jako součtový signál ze signálů mikroprocesoru nebo jeho podpůrných obvodů a sice ze signálů určených pro synchronizaci přenosu dat. Sekvenční automat 1 dále musí zpracovávat také signál prvního instrukčního cyklu generovaný mikroprocesorem a přivedený na třetí vstup 13 sekvenčního automatu 1, dále signál pro řízení přenosu vektorů přerušení, přivedený na jeho druhý vstup 12 a signál pro počáteční nastavení, přivedený na jeho pátý vstup 15.

Druhé zapojení je rozšířeno o registr 5 segmentu programu, což umožňuje uložit v rozšířené paměti vedle kódu dat i kód programu. V tomto registru je uložen kód odpovídající segmentu paměti, ve kterém se v daném okamžiku nachází program. Registr 5 segmentu programu má stejný počet bitů, jako je počet přídavných bitů k adresové sběrnici mikropočítače. Výstup registru 5 segmentu programu je vždy v prvním cyklu zpracování instrukce prostřednictvím prvního vstupu 71 adresového multiplexeru 7 propojen na jeho výstup 76 a odtud na adresovou sběrnici mikropočítače.

Data do registru 5 segmentu programu jsou nahrávána z dočasného registru 3 a to v čase určeném sekvenčním automatem 1, neboť výstup 18 prvního zápisového signálu je propojen s hodinovým vstupem 52 registru 5 segmentu programu. Časový okamžik pro nahrání registru 5 segmentu programu se nachází vždy na konci instrukce skoku JMP prodloužené o smluvenou jednobytovou instrukci s významem prázdné instrukce. Konkrétní postup při realizaci instrukce skoku mezi paměťovými segmenty řízený sekvenčním automatem 1 je následující.

Sekvenční automat přijme z datové sběrnice mikropočítače operační kód smluvené jednobytové instrukce, vyjádřený v hexadecimálním tvaru, např. 08 pro skok do segmentu 0, 10 pro skok

do segmentu 1, 18 pro skok do segmentu 2 a 20 pro skok do segmentu 3 a uloží do dočasného registru 3 kód odpovídající příslušnému paměťovému segmentu. Na konci třetího cyklu následující instrukce skoku JMP je provedena změna obsahu registru 5 segmentu programu tím, že je sekvenčním automatem 1 nahrán registr 5 segmentu programu obsahem dočasného registru 3. Tím je mikroprocesorem vybírána následující instrukce z nového paměťového segmentu, protože změnou obsahu registru 5 segmentu programu dojde v čase prvního cyklu následující instrukce ke změně přidavných adresových bitů na výstupu 76 multiplexeru 7.

Třetí zapojení je rozšířeno o sklípkovou paměť 6 segmentu programu, která slouží k dočasnému uložení obsahu registru 5 segmentu programu při skoku do podprogramu nebo při přerušení programu mikropočítače. Třetí varianta tedy umožňuje efektivní provoz přerušovacího systému v rozšířené paměti a volání podprogramů mezi paměťovými segmenty. Činnost sklípkové paměti 6 segmentu programu je opět řízena sekvenčním automatem 1 a to prostřednictvím jeho čtyřbitového řídicího výstupu 16, který realizuje základní operace sklípkové paměti, tj. zápis do sklípkové paměti, inkrementaci ukazatele sklípkové paměti, dekrementaci ukazatele sklípkové paměti a nulování ukazatele sklípkové paměti. Ukazatel sklípkové paměti je součástí bloků sklípkové paměti 6 segmentu programu.

Okamžitý obsah sklípkové paměti 6 segmentu programu lze přečíst do střadače mikroprocesoru pomocí vstupní brány 8 a to v čase určeném výstupem čtecího signálu 17 sekvenčního automatu 1. Při prodloužené instrukci skoku JMP o smlouvenou jednobytovou instrukci, jak bylo popsáno u varianty 2, je postup stejný jako u základního zapojení, navíc je současně se záznamem obsahu dočasného registru 3 do registru 5 segmentu programu proveden i záznam obsahu dočasného registru 3 do sklípkové paměti 6 segmentu programu bez pohybu ukazatele sklípkové paměti. Výstup 34 dočasného registru 3 je za tímto účelem propojen se vstupem 61 sklípkové paměti 6 segmentu programu a současně se vstupem 51 registru 5 segmentu programu.

Při prodloužené instrukci volání podprogramu CALL nebo instrukci volání podprogramu RST je proveden stejný postup, jako při prodloužené instrukci JMP. Navíc je na konci těchto instrukcí inkrementován ukazatel sklípkové paměti 6 segmentu programu.

Při instrukci návratu z podprogramu RET prodloužené o smlouvenou jednobytovou instrukci, např. s kódem 08, je nejprve ukazatel sklípkové paměti 6 segmentu programu dekrementován a na konci této instrukce je okamžitý obsah sklípkové paměti 6 segmentu programu zapsán do registru 5 segmentu programu. K tomu slouží propojení výstupu 63 sklípkové paměti 6 segmentu programu na datový vstup 51 registru 5 segmentu programu.

Tento postup umožňuje návrat z podprogramu do původního paměťového segmentu, ze kterého byl podprogram volán a rovněž návrat do přerušovaného programu v celém rozsahu rozšířené paměti.

Zapojení rozšíření operační paměti podle vynálezu je vhodné především pro mikropočítače postavené na bázi mikroprocesoru 8 080, i když není vyloučeno jeho použití také pro jiné typy mikroprocesorů.

P R E D M Ě T V Y N Á L E Z U

1. Zapojení pro rozšíření operační paměti mikropočítače, postaveného na bázi osmibitového mikroprocesoru, vyznačené tím, že osmibitový datový vstup (11), který je současně prvním vstupem sekvenčního automatu (1), je propojen s datovou sběrnicí (10) mikropočítače, druhý vstup (12) sekvenčního automatu (1) je propojen s výstupem mikropočítače pro zařízení přenosu vektorů přerušení, třetí vstup (13) sekvenčního automatu (1) je propojen s výstupem mikropočítače pro indikaci prvního cyklu instrukce, čtvrtý vstup (14) sekvenčního automatu (1) je propojen s výstupem mikropočítače pro synchronizaci přenosu bytu po datové sběrnicí (10) mikropočítače, pátý vstup (15) sekvenčního automatu (1) je propojen s výstupem mikropočítače generujícího signál počátečního nastavení, zatímco výstup čtecího signálu (17) sekvenčního automatu (1) je propojen s řídicím vstupem (83) vstupní brány (8), jejíž výstup (84) je připojen na datovou sběrnicí (10) mikropočítače, na níž je také připojen datový vstup (21) registru (2) segmentu dat, zatímco jeho hodinový vstup (22) je propojen s výstupem (19) druhého zápisového signálu sekvenčního automatu (1) a jeho výstup (23) je připojen na druhý vstup (72) adresového multiplexeru (7) a současně na druhý datový vstup (82) vstupní brány (8), přičemž výstup (110) kódu paměťového segmentu sekvenčního automatu (1) je propojen s datovým vstupem (31) dočasněho registru (3), jehož přímý datový výstup (33) je propojen s třetím vstupem (73) adresového multiplexeru (7), zatímco výstup (111) třetího zápisového signálu sekvenčního automatu (1) je propojen s hodinovým vstupem (32) dočasněho registru (3) a dále dvoubitový řídicí výstup (112) sekvenčního automatu (1) je propojen s dvoubitovým řídicím vstupem (75) adresového multiplexeru (7), jehož čtvrtý vstup (74) je spojen s datovým výstupem (41) registru (4) segmentu sklípkové paměti mikropočítače, přičemž výstup (76) adresového multiplexeru (7) je připojen k adresové sběrnicí mikropočítače, zatímco blokovací výstup (113) sekvenčního automatu (1) je připojen na druhý vstup (92) součinného obvodu (9), jehož první vstup (91) je spojen s přerušovacím výstupem řadiče přerušení mikropočítače a výstup (93) součinného obvodu (9) je připojen přímo na přerušovací vstup mikroprocesoru mikropočítače.

2. Zapojení pro rozšíření operační paměti mikropočítače, postaveného na bázi osmibitového mikroprocesoru podle bodu 1 vyznačené tím, že výstup (18) prvního zápisového signálu sekvenčního automatu (1) je propojen s hodinovým vstupem (52) registru (5) segmentu programu, jehož výstup (53) je spojen s prvním vstupem (71) adresového multiplexeru (7), přičemž datový vstup (51) registru (5) segmentu programu, je připojen na oddělený datový výstup (34) dočasněho registru (3).

3. Zapojení pro rozšíření operační paměti mikropočítače, postaveného na bázi osmibitového mikroprocesoru podle bodu 1 a 2 vyznačené tím, že čtyřbitový řídicí výstup (16) sekvenčního automatu (1) je propojen s čtyřbitovým řídicím vstupem (62) sklípkové paměti (6) segmentu programu, zatímco datový výstup (63) sklípkové paměti (6) segmentu programu je připojen na její datový vstup (61) a současně na datový vstup (51) registru (5) segmentu programu a na první datový vstup (81) vstupní brány (8).

