



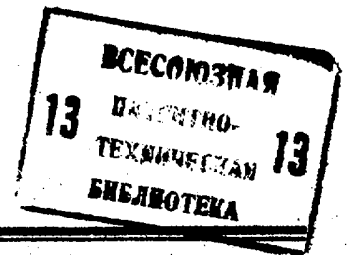
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1237993** **A1**

(51) 4 G 01 R 27/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3808528/24-21

(22) 05.11.84

(46) 15.06.86. Бюл. № 22

(72) В.А.Янкович

(53) 621.317.331(088.8)

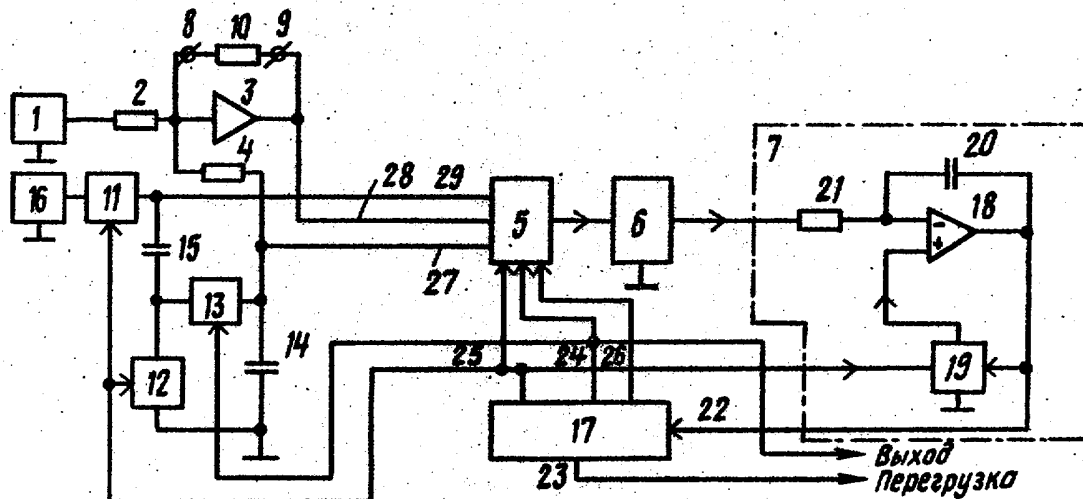
(56) Авторское свидетельство СССР
№ 532097, кл. G 01 R 27/02, 1976.

Авторское свидетельство СССР
№ 464867, кл. G 01 R 27/00, 1973.

(54) ПРЕОБРАЗОВАТЕЛЬ СОПРОТИВЛЕНИЯ
ПОСТОЯННОМУ ТОКУ В ИНТЕРВАЛ ВРЕМЕНИ

(57) Изобретение относится к электроизмерительной технике и может быть использовано в цифровых вольтметрах. Цель изобретения - повышение точности преобразования. Устройство содержит источники 1 и 16 опорного напряжения, опорный резистор 2, операционный усилитель 3, резисторы 4

и 21, согласующий блок 6, интегратор 7, входные клеммы 8 и 9 преобразователя, преобразуемый резистор 10, ключи 11, 12 и 13, запоминающие конденсаторы 14, 15, блок 17 управления с входом 22 и выходами 23-26, усилитель 18, блок 19 коррекции, конденсатор 20, входной ключ 5 с входами 27-29. Достижению поставленной цели способствует введение в устройство источника 1 опорного напряжения, ключей 12 и 13, запоминающих конденсаторов и резистора 4. В описании представлены временные диаграммы, поясняющие работу устройства и вариант реализации блока управления. 3 ил.



Фиг.1

(19) **SU** (11) **1237993** **A1**

Изобретение относится к электроизмерительной технике и может быть использовано в цифровых вольтметрах для линейного преобразования сопротивления в интервал времени.

Цель изобретения - повышение точности преобразования.

На фиг.1 представлена блок-схема преобразователя; на фиг.2 - вариант реализации блока управления; на фиг.3 - временные диаграммы блока управления.

Устройство (фиг.1) содержит дополнительный источник 1 опорного напряжения, выход которого соединен через опорный резистор 2 с входом операционного усилителя 3, к которому подключен первый вывод дополнительного резистора 4, второй вывод которого соединен через входной ключ 5 и согласующий блок 6 с входом интегратора 7, входные клеммы 8 и 9 преобразователя для подключения преобразуемого резистора 10, ключи 11, 12 и 13, запоминающие конденсаторы 14 и 15, источник 16 опорного напряжения, блок 17 управления, выходы которого соединены с управляющими входами входного ключа 5, интегратор 7 содержит усилитель 18, блок 19 коррекции дрейфа нуля усилителя, конденсатор 20, резистор 21, вход 22 блока управления, выходы 23 - 26, входы 27, 28 и 29 входного ключа 5.

Блок 17 управления (фиг.2) содержит генератор 30 импульсов, счетчик 31 по модулю 3, компаратор 32, И-триггеры 33 и 34, логические элементы 35, 36 и 37 И-НЕ, инверторы 38, 39 и 40.

Работа блока управления пояснена эшорами, приведенными на фиг.3. где а - напряжение на выходе генератора 30 импульсов;

б - напряжение на выходе счетчика 31;

в - напряжение на инвертирующем выходе ИК-триггера 33;

г - напряжение на инвертирующем выходе ИК-триггера 34;

д - напряжение на выходе инвертора 38;

е - напряжение на выходе элемента 36;

ж - напряжение на выходе инвертора 39;

з - напряжение на выходе элемента И-НЕ 37;

и - напряжение на выходе инвертора 40;

к - напряжение на входе 22 блока 17 управления (входе компаратора 32);

л - напряжение на выходе компаратора 32.

Преобразователь сопротивления постоянному току в интервал времени работает в три такта.

В исходном состоянии (до начала первого такта работы) ключи 11 и 12, вход 27 ключа 5 и ключ (не показан) в блоке 19 коррекции дрейфа нуля замкнуты.

Управление ключами осуществляется выходным напряжением элемента 36 И-НЕ блока 17 управления (выход 24 блока 17 управления, фиг.3). Таким образом до начала первого такта работы запоминающий конденсатор 15 заряжается от источника 16 опорного напряжения до величины $U_{оп2}$. В это время вход операционного усилителя 3 через резистор 4 и ключ 5 подсоединен к входу согласующего блока 6, который имеет большое входное сопротивление и малое выходное. Напряжение смещения операционного усилителя 3 совместно с напряжениями смещения согласующего блока 6 и усилителя 18 интегратора 7 "запоминается" в блоке 19 коррекции дрейфа.

В начале первого такта работы (на фиг.3 - момент времени t_1) на выходе счетчика 30 блока 17 (выход 26 блока 17) устанавливается состояние логической единицы. Этим напряжением устанавливаются в нулевое состояние ИК-триггеры 33 и 34 блока 17 управления. На инвертирующих выходах ИК-триггеров 33 и 34 устанавливаются состояния логической единицы, которые переводят выход элемента 36 И-НЕ в состояние логического нуля. Ключи 11 и 12 и вход 27 ключа 5 размыкаются, а блок 19 коррекции дрейфа переключается из режима запоминания в режим коррекции.

Напряжением с выхода счетчика 31 блока 17 (выход 26 блока 17) замыкается ключ 5 по входу 28. Во время первого такта работы, длительность которого постоянна и равна (период времени $t_1 - t_2$ на фиг.3), к входу согласующего блока 6 прикладывается выходное напряжение усилителя 3, ко-

торое равно сумме напряжения смещения последнего и напряжения на преобразуемом резисторе 10.

В конце первого такта работы напряжение на выходе интегратора 7 имеет величину

$$U_{\text{инт.2}} = \frac{1}{RC} (U_{R_x} + U_{\text{см.оп}} + U_{\text{см.инт}} + U_{\text{см.сч}} - U_{\text{см.оп}} - U_{\text{см.инт}} - U_{\text{см.сч}}) \cdot T = \frac{1}{RC} \cdot U_{R_x} \cdot T, \quad (1)$$

где RC — постоянная времени интегратора;

U_{R_x} — напряжение на резисторе 10;

$U_{\text{см.оп}}$ — напряжение смещения операционного усилителя 3;

$U_{\text{см.инт}}$ — напряжение смещения интегратора 7;

$U_{\text{см.сч}}$ — напряжение смещения согласующего блока 6.

По окончании первого такта работы (момент t_2 на эпорах фиг.3) на выходе счетчика 31 блока 17 (выход 26 блока 17) устанавливается состояние логического нуля. Этим перепадом напряжения закрывается ключ 5 по входу 27 и устанавливается состояние логической единицы на выходе инвертора 40 блока 17 (выход 24 блока 17). Этим напряжением замыкается ключ 5 по входу 29 и ключ 13. Во время второго такта (период времени $t_2 - t_1$) к входу согласующего блока 6 прикладывается суммарное напряжение запоминающих конденсаторов 14 и 15, которые включаются последовательно. Так как полярность источника опорного напряжения 16 противоположна полярности напряжения на преобразуемом резисторе 10, то происходит разряд интегрирующего конденсатора 20 интегратора 7 от величины $U_{\text{инт.2}}$ до нуля.

Учитывая, что напряжение на выходе интегратора 7 в конце второго такта равно нулю, можно записать:

$$-\frac{1}{RC} U_{R_x} T = -\frac{1}{RC} (U_{\text{ок.2}} + U_{\text{см.оп}} + U_{\text{см.сч}} + U_{\text{см.инт}} - U_{\text{см.оп}} - U_{\text{см.сч}} - U_{\text{см.инт}}) \cdot T', \quad (2)$$

где $U_{\text{ок.2}}$ — напряжение на конденсаторе 15;

$U_{\text{см.оп}}$ — напряжение на конденсаторе 14;

$U_{\text{см.сч}}$ — напряжение смещения согласующего блока 6;

$U_{\text{см.инт}}$ — напряжение смещения интегратора 7;

T' — длительность второго такта работы устройства.

5 После преобразования (2) имеет вид:

$$T' = \frac{U_{R_x} \cdot T}{U_{\text{оп.2}}} \quad (3)$$

10 При достижении напряжения на выходе интегратора 7 нулевого уровня (момент времени t_3 на фиг.3) на выходе компаратора 32 появляется отрицательный перепад напряжения, который устанавливает ИК-триггер 33 в состояние логической единицы. На инвертирующем выходе ИК-триггера 33 устанавливается состояние логического нуля, которое устанавливает на выходе 25 блока 17 управления состояние логической единицы, а на выходе 24 блока 17 управления — состояние логического нуля. Напряжение с выхода 24 блока 17 управления закрывает ключ 5 по входу 29 и ключ 13, а напряжение с выхода 25 блока 17 управления устанавливает преобразователь в исходное состояние.

Во время третьего такта (интервал времени от t_3 до t_4 на фиг.3) преобразователь находится в исходном состоянии.

Из (3) видно, что длительность второго такта (фиг.3а, 4б) пропорциональна U_{R_x} и не зависит от напряжений смещения операционного усилителя 3, напряжений смещения согласующего блока 6 и усилителя 18 интегратора 7. Так как значение U_{R_x} пропорционально величине преобразуемого резистора 10, то и длительность второго измерительного такта соответствует измеряемому сопротивлению.

45 Когда величина измеряемого сопротивления превышает верхнее значение выбранного диапазона измерения, напряжение на выходе интегратора 7 не достигает нулевого уровня, а на выходе инвертора 40 (выход 24 блока 17) сохраняется значение логической единицы. Эта единица присутствует на одном из входов элемента 35 И-НЕ. На второй вход элемента 35 И-НЕ поступает импульс с выхода генератора 30 импульсов. На выходе элемента 35 И-НЕ появляется отрицательный перепад напряжения, которые переводит ИК-триггер 34 в единичное состояние.

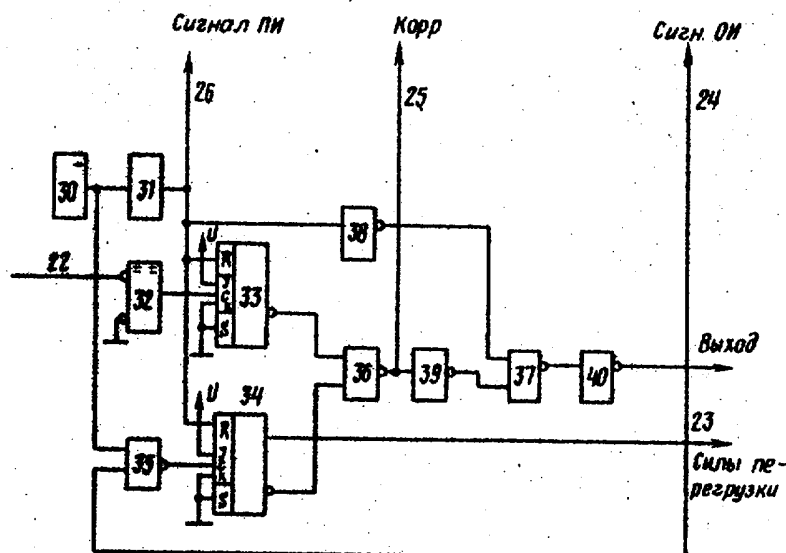
Сигнал с инвертирующего выхода триггера 34 устанавливает блок 17 управления в исходное состояние, а сигнал с неинвертирующего выхода используется для индикации перегрузки.

Резистор 4 и конденсатор 14 (фиг.1) образуют фильтр, устраняющий импульсную помеху, возникающую при коммутации ключей.

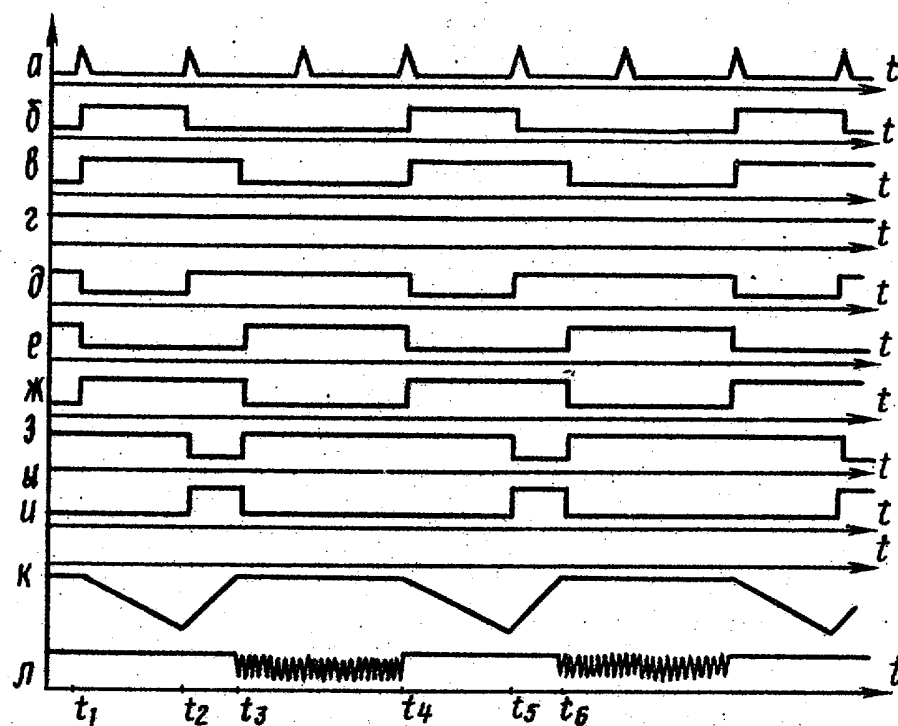
Ф о р м у л а и з о б р е т е н и я

Преобразователь сопротивления постоянному току в интервал времени, содержащий источник опорного напряжения, опорный резистор, операционный усилитель, вход которого соединен с первым выводом опорного резистора и с первой входной клеммой преобразователя для подключения преобразуемого резистора, вторая входная клемма соединена с выходом операционного усилителя, входной ключ, согласующий блок, интегратор, в состав которого входят усилитель, блок коррекции дрейфа нуля усилителя, один вход которого соединен с выходом усилителя, выход - с одним из входов усилителя, второй вход которого является входом интегратора, а выход - выходом интегратора, управляющий вход блока коррекции дрейфа нуля усилителя соединен с первым выходом блока управления, вход которого соединен с выходом интегратора, первый, второй и третий выходы блока управления соединены соответственно с управляющими входами входного ключа,

ча, первый выход блока управления соединен также с управляющим входом первого ключа, выход которого соединен с одним из входов входного ключа, а вход - с выходом источника опорного напряжения, второй выход блока управления соединен также с выходом преобразователя, отличающийся тем, что, с целью повышения точности, в него введены дополнительный источник опорного напряжения, второй и третий ключи, первый и второй запоминающие конденсаторы, дополнительный резистор, причем выход дополнительного источника опорного напряжения соединен с вторым выводом опорного резистора, первый вывод дополнительного резистора - с первым выводом опорного резистора, второй вывод дополнительного резистора - с первым входом входного ключа, с выходом второго ключа и с первым выводом первого запоминающего конденсатора, второй вывод которого соединен с общей шиной преобразователя и с выходом третьего ключа, вход которого соединен с входом второго ключа и с первым выводом второго запоминающего конденсатора, второй вывод которого соединен с выходом первого ключа, управляющие входы второго и третьего ключей соединены соответственно с вторым и третьим выходами блока управления, выход операционного усилителя соединен с вторым входом входного ключа, выход которого через согласующий блок соединен с входом интегратора.



Фиг. 2



Фиг.3

Редактор Т.Митейко	Составитель В.Савинов	Корректор Т.Колб
Техред Л.Сердюкова		

Заказ 3284/45 Тираж 728 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д.4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная, 4