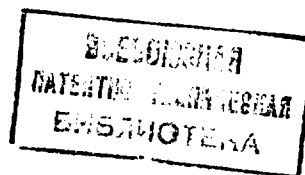




ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- 1
- (61) 1406515
(21) 4456519/24-21
(22) 07.07.88
(46) 30.03.90. Бюл. № 12
(71) Московский институт электронной техники
(72) Р.А.Гембицкий, В.Ф.Петров, М.А.Терпигоров и Д.В.Пирогов
(53) 621.317.77(088.8)
(56) Авторское свидетельство СССР № 113340, кл. G 01 R 25/00, 1982.
Авторское свидетельство СССР № 1406515, кл. G 01 R 25/00, 1987.
(54) ЦИФРОВОЙ ФАЗОМЕТР
(57) Изобретение относится к измери-

2

тельной технике и может быть использовано при создании быстродействующих цифровых фазометров повышенной точности, а также высокоточных преобразователей фаза-код для управляющих цифровых вычислительных систем. Цель изобретения - увеличение диапазона частот входных сигналов при сохранении точности измерения сдвига фаз для заданной разрядной сетки счетчиков. Поставленная цель достигается введением в устройство по авт. св. № 1406515 третьего счетчика, постоянного запоминающего устройства, регистра и делителя частоты. 1 ил.

Изобретение относится к измерительной технике и может быть использовано при создании быстродействующих цифровых фазометров повышенной точности, а также высокоточных преобразователей фаза-код для управляющих цифровых вычислительных систем.

Цель изобретения - увеличение диапазона частот входных сигналов при сохранении точности измерения сдвига фаз для заданной разрядной сетки.

На чертеже показана блок-схема цифрового фазометра.

Цифровой фазометр содержит генератор 1 тактовых импульсов, блок 2 синхронизации, первый 3 и второй 4 счетчики, первый 5, второй 6, третий 7, четвертый 8 и пятый 9 элементы И, первый 10, второй 11 и третий 12 триггеры, первый 13, второй 14, третий 15, четвертый 16, пятый 17 и шестой 18 формирователи импульсов, первый эле-

мент ИЛИ 19, четвертый 20, пятый 21, шестой 22, седьмой 23, восьмой 24, девятый 25 и десятый 26 триггеры, второй 27, третий 28 и четвертый 29 элементы ИЛИ, элемент ИЛИ-НЕ 30, шестой элемент И 31, генератор 32 импульсов, седьмой формирователь 33 импульсов, одиннадцатый триггер 34, распределитель 35 импульсов, первый усилитель-ограничитель 36, первый компаратор 37, второй усилитель-ограничитель 38, второй компаратор 39, третий счетчик 40, постоянное запоминающее устройство (ПЗУ) 41, регистр 42 и делитель 43 частоты, причем первый выход генератора 1 тактовых импульсов соединен с вторым входом четвертого элемента И 8 и первым входом третьего элемента ИЛИ 28, второй вход которого соединен с вторым входом первого элемента И 5 и вторым выходом генератора 1 тактовых импульсов, третий выход ко-

торого соединен с тактовым входом третьего счетчика 40, четвертый выход генератора 1 тактовых импульсов подключен к второму входу делителя 43 частоты, первый выход блока 2 синхронизации подсоединен к информационным входам триггеров 10, 21 и 22, второй выход - к входу установки "0" счетчиков 4 и 40, третий выход - к входам установки "0" седьмого триггера 23 и первого счетчика 3, четвертый выход - к входу установки "0" девятого триггера 25, пятый выход - к входам установки "0" триггеров 20, 21 и 26, вход синхронизации одиннадцатого триггера 34 является входом блока 2 синхронизации и третьим входом 44 цифрового фазометра, его инверсный выход является первым выходом блока 2 синхронизации и соединен с вторым входом распределителя 35 импульсов, первый, второй, третий, четвертый выходы которого являются соответственно вторым, третьим, четвертым и пятым выходами блока 2 синхронизации, пятый выход распределителя 35 импульсов соединен с входом установки "0" одиннадцатого триггера 34, информационный вход которого подключен к шине с уровнем "1", первый вход распределителя 35 импульсов соединен с выходом третьего элемента ИЛИ 28 и входом синхронизации второго счетчика 4, выход первого элемента ИЛИ 19 соединен с входом синхронизации первого счетчика 3, вход разрешения которого подключен к прямому выходу восьмого триггера 24 и первому входу элемента ИЛИ-НЕ 30, вход разрешения второго счетчика 4 соединен с прямым выходом седьмого триггера 23, входом разрешения третьего счетчика 40, входом синхронизации восьмого триггера 24, вторым входом элемента ИЛИ-НЕ 30, выходы первого 3 и второго 4 счетчиков являются соответственно первым 45 и вторым 46 выходами цифрового фазометра, прямой выход первого триггера 10 соединен с первым входом первого элемента И 5, выход которого соединен с вторым входом первого элемента ИЛИ 19, первый вход второго элемента И 6 соединен с выходом третьего формирователя 15, входом синхронизации пятого триггера 21, первым входом третьего элемента И 7, информационный вход второго триггера 11 соединен со своим инверсным выходом и вторым входом второго эле-

мента И 6, выход которого соединен с вторым входом четвертого элемента ИЛИ 29, выход пятого триггера 21 соединен с вторым входом третьего элемента И 7, выход которого подключен к входу синхронизации второго триггера 11, прямой выход третьего триггера 12 подключен к первому входу четвертого элемента И 8, выход которого соединен с первым входом первого элемента ИЛИ 19, второй вход пятого элемента И 9 соединен с прямым выходом второго триггера 11, выход четвертого формирователя 16 импульсов подключен к первому входу пятого элемента И 9, выход которого соединен с вторым входом второго элемента ИЛИ 27, выход шестого формирователя 18 импульсов соединен с вторым входом шестого элемента И 31 и входами синхронизации первого 10 и шестого 22 триггеров, выход второго элемента ИЛИ 27 соединен с входом установки "0" первого триггера 10, инверсный выход которого соединен с входом синхронизации четвертого триггера 20, прямой выход шестого триггера 22 подключен к первому входу шестого элемента И 31 и информационному входу третьего триггера 12, выход установки "0" которого соединен с входом установки "0", восьмого триггера 24 и выходом четвертого элемента ИЛИ 29, выход пятого формирователя 17 импульсов соединен с входом синхронизации третьего триггера 12, инверсный выход которого связан с входом синхронизации десятого триггера 26, первый усилитель-ограничитель 36 соединен с входом первого компаратора 37, выход которого подключен к входам третьего 15 и четвертого 16 формирователей импульсов, выход второго усилителя-ограничителя 38 соединен с входом второго компаратора 39, выход которого подключен к входам пятого 17 и шестого 18 формирователей импульсов, входы первого 36 и второго 38 усилителей-ограничителей являются входами первого 13 и второго 14 формирователей импульсов и соответственно первым 47 и вторым 48 входами цифрового фазометра, прямые выходы четвертого 20 и десятого 26 триггеров соответственно подключены к первым входам второго 27 и четвертого 29 элементов ИЛИ, прямой выход девятого триггера 25 соединен с входом установки "0" шестого триг-

гера 22, информационный вход седьмого триггера 23 подключен к своему инверсному выходу, первый и второй выходы седьмого формирователя 33 являются соответственно первым и вторым выходами генератора 1 тактовых импульсов, первый и второй выходы генератора 32 импульсов являются соответственно третьим и четвертым выходами генератора 1 тактовых импульсов, выход третьего счетчика 40 соединен с первым входом постоянного запоминающего устройства 41, второй вход которого соединен с вторым входом регистра 42 и является четвертым входом 49 ("Режим") цифрового фазометра, выход постоянного запоминающего устройства соединен с первым входом регистра 42, выход которого соединен с первым входом делителя частоты 43, вход седьмого формирователя 33 импульсов является входом генератора 1 тактовых импульсов и соединен с выходом делителя 43 частоты, выход шестого элемента И 31 соединен с входом синхронизации седьмого триггера 23, выход элемента ИЛИ-НЕ 30 соединен с входом синхронизации девятого триггера 25, к информационным входам четвертого 20, восьмого 24, девятого 25, десятого 26 триггеров подключена шина с уровнем "1".

Цифровой фазометр работает следующим образом.

Синусоидальные или прямоугольные напряжения подаются на первый 47 и второй 48 входы цифрового фазометра, причем напряжение по входу 47 является информационным сигналом. Входные сигналы, пройдя через первый 36 и второй 38 усилители-ограничители, усиливаются и симметрично ограничиваются по амплитуде. С помощью первого 37 и второго 39 компараторов входные сигналы преобразуются в напряжение прямоугольной формы с уровнями, совместимыми с уровнями используемой серии микросхем. Пятый 17 и шестой 18 формирователи импульсов вырабатывают импульсы, привязанные соответственно к заднему и переднему фронтам опорного сигнала.

В начальный период работы схемы происходит запуск одиннадцатого триггера 34 импульсов с входа 44. Одиннадцатый триггер 34 вырабатывает интервал с уровнем "0", который снимает запрет с второго входа распределителя 35 импульсов, в результате чего на

выходах последнего вырабатывается последовательность импульсов. При этом тактовые импульсы с выхода третьего элемента ИЛИ 28 поступают на первый вход распределителя 35 импульсов, на выходах которого начинает вырабатываться последовательность импульсов.

Импульсом с первого выхода обнуляется второй 4 и третий 40 счетчики, а импульсом с второго выхода - седьмой триггер 23 и первый счетчик 3. Импульс с третьего выхода обнуляет девятый триггер 25, импульс с четвертого выхода - четвертый 20, пятый 21 и десятый 26 триггеры. Импульсы с пятого выхода распределителя 35 импульсов на выходе одиннадцатого триггера 34 устанавливается уровень "1", срывающий работу распределителя 35 импульсов и поступающий на информационные входы пятого 21, первого 10 и шестого 22 триггеров.

Процесс измерения сдвига фаз проходит в два этапа. На первом этапе в зависимости от частоты входного сигнала определяется частота заполнения интервалов разрешения счетчиков. На втором этапе происходит измерение фазового сдвига входного сигнала и периода опорного сигнала.

Первый этап. После обнуления третьего счетчика 40 на его вход разрешения поступает интервал с прямого выхода седьмого триггера 23, соответствующий периоду опорного сигнала. На тактовый вход третьего счетчика 40 поступает частота f_1 , на выходе которого вырабатывается цифровой код, соответствующий периоду опорного сигнала. Этот код в качестве адреса поступает на первый вход ПЗУ 41. По команде "Режим" с четвертого входа 49 цифрового фазометра по этому адресу выбирается коэффициент деления K_1 и переписывается в регистр 42. С выхода регистра 42 коэффициент деления поступает на первый вход делителя 43 частоты, на второй вход которого поступает частота f_1 с генератора 32 импульсов. В делителе 43 частоты частота f_1 делится на коэффициент K_1 . Поделенная частота поступает на вход формирователя 33 в качестве опорной частоты.

Если частота входного сигнала уменьшается, т.е. увеличивается период входного сигнала, частота f_1 с генератора 32 импульсов заполняет

более длинный интервал решения, поступающий на третий счетчик 40. На ПЗУ 41 поступает адрес, по которому выбирается коэффициент деления K_f с большим числовым значением. С делителя 43 частоты частота заполнения меньшая частоты заполнения до уменьшения частоты входного сигнала, поступает на формирователь 33, откуда попадает на счетчики 3 и 4. Таким образом, действие схемы коррекции, собранной на третьем счетчике 40, ПЗУ 41, регистре 42, делителе 43 частоты, позволяет менять частоту заполнения, поступающую на счетчики в соответствии с изменением частоты входного и опорного сигналов, удерживая относительную погрешность на постоянном уровне. Повышение точности предлагаемого цифрового фазометра по сравнению с известным происходит за счет использования всех разрядов разрядной сетки.

Далее следует основной этап - этап измерения фазового сдвига входного сигнала относительно опорного.

Третий 15 и четвертый 16 формирователи импульсов вырабатывают импульсы, привязанные соответственно к переднему и заднему фронтам входного сигнала. Импульс с третьего формирователя 15 импульсов поступает на первый вход второго элемента И 6, а импульс с четвертого формирователя 16 импульсов - на первый вход пятого элемента И 9. Первый импульс с выхода третьего формирователя 15 импульсов, поступающий на вход синхронизации пятого триггера 21, устанавливает на его выходе уровень "1", который разрешает прохождение импульса с выхода третьего формирователя 15 импульсов через третий элемент И 7 на вход синхронизации второго триггера 11 и устанавливает на прямом выходе второго триггера 11 уровень "1", который разрешает прохождение импульса с выхода четвертого формирователя 16 импульсов через пятый элемент И 9 и второй элемент ИЛИ 27 на вход установки "0" первого триггера 10 и срывает его работу, формируя конец интервала, поступающего на первый вход первого элемента И 5. Вторым импульс с выхода третьего формирователя 15, поступающий через третий элемент И 7 на вход синхронизации второго триггера 11, устанавливает на инверсном выходе вто-

рого триггера 11 уровень "1", позволяющий импульсу с выхода третьего формирователя 15 импульсов проходить через второй элемент И 6, четвертый элемент ИЛИ 29 на вход установки "0" третьего триггера 12, запрещая его работу. Этим формируется конец интервала, поступающий на четвертый элемент И 8. Десятый 26 и четвертый 20 триггеры разрешают третьему 12 и первому 10 триггерам вырабатывать свои интервалы только по одному разу в процессе одного измерения фазы. Это достигается тем, что по окончании интервалов, вырабатываемых третьим 12 и первым 10 триггерами, на инверсных выходах этих триггеров появляется положительный перепад, поступающий на входы синхронизации десятого 26 и четвертого 20 триггеров, который на выходах этих триггеров устанавливает уровень "1", который через четвертый 29 и второй 27 элементы ИЛИ запрещает дальнейшее переключение третьего 12 и первого 10 триггеров до начала следующего этапа измерения фазы. С первого выхода генератора 1 тактовых импульсов на второй вход четвертого элемента И 8 поступает последовательность импульсов, которая заполняет интервал, сформированный третьим триггером 12 и поступающий на первый вход четвертого элемента ИЛИ 29. С второго выхода генератора 1 тактовых импульсов последовательность импульсов, сдвинутая на полпериода относительно последовательности на первом выходе генератора 1 тактовых импульсов, поступает на второй вход первого элемента И 5 и заполняет интервал, сформированный триггером 10. Интервалы, заполненные импульсами, с выходов четвертого 8 и первого 5 элементов И поступают на первый и второй входы первого элемента ИЛИ 19. Так как импульсы, заполняющие интервалы, разнесены на полпериода, то область перекрытия интервалов отмечается удвоением частоты следования импульсов. Последовательность импульсов с выхода первого элемента ИЛИ 19 поступает на вход синхронизации первого счетчика 3, на выходе которого получается код, соответствующий произведению двойного сдвига фаз (2φ) между опорным и входным сигналом на частотный коэффициент (K_f). На втором счетчике 4 из-за того, что частота счетных импульсов

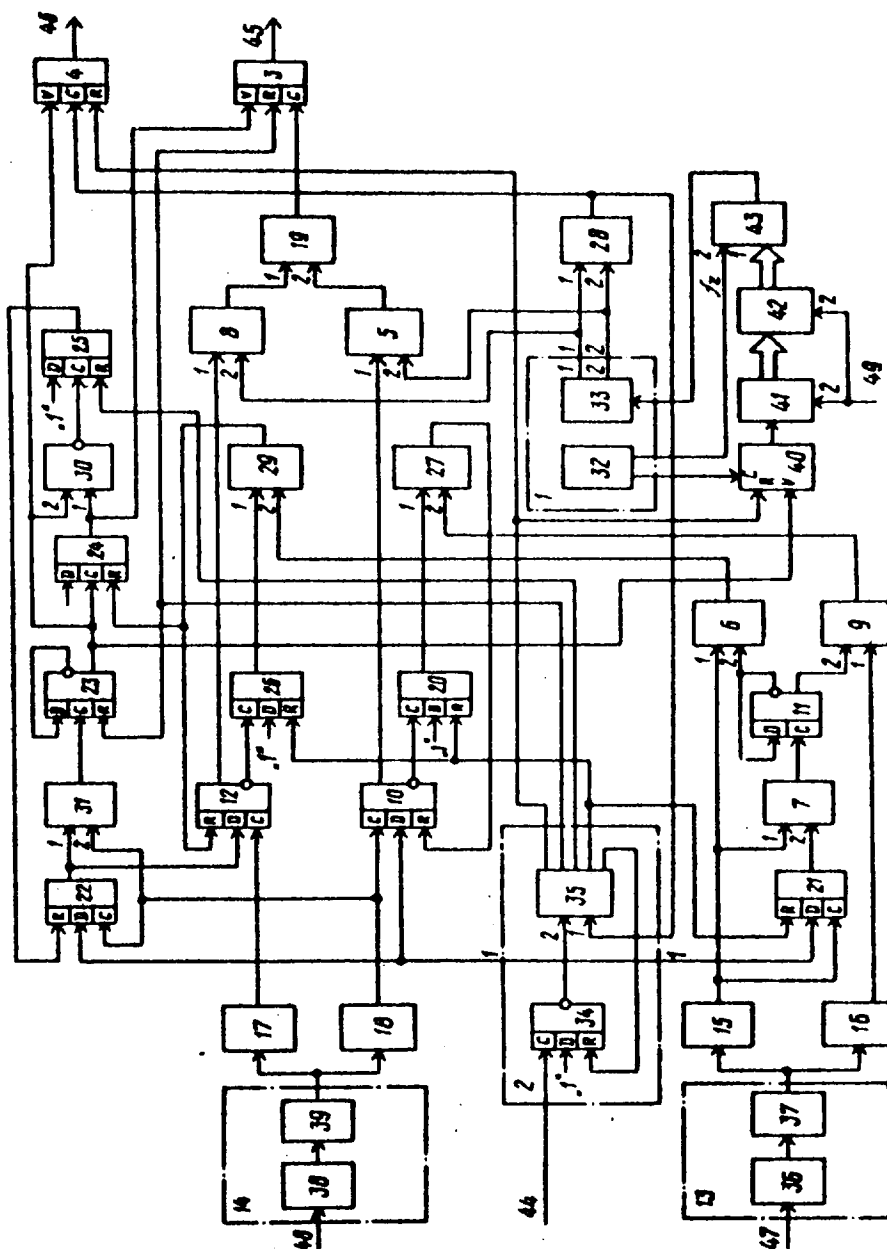
в два раза выше, чем при счете фазы, формируется код, соответствующий произведению двойного периода (2P) опорного сигнала на частотный коэффициент (K_f). Полученные коды $2\varphi K_f$ и $2P \cdot K_f$ соответственно с первого и второго выходов цифрового фазометра поступают в устройство, которое вычисляет угол (φ'), соответствующий фазовому сдвигу между опорным и входным сигналом

$$\varphi' = \frac{2\varphi \cdot K_f}{2P \cdot K_f} \cdot 360^\circ$$

Таким образом, из данной формулы видно, что φ' зависит только от φ и P и не зависит от частоты входного сигнала, так как коэффициент K_f , зависящий от частоты входного сигнала, сокращается. Следовательно, точность определения определяется только разрядной сеткой счетчика, а она постоянна для всех частот входных сигналов.

Ф о р м у л а и з о б р е т е н и я
 Цифровой фазометр по авт. св.
 № 1406515, о т л и ч а ю щ и й с я

тем, что, с целью увеличения диапазона частот входных сигналов при сохранении точности измерения сдвига фаз для заданной разрядной сетки счетчиков в него введены счетчик, постоянное запоминающее устройство, регистр, делитель частоты, причем выход селбного триггера соединен с входом разрешения счетчика, второй выход блока синхронизации соединен с входом сброса счетчика, тактовый вход которого подключен к третьему входу генератора тактовых импульсов, четвертый выход генератора тактовых импульсов соединен с вторым входом делителя частоты, выход счетчика соединен с первым входом постоянного запоминающего устройства, выход которого соединен с первым входом регистра, второй вход которого соединен с вторым входом постоянного запоминающего устройства и является четвертым входом цифрового фазометра, выход регистра соединен с первым входом делителя частоты, выход которого соединен с входом генератора тактовых импульсов.



Составитель С.Хайнацкий

Редактор Л.Пчолинская Техред Л.Сердюкова Корректор Н.Ревская

Заказ 454

Тираж 546

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101